

芯片的识别

本勘误表适用于上海先楫半导体科技有限公司的 HPM6750 系列微控制器产品，芯片版本 1.0。通过芯片封装表面的产品型号信息可以识别本勘误表适用的芯片，请注意芯片型号中版本位为：1

例：HPM6750IVM¹

本勘误表适用的产品型号有：

HPM6750IVM1、HPM6750IAN1、HPM6730IVM1、HPM6730IAN1、
HPM6450IVM1、HPM6450IAN1、HPM6430IVM1、HPM6430IAN1、
HPM6120IVM1、HPM6120IAN1、HPM6110IVM1、HPM6110IAN1、
HPM6758IVM1、HPM6758IAN1

目录

1 HPM6750 系列微控制器使用限制汇总	1
2 HPM6750 系列微控制器使用限制描述	2
2.1 E00001	2
2.1.1 问题描述	2
2.1.2 规避方法	2
2.1.3 计划修正	2
2.2 E00002	3
2.2.1 问题描述	3
2.2.2 规避方法	3
2.2.3 计划修正	3
2.3 E00003	4
2.3.1 问题描述	4
2.3.2 规避方法	4
2.3.3 计划修正	4
2.4 E00004	5
2.4.1 问题描述	5
2.4.2 规避方法	5
2.4.3 计划修正	5
2.5 E00005	6
2.5.1 问题描述	6
2.5.2 规避方法	6
2.5.3 计划修正	6
2.6 E00006	7
2.6.1 问题描述	7
2.6.2 规避方法	7
2.6.3 计划修正	7
2.7 E00007	8
2.7.1 问题描述	8
2.7.2 规避方法	8
2.7.3 计划修正	8
2.8 E00008	9
2.8.1 问题描述	9
2.8.2 规避方法	9
2.8.3 计划修正	9
2.9 E00009	10
2.9.1 问题描述	10
2.9.2 规避方法	10
2.9.3 计划修正	10

1 HPM6750 系列微控制器使用限制汇总

本产品的使用限制汇总如表 1:

编号	使用限制描述
E00001	RISC-V 处理器指令和数据本地存储器使用限制
E00002	随机数发生器 RNG 使用限制
E00003	侵入检测模块 TAMP 使用限制
E00004	模数转换器 ADC12、ADC16 的 CONT_EN 控制位使用限制
E00005	XDMA 读写 DRAM 的使用限制
E00006	PDMA 和 JPEG 的 RGB2YUV 使用限制
E00007	PDMA 的 PS[0][ORG] 和 PS[1][ORG] 寄存器使用限制
E00008	PDMA 的 YUV2RGB_COEF0 寄存器使用限制
E00009	ADC 的抢占转换模式使用限制

表 1: HPM6750 系列微控制器版本 1.0 使用限制总结

2 HPM6750 系列微控制器使用限制描述

2.1 E00001

2.1.1 问题描述

RISC-V CPU 读取自身的指令和数据本地存储器 (ILM 和 DLM) 时, 有一定几率, 会读取到全 0 数据。其影响为:

1. RISC-V CPU 从 ILM 执行代码, 有较低概率错误地取指到全 0 指令, 并触发非法指令异常
2. RISC-V CPU 读写 ILM 和 DLM 时, 其他总线主设备, 如 DMA 控制器等, 同时通过 RISC-V 处理器的从接口 (CPUx_xLM_SLV) 访问该存储器, 有较低概率, 该主设备读取到错误的全 0 数据。

2.1.2 规避方法

针对从指令本地存储器执行代码取到全 0 指令, 可以选择以下规避方法之一:

1. RISC-V CPU 可以从指令本地存储器 (ILM) 中执行代码, 当取指错误, 进入非法指令异常处理程序时, 无需特殊处理此异常, 返回后 RISC-V CPU 再次取指结果正确。因此, 从指令本地存储器 (ILM) 中执行代码会有一些的性能损失, 但是不影响程序正确执行。以 Coremark 为例, 性能损失约为 5%。
2. RISC-V CPU 可以从其他存储器中执行代码, 如从片上通用 SRAM (AXI SRAMx), 或者通过 XPI 接口从外部串行 NOR Flash 执行代码。此时, 应打开 RISC-V CPU 的 L1 缓存, 以保证代码执行性能。

针对其他总线主设备通过 RISC-V CPU 的从接口 (CPUx_xLM_SLV) 访问指令和本地存储器 (ILM/DLM) 读取到全 0 数据, 可以选择以下规避方法之一:

1. 避免其他总线主设备访问 RISC-V CPU 的指令和数据本地存储器 (ILM 和 DLM)
2. 当 RISC-V CPU 访问指令和数据本地存储器 (ILM 和 DLM) 其中之一时, 其他总线主设备不要访问该本地存储器。注意。当 CPU 访问其中一个本地存储器, 比如 ILM 时, 允许其他主设备访问另一个本地存储器, 即 DLM。

2.1.3 计划修正

有。

2.2 E00002

2.2.1 问题描述

随机数发生器 RNG 无法产生随机数。

2.2.2 规避方法

使用软件的随机数生成算法，生成随机数。

2.2.3 计划修正

有。

2.3 E00003

2.3.1 问题描述

侵入检测模块 TAMP 的 TAMP4 和 TAMP5 寄存器组，寄存器组中的 CONTROL、POLY，LFSR 寄存器无法读出，读取值总为 0。

TAMP4 和 TAMP5 这 2 组寄存器写入功能正常，用户可以配置这些寄存器，使用相应的侵入检测功能。

2.3.2 规避方法

忽略这 2 组寄存器读取的值。

2.3.3 计划修正

无。

2.4 E00004

2.4.1 问题描述

ADC12 或者 ADC16 的进行序列转换模式时，如果 CONT_EN 位置 1，ADC 在收到触发信号后，从第二次序列转换起，只会完成序列中最后一个通道转换。

2.4.2 规避方法

可以选择以下规避方法之一：

1. 使用抢占转换模式，抢占转换模式每个序列支持最多 4 个连续转换。
2. 使用序列转换模式时，将 CONT_EN 位和 RESTART_EN 位都置 1，这样，ADC12/ADC16 会不停地连续循环转换整个序列。

2.4.3 计划修正

有。

2.5 E00005

2.5.1 问题描述

当使用 XDMA 读或写 DRAM 时，如果设置的数据传输位宽小于 64 位，会发生数据丢失。

2.5.2 规避方法

如果 XDMA 的源数据来自 DRAM，则须将 SRCWIDTH 寄存器位设置为 64 位传输。如果 XDMA 的目标数据存放在 DRAM，则须将 DSTWIDTH 寄存器位设置为 64 位传输。

2.5.3 计划修正

无。

2.6 E00006

2.6.1 问题描述

PDMA 和 JPEG 的图像格式转换功能在将 RGB 格式图像转换成 YUV 格式图像时，即 PDMA 的 RGB2YUV 寄存器 YCBCR_MODE 位置 0，或者 JPEG 的 RGB2YUV 寄存器 YCBCR_MODE 位置 0 时，转换结果不正确。

2.6.2 规避方法

建议用户使用 PDMA 和 JPEG 图像格式转换功能将 RGB 格式图像转换为 YCbCr 格式图像，而不是 YUV 格式图像。建议把 PDMA 的 RGB2YUV 寄存器 YCBCR_MODE 位置 1，或者 JPEG 的 RGB2YUV 寄存器 YCBCR_MODE 位置 1。

2.6.3 计划修正

无。

2.7 E00007

2.7.1 问题描述

PDMA 的 PS[0][ORG] 和 PS[1][ORG] 寄存器里高十六位和低十六位写时顺序正确如 HPM6750 用户手册所示，读时高十六位和低十六位次序交换了。

2.7.2 规避方法

用户如果通过软件读出 PS[0][ORG] 和 PS[1][ORG] 寄存器，并将读取值与 golden 数据比对，需将高十六位和低十六位次序交换后再比对。

2.7.3 计划修正

无。

2.8 E00008

2.8.1 问题描述

RGB2YUV_COEF0 里第 30 位是 ENABLE 位，但该 bit 读出值和写入值正好相反。

2.8.2 规避方法

用户如果通过软件读出该位和 golden 数据比对，需将该位取反后再比对。

2.8.3 计划修正

无。

2.9 E00009

2.9.1 问题描述

本产品支持 4 个电机控制子系统，每个子系统内部通过互联管理器 TRGM 输出 3 个抢占转换触发信号，共 12 个信号同时连接到每个 ADC 上，也就是每个 ADC 有 12 个抢占转换触发输入，对应每个 ADC 也有 12 个抢占转换队列。对于单个 ADC，每个信号会触发一次抢占队列转换（1 到 4 次 ADC 转换）。

由于没有抢占触发信号使能位，当某个抢占转换信号触发后，每个打开的 ADC 都会进行至少一次 ADC 转换（如果没有配置相应队列，会对 CHAN0 进行一次转换）。

多个电机协同工作时，如果各电机生产的 ADC 抢占转换触发信号周期不同，可能会导致两个以上的电机，在同一时间段产生触发信号，前一个触发信号已经让 ADC 在工作（4 个 ADC 都会工作），后一个触发信号就会被 ADC 丢失，同时产生一个错误中断。

2.9.2 规避方法

建议用户采用以下方法之一：

1. 多个电机协同工作时，所有电机触发 ADC 抢占转换的周期相同，并且错开各自生成 ADC 抢占转换的时机
2. 多个电机协同工作时，每个电机系统只触发 1 个 ADC，并使用序列转换模式

2.9.3 计划修正

无。

版本信息

日期	版本	描述
Rev1.0	2022/01/27	Rev1.0 发布。

表 2: 版本信息

免责声明

上海先楫半导体科技有限公司（以下简称：“先楫”）保留随时更改、更正、增强、修改先楫半导体产品和/或本文档的权利，恕不另行通知。用户可在先楫官方网站 <https://www.hpmicro.com> 获取最新相关信息。

本声明中的信息取代并替换先前版本中声明的信息。