

HPM6200 系列高性能微控制器用户手册

适用于上海先楫半导体科技有限公司以下型号产品：

HPM6280IPA1、HPM6280IEP1、HPM6260IPA1、HPM6260IEP1

HPM6240IPA1、HPM6240IEP1、HPM6220IPA1、HPM6220IEP1

HPM6284IPA1、HPM6284IEP1、HPM6264IPA1、HPM6264IEP1

目录

1 产品概述	1
1.1 系统框图	1
1.2 特性总结	3
1.2.1 内核与系统	3
1.2.2 内部存储器	4
1.2.3 电源管理	5
1.2.4 时钟	5
1.2.5 复位	5
1.2.6 启动	5
1.2.7 外部存储器	6
1.2.8 增强 PWM 控制系统	6
1.2.9 定时器	6
1.2.10 通讯外设	6
1.2.11 模拟外设	7
1.2.12 输入输出	7
1.2.13 信息安全系统	7
1.2.14 系统调试	8
1.3 文档约定	9
1.3.1 寄存器相关缩写词列表	9
2 处理器内核	10
2.1 中央处理器	10
2.2 双核配置	10
2.3 总线和存储器接口	10
2.4 TRAP	11
2.5 机器定时器 MCHTMR	11
2.6 硬件性能监视器 (Hardware Performance Monitor)	11
2.7 特权模式	11
2.8 物理内存属性 (Physical Memory Attributes)	11
2.9 物理内存保护 (Physical Memory Protection)	13
2.10 相关文档	13
3 RISC-V 处理器的控制状态寄存器	14
3.1 控制状态寄存器 CSR 说明	14
3.2 控制状态寄存器 CSR 详细信息	19
3.2.1 USTATUS (0x0) (standard read/write)	19
3.2.2 UIE (0x4) (standard read/write)	20
3.2.3 UTVEC (0x5) (standard read/write)	20
3.2.4 USCRATCH (0x40) (standard read/write)	21
3.2.5 UEPC (0x41) (standard read/write)	21
3.2.6 UCAUSE (0x42) (standard read/write)	21
3.2.7 UTVAL (0x43) (standard read/write)	22
3.2.8 UIP (0x44) (standard read/write)	23

3.2.9	SSTATUS (0x100) (standard read/write)	23
3.2.10	SEDELEG (0x102) (standard read/write)	25
3.2.11	SIDELEG (0x103) (standard read/write)	26
3.2.12	SIE (0x104) (standard read/write)	27
3.2.13	STVEC (0x105) (standard read/write)	27
3.2.14	SCOUNTEREN (0x106) (non-standard read/write)	28
3.2.15	SSCRATCH (0x140) (standard read/write)	28
3.2.16	SEPC (0x141) (standard read/write)	28
3.2.17	SCAUSE (0x142) (standard read/write)	29
3.2.18	STVAL (0x143) (standard read/write)	30
3.2.19	SIP (0x144) (standard read/write)	31
3.2.20	SATP (0x180) (standard read/write)	31
3.2.21	MSTATUS (0x300) (standard read/write)	32
3.2.22	MISA (0x301) (standard read/write)	34
3.2.23	MEDELEG (0x302) (standard read/write)	35
3.2.24	MIDELEG (0x303) (standard read/write)	37
3.2.25	MIE (0x304) (standard read/write)	37
3.2.26	MTVEC (0x305) (standard read/write)	39
3.2.27	MCOUNTEREN (0x306) (standard read/write)	39
3.2.28	MCOUNTINHIBIT (0x320) (non-standard read/write)	39
3.2.29	MHPMEVENT3 (0x323) (standard read/write)	40
3.2.30	MHPMEVENT4 (0x324) (standard read/write)	43
3.2.31	MHPMEVENT5 (0x325) (standard read/write)	44
3.2.32	MHPMEVENT6 (0x326) (standard read/write)	44
3.2.33	MSCRATCH (0x340) (standard read/write)	44
3.2.34	MEPC (0x341) (standard read/write)	45
3.2.35	MCAUSE (0x342) (standard read/write)	45
3.2.36	MTVAL (0x343) (standard read/write)	46
3.2.37	MIP (0x344) (standard read/write)	47
3.2.38	PMPCFG0 (0x3A0) (standard read/write)	48
3.2.39	PMPCFG1 (0x3A1) (standard read/write)	48
3.2.40	PMPCFG2 (0x3A2) (standard read/write)	49
3.2.41	PMPCFG3 (0x3A3) (standard read/write)	49
3.2.42	PMPADDR[PMPADDR0] (0x3B0 + 0x1 * n) (standard read/write)	51
3.2.43	TSELECT (0x7A0) (standard read/write)	51
3.2.44	TDATA1 (0x7A1) (standard read/write)	52
3.2.45	MCONTROL (0x7A1) (standard read/write)	52
3.2.46	ICOUNT (0x7A1) (standard read/write)	53
3.2.47	ITRIGGER (0x7A1) (standard read/write)	54
3.2.48	ETRIGGER (0x7A1) (standard read/write)	55
3.2.49	TDATA2 (0x7A2) (standard read/write)	55
3.2.50	TDATA3 (0x7A3) (standard read/write)	56
3.2.51	TEXTRA (0x7A3) (standard read/write)	56

3.2.52	TINFO (0x7A4) (standard read/write)	56
3.2.53	TCONTROL (0x7A5) (standard read/write)	57
3.2.54	MCONTEXT (0x7A8) (standard read/write)	58
3.2.55	SCONTEXT (0x7AA) (standard read/write)	58
3.2.56	DCSR (0x7B0) (debug-mode-only)	58
3.2.57	DPC (0x7B1) (debug-mode-only)	60
3.2.58	DSCRATCH0 (0x7B2) (debug-mode-only)	60
3.2.59	DSCRATCH1 (0x7B3) (debug-mode-only)	61
3.2.60	MILMB (0x7C0) (non-standard read/write)	61
3.2.61	MDLMB (0x7C1) (non-standard read/write)	62
3.2.62	MECC_CODE (0x7C2) (non-standard read/write)	62
3.2.63	MNVEC (0x7C3) (non-standard read/write)	63
3.2.64	MXSTATUS (0x7C4) (non-standard read/write)	64
3.2.65	MPFT_CTL (0x7C5) (non-standard read/write)	64
3.2.66	MHSP_CTL (0x7C6) (non-standard read/write)	65
3.2.67	MSP_BOUND (0x7C7) (non-standard read/write)	66
3.2.68	MSP_BASE (0x7C8) (non-standard read/write)	66
3.2.69	MDCAUSE (0x7C9) (non-standard read/write)	66
3.2.70	MCACHE_CTL (0x7CA) (non-standard read/write)	67
3.2.71	MCCTLBEGINADDR (0x7CB) (non-standard read/write)	69
3.2.72	MCCTLCOMMAND (0x7CC) (non-standard read/write)	69
3.2.73	MCCTLDATA (0x7CD) (non-standard read/write)	70
3.2.74	MCOUNTERWEN (0x7CE) (non-standard read/write)	71
3.2.75	MCOUNTERINTEN (0x7CF) (non-standard read/write)	72
3.2.76	MMISC_CTL (0x7D0) (non-standard read/write)	72
3.2.77	MCOUNTERMASK_M (0x7D1) (non-standard read/write)	73
3.2.78	MCOUNTERMASK_S (0x7D2) (non-standard read/write)	74
3.2.79	MCOUNTERMASK_U (0x7D3) (non-standard read/write)	74
3.2.80	MCOUNTEROVF (0x7D4) (non-standard read/write)	74
3.2.81	MSLIDELEG (0x7D5) (non-standard read/write)	75
3.2.82	MCLK_CTL (0x7DF) (non-standard read/write)	76
3.2.83	DEXC2DBG (0x7E0) (non-standard read/write)	76
3.2.84	DDCAUSE (0x7E1) (non-standard read/write)	78
3.2.85	UITB (0x800) (non-standard read/write)	79
3.2.86	UCODE (0x801) (non-standard read/write)	80
3.2.87	UDCAUSE (0x809) (non-standard read/write)	80
3.2.88	UCCTLBEGINADDR (0x80B) (non-standard read/write)	81
3.2.89	UCCTLCOMMAND (0x80C) (non-standard read/write)	82
3.2.90	SLIE (0x9C4) (non-standard read/write)	83
3.2.91	SLIP (0x9C5) (non-standard read/write)	83
3.2.92	SDCAUSE (0x9C9) (non-standard read/write)	84
3.2.93	SCCTLDATA (0x9CD) (non-standard read/write)	85
3.2.94	SCOUNTERINTEN (0x9CF) (non-standard read/write)	86

3.2.95	SCOUNTERMASK_M (0x9D1) (non-standard read/write)	86
3.2.96	SCOUNTERMASK_S (0x9D2) (non-standard read/write)	87
3.2.97	SCOUNTERMASK_U (0x9D3) (non-standard read/write)	87
3.2.98	SCOUNTEROVF (0x9D4) (non-standard read/write)	88
3.2.99	SCOUNTINHIBIT (0x9E0) (non-standard read/write)	88
3.2.100	SHPMEVENT3 (0x9E3) (non-standard read/write)	88
3.2.101	SHPMEVENT4 (0x9E4) (non-standard read/write)	89
3.2.102	SHPMEVENT5 (0x9E5) (non-standard read/write)	89
3.2.103	SHPMEVENT6 (0x9E6) (non-standard read/write)	90
3.2.104	MCYCLE (0xB00) (standard read/write)	90
3.2.105	MINSTRET (0xB02) (standard read/write)	90
3.2.106	MHPMCOUNTER3 (0xB03) (standard read/write)	91
3.2.107	MHPMCOUNTER4 (0xB04) (standard read/write)	91
3.2.108	MHPMCOUNTER5 (0xB05) (standard read/write)	91
3.2.109	MHPMCOUNTER6 (0xB06) (standard read/write)	92
3.2.110	MCYCLEH (0xB80) (standard read/write)	92
3.2.111	MINSTRETH (0xB82) (standard read/write)	92
3.2.112	MHPMCOUNTER3H (0xB83) (standard read/write)	93
3.2.113	MHPMCOUNTER4H (0xB84) (standard read/write)	93
3.2.114	MHPMCOUNTER5H (0xB85) (standard read/write)	93
3.2.115	MHPMCOUNTER6H (0xB86) (standard read/write)	94
3.2.116	PMACFG0 (0xBC0) (standard read/write)	94
3.2.117	PMACFG1 (0xBC1) (standard read/write)	94
3.2.118	PMACFG2 (0xBC2) (standard read/write)	95
3.2.119	PMACFG3 (0xBC3) (standard read/write)	95
3.2.120	PMAADDR[PMAADDR0] (0xBD0 + 0x1 * n) (standard read/write)	97
3.2.121	CYCLE (0xC00) ()	98
3.2.122	CYCLEH (0xC80) ()	98
3.2.123	MVENDORID (0xF11) (standard read only)	99
3.2.124	MARCHID (0xF12) (standard read only)	99
3.2.125	MIMPID (0xF13) (standard read only)	99
3.2.126	MHARTID (0xF14) (standard read only)	100
4	TRAP 处理器的异常和中断	101
4.1	RISC-V 处理器 TRAP 概述	101
4.1.1	异常	101
4.1.2	中断	102
4.1.3	平台中断控制器 PLIC	102
4.1.4	软件中断控制器 PLICSW	102
4.1.5	机器定时器 MCHTMR	102
4.2	TRAP 和处理器特权模式	102
4.3	中断嵌套	103
4.4	中断向量	104
4.5	中断响应流程	107

5 机器定时器 MCHTMR	109
5.1 特性总结	109
5.2 功能描述	109
5.2.1 计时与定时功能	109
5.2.2 计时器重置	109
5.3 MCHTMR 寄存器说明	110
5.4 MCHTMR 寄存器详细信息	110
5.4.1 MTIME (0x0)	110
5.4.2 MTIMECMP (0x8)	110
6 平台级中断控制器 PLIC	112
6.1 特性总结	112
6.2 功能描述	112
6.2.1 向量式中断扩展	112
6.2.2 中断优先级抢占	112
6.3 PLIC 寄存器说明	113
6.4 PLIC 寄存器详细信息	117
6.4.1 FEATURE (0x0)	117
6.4.2 PRIORITY (0x4 + 0x4 * n)	117
6.4.3 PENDING (0x1000 + 0x4 * n)	118
6.4.4 TRIGGER (0x1080 + 0x4 * n)	118
6.4.5 NUMBER (0x1100)	119
6.4.6 INFO (0x1104)	119
6.4.7 TARGETINT[INTEN] (0x2000 + 0x80 * n + 0x4 * m)	119
6.4.8 TARGETCONFIG[THRESHOLD] (0x200000 + 0x1000 * n)	120
6.4.9 TARGETCONFIG[CLAIM] (0x200004 + 0x1000 * n)	120
6.4.10 TARGETCONFIG[PPS] (0x200400 + 0x1000 * n)	121
7 平台级软件中断控制器 PLICSW	122
7.1 特性总结	122
7.2 功能描述	122
7.3 PLICSW 寄存器说明	122
7.3.1 PLICSW 寄存器详细信息	122
7.3.2 PENDING (0x1000)	122
7.3.3 INTEN (0x2000)	123
7.3.4 CLAIM (0x200004)	123
8 电源管理	124
8.1 电源系统结构	124
8.2 电源供电系统	124
8.2.1 开关电源 DCDC	125
8.2.2 电源管理域线性稳压器 LDOPMC	125
8.2.3 OTP 线性稳压器 LDOOTP	125
8.3 IO 供电	125
8.4 电源引脚说明	126

8.5	上电和掉电时序	126
8.6	低功耗概览	126
8.7	电源管理功能相关 IO	127
9	系统复位	128
9.1	复位概览	128
9.2	全局复位	128
9.3	系统电源域的复位	128
10	时钟系统	130
10.1	时钟系统概述	130
10.2	时钟源	130
10.2.1	32KHz 时钟源 CLK_32K	130
10.2.2	24MHz 时钟源 CLK_24M	130
10.2.3	锁相环 PLL	131
10.3	功能时钟	131
10.4	直接使用时钟源的模块	134
11	电池备份域管理器 BCFG	135
11.1	主要特性	135
11.2	CLK_32K 时钟源管理	135
11.3	电池备份域复位控制 BPOR	135
11.3.1	引脚复位配置	135
11.3.2	电池备份域低功耗管理	135
11.4	电池备份域按键控制 BUTN	136
11.4.1	电源按键和电源按键指示	136
11.4.2	唤醒按键和唤醒按键指示	136
11.5	按键状态检测和中断	136
11.6	BCFG 寄存器说明	137
11.7	BCFG 寄存器详细信息	137
11.7.1	VBG_CFG (0x0)	137
11.7.2	IRC32K_CFG (0x8)	138
11.7.3	XTAL32K_CFG (0xC)	139
11.7.4	CLK_CFG (0x10)	139
11.8	BPOR 寄存器说明	139
11.9	BPOR 寄存器详细信息	140
11.9.1	POR_CAUSE (0x0)	140
11.9.2	POR_SELECT (0x4)	140
11.9.3	POR_CONFIG (0x8)	141
11.9.4	POR_CONTROL (0xC)	141
11.10	BUTN 寄存器说明	142
11.11	BUTN 寄存器详细信息	142
11.11.1	BTN_STATUS (0x0)	142
11.11.2	BTN_IRQ_MASK (0x4)	143
11.11.3	LED_INTENSE (0x8)	144

12 电源管理域配置模块 PCFG	145
12.1 特性总结	145
12.2 功能描述	145
12.2.1 线性稳压器 LDOOTP 配置	145
12.2.2 开关电源 DCDC 配置	145
12.2.3 电源管理域模块的时钟门控	145
12.2.4 系统电源域唤醒	146
12.2.5 调试控制	146
12.2.6 电源管理域复位控制模块 PPOR	146
12.3 PCFG 寄存器说明	146
12.4 PCFG 寄存器详细信息	147
12.4.1 BANDGAP (0x0)	147
12.4.2 LDO1P1 (0x4)	148
12.4.3 LDO2P5 (0x8)	149
12.4.4 DCDC_MODE (0x10)	149
12.4.5 DCDC_LPMODE (0x14)	150
12.4.6 DCDC_PROT (0x18)	150
12.4.7 DCDC_CURRENT (0x1C)	151
12.4.8 DCDC_ADVMODE (0x20)	152
12.4.9 DCDC_ADVPARAM (0x24)	152
12.4.10 DCDC_MISC (0x28)	153
12.4.11 DCDC_DEBUG (0x2C)	154
12.4.12 DCDC_START_TIME (0x30)	154
12.4.13 DCDC_RESUME_TIME (0x34)	154
12.4.14 POWER_TRAP (0x40)	155
12.4.15 WAKE_CAUSE (0x44)	155
12.4.16 WAKE_MASK (0x48)	156
12.4.17 SCG_CTRL (0x4C)	157
12.4.18 DEBUG_STOP (0x50)	158
12.4.19 RC24M (0x60)	158
12.4.20 RC24M_TRACK (0x64)	159
12.4.21 TRACK_TARGET (0x68)	159
12.4.22 STATUS (0x6C)	160
12.5 PPOR 寄存器说明	160
12.6 PPOR 寄存器详细信息	161
12.6.1 RESET_FLAG (0x0)	161
12.6.2 RESET_STATUS (0x4)	161
12.6.3 RESET_HOLD (0x8)	162
12.6.4 RESET_ENABLE (0xC)	162
12.6.5 RESET_HOT (0x10)	163
12.6.6 RESET_COLD (0x14)	164
12.6.7 SOFTWARE_RESET (0x1C)	164

13 系统控制模块 SYSCTL	165
13.1 特性总结	165
13.2 功能时钟配置	165
13.3 CPU 启动管理	165
13.3.1 启动管理	165
13.4 系统电源域资源管理	165
13.4.1 资源节点	165
13.4.2 资源节点的链式结构	166
13.4.3 资源节点的自动关闭机制	167
13.4.4 资源节点保持开启	167
13.4.5 功能模块与处理器的连接	168
13.4.6 资源节点的使用	169
13.5 低功耗管理	170
13.5.1 处理器的低功耗模式及唤醒	170
13.5.2 低功耗模式下资源节点的状态保持	170
13.6 时钟测量模块	171
13.7 SYSCTL 寄存器说明	173
13.8 寄存器详细信息	181
13.8.1 RESOURCE (0x0 + 0x4 * n)	181
13.8.2 GROUP0[VALUE] (0x800 + 0x10 * n)	182
13.8.3 GROUP0[SET] (0x804 + 0x10 * n)	182
13.8.4 GROUP0[CLEAR] (0x808 + 0x10 * n)	183
13.8.5 GROUP0[TOGGLE] (0x80C + 0x10 * n)	183
13.8.6 GROUP1[VALUE] (0x840 + 0x10 * n)	183
13.8.7 GROUP1[SET] (0x844 + 0x10 * n)	184
13.8.8 GROUP1[CLEAR] (0x848 + 0x10 * n)	184
13.8.9 GROUP1[TOGGLE] (0x84C + 0x10 * n)	185
13.8.10 AFFILIATE[VALUE] (0x900 + 0x10 * n)	185
13.8.11 AFFILIATE[SET] (0x904 + 0x10 * n)	186
13.8.12 AFFILIATE[CLEAR] (0x908 + 0x10 * n)	186
13.8.13 AFFILIATE[TOGGLE] (0x90C + 0x10 * n)	186
13.8.14 RETENTION[VALUE] (0x920 + 0x10 * n)	187
13.8.15 RETENTION[SET] (0x924 + 0x10 * n)	187
13.8.16 RETENTION[CLEAR] (0x928 + 0x10 * n)	188
13.8.17 RETENTION[TOGGLE] (0x92C + 0x10 * n)	188
13.8.18 POWER[STATUS] (0x1000 + 0x10 * n)	189
13.8.19 POWER[LF_WAIT] (0x1004 + 0x10 * n)	189
13.8.20 POWER[OFF_WAIT] (0x100C + 0x10 * n)	190
13.8.21 RESET[CONTROL] (0x1400 + 0x10 * n)	190
13.8.22 RESET[CONFIG] (0x1404 + 0x10 * n)	191
13.8.23 RESET[COUNTER] (0x140C + 0x10 * n)	191
13.8.24 CLOCK_CPU (0x1800 + 0x4 * n)	192
13.8.25 CLOCK (0x1804 + 0x4 * n)	193

13.8.26	ADCCLK (0x1C00 + 0x4 * n)	194
13.8.27	DACCLK (0x1C0C + 0x4 * n)	195
13.8.28	GLOBAL00 (0x2000)	195
13.8.29	MONITOR[CONTROL] (0x2400 + 0x20 * n)	196
13.8.30	MONITOR[CURRENT] (0x2404 + 0x20 * n)	197
13.8.31	MONITOR[LOW_LIMIT] (0x2408 + 0x20 * n)	197
13.8.32	MONITOR[HIGH_LIMIT] (0x240C + 0x20 * n)	198
13.8.33	CPU[LP] (0x2800 + 0x400 * n)	198
13.8.34	CPU[LOCK] (0x2804 + 0x400 * n)	199
13.8.35	CPU[GPR] (0x2808 + 0x400 * n + 0x4 * m)	199
13.8.36	CPU[WAKEUP_STATUS] (0x2840 + 0x400 * n + 0x4 * m)	200
13.8.37	CPU[WAKEUP_ENABLE] (0x2880 + 0x400 * n + 0x4 * m)	200
14	锁相环控制器 PLLCTL	201
14.1	特性总结	201
14.2	功能描述	201
14.2.1	XTAL 振荡器	201
14.2.2	PLL 参考时钟设置	201
14.2.3	PLL 工作频率配置	201
14.2.4	PLL 扩谱模式	201
14.2.5	PLL 输出分频器	202
14.3	PLLCTL 寄存器	202
14.3.1	寄存器说明	202
14.3.2	XTAL (0x0)	203
14.3.3	PLL[MFI] (0x80 + 0x80 * n)	204
14.3.4	PLL[MFN] (0x84 + 0x80 * n)	205
14.3.5	PLL[MFD] (0x88 + 0x80 * n)	205
14.3.6	PLL[SS_STEP] (0x8C + 0x80 * n)	205
14.3.7	PLL[SS_STOP] (0x90 + 0x80 * n)	206
14.3.8	PLL[CONFIG] (0x94 + 0x80 * n)	206
14.3.9	PLL[LOCKTIME] (0x98 + 0x80 * n)	207
14.3.10	PLL[STEPTIME] (0x9C + 0x80 * n)	207
14.3.11	PLL[ADVANCED] (0xA0 + 0x80 * n)	207
14.3.12	PLL[DIV] (0xC0 + 0x80 * n + 0x4 * m)	208
15	低功耗管理	210
15.1	运行模式 RUN	210
15.2	等待模式 WAIT	210
15.3	停止模式 STOP	210
15.4	休眠模式 STANDBY	211
15.5	关机模式 SHUTDOWN	211
15.6	低功耗总结	212
16	系统内存映射	213
16.1	系统内存映射 System Memory Map	213

17	OTP 映射表	217
18	总线	218
18.1	总线结构概述	218
18.2	总线配置	218
18.2.1	AXI 系统总线	218
18.2.2	AHB/APB 外设总线	218
19	BootROM	220
19.1	BootROM 概述	220
19.2	启动流程	221
19.2.1	启动流程图	221
19.2.2	XPI NOR 启动	221
19.2.2.1	支持的 Serial NOR 设备	221
19.2.2.2	FLASH 的接入方式	222
19.2.2.3	XPI NOR 启动流程	223
19.2.2.4	XPI NOR 启动镜像布局	223
19.2.2.5	原地解密执行	224
19.2.3	串行启动 (Serial Boot)	225
19.2.4	在系统编程 (In-System-Programming)	225
19.2.4.1	命令协议	225
19.2.5	串口通信	237
19.2.5.1	载荷包 (Payload Packet)	237
19.2.5.2	确认包 (ACK Packet)	238
19.2.6	USB-HID 通信	238
19.2.6.1	USB-HID 描述符信息	238
19.2.6.2	USB 端点信息	239
19.2.6.3	USB-HID 通信协议	239
19.3	启动镜像 (Boot Image)	239
19.3.1	固件容器头 (FW Container Header)	239
19.3.2	固件信息表 (FW Info Table)	241
19.3.3	设备配置信息块 (Device Configuration Info Block)	242
19.3.3.1	XPI NOR 配置信息	243
19.3.3.2	唤醒验证信息	247
19.3.3.3	OTP 解锁信息	248
19.3.4	签名块 (Signature Block)	248
19.3.4.1	签名块头部 (Signature Block Header)	248
19.3.5	根密钥表 (SRK Table)	250
19.3.5.1	根密钥表头 (SRK Table Header)	250
19.3.5.2	根密钥表项 (SRK Table Item)	250
19.3.6	签名信息 (Signature Info)	251
19.3.7	证书 (Certificate)	251
19.3.8	固件 BLOB(FW BLOB)	251
19.3.9	命令容器 (Command Container)	252

19.3.9.1	命令容器头 (Command Container Header)	253
19.3.9.2	命令容器支持的命令	253
19.3.9.3	加密命令容器 (Encrypted Command Container)	255
19.4	安全启动 (Secure Boot)	255
19.4.1	安全启动简介	255
19.4.2	安全启动流程	255
19.4.3	固件容器验签	256
19.4.4	固件的验签	257
19.4.5	公钥的撤销	257
19.5	低功耗唤醒	257
19.5.1	快速跳转	258
19.5.2	强检验跳转	258
19.5.3	禁用低功耗唤醒	258
19.6	Debug 接口权限管理	258
19.7	ROM API	259
19.7.1	简介	259
19.7.2	run_bootloader API	259
19.7.2.1	示例:	260
19.7.3	OTP API	260
19.7.3.1	init	261
19.7.3.2	read_from_shadow	261
19.7.3.3	read_from_ip	261
19.7.3.4	program	261
19.7.3.5	reload	261
19.7.3.6	lock_otp	261
19.7.3.7	set_configurable_region	261
19.7.3.8	write_shadow_register	261
19.7.3.9	示例	262
19.7.4	XPI 底层驱动 API	262
19.7.4.1	get_default_config	262
19.7.4.2	get_default_device_config	262
19.7.4.3	init	263
19.7.4.4	config_ahb_buffer	263
19.7.4.5	config_device	263
19.7.4.6	update_instr_table	264
19.7.4.7	transfer_blocking	264
19.7.4.8	software_reset	264
19.7.4.9	is_idle	264
19.7.4.10	update_dllcr	264
19.7.5	XPI NOR API	265
19.7.5.1	get_config	266
19.7.5.2	init	266
19.7.5.3	enable_write	266

19.7.5.4	get_status	266
19.7.5.5	wait_busy	267
19.7.5.6	erase	267
19.7.5.7	erase_chip	267
19.7.5.8	erase_sector	267
19.7.5.9	erase_block	267
19.7.5.10	program	267
19.7.5.11	read	268
19.7.5.12	page_program_nonblocking	268
19.7.5.13	erase_sector_nonblocking	268
19.7.5.14	erase_block_nonblocking	268
19.7.5.15	erase_chip_nonblocking	268
19.7.6	XPI RAM API	268
19.7.6.1	get_config	269
19.7.6.2	init	269
19.7.7	安全启动 API	269
19.7.8	SM3 API	270
19.7.9	SM4 API	270
19.8	SoC 专有信息	271
19.8.1	OTP 映射表	271
19.8.2	BootROM 支持的外设信息	274
19.8.2.1	XPI 信息	274
19.8.2.2	UART 引脚	276
19.8.2.3	USB 引脚	276
19.8.2.4	启动模式 (BOOT_MODE) 引脚	276
19.8.3	BootROM 预占用的寄存器信息	276
19.8.4	通用寄存器配置支持的寄存器范围	277
19.8.5	BootROM 内存映射表	277
19.8.6	BootROM 生命周期 (Lifecycle)	277
20	引脚配置及功能 PINMUX	279
20.1	IO 功能分配	279
20.2	电源管理域 IO 功能分配	301
20.3	电池备份域 IO 功能分配	302
20.4	系统电源域外设管脚分配	303
20.5	电源管理域外设管脚分配	331
20.6	电池备份域外设管脚分配	332
20.7	特殊功能引脚	335
20.8	IO 复位状态	335
21	输入输出模块概述	337
21.1	IO 控制器	337
21.2	GPIO 控制器	338
21.3	GPIO 管理器 GPIOM	339

22 IO 控制器 IOC, PIOC, BIOC	341
22.1 特性总结	341
22.2 功能描述	341
22.2.1 IO 基本配置	341
22.2.2 IO 外设功能配置	341
22.3 IOC 寄存器	341
22.3.1 寄存器说明	342
22.3.2 PAD[FUNC_CTL] (0x0 + 0x8 * n)	349
22.3.3 PAD[PAD_CTL] (0x4 + 0x8 * n)	350
23 GPIO 控制器	353
23.1 特性总结	353
23.2 功能描述	353
23.2.1 GPIO 控制	353
23.2.2 GPIO 中断	353
23.3 GPIO 寄存器列表	353
23.4 GPIO 寄存器描述	361
23.4.1 DI[VALUE] (0x0 + 0x10 * n)	361
23.4.2 DI[SET] (0x4 + 0x10 * n)	361
23.4.3 DI[CLEAR] (0x8 + 0x10 * n)	362
23.4.4 DI[TOGGLE] (0xC + 0x10 * n)	362
23.4.5 DO[VALUE] (0x100 + 0x10 * n)	363
23.4.6 DO[SET] (0x104 + 0x10 * n)	363
23.4.7 DO[CLEAR] (0x108 + 0x10 * n)	363
23.4.8 DO[TOGGLE] (0x10C + 0x10 * n)	364
23.4.9 OE[VALUE] (0x200 + 0x10 * n)	364
23.4.10 OE[SET] (0x204 + 0x10 * n)	365
23.4.11 OE[CLEAR] (0x208 + 0x10 * n)	365
23.4.12 OE[TOGGLE] (0x20C + 0x10 * n)	365
23.4.13 IF[VALUE] (0x300 + 0x10 * n)	366
23.4.14 IF[SET] (0x304 + 0x10 * n)	366
23.4.15 IF[CLEAR] (0x308 + 0x10 * n)	367
23.4.16 IF[TOGGLE] (0x30C + 0x10 * n)	367
23.4.17 IE[VALUE] (0x400 + 0x10 * n)	367
23.4.18 IE[SET] (0x404 + 0x10 * n)	368
23.4.19 IE[CLEAR] (0x408 + 0x10 * n)	368
23.4.20 IE[TOGGLE] (0x40C + 0x10 * n)	369
23.4.21 PL[VALUE] (0x500 + 0x10 * n)	369
23.4.22 PL[SET] (0x504 + 0x10 * n)	369
23.4.23 PL[CLEAR] (0x508 + 0x10 * n)	370
23.4.24 PL[TOGGLE] (0x50C + 0x10 * n)	370
23.4.25 TP[VALUE] (0x600 + 0x10 * n)	371
23.4.26 TP[SET] (0x604 + 0x10 * n)	371
23.4.27 TP[CLEAR] (0x608 + 0x10 * n)	371

23.4.28	TP[TOGGLE] (0x60C + 0x10 * n)	372
23.4.29	AS[VALUE] (0x700 + 0x10 * n)	372
23.4.30	AS[SET] (0x704 + 0x10 * n)	373
23.4.31	AS[CLEAR] (0x708 + 0x10 * n)	373
23.4.32	AS[TOGGLE] (0x70C + 0x10 * n)	374
24	GPIO 管理器 GPIOM	375
24.1	特性总结	375
24.2	功能描述	375
24.2.1	GPIO 分配	375
24.2.2	访问控制	375
24.3	GPIOM 寄存器列表	376
24.4	GPIO 寄存器描述	380
24.4.1	ASSIGN[PIN] (0x0 + 0x80 * n + 0x4 * m)	380
25	存储器概述	381
25.1	内部 SRAM	381
25.1.1	本地存储器 Local Memory	381
25.1.2	通用内存	381
25.2	通用寄存器	381
25.3	串行总线控制器 XPI	381
25.4	只读存储器 ROM	381
25.5	一次性可编程存储器 OTP	382
26	OTP 和 OTP 控制器	383
26.1	特性总结	383
26.1.1	OTP 控制器特性总结	383
26.2	OTP 控制器功能描述	384
26.2.1	OTP 影子寄存器	384
26.3	OTP 熔丝寄存器	384
26.4	OTP 操作引擎	385
26.5	OTP 读写保护	385
26.6	OTP 控制器寄存器	387
26.7	OTP 控制器寄存器详细信息	395
26.7.1	SHADOW (0x0 + 0x4 * n)	395
26.7.2	SHADOW_LOCK (0x200 + 0x4 * n)	395
26.7.3	FUSE (0x400 + 0x4 * n)	396
26.7.4	FUSE_LOCK (0x600 + 0x4 * n)	396
26.7.5	UNLOCK (0x800)	396
26.7.6	DATA (0x804)	397
26.7.7	ADDR (0x808)	397
26.7.8	CMD (0x80C)	397
26.7.9	LOAD_REQ (0xA00)	398
26.7.10	LOAD_COMP (0xA04)	398
26.7.11	REGION (0xA20 + 0x4 * n)	399

26.7.12	INT_FLAG (0xC00)	399
26.7.13	INT_EN (0xC04)	400
27	串行总线控制器 XPI	401
27.1	特性总结	401
27.2	功能描述	401
27.2.1	外部器件连接配置	401
27.2.2	XPI 地址映射	402
27.2.3	外部器件地址转换	402
27.2.4	指令表	402
27.2.5	总线寻址访问	403
27.2.6	寄存器指令访问	403
27.2.7	XPI 时间特性	403
27.2.8	中断	404
27.3	XPI 配置和使用	404
28	DMA、CRC 和信箱概述	405
28.1	DMA 控制器	405
28.2	DMA 请求路由器	405
28.3	通讯信箱 MBX	407
28.4	圆周冗余检测 CRC	407
29	DMA 控制器	408
29.1	特性总结	408
29.2	功能描述	408
29.2.1	DMA 硬件握手	408
29.2.2	DMA 链式传输	408
29.2.3	数据顺序	408
29.3	DMA 寄存器	409
29.4	DMA 寄存器详细信息	411
29.4.1	IDMISC (0x4)	411
29.4.2	DMACFG (0x10)	411
29.4.3	DMACTRL (0x20)	412
29.4.4	CHABORT (0x24)	412
29.4.5	INTSTATUS (0x30)	413
29.4.6	CHEN (0x34)	413
29.4.7	CHCTRL[CTRL] (0x40 + 0x20 * n)	413
29.4.8	CHCTRL[TRANSIZE] (0x44 + 0x20 * n)	415
29.4.9	CHCTRL[SRCADDR] (0x48 + 0x20 * n)	416
29.4.10	CHCTRL[SRCADDRH] (0x4C + 0x20 * n)	416
29.4.11	CHCTRL[DSTADDR] (0x50 + 0x20 * n)	417
29.4.12	CHCTRL[DSTADDRH] (0x54 + 0x20 * n)	417
29.4.13	CHCTRL[LLPOINTER] (0x58 + 0x20 * n)	417
29.4.14	CHCTRL[LLPOINTERH] (0x5C + 0x20 * n)	418

30 DMA 请求路由器 DMAMUX	419
30.1 特性总结	419
30.2 功能描述	419
30.3 DMAMUX 寄存器	419
30.4 DMAMUX 寄存器详细信息	420
30.4.1 MUXCFG (0x0 + 0x4 * n)	420
31 通信信箱 MBX	421
31.1 特性总结	421
31.2 功能描述	421
31.2.1 MBX 寄存器访问接口	421
31.2.2 FIFO 管理	421
31.2.3 中断	421
31.3 MBX 寄存器	421
31.4 MBX 寄存器详细信息	422
31.4.1 CR (0x0)	422
31.4.2 SR (0x4)	423
31.4.3 TXREG (0x8)	423
31.4.4 RXREG (0xC)	424
31.4.5 TXWRD (0x10 + 0x4 * n)	424
31.4.6 RXWRD (0x20 + 0x4 * n)	425
32 循环冗余检测 CRC	426
32.1 特性总结	426
32.2 功能描述	426
32.3 CRC 算法配置	426
32.4 CRC 寄存器	426
32.5 CRC 寄存器详细信息	428
32.5.1 CHN[PRE_SET] (0x0 + 0x40 * n)	428
32.5.2 CHN[CLR] (0x4 + 0x40 * n)	429
32.5.3 CHN[POLY] (0x8 + 0x40 * n)	429
32.5.4 CHN[INIT_DATA] (0xC + 0x40 * n)	430
32.5.5 CHN[XOROUT] (0x10 + 0x40 * n)	430
32.5.6 CHN[MISC_SETTING] (0x14 + 0x40 * n)	431
32.5.7 CHN[DATA] (0x18 + 0x40 * n)	431
32.5.8 CHN[RESULT] (0x1C + 0x40 * n)	431
33 增强运动控制系统概述	433
33.1 PWM 定时器 PWM	433
33.2 可编程逻辑阵列 PLA	434
33.3 正交编码器接口 QEI	434
33.4 霍尔传感器接口 HALL	434
33.5 互联管理器 TRGM	434
33.5.1 互联管理器输入分配	435
33.5.2 互联管理器输出分配	441

33.5.3 互联管理器 DMA 请求	451
33.5.4 互联管理器数字滤波器	457
33.6 同步定时器 SYNT	460
33.7 可编程逻辑阵列 PLA	460
34 PWM 定时器 PWM	461
34.1 特性总结	461
34.2 功能描述	461
34.2.1 定时器时间基准	461
34.2.2 PWM 生成	463
34.2.3 PWM 生成举例	465
34.2.4 高分辨率 PWM 输出	468
34.2.5 PWM 输出控制概述	468
34.2.6 PWM 互补控制	469
34.2.7 死区控制	469
34.2.8 输出取反	470
34.2.9 强制输出控制	470
34.2.10 故障保护	471
34.2.11 Debug 模式支持	471
34.2.12 输入捕获模块	472
34.2.13 影子寄存器	472
34.2.14 中断和 DMA	473
34.3 PWM 寄存器	474
34.4 PWM 寄存器详细信息	478
34.4.1 UNLK (0x0)	478
34.4.2 STA (0x4)	479
34.4.3 STA_HRPWM (0x4)	479
34.4.4 RLD (0x8)	480
34.4.5 RLD_HRPWM (0x8)	480
34.4.6 CMP (0xC + 0x4 * m)	480
34.4.7 CMP_HRPWM (0xC + 0x4 * m)	481
34.4.8 FRCMD (0x78)	481
34.4.9 SHLK (0x7C)	482
34.4.10 CHCFG (0x80 + 0x4 * n)	482
34.4.11 GCR (0xF0)	483
34.4.12 SHCR (0xF4)	484
34.4.13 CAPPOS (0x100 + 0x4 * n)	485
34.4.14 CNT (0x170)	486
34.4.15 CAPNEG (0x180 + 0x4 * n)	486
34.4.16 CNTCOPY (0x1F0)	486
34.4.17 PWMCFG (0x200 + 0x4 * n)	487
34.4.18 SR (0x220)	488
34.4.19 IRQEN (0x224)	489
34.4.20 DMAEN (0x22C)	489

34.4.21	CMPCFG (0x230 + 0x4 * n)	489
34.4.22	ANASTS (0x400 + 0x4 * n)	490
34.4.23	HRPWM_CFG (0x420)	490
35	可编程逻辑阵列 PLA	492
35.1	特性总结	492
35.2	功能描述	492
35.3	PLA 寄存器列表	492
35.4	PLA 寄存器详细信息	504
35.4.1	CHN[AOI_16TO8] (0x0 + 0x70 * n + 0x4 * m)	504
35.4.2	CHN[AOI_8TO7_00_01] (0x20 + 0x70 * n)	506
35.4.3	CHN[AOI_8TO7_02_03] (0x24 + 0x70 * n)	509
35.4.4	CHN[AOI_8TO7_04_05] (0x28 + 0x70 * n)	511
35.4.5	CHN[AOI_8TO7_06] (0x2C + 0x70 * n)	514
35.4.6	CHN[FILTER_2ND] (0x30 + 0x70 * n + 0x4 * m)	515
35.4.7	CHN[FILTER_3RD] (0x50 + 0x70 * n + 0x4 * m)	516
35.4.8	CHN[CFG_FF] (0x6C + 0x70 * n)	518
35.4.9	FILTER_1ST_PLA_IN (0x3C0 + 0x4 * n)	519
35.4.10	FILTER_1ST_PLA_OUT (0x3E0 + 0x4 * n)	520
35.4.11	CHN_CFG_ACTIVE (0x400 + 0x4 * n)	522
36	正交解码器接口 QEI	523
36.1	特性总结	523
36.2	功能描述	523
36.2.1	正交信号解码逻辑	523
36.2.2	相位计数器	524
36.2.3	Z 相计数器	525
36.2.4	相位计数器校正	526
36.2.5	H 相输入	526
36.2.6	测速计数器	526
36.2.7	方向模式和上下模式	527
36.2.8	位置匹配	528
36.2.9	定时器	528
36.2.10	看门狗计数器	529
36.2.11	计数器读取和快照功能	529
36.2.12	计数器复位	530
36.2.13	计数器暂停	530
36.2.14	中断、DMA、触发输出	531
36.3	QEI 寄存器	531
36.4	QEI 寄存器详细信息	532
36.4.1	CR (0x0)	532
36.4.2	PHCFG (0x4)	533
36.4.3	WDGCFG (0x8)	534
36.4.4	PHIDX (0xC)	534

36.4.5	TRGOEN (0x10)	534
36.4.6	READEN (0x14)	535
36.4.7	ZCMP (0x18)	535
36.4.8	PHCMP (0x1C)	536
36.4.9	SPDCMP (0x20)	536
36.4.10	DMAEN (0x24)	537
36.4.11	SR (0x28)	537
36.4.12	IRQEN (0x2C)	537
36.4.13	COUNT[Z] (0x30 + 0x10 * n)	538
36.4.14	COUNT[PH] (0x34 + 0x10 * n)	538
36.4.15	COUNT[SPD] (0x38 + 0x10 * n)	539
36.4.16	COUNT[TMR] (0x3C + 0x10 * n)	539
36.4.17	SPDHIS (0x70 + 0x4 * n)	540
37	霍尔传感器接口 HALL	541
37.1	特性总结	541
37.2	功能描述	541
37.2.1	U, V, W 相输入	541
37.2.2	U, V, W 计数器	542
37.2.3	定时器	542
37.2.4	提前触发	542
37.2.5	延事件件	543
37.2.6	看门狗计数器	543
37.2.7	计数器读取和快照功能	543
37.2.8	计数器复位	544
37.2.9	中断、DMA、触发输出	544
37.3	HALL 寄存器列表	545
37.4	HALL 寄存器详细信息	546
37.4.1	CR (0x0)	546
37.4.2	PHCFG (0x4)	547
37.4.3	WDGCFG (0x8)	547
37.4.4	UVWCFG (0xC)	547
37.4.5	TRGOEN (0x10)	548
37.4.6	READEN (0x14)	548
37.4.7	DMAEN (0x24)	549
37.4.8	SR (0x28)	549
37.4.9	IRQEN (0x2C)	550
37.4.10	COUNT[W] (0x30 + 0x10 * n)	550
37.4.11	COUNT[V] (0x34 + 0x10 * n)	551
37.4.12	COUNT[U] (0x38 + 0x10 * n)	551
37.4.13	COUNT[TMR] (0x3C + 0x10 * n)	552
37.4.14	HIS[HIS0] (0x70 + 0x8 * n)	552
37.4.15	HIS[HIS1] (0x74 + 0x8 * n)	552

38 互联管理器 TRGM	554
38.1 特性总结	554
38.2 功能描述	554
38.2.1 管理器信号输入输出复选器	554
38.2.2 输出配置	554
38.2.3 数字滤波器	555
38.2.4 DMA 请求管理	555
38.3 TRGM 寄存器列表	555
38.4 TRGM 寄存器描述	558
38.4.1 FILTCFG (0x0 + 0x4 * n)	558
38.4.2 TRGOCFG (0x100 + 0x4 * n)	558
38.4.3 DMACFG (0x300 + 0x4 * n)	559
38.4.4 GCR (0x400)	559
39 同步定时器 SYNT	560
39.1 特性总结	560
39.2 功能描述	560
39.3 SYNT 寄存器列表	560
39.4 SYNT 寄存器详细信息	560
39.4.1 GCR (0x0)	561
39.4.2 RLD (0x4)	561
39.4.3 CNT (0xC)	561
39.4.4 CMP (0x20 + 0x4 * n)	562
40 定时器概述	563
40.1 通用定时器 GPTMR, NTMR, PTMR	563
40.2 看门狗定时器 WDG, PWDG	563
40.3 实时时钟 RTC	563
41 定时器 TMR	564
41.1 特性总结	564
41.2 功能描述	564
41.2.1 定时器时间基准	564
41.2.2 输出比较	565
41.2.3 输入捕获	565
41.2.4 中断和 DMA	566
41.2.5 调试模式支持	566
41.3 定时器寄存器	566
41.3.1 寄存器说明	566
41.3.2 CHANNEL[CR] (0x0 + 0x40 * n)	568
41.3.3 CHANNEL[CMP] (0x4 + 0x40 * n + 0x4 * m)	569
41.3.4 CHANNEL[RLD] (0xC + 0x40 * n)	569
41.3.5 CHANNEL[NTUPTVAL] (0x10 + 0x40 * n)	570
41.3.6 CHANNEL[CAPPOS] (0x20 + 0x40 * n)	570
41.3.7 CHANNEL[CAPNEG] (0x24 + 0x40 * n)	571

41.3.8	CHANNEL[CAPPRD] (0x28 + 0x40 * n)	571
41.3.9	CHANNEL[CAPDTY] (0x2C + 0x40 * n)	571
41.3.10	CHANNEL[CNT] (0x30 + 0x40 * n)	572
41.3.11	SR (0x200)	572
41.3.12	IRQEN (0x204)	573
41.3.13	GCR (0x208)	573
42	看门狗 WDG	575
42.1	特性总结	575
42.2	功能描述	575
42.2.1	WDG 超时中断和超时复位	575
42.2.2	WDG 喂狗	575
42.2.3	WDG 寄存器解锁	575
42.3	WDG 寄存器列表	576
42.4	WDOG 寄存器描述	576
42.4.1	CTRL (0x10)	576
42.4.2	RESTART (0x14)	577
42.4.3	WREN (0x18)	577
42.4.4	ST (0x1C)	578
43	实时时钟 RTC	579
43.1	特性总结	579
43.2	时间计数器	579
43.3	定时器	579
43.4	RTC 寄存器列表	579
43.5	RTC 寄存器描述	580
43.5.1	SECOND (0x0)	580
43.5.2	SUBSEC (0x4)	580
43.5.3	SEC_SNAP (0x8)	580
43.5.4	SUB_SNAP (0xC)	581
43.5.5	ALARM0 (0x10)	581
43.5.6	ALARM0_INC (0x14)	581
43.5.7	ALARM1 (0x18)	582
43.5.8	ALARM1_INC (0x1C)	582
43.5.9	ALARM_FLAG (0x20)	583
43.5.10	ALARM_EN (0x24)	583
44	通讯外设概述	584
44.1	通用异步收发器 UART, PUART	584
44.2	串行外设总线 SPI	584
44.3	集成电路总线 I2C	584
44.4	控制器局域网 MCAN	584
44.5	局域互联网络 LIN	584
44.6	精确时间协议模块 PTPC	584
44.7	通用串行总线 USB	584

45 通用异步收发器 UART	586
45.1 特性总结	586
45.2 功能描述	586
45.2.1 UART 发送	586
45.2.2 UART 接收	587
45.2.3 波特率控制	587
45.2.4 Modem 控制器	587
45.2.5 Loopback 模式	587
45.2.6 DMA	588
45.3 寄存器说明	588
45.4 寄存器详细信息	589
45.4.1 RXIDLE_CFG (0x4)	589
45.4.2 CFG (0x10)	589
45.4.3 OSCR (0x14)	590
45.4.4 RBR (0x20)	590
45.4.5 THR (0x20)	591
45.4.6 DLL (0x20)	591
45.4.7 IER (0x24)	591
45.4.8 DLM (0x24)	592
45.4.9 IIR (0x28)	592
45.4.10 FCR (0x28)	593
45.4.11 LCR (0x2C)	593
45.4.12 MCR (0x30)	594
45.4.13 LSR (0x34)	594
45.4.14 MSR (0x38)	595
46 串行外设总线 SPI	597
46.1 模块功能	597
46.2 功能描述	597
46.2.1 主机模式	597
46.2.2 从机模式	597
46.2.3 2 线模式	597
46.2.4 4 线模式	598
46.3 SPI 寄存器列表	598
46.4 SPI 寄存器描述	598
46.4.1 TRANSFMT (0x10)	598
46.4.2 DIRECTIO (0x14)	599
46.4.3 TRANSCTRL (0x20)	600
46.4.4 CMD (0x24)	602
46.4.5 ADDR (0x28)	602
46.4.6 DATA (0x2C)	603
46.4.7 CTRL (0x30)	603
46.4.8 STATUS (0x34)	604
46.4.9 INTREN (0x38)	605

46.4.10	INTRST (0x3C)	605
46.4.11	TIMING (0x40)	606
46.4.12	SLVST (0x60)	606
46.4.13	SLVDATAcnt (0x64)	607
46.4.14	CONFIG (0x7C)	607
47	集成电路总线 I2C	609
47.1	特性总结	609
47.2	功能描述	609
47.2.1	主要功能	609
47.2.2	时序配置	610
47.2.3	主机模式	610
47.2.4	从机模式	611
47.3	I2C 寄存器	612
47.3.1	寄存器说明	612
47.3.2	寄存器详细信息	612
47.3.3	CFG (0x10)	612
47.3.4	INTEN (0x14)	613
47.3.5	STATUS (0x18)	614
47.3.6	ADDR (0x1C)	615
47.3.7	DATA (0x20)	615
47.3.8	CTRL (0x24)	615
47.3.9	CMD (0x28)	616
47.3.10	SETUP (0x2C)	617
47.3.11	TPM (0x30)	618
48	控制器局域网 MCAN	619
48.1	特性总结	619
48.2	功能描述	619
48.2.1	消息存储器示意图	620
48.3	MCAN 寄存器	620
48.3.1	MCAN 寄存器说明	620
48.3.2	寄存器详细信息	638
48.3.3	ENDN (0x4)	638
48.3.4	DBTP (0xC)	638
48.3.5	TEST (0x10)	639
48.3.6	RWD (0x14)	639
48.3.7	CCCR (0x18)	640
48.3.8	NBTP (0x1C)	640
48.3.9	TSCC (0x20)	641
48.3.10	TSCV (0x24)	641
48.3.11	TOCC (0x28)	641
48.3.12	TOCV (0x2C)	642
48.3.13	ECR (0x40)	642

48.3.14 PSR (0x44)	642
48.3.15 TDCR (0x48)	643
48.3.16 IR (0x50)	643
48.3.17 IE (0x54)	644
48.3.18 ILS (0x58)	645
48.3.19 ILE (0x5C)	646
48.3.20 GFC (0x80)	647
48.3.21 SIDFC (0x84)	647
48.3.22 XIDFC (0x88)	647
48.3.23 XIDAM (0x90)	648
48.3.24 HPMS (0x94)	648
48.3.25 NDAT1 (0x98)	648
48.3.26 NDAT2 (0x9C)	649
48.3.27 RXF0C (0xA0)	649
48.3.28 RXF0S (0xA4)	649
48.3.29 RXF0A (0xA8)	650
48.3.30 RXBC (0xAC)	650
48.3.31 RXF1C (0xB0)	650
48.3.32 RXF1S (0xB4)	651
48.3.33 RXF1A (0xB8)	651
48.3.34 RXESC (0xBC)	651
48.3.35 TXBC (0xC0)	652
48.3.36 TXFQS (0xC4)	652
48.3.37 TXESC (0xC8)	653
48.3.38 TXBRP (0xCC)	653
48.3.39 TXBAR (0xD0)	653
48.3.40 TXBCR (0xD4)	653
48.3.41 TXBTO (0xD8)	654
48.3.42 TXBCF (0xDC)	654
48.3.43 TXBTIE (0xE0)	654
48.3.44 TXBCIE (0xE4)	655
48.3.45 TXEFC (0xF0)	655
48.3.46 TXEFS (0xF4)	655
48.3.47 TXEFA (0xF8)	656
48.3.48 TS_SEL (0x200 + 0x4 * n)	656
48.3.49 CREL (0x240)	656
48.3.50 TSCFG (0x244)	657
48.3.51 TSS1 (0x248)	657
48.3.52 TSS2 (0x24C)	657
48.3.53 ATB (0x250)	658
48.3.54 ATBH (0x254)	658
48.3.55 GLB_CTL (0x400)	658
48.3.56 GLB_STATUS (0x404)	659

48.3.57	GLB_CAN_IR (0x408)	659
48.3.58	MESSAGE_BUFF (0x2000 + 0x4 * n)	660
49	局域网互联网络 LIN	661
49.1	特性总结	661
49.2	功能描述	661
49.3	LIN 寄存器	663
49.3.1	LIN 寄存器说明	663
49.3.2	寄存器详细信息	664
49.3.3	DATABYTE (0x0 + 0x4 * n)	664
49.3.4	CONTROL (0x20)	664
49.3.5	STATE (0x24)	665
49.3.6	ERROR (0x28)	665
49.3.7	DATA_LEN (0x2C)	666
49.3.8	BAUDRATE_CTL_LOW (0x30)	666
49.3.9	BAUDRATE_CTL_HIGH (0x34)	667
49.3.10	ID (0x38)	667
49.3.11	TV (0x3C)	667
50	精确时间协议模块 PTPC	669
50.1	特性总结	669
50.2	功能描述	669
50.2.1	时间戳模块	669
50.2.2	时间戳捕获和比较	670
50.2.3	时间戳输出端口	670
50.3	PTPC 寄存器列表	670
50.4	PTPC 寄存器描述	671
50.4.1	PTPC[CTRL0] (0x0 + 0x1000 * n)	671
50.4.2	PTPC[CTRL1] (0x4 + 0x1000 * n)	672
50.4.3	PTPC[TIMEH] (0x8 + 0x1000 * n)	673
50.4.4	PTPC[TIMEL] (0xC + 0x1000 * n)	673
50.4.5	PTPC[TS_UPDTH] (0x10 + 0x1000 * n)	674
50.4.6	PTPC[TS_UPDTL] (0x14 + 0x1000 * n)	674
50.4.7	PTPC[ADDEND] (0x18 + 0x1000 * n)	675
50.4.8	PTPC[TARH] (0x1C + 0x1000 * n)	675
50.4.9	PTPC[TARL] (0x20 + 0x1000 * n)	676
50.4.10	PTPC[PPS_CTRL] (0x2C + 0x1000 * n)	676
50.4.11	PTPC[CAPT_SNAPH] (0x30 + 0x1000 * n)	677
50.4.12	PTPC[CAPT_SNAPL] (0x34 + 0x1000 * n)	678
50.4.13	TIME_SEL (0x2000)	678
50.4.14	INT_STS (0x2004)	678
50.4.15	INT_EN (0x2008)	679
51	通用串行总线 USB	681
51.1	功能简介	681

51.2	工作流程	681
51.2.1	usbphy 初始化	681
51.2.2	配置工作模式	681
51.2.3	主机初始化流程	681
51.2.4	设备初始化流程	682
51.3	数据结构	682
51.3.1	主机数据结构	682
51.3.2	设备数据结构	686
51.4	USB 寄存器列表	689
51.5	USB 寄存器描述	690
51.5.1	GPTIMER0LD (0x80)	690
51.5.2	GPTIMER0CTRL (0x84)	691
51.5.3	GPTIMER1LD (0x88)	691
51.5.4	GPTIMER1CTRL (0x8C)	692
51.5.5	SBUSCFG (0x90)	692
51.5.6	USBCMD (0x140)	693
51.5.7	USBSTS (0x144)	696
51.5.8	USBINTR (0x148)	699
51.5.9	FRINDEX (0x14C)	700
51.5.10	DEVICEADDR (0x154)	700
51.5.11	PERIODICLISTBASE (0x154)	701
51.5.12	ASYNCLISTADDR (0x158)	701
51.5.13	ENDPTLISTADDR (0x158)	702
51.5.14	BURSTSIZE (0x160)	702
51.5.15	TXFILLTUNING (0x164)	703
51.5.16	ENDPTNAK (0x178)	704
51.5.17	ENDPTNAKEN (0x17C)	704
51.5.18	PORTSC1 (0x184)	705
51.5.19	OTGSC (0x1A4)	710
51.5.20	USBMODE (0x1A8)	711
51.5.21	ENDPTSETUPSTAT (0x1AC)	712
51.5.22	ENDPTPRIME (0x1B0)	713
51.5.23	ENDPTFLUSH (0x1B4)	714
51.5.24	ENDPTSTAT (0x1B8)	714
51.5.25	ENDPTCOMPLETE (0x1BC)	715
51.5.26	ENDPTCTRL (0x1C0 + 0x4 * n)	716
51.5.27	OTG_CTRL0 (0x200)	718
51.5.28	PHY_CTRL0 (0x210)	720
51.5.29	PHY_CTRL1 (0x214)	721
51.5.30	TOP_STATUS (0x220)	721
51.5.31	PHY_STATUS (0x224)	722
52	模拟外设概述	724
52.1	16 位模拟数字转换器 ADC16	724

52.1.1	ADC0 输入通道分配	724
52.1.2	ADC1 输入通道分配	724
52.1.3	ADC2 输入通道分配	724
52.1.4	ADC 转换触发信号连接	724
52.2	比较器 ACMP	725
52.3	温度传感器	725
52.4	数字模拟转换器 DAC	725
52.5	$\Sigma\Delta$ 解调模块 SDM	725
53	16 位模数转换器 ADC16	726
53.1	特性总结	726
53.2	功能描述	726
53.2.1	ADC 时钟	726
53.2.2	ADC 输入通道配置	727
53.2.3	读取转换模式	727
53.2.4	周期转换模式	727
53.2.5	序列转换模式	728
53.2.6	序列转换模式的 DMA	729
53.2.7	抢占转换模式	729
53.2.8	抢占转换模式的 DMA	730
53.2.9	ADC 中断	731
53.3	ADC16 寄存器列表	732
53.4	ADC16 寄存器描述	736
53.4.1	CONFIG (0x0 + 0x4 * n)	736
53.4.2	TRG_DMA_ADDR (0x30)	737
53.4.3	BUS_RESULT (0x400 + 0x4 * n)	738
53.4.4	BUF_CFG0 (0x500)	738
53.4.5	SEQ_CFG0 (0x800)	739
53.4.6	SEQ_DMA_ADDR (0x804)	739
53.4.7	SEQ_WR_ADDR (0x808)	740
53.4.8	SEQ_DMA_CFG (0x80C)	740
53.4.9	SEQ_QUEUE (0x810 + 0x4 * n)	741
53.4.10	PRD_CFG[PRD_CFG] (0xC00 + 0x10 * n)	741
53.4.11	PRD_CFG[PRD_THSHD_CFG] (0xC04 + 0x10 * n)	742
53.4.12	PRD_CFG[PRD_RESULT] (0xC08 + 0x10 * n)	742
53.4.13	SAMPLE_CFG (0x1000 + 0x4 * n)	742
53.4.14	CONV_CFG1 (0x1104)	743
53.4.15	ADC_CFG0 (0x1108)	744
53.4.16	INT_STS (0x1110)	744
53.4.17	INT_EN (0x1114)	745
53.4.18	ANA_CTRL0 (0x1200)	746
53.4.19	ANA_STATUS (0x1210)	746
53.4.20	ADC16_PARAMS (0x1400 + 0x2 * n)	746
53.4.21	ADC16_CONFIG0 (0x1444)	747

53.4.22	ADC16_CONFIG1 (0x1460)	747
54	模拟比较器 ACMP	749
54.1	特性总结	749
54.2	功能描述	749
54.2.1	ACMP 输入配置	749
54.2.2	ACMP 输出控制	750
54.2.3	ACMP 工作模式	750
54.2.4	中断和 DMA	750
54.3	ACMP 寄存器列表	750
54.4	ACMP 寄存器描述	751
54.4.1	CHANNEL[CFG] (0x0 + 0x20 * n)	751
54.4.2	CHANNEL[DACCFG] (0x4 + 0x20 * n)	752
54.4.3	CHANNEL[SR] (0x10 + 0x20 * n)	753
54.4.4	CHANNEL[IRQEN] (0x14 + 0x20 * n)	753
54.4.5	CHANNEL[DMAEN] (0x18 + 0x20 * n)	753
55	数模转换器 DAC	755
55.1	特性总结	755
55.2	功能描述	755
55.2.1	直接模式	755
55.2.2	阶梯模式	755
55.2.3	内存模式	755
55.2.4	触发控制	755
55.2.5	中断, DMA 请求	755
55.2.6	时钟控制	756
55.3	DAC 寄存器	756
55.4	DAC 寄存器详细信息	756
55.4.1	CFG0 (0x0)	756
55.4.2	CFG1 (0x4)	758
55.4.3	CFG2 (0x8)	758
55.4.4	STEP_CFG (0x10 + 0x4 * n)	759
55.4.5	BUF_ADDR (0x20 + 0x4 * n)	759
55.4.6	BUF_LENGTH (0x28)	760
55.4.7	IRQ_STS (0x30)	760
55.4.8	IRQ_EN (0x34)	761
55.4.9	DMA_EN (0x38)	761
55.4.10	ANA_CFG0 (0x40)	761
55.4.11	CFG0_BAK (0x44)	762
55.4.12	STATUS0 (0x48)	763
56	温度传感器 TSNS	765
56.1	特性总结	765
56.2	功能描述	765
56.2.1	温度采集模式	765

56.2.2	温度比较功能	765
56.3	TSNS 寄存器	766
56.4	TSNS 寄存器详细信息	766
56.4.1	T (0x0)	766
56.4.2	TMAX (0x4)	766
56.4.3	TMIN (0x8)	767
56.4.4	AGE (0xC)	767
56.4.5	STATUS (0x10)	767
56.4.6	CONFIG (0x14)	768
56.4.7	VALIDITY (0x18)	769
56.4.8	FLAG (0x1C)	769
56.4.9	UPPER_LIM_IRQ (0x20)	770
56.4.10	LOWER_LIM_IRQ (0x24)	770
56.4.11	UPPER_LIM_RST (0x28)	771
56.4.12	LOWER_LIM_RST (0x2C)	771
56.4.13	ASYNC (0x30)	771
56.4.14	ADVAN (0x38)	772
57	SDM Sigma-Delta 信号接收单元	773
57.1	概述	773
57.2	特性	773
57.3	具体描述	774
57.3.1	Manchester 模式	774
57.3.2	Sinc 滤波器	775
57.3.2.1	Sinc 滤波器的输出数据速率和延时	775
57.3.3	第一滤波器单元 (数据通路)	776
57.3.3.1	32 比特或 16 比特输出控制	776
57.3.3.2	数据 FIFO	777
57.3.3.3	同步事件	779
57.3.4	第二滤波器单元 (幅值通路)	779
57.3.4.1	幅值上门限比较器	780
57.3.4.2	幅值过 0 比较器	780
57.3.4.3	幅值下门限比较器	780
57.4	SDM 寄存器	780
57.4.1	寄存器说明	780
57.4.2	寄存器详细信息	781
57.4.3	CTRL (0x0)	781
57.4.4	INT_EN (0x4)	782
57.4.5	STATUS (0x8)	783
57.4.6	CH[SDFIFOCTRL] (0x10 + 0x40 * n)	783
57.4.7	CH[SDCTRLP] (0x14 + 0x40 * n)	784
57.4.8	CH[SDCTRLE] (0x18 + 0x40 * n)	785
57.4.9	CH[SDST] (0x1C + 0x40 * n)	785
57.4.10	CH[SDATA] (0x20 + 0x40 * n)	786

57.4.11	CH[SDFIFO] (0x24 + 0x40 * n)	786
57.4.12	CH[SCAMP] (0x28 + 0x40 * n)	787
57.4.13	CH[SCHTL] (0x2C + 0x40 * n)	787
57.4.14	CH[SCHTLZ] (0x30 + 0x40 * n)	787
57.4.15	CH[SCLLT] (0x34 + 0x40 * n)	788
57.4.16	CH[SCCTRL] (0x38 + 0x40 * n)	788
57.4.17	CH[SCST] (0x3C + 0x40 * n)	789
57.5	SDM 配置使用简单说明	789
57.5.1	中断处理	789
58	信息安全模块概述	790
58.1	安全数据处理器 SDP	790
58.2	在线解密引擎 EXIP	790
58.3	密钥管理器	791
58.4	电池备份域密钥模块 BKEY	791
58.5	密钥管理总结	791
58.6	一次性可编程存储 OTP	792
58.7	真随机数发生器 RNG	792
58.8	电源管理域安全管理器 PSEC	792
58.9	电源管理域监视器 PMON	792
58.10	电池备份域安全管理器 BSEC	793
58.11	电池备份域监视器 BMON	793
58.12	侵入检测模块 TAMP	793
58.13	单调计数器 MONO	793
58.14	BOOT ROM	793
59	安全数据处理器 SDP	795
59.1	特性总结	795
59.2	功能描述	795
59.2.1	命令描述符	795
59.2.2	AES 加解密引擎	796
59.2.3	AES 密钥配置	797
59.2.4	HASH 模块	799
59.2.5	数据拷贝和数据充填	799
59.2.6	数据重排序	800
59.2.7	国密 SM3 算法启动流程	800
59.2.8	国密 SM4 算法启动流程	801
59.3	SDP 寄存器	801
59.3.1	寄存器说明	801
59.3.2	SDPCR (0x0)	802
59.3.3	MODCTRL (0x4)	803
59.3.4	PKTCNT (0x8)	805
59.3.5	STA (0xC)	806
59.3.6	KEYADDR (0x10)	806

59.3.7	KEYDAT (0x14)	807
59.3.8	CIPHIV (0x18 + 0x4 * n)	807
59.3.9	HASWRD (0x28 + 0x4 * n)	807
59.3.10	CMDPTR (0x48)	808
59.3.11	NPKTPTR (0x4C)	808
59.3.12	PKTCTL (0x50)	809
59.3.13	PKTSRC (0x54)	809
59.3.14	PKTDST (0x58)	810
59.3.15	PKTBUF (0x5C)	810
60	在线解密引擎 EXIP	811
60.1	特性总结	811
60.2	功能描述	811
60.2.1	EXIP 区段, 密钥, 计数器	811
60.2.2	EXIP 的密钥封装和密钥解封	812
60.3	附录	813
60.3.1	RFC3394 简介	813
61	随机数发生器 RNG	816
61.1	特性总结	816
61.2	功能描述	816
61.2.1	RNG 初始化	816
61.2.2	RNG 生成 SEED	816
61.2.3	RNG 自测试	816
61.2.4	中断	817
61.3	RNG 寄存器列表	817
61.3.1	RNG 寄存器描述	817
61.3.2	CMD (0x0)	817
61.3.3	CTRL (0x4)	818
61.3.4	STA (0x8)	819
61.3.5	ERR (0xC)	819
61.3.6	FO2B (0x10)	820
61.3.7	R2SK (0x20 + 0x4 * n)	820
62	密钥管理器 KEYM	822
62.1	特性总结	822
62.2	功能描述	822
62.2.1	ZMK 密钥	822
62.2.2	FMK 密钥	822
62.2.3	SMK 密钥	822
62.2.4	MK 密钥	823
62.2.5	SK 密钥	823
62.3	KEYM 寄存器列表	824
62.4	寄存器描述	824
62.4.1	SOFTMKEY (0x0 + 0x4 * n)	825

62.4.2	SOFTPKEY (0x20 + 0x4 * n)	825
62.4.3	SEC_KEY_CTL (0x40)	825
62.4.4	NSC_KEY_CTL (0x44)	826
62.4.5	RNG (0x48)	827
62.4.6	READ_CONTROL (0x4C)	827
63	电池域密钥模块 BKEY	829
63.1	特性总结	829
63.2	功能描述	829
63.3	BKEY 寄存器列表	830
63.4	寄存器详细信息描述	831
63.4.1	KEY[DATA] (0x0 + 0x20 * n + 0x4 * m)	831
63.4.2	ECC (0x40 + 0x4 * n)	831
63.4.3	SELECT (0x48)	832
64	电源管理域安全管理器 PSEC	833
64.1	特性总结	833
64.2	功能描述	833
64.2.1	芯片生命周期	833
64.2.2	电源管理域系统电源域安全状态管理	834
64.2.3	安全事件通报	835
64.3	PSEC 寄存器列表	835
64.4	PSEC 寄存器描述	835
64.4.1	SECURE_STATE (0x0)	835
64.4.2	SECURE_STATE_CONFIG (0x4)	836
64.4.3	VIOLATION_CONFIG (0x8)	837
64.4.4	ESCALATE_CONFIG (0xC)	837
64.4.5	EVENT (0x10)	838
64.4.6	LIFECYCLE (0x14)	839
65	电源管理域监视器 PMON	841
65.1	特性总结	841
65.2	功能描述	841
65.2.1	芯片生命周期	841
65.2.2	中断	841
65.3	PMON 寄存器列表	841
65.4	PMON 寄存器描述	842
65.4.1	MONITOR[CONTROL] (0x0 + 0x8 * n)	842
65.4.2	MONITOR[STATUS] (0x4 + 0x8 * n)	842
65.4.3	IRQ_FLAG (0x40)	843
65.4.4	IRQ_ENABLE (0x44)	843
66	电池备份域安全管理器 BSEC	844
66.1	特性总结	844
66.2	功能描述	844
66.2.1	电池备份域安全状态管理	844

66.2.2	安全事件通报	845
66.3	BSEC 寄存器列表	845
66.4	BSEC 寄存器描述	845
66.4.1	SECURE_STATE (0x0)	845
66.4.2	SECURE_STATE_CONFIG (0x4)	846
66.4.3	VIOLATION_CONFIG (0x8)	847
66.4.4	ESCALATE_CONFIG (0xC)	848
66.4.5	EVENT (0x10)	849
67	电池备份域监视器 BMON	850
67.1	特性总结	850
67.2	功能描述	850
67.2.1	芯片生命周期	850
67.2.2	测试端口配置	850
67.3	BMON 寄存器列表	850
67.3.1	BMON 寄存器描述	851
67.3.2	MONITOR[CONTROL] (0x0 + 0x10 * n)	851
67.3.3	MONITOR[STATUS] (0x4 + 0x10 * n)	851
68	侵入检测模块 TAMP	852
68.1	特性总结	852
68.2	功能描述	852
68.2.1	侵入检测引脚配置	852
68.2.2	中断	852
68.3	TAMP 寄存器列表	853
68.4	TAMP 寄存器描述	853
68.4.1	TAMP[CONTROL] (0x0 + 0x10 * n)	853
68.4.2	TAMP[POLY] (0x4 + 0x10 * n)	854
68.4.3	TAMP[LFSR] (0x8 + 0x10 * n)	855
68.4.4	TAMP_FLAG (0x80)	855
68.4.5	IRQ_EN (0x84)	855
69	单调计数器 MONO	857
69.1	特性总结	857
69.2	功能描述	857
69.3	MONO 寄存器列表	857
69.3.1	MONO 寄存器描述	857
69.3.2	MONOL (0x0)	857
69.3.3	MONOH (0x4)	858
70	系统调试概述	859
71	调试传输模块 DTM	860
71.1	DTM 指令	860
71.2	DTM 指令描述	860
71.2.1	USERCODE (0x0)	860
71.2.2	IDCODE (0x1)	860

71.2.3	CLAMP (0x8)	860
71.2.4	EXTEST (0x9)	861
71.2.5	SAMPLE/PRELOAD (0xA)	861
71.2.6	HIGHZ (0xB)	861
71.2.7	AUTHEN (0xF)	861
71.2.8	DTMCS (0x10)	861
71.2.9	DMI (0x11)	862
71.2.10	BYPASS (0x1F)	862
72	调试模块 DM	863
72.1	系统内存映射	863
72.2	DMI 内存映射	863
72.3	DM 寄存器描述	864
72.3.1	DATA (0x4 + 0x1 * n)	864
72.3.2	DMCONTROL (0x10)	864
72.3.3	DMSTATUS (0x11)	865
72.3.4	HARTINFO (0x12)	866
72.3.5	HALTSUM (0x13)	867
72.3.6	HAWINDOWSEL (0x14)	867
72.3.7	HAWINDOW (0x15)	867
72.3.8	ABSTRACTCS (0x16)	868
72.3.9	COMMAND (0x17)	868
72.3.10	ABSTRACTAUTO (0x18)	869
72.3.11	PROGBUF (0x20 + 0x1 * n)	869
72.3.12	SBCS (0x38)	869
72.3.13	SBADDRESS (0x39 + 0x1 * n)	870
72.3.14	SBDATA (0x3C + 0x1 * n)	871
73	版本信息	872
74	免责声明	873

1 产品概述

1.1 系统框图

本产品的系统框图如图 1。

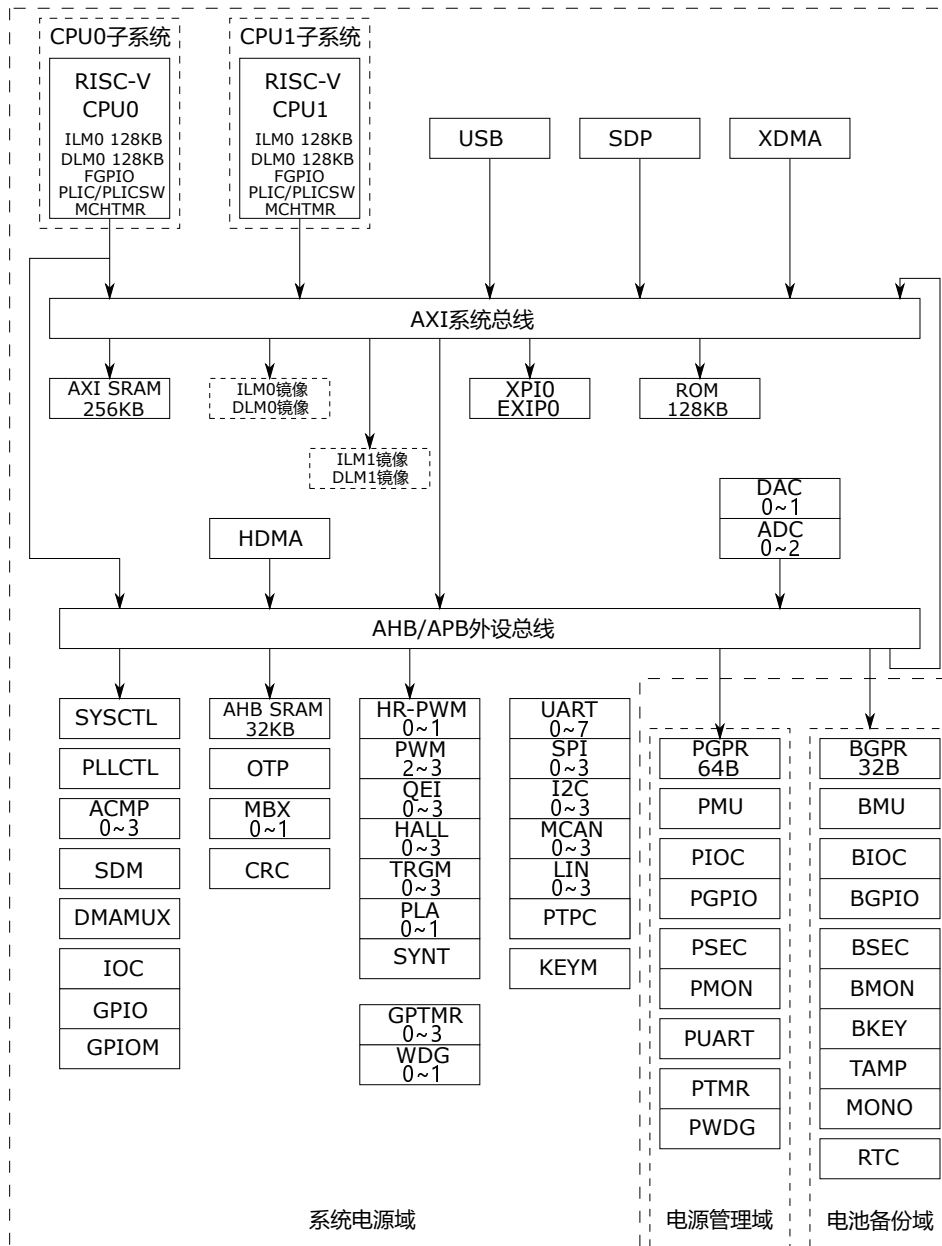


图 1: 系统架构框图

表 1总结了图 1中所有外设简称的释义。

简称	描述
CPU0 子系统	包含 RISC-V CPU0 及其本地存储器和私有外设的子系统
CPU1 子系统	包含 RISC-V CPU1 及其本地存储器和私有外设的子系统

简称	描述
HART	硬件线程 (Hardware Thread), RISC-V 规范定义一个可以包含完整 RISC-V 体系架构, 并可以独立执行指令的单元为 HART。本手册中, HART 等同与 RISC-V 内核。
ILM	指令本地存储器 (Instruction Local Memory)
DLM	数据本地存储器 (Data Local Memory)
FGPIO	快速 GPIO 控制器 (Fast General Purpose Input Output)
USB	通用串行总线 (Universal Serial Bus)
SDP	安全数据处理器 (Secure Data Processor)
XDMA	AXI 系统总线 DMA 控制器 (AXI DMA)
HDMA	AHB 外设总线 DMA 控制器 (AHB DMA)
AXI SRAM	AXI 总线 SRAM
AHB SRAM	AHB 总线 SRAM
XPI	串行总线控制器
EXIP	在线解密模块 (Encrypted Execution-In-Place)
ADC	模数转换器 (Analog-to-Digital Convertor)
DAC	数模转换器 (Digital-to-Analog Convertor)
SDM	$\Sigma\Delta$ 解调模块 (Sigma-Delta Demodulation Module)
SYCTL	系统控制模块 (System Control)
PLLCTL	锁相环控制器 (PLL Controller)
ACMP	模拟比较器 (Analog Comparator)
MBX	信箱 (Mailbox)
DMAMUX	DMA 请求路由器
CRC	圆周冗余检测 (Cyclic Redundancy Check)
IOC	IO 控制器 (Input Output Controller)
PIOC	电源管理域 IO 控制器
BIOC	电池备份域 IO 控制器
GPIO	通用输入输出控制器 (General Purpose Input Output)
PGPIO	电源管理域 GPIO 控制器
BGPIO	电池备份域 GPIO 控制器
GPIOM	GPIO 管理器 (GPIO Manager)
OTP	一次性可编程存储 (One Time Program)
PWM	PWM 定时器 (Pulse Width Modulation)
QEI	正交编码器接口 (Quadrature Encoder Interface)
HALL	霍尔传感器接口
TRGM	互联管理器 (Trigger Manager)
SYNT	同步定时器 (Sync Timer)
GPTMR	通用定时器 (General Purpose Timer)
PTMR	电源管理域内的通用定时器
WDG	看门狗 (Watchdog)
PWDG	电源管理域内的看门狗

简称	描述
UART	通用异步收发器 (Universal Asynchronous Receiver and Transmitter)
PUART	电源管理域内的通用异步收发器
SPI	串行外设接口 (Serial Peripheral Interface)
I2C	集成电路总线 (Inter-Integrated Circuit)
CAN	控制器局域网 (Control Area Network)
LIN	局域互连网络 (Local Interconnect Network)
PTPC	精确时间协议模块 (Precise Time Protocol)
RNG	随机数发生器 (Random Number Generator)
KEYM	密钥管理器 (Key Manager)
PGPR	电源管理域的通用寄存器
BGPR	电池备份域的通用寄存器
PCFG	电源管理域配置模块
BCFG	电池备份域配置模块
PSEC	电源管理域安全管理器
BSEC	电池备份域安全管理器
PMON	电源管理域监视器
BMON	电池备份域监视器
BKEY	电池备份域密钥模块
TAMP	侵入检测模块
MONO	单调计数器 (Monolithic Counter)
RTC	实时时钟 (Real Time Clock)
系统电源域	本手册中, 系统电源域专指由 VDD_SOC 供电的逻辑和存储电路
电源管理域	本手册中, 电源管理域专指由 VPMC 供电的逻辑和存储电路
电池备份域	本手册中, 电池备份域专指由 VBAT 供电的逻辑和存储电路

表 1: 外设简称总结

1.2 特性总结

本章节介绍本产品的主要特性。

1.2.1 内核与系统

双核 32 位 RISC-V 处理器, 处理器特性如下:

- RV32-IMAFDCP 指令集
 - 整数指令集
 - 乘法指令集
 - 原子指令集
 - 单精度浮点数指令集
 - 双精度浮点数指令集
 - 压缩指令集
 - DSP 单元, 支持 SIMD 和 DSP 指令, 兼容 RV32-P 扩展指令集

- 性能可达 5.6 CoreMark / MHz
- 特权模式支持 Machine 模式，Supervisor 模式和 User 模式
- 支持 16 个物理内存保护（Physical Memory Protection PMP）区域
- 支持 32KB L1 指令缓存和 32KB L1 数据缓存
- 支持 128 KB 指令本地存储器 ILM 和 128 KB 数据本地存储器 DLM

处理器配备 1 个平台中断控制器 PLIC，用于管理 RISC-V 的外部中断

- 支持 93 个中断源
- 支持 8 级可编程中断优先级
- 中断嵌套扩展和中断向量扩展

处理器内核配备 1 个软件中断控制器 PLICSW，管理 RISC-V 的软件中断

- 生成 RISC-V 软件中断

处理器内核配备 1 个机器定时器 MCHTMR，管理 RISC-V 的定时器中断

- 生成 RISC-V 定时器中断

2 个 DMA 控制器：

- XDMA，支持 8 个通道，用于在存储器之间进行高带宽的数据搬移
- HDMA，支持 8 个通道，用于在外设寄存器和存储器之间进行低延迟的数据搬移
- 支持 DMA 请求路由分配到任意 DMA 控制器

2 个邮箱 MBX，支持处理器核间通信或不同进程间的通信：

- 每个处理器内核支持独立的信息收发接口
- 支持生成中断

1 个圆周冗余检测 CRC 模块。

1.2.2 内部存储器

内部存储器包括：

- 800 KB 的片上 SRAM
 - ILM0，RISC-V CPU0 的指令本地存储器，128KB
 - DLM0，RISC-V CPU0 的数据本地存储器，128KB
 - ILM1，RISC-V CPU1 的指令本地存储器，128KB
 - DLM1，RISC-V CPU1 的数据本地存储器，128KB
 - AXI SRAM0，256KB，高速片上 SRAM
 - AHB SRAM，32KB，适用于 HDMA 的低延时访问
- 通用寄存器
 - 电源管理域通用寄存器 PGPR，容量 64 字节，可以在系统电源域掉电时保存数据
 - 电池备份域通用寄存器 BGPR，容量 32 字节，可以在系统电源域，电源管理域掉电时保存数据
- 内部只读存储器 ROM，容量 128KB，ROM 存放本产品的启动代码，闪存加载（Flashloader）和部分外设驱动程序
- 一次性可编程存储器 OTP，4096 位，可用于存放芯片的部分出厂信息，用户密钥和安全配置，启动配置等数据

1.2.3 电源管理

本产品集成了完整的电源管理系统：

- 多个片上电源
 - DCDC 电压转换器，提供 0.9~1.3V 输出，为系统电源域的电路供电，可调节 DCDC 输出，以支持动态电压频率调整 DVFS
 - LDOPMC，典型值 1.1V 输出的线性稳压器，为电源管理域的电路供电
 - LDOOTP，典型值 2.5V 输出的线性稳压器，为 OTP 供电，仅可在烧写 OTP 时打开
- 运行模式和低功耗模式：等待模式、停止模式、休眠模式和关机模式
- 芯片集成上电复位电路
- 芯片集成低压检测电路

1.2.4 时钟

本产品时钟管理系统支持多个时钟源和时钟低功耗管理：

- 外部时钟源：
 - 24MHz 片上振荡器，OSC24M，支持 24MHz 晶体，也支持通过引脚从外部输入 24MHz 有源时钟，24MHz 外部高速振荡器是片上各个 PLL 的默认时钟源
 - 32.768KHz 片上振荡器，OSC32K，支持 32.768KHz 晶体，用作电池备份域外设如实时时钟 (RTC) 等的时钟源
- 内部时钟源：
 - 内部 RC 振荡器，RC24M，频率 24MHz，允许配置内部 RC 振荡器作为 PLL 的候补时钟源
 - 内部 32KHz RC 振荡器，RC32K，作为 RTC 等设备的候补时钟源
- 3 个锁相环 PLL，支持小数分频，支持展频
- 支持低功耗管理，支持自动时钟门控

1.2.5 复位

全局复位，也称为电池备份域复位，可以复位整个芯片，包括电池备份域，电源管理域和系统电源域，复位源有：

- RESETN 引脚复位 (RESETN)

系统电源域复位可以复位系统电源域，复位源有：

- VPMC 引脚的低压复位 (VPMC BOR)
- 调试复位 (DEBUG RST)
- 看门狗复位 (WDOGx RST)
- 软件复位 (SW RST)

1.2.6 启动

BootROM 为该芯片上电后执行的第一段程序，它支持如下功能：

- 从串行 NOR FLASH 启动
- UART/USB 启动
- 在系统编程 (ISP)
- 安全启动

- 低功耗唤醒
- 多种 ROM API

1.2.7 外部存储器

外部存储器接口包括：

- 1 个串行总线控制器 XPI，可以连接片外的各种 SPI 串行存储设备，也可以连接支持串行总线的器件，每个 XPI：
 - 支持 1/2/4/8 位数据模式，支持 2 个 CS 片选信号
 - 支持 SDR 和 DDR，最高支持 166MHz
 - 支持 Quad-SPI 和 Octal-SPI 的串行 NOR Flash
 - 支持串行 NAND Flash
 - 支持 HyperBus，HyperRAM 和 HyperFlash
 - 支持 Quad/Oct SPI PSRAM

1.2.8 增强 PWM 控制系统

增强 PWM 控制系统包括：

- 4 组增强 PWM 控制系统，其中增强 PWM 控制系统 0~1 配备有：
 - 1 个 8 通道高分辨率 PWM 定时器 HRPWM，PWM 调制精度达 100ps，支持产生互补 PWM 输出，死区插入和故障保护
 - 1 个正交编码器接口 QEI
 - 1 个霍尔传感器接口 HALL
 - 1 个互联管理器 TRGM
- 增强 PWM 控制系统 2~3 配备有：
 - 1 个 8 通道 PWM 定时器 PWM，PWM 调制精度达 3.0ns，支持产生互补 PWM 输出，死区插入和故障保护
 - 1 个正交编码器接口 QEI
 - 1 个霍尔传感器接口 HALL
 - 1 个互联管理器 TRGM
- 各模块支持通过互联管理器 TRGM 与电机控制系统内部或外部的模块交互
- 2 个可编程逻辑阵列 PLA
- 1 个同步定时器，用于同步各组电机控制系统

1.2.9 定时器

定时器包括：

- 5 组 32 位通用定时器，其中一组 (PTMR) 位于电源管理域，支持低功耗唤醒，每组通用定时器包括 4 个 32 位计数器
- 3 个看门狗，其中一个 (PWDG) 位于电源管理域
- 1 个实时时钟，位于电池备份域

1.2.10 通讯外设

支持丰富的通讯外设，包括：

- 9 个通用异步收发器 UART，其中 1 个 (PUART) 位于电源管理域，支持低功耗唤醒
- 4 个串行外设接口 SPI
- 4 个集成电路总线 I2C，支持标准 (100kbps)，快速 (400kbps) 和快速 + (1 Mbps)
- 4 个局域互连网络 LIN
- 4 个控制器局域网 MCAN，支持 CAN_FD
 - 支持 CAN 2.0B 标准，1Mbps
 - 支持 CAN FD，8 Mbps
 - 支持时间戳
- 1 个精确时间协议模块 PTPC，PTPC 支持 2 组时间戳模块，每组包含 64 位计数器，连接到 CAN 模块，CAN 模块可以随时从端口读取时间戳信息
- 1 个 USB OTG 控制器，集成 1 个高速 USB-PHY
 - 符合 *Universal Serial Bus Specification Rev. 2.0*

1.2.11 模拟外设

模拟外设包括：

- 3 个 16 位模拟数字转换器 ADC
 - 16 位逐次逼近型 ADC
 - 支持 16 个输入通道
 - 2M 采样率，4M 采样率 (转换精度设置为 12 位)
- 4 个高速比较器
 - 工作电压 3.0 ~ 3.6V，支持轨到轨输入
 - 内置 8 位 DAC
- 2 个数模转换器 DAC
 - 12 位精度，1MSPS，支持输出缓存
- $\Sigma\Delta$ 解调模块 SDM

1.2.12 输入输出

- 提供 PA~PZ 共 8 组最多 108 个 GPIO 功能复用引脚
- IO 支持 3V 和 1.8V 电压，分组供电
- IO 支持开漏控制、内部上下拉、驱动能力调节，内置施密特触发器
- GPIO 控制器
 - 支持读取任意 IO 的输入或者控制 IO 的输出
 - 支持 IO 输入触发中断
- 快速 GPIO 控制器 FGPIO，作为处理器私有的 IO 快速访问接口
- 提供一个 GPIO 管理器，管理各 GPIO 控制器的 IO 控制权限
- 电源管理域专属 IO PYxx 拥有专属 GPIO 控制器和 IO 配置模块，支持低功耗模式下状态保持
- 电池备份域专属 IO PZxx 拥有专属 GPIO 控制器和 IO 配置模块，支持低功耗模式下状态保持

1.2.13 信息安全系统

信息安全模块包含：

- 安全数据处理处理器 SDP，为片上加解密算法引擎：
 - 支持 AES-128/256，支持 ECB 模式和 CBC 模式

- 支持 SHA-1/SHA-256
- 在线解密模块 EXIP:
 - 与串行总线控制器 XPI 紧密耦合, 支持外部 NOR Flash 在线解密
 - AES-128 CTR 模式, 零等待周期解密
 - 支持 RFC3394 的密钥解封, 通过密钥加密密钥 KEK 保护数据加密密钥 DEK
- 密钥管理器 KEYM:
 - 支持通过独立的数据通路从电池域密钥单元 BKEY 和 OTP 的密钥区载入密钥
 - 支持密钥混淆
 - 支持从真随机数发生器 RNG 载入随机密钥
 - 支持生成 Session Key
 - 支持独立的数据通路将密钥传送到安全数据处理器 SDP
- 密钥单元 BKEY:
 - 使用电池备份域的供电保存密钥
 - 受电池备份域安全管理器 BSEC 保护, 在违反安全规则的事件发生时, 擦除密钥
- OTP 中的密钥区, 支持存放并保护:
 - SDP, EXIP 的相关密钥
 - 安全启动的相关密钥
 - 安全调试相关密钥
 - 产品生命周期配置
- 真随机数发生器 RNG:
 - 3 个独立熵源为内部模拟噪声源
- 电源管理域安全管理器 PSEC:
 - 监测产品生命周期
 - 配置系统 (系统电源域和电源域) 安全状态,
 - 制定安全规则并监测安全规则违反的事件
 - 关联电源管理域监视器 PMON, 监测 VPMC 供电和时钟 OSC24M
- 电池备份域安全管理器 BSEC:
 - 配置电池备份域安全状态, 制定安全规则
 - 关联电池备份域监视器 BMON, 监测 VBAT 供电和时钟 XTAL32K
 - 关联侵入检测模块 TAMP, 监测侵入事件
 - 关联单调计数器 MONO
- 基于 BOOT ROM 的安全启动机制, 支持加密启动, 支持可信的执行环境

1.2.14 系统调试

系统调试模块包括:

- 支持 JTAG 接口
 - 支持 RISC-V External Debug Support V0.13 规范
 - 支持 IEEE1149.1
 - 访问 RISC-V 内核寄存器和 CSR, 访问存储器
- 调试端口锁定功能
 - 开放模式, 调试功能开放
 - 锁定模式, 调试功能关闭, 可以通过调试密钥解锁

- 关闭模式，调试功能关闭

1.3 文档约定

1.3.1 寄存器相关缩写词列表

本手册的寄存器说明中采用了如下缩写词

缩写	描述
ro (只读)	软件只能读该位。
rc (只读, 读清零)	软件只能读该位, 读后清零。
wo (只写)	软件只能写该位。
w1c (写 1 清零)	软件可以通过写入 1 将该位清零。写入 0 对该位的值无影响。
w1s (写 1 置 1)	软件可以通过写入 1 将该位置 1。写入 0 对该位的值无影响。
wc (写清零)	软件可以通过写入任意值将该位清零。
ws (写置 1)	软件可以通过写入任意值将该位置 1。
rw (读/写)	软件可以读写该位。
rw1c (可读/写 1 清零)	软件可以读该位, 也可以通过写入 1 将该位清零。写入 0 对该位的值无影响。
rw1s (可读/写 1 置 1)	软件可以读该位, 也可以通过写入 1 将该位置 1。写入 0 对该位的值无影响。
rwc (可读/写清零)	软件可以读该位, 也可以通过写入任意值将该位清零。
rws (可读/写置 1)	软件可以读该位, 也可以通过写入任意值将该位置 1。

表 2: 寄存器描述缩写词列表

2 处理器内核

本产品集成了双核高性能 RISC-V 处理器作为 CPU，符合以下 RISC-V 规范：

- *The RISC-V Instruction Set Manual, Volume I: User-Level ISA, Version 2.2*
- *The RISC-V Instruction Set Manual Volume II: Privileged Architecture Version 1.11*
- *The RISC-V Debug Specification, Version 0.13*

2.1 中央处理器

RISC-V32 位高性能嵌入式处理器，支持以下指令集：

- RISC-V, RV32I: 基础整数指令集
- RISC-V, M 扩展: 乘法和除法指令集
- RISC-V, A 扩展: 原子指令集
- RISC-V, F 扩展: 单精度浮点数指令集
- RISC-V, D 扩展: 双精度浮点数指令集
- RISC-V, C 扩展: 压缩指令集

同时也支持扩展指令集：

- RISC-V, P 扩展: SIMD 和 DSP 扩展指令集

其他特性：

- 8 级顺序流水线
- 双发射超标量处理器
- 动态分支预测
- 处理器性能监视器
- 非对齐的存储器访问

2.2 双核配置

本产品集成 2 个 RISC-V 处理器。双核采用主从结构。

CPU0 和 CPU1 采用相同配置：

- 支持相同指令集
- 相同容量的 L1 指令和数据缓存
 - 32KB L1 I-Cache, 4-way, 128x 64B cache line per way
 - 32KB L1 D-cache, 4-way, 128x 64B cache line per way
- 相同容量的指令和数据本地存储器: 128 KB ILM 和 128 KB DLM

2.3 总线和存储器接口

RISC-V 处理器配置为支持以下总线接口：

- 总线主接口，处理器以之访问片上的内存和其他资源。
- 总线从接口，片上其他的总线主设备可以以之访问处理器的数据和指令本地存储器
- 指令本地存储器接口，处理器以之访问高速指令本地存储器
- 数据本地存储器接口，处理器以之访问高速数据本地存储器

2.4 TRAP

按照 RISC-V 规范，由异常或者中断引起的处理器指令执行控制流程转换称为 **trap**，其中异常由处理器自身的指令执行引发，而中断是由处理器内外部的中断源生成。当 **trap** 发生时，处理器会中断当前的指令执行流程，关闭中断，保存需要的内核通用寄存器到堆栈，随后执行相应的 **trap** 服务程序。

有关 RISC-V 处理器 TRAP 的细节，请用户查询[章 4](#)。

本产品所有支持生成中断的外设，及其中断向量表，请查阅[节 4.4](#)。

2.5 机器定时器 MCHTMR

机器定时器是个 64 位的定时器，符合 RISC-V 规范，这个定时器以固定的时钟运行，提供固定的时间基准，并能够产生机器定时器中断 (Machine Timer Interrupt)。机器定时器 MCHTMR，包含 64 位的计数器 **mtime** 和 64 位的比较器 **mtimecmpx**，当计数器 **mtime** \geq **mtimecmpx** 时，产生中断。

2.6 硬件性能监视器 (Hardware Performance Monitor)

硬件性能监视器符合 RISC-V 规范，包含：

- **mcycle / mcycleh** CSR，64 位的计数器，统计特定时刻以来处理器运行的时钟周期数。
- **minstret / minstreth** CSR，64 位的计数器，统计特定时刻以来处理器执行完成 (instruction retired) 的指令数目。
- **hpmcounter3~6 / hpmcounterh3~6** CSR，4 个 64 位的事件计数器，通过配置 CSR **mhpmevent3~6**，可以配置事件计数器统计特定时刻以来：
 - 特定指令执行的数量，指令可以是 LOAD，STORE，乘法等整数指令，浮点数相关指令，跳转，返回等程序流控指令
 - 处理器本地存储器 ILM 和 DLM 的访问次数
 - 缓存相关的事件数目：如指令或数据缓存命中，MISS 次数等
 - 分支预测模块预测失败次数等

2.7 特权模式

本产品符合 The RISC-V Instruction Set Manual Volume II: Privileged Architecture Version 1.11 规范。

- 支持机器模式，也称为 Machine Mode，M-mode，M 模式
- 支持监管模式，也称为 Supervisor Mode，S-mode，S 模式
- 支持用户模式，也称为 User Mode，U-mode，U 模式

支持物理存储保护 Physical Memory Protection(PMP)。支持 16 个 region。

2.8 物理内存属性 (Physical Memory Attributes)

系统的存储器映射 (Memory Map) 空间可以分为若干种不同的区域，有些对应存储器，有些对应外设的控制寄存器。这些区域都有着不同的属性，比如，有些区域不支持读，写或者代码执行，有些区域不支持缓存等。RISC-V 规范把这些不同物理地址存储区间的不同访问属性称为 PMA (Physical Memory Attributes)。

本产品的 RISC-V 处理器支持静态 PMA 配置和可编程 PMA 配置。

静态 PMA 配置，支持把存储器映射的制定区域设置为 Device Region，Device Region 的存储器不支持缓存 (non-cacheable)。在本产品上，静态 PMA 配置如下：

- 0x30000000 ~ 0x3FFFFFFF, Device Region 0
- 0xF0000000 ~ 0xFFFFFFFF, Device Region 1

可编程 PMA 支持 16 个 PMA 入口, 允许软件通过 4 个 PMA CFG CSR 和 16 个 PMA ADDR CSR 设置 16 个 PMA 的存储器属性。可编程 PMA 配置的优先级高于静态 PMA, 16 个 PMA region 中, 序号较低的 PMA Region 优先级较高。

用户可以通过 PMA ADDR CSR 指定配置区域的基地址和长度。

用户可以通过 PMA CFG CSR 将指定的地址区域, 配置为 Device Region 或者 Memory Region。

Memory Region 支持配置为 cacheable 或者 non-cacheable。

对应 cacheable 的 Memory Region, 可以进一步配置缓存的策略, 总结如下:

- Write-Back, Non-Allocate
 - 读命中时, 从 cache 读
 - 写命中时, 写入 cache, 并将 cache line 标记为 modified
 - 读未命中, 从存储器读
 - 写未命中, 写入存储器
- Write-Back, Read-Allocate
 - 读命中时, 从 cache 读
 - 写命中时, 写入 cache, 并将 cache line 标记为 modified
 - 读未命中, 从存储器读, 并 allocate cache line
 - 写未命中, 写入存储器
- Write-Back, Write-Allocate
 - 读命中时, 从 cache 读
 - 写命中时, 写入 cache, 并将 cache line 标记为 modified
 - 读未命中, 从存储器读
 - 写未命中, allocate cache line, 并标记为 modified, 写入 cache
- Write-Back, Read-and-Write-Allocate
 - 读命中时, 从 cache 读
 - 写命中时, 写入 cache, 并将 cache line 标记为 modified
 - 读未命中, 从存储器读, 并 allocate cache line
 - 写未命中, allocate cache line, 并标记为 modified, 写入 cache
- Write-Through, Non-Allocate
 - 读命中时, 从 cache 读
 - 写命中时, 写入 cache, 并写入存储器
 - 读未命中, 从存储器读
 - 写未命中, 写入存储器
- Write-Through, Read-Allocate
 - 读命中时, 从 cache 读
 - 写命中时, 写入 cache, 并写入存储器
 - 读未命中, 从存储器读, 并 allocate cache line
 - 写未命中, 写入存储器

2.9 物理内存保护 (Physical Memory Protection)

RISC-V 规范定义, RISC-V 处理器可以支持 PMP (Physical Memory Protection) 模块。PMP 支持对存储器映射的指定地址区间提供读, 写和执行代码保护。PMP 的读, 写, 代码执行检查针对 CPU 的特权模式, 即允许用户通过配置 PMP, 向监管者模式 Supervisor Mode 或者用户模式 User Mode 下的软件授权对指定地址区间的读, 写或者代码执行权限。

用户通过配置 PMP, 可以撤回机器模式 Machine Mode 下执行的软件, 对指定地址区间的读, 写或者代码执行权限。

本产品的 RISC-V 处理器, 支持 16 个 PMP 入口 entry, 可以通过 4 个 PMP CFG CSR 和 16 个 PMP ADDR CSR, 配置这 16 个 PMP 入口。

用户可以通过 PMP 的 ADDR CSR 配置指定内存区域的基地址和长度。

用户可以配置 PMP 的 CFG CSR, 指定当 CPU 处于监管模式 Supervisor Mode 或者用户模式 User Mode 时, 对指定的地址区间, 可读, 可写, 或者可执行代码。

用户可以锁定 PMP CSR 的配置。一旦锁定, 即使 CPU 在机器模式 Machine Mode 下, 在下次复位前, 也不能再修改 PMP 的相关 CSR。同时, 一旦锁定, PMP 的配置不再只针对监管模式 Supervisor Mode 或者用户模式 User Mode 生效, 对机器模式 Machine Mode 也有效。

2.10 相关文档

RISC-V 开源指令集的相关信息, 请访问 RISC-V 主页 <https://riscv.org/>。

RISC-V 指令集相关规范, 请访问 <https://riscv.org/technical/specifications/>。

本产品 RISC-V CPU 的 DSP 扩展指令相关信息, 请访问 <http://www.andestech.com/en/products-solutions/product-documentation/> 并下载《AndeStar V5 DSP ISA Extension Specification》。

3 RISC-V 处理器的控制状态寄存器

本章节列举了本产品 RISC-V 处理器内核的控制状态寄存器组（control and status register），简称为 CSR。

CSR 属于 RISC-V CPU 私有的寄存器，RISC-V 规范定义了一系列标准的 CSR，处理器厂家也可以在 CPU 中实现 CSR 支持非标准的功能。

CSR 主要功能有：

- 包含处理器固有信息相关：例如处理器的厂商信息，架构信息，核心数等；
- 中断相关：例如中断开关以及中断入口等信息；
- 中断响应相关：例如中断原因，中断返回地址等信息；
- 存储器保护相关：设置不同地址空间的存储器的访问属性，例如可读可写可执行等等；
- 性能统计相关和调试接口相关

RISC-V 指令集定义了一系列访问 CSR 的指令，用户可以通过这些指令来操作 CSR 寄存器，如：

```
csrr rd, csr //Read CSR
csrw csr, rs //Write CSR
```

用户可以查询 RISC-V 相关规范以了解更多的相关信息。

3.1 控制状态寄存器 CSR 说明

控制状态寄存器 CSR 列表如下，注意列表中的地址偏移，代表 RISC-V CPU 的 CSR 的编码空间地址：

地址偏移	名称	描述	类型	复位值
0x000	USTATUS	用户状态寄存器	standard read/write	0x00000000
0x004	UIE	用户中断使能	standard read/write	0x00000000
0x005	UTVEC	用户 trap 向量基地址	standard read/write	0x00000000
0x040	USCRATCH	用户暂存登记表	standard read/write	0x00000000
0x041	UEPC	用户异常程序计数器	standard read/write	0x00000000
0x042	UCAUSE	用户原因寄存器	standard read/write	0x00000000
0x043	UTVAL	用户 trap 值	standard read/write	0x00000000
0x044	UIP	用户中断未决	standard read/write	0x00000000
0x100	SSTATUS	特权状态	standard read/write	0x00000000
0x102	SEDELEG	特权异常委托	standard read/write	0x00000000
0x103	SIDELEG	特权中断委托	standard read/write	0x00000000
0x104	SIE	监控中断使能	standard read/write	0x00000000
0x105	STVEC	特权模式 trap 向量基地址	standard read/write	0x00000000
0x106	SCOUNTEREN	特权模式计数器使能寄存器	non-standard read/write	0x00000000
0x140	SSCRATCH	特权暂存器	standard read/write	0x00000000
0x141	SEPC	特权异常程序计数器	standard read/write	0x00000000
0x142	SCAUSE	特权原因登记	standard read/write	0x00000000
0x143	STVAL	特权 trap 值	standard read/write	0x00000000
0x144	SIP	特权中断待处理	standard read/write	0x00000000

地址偏移	名称	描述	类型	复位值
0x180	SATP	特权地址转换和保护	standard read/write	0x00000000
0x300	MSTATUS	机器模式状态	standard read/write	0x00001800
0x301	MISA	机器模式指令集架构寄存器	standard read/write	-
0x302	MEDELEG	机器模式异常委托	standard read/write	0x00000000
0x303	MIDELEG	机器模式中断委托	standard read/write	0x00000000
0x304	MIE	机器模式中断使能	standard read/write	0x00000000
0x305	MTVEC	机器模式 trap 向量基地址	standard read/write	0x00000000
0x306	MCOUNTEREN	机器计数器使能	standard read/write	0x00000000
0x320	MCOUNTINHIBIT	机器模式禁止计数	non-standard read/write	0x00000000
0x323	MHPMEVENT3	机器模式性能监控事件选择器	standard read/write	0x00000000
0x324	MHPMEVENT4	机器模式性能监控事件选择器	standard read/write	0x00000000
0x325	MHPMEVENT5	机器模式性能监控事件选择器	standard read/write	0x00000000
0x326	MHPMEVENT6	机器模式性能监控事件选择器	standard read/write	0x00000000
0x340	MSCRATCH	机器模式擦写寄存器	standard read/write	0x00000000
0x341	MEPC	机器模式异常程序计数器	standard read/write	0x00000000
0x342	MCAUSE	机器模式异常原因寄存器	standard read/write	0x00000000
0x343	MTVAL	机器模式 trap 值寄存器	standard read/write	0x00000000
0x344	MIP	机器模式中断未决	standard read/write	0x00000000
0x3A0	PMPCFG0	PMP 配置寄存器	standard read/write	0x00000000
0x3A1	PMPCFG1	PMP 配置寄存器	standard read/write	0x00000000
0x3A2	PMPCFG2	PMP 配置寄存器	standard read/write	0x00000000
0x3A3	PMPCFG3	PMP 配置寄存器	standard read/write	0x00000000
0x3B0	PMPADDR[PMPADDR0]	PMP 地址寄存器	standard read/write	-
0x3B1	PMPADDR[PMPADDR1]	PMP 地址寄存器	standard read/write	-
0x3B2	PMPADDR[PMPADDR2]	PMP 地址寄存器	standard read/write	-
0x3B3	PMPADDR[PMPADDR3]	PMP 地址寄存器	standard read/write	-
0x3B4	PMPADDR[PMPADDR4]	PMP 地址寄存器	standard read/write	-
0x3B5	PMPADDR[PMPADDR5]	PMP 地址寄存器	standard read/write	-
0x3B6	PMPADDR[PMPADDR6]	PMP 地址寄存器	standard read/write	-
0x3B7	PMPADDR[PMPADDR7]	PMP 地址寄存器	standard read/write	-
0x3B8	PMPADDR[PMPADDR8]	PMP 地址寄存器	standard read/write	-
0x3B9	PMPADDR[PMPADDR9]	PMP 地址寄存器	standard read/write	-
0x3BA	PMPADDR[PMPADDR10]	PMP 地址寄存器	standard read/write	-
0x3BB	PMPADDR[PMPADDR11]	PMP 地址寄存器	standard read/write	-
0x3BC	PMPADDR[PMPADDR12]	PMP 地址寄存器	standard read/write	-

地址偏移	名称	描述	类型	复位值
0x3BD	PMPADDR[PMPADDR13]	PMP 地址寄存器	standard read/write	-
0x3BE	PMPADDR[PMPADDR14]	PMP 地址寄存器	standard read/write	-
0x3BF	PMPADDR[PMPADDR15]	PMP 地址寄存器	standard read/write	-
0x7A0	TSELECT	trigger 选择	standard read/write	0x00000000
0x7A1	TDATA1	trigger 数据 1	standard read/write	0x20000000
0x7A1	MCONTROL	匹配控制	standard read/write	0x22400000
0x7A1	ICOUNT	指令计数	standard read/write	0x20000400
0x7A1	ITRIGGER	中断触发	standard read/write	0x20000000
0x7A1	ETRIGGER	异常 trigger	standard read/write	0x20000000
0x7A2	TDATA2	trigger 数据 2	standard read/write	0x00000000
0x7A3	TDATA3	triggr 数据 3	standard read/write	0x00000000
0x7A3	TEXTRA	额外触发	standard read/write	0x00000000
0x7A4	TINFO	trigger 信息	standard read/write	-
0x7A5	TCONTROL	trigger 控制	standard read/write	0x00000000
0x7A8	MCONTEXT	机器模式上下文	standard read/write	0x00000000
0x7AA	SCONTEXT	特权模式上下文	standard read/write	0x00000000
0x7B0	DCSR	调试控制和状态寄存器	debug-mode-only	0x40000603
0x7B1	DPC	调试程序计数器	debug-mode-only	0x00000000
0x7B2	DSCRATCH0	调试暂存寄存器 0	debug-mode-only	0x00000000
0x7B3	DSCRATCH1	调试暂存寄存器 1	debug-mode-only	0x00000000
0x7C0	MILMB	指令本地存储器基址寄存器	non-standard read/write	-
0x7C1	MDLMB	数据本地存储器基址寄存器	non-standard read/write	-
0x7C2	MECC_CODE	ECC 代码寄存器	non-standard read/write	0x00000001
0x7C3	MNVEC	NMI 向量基址寄存器	non-standard read/write	-
0x7C4	MXSTATUS	机器模式扩展状态	non-standard read/write	0x00000000
0x7C5	MPFT_CTL	性能节流控制寄存器	non-standard read/write	0x00000000
0x7C6	MHSP_CTL	机器模式硬件堆栈保护控制	non-standard read/write	0x00000000
0x7C7	MSP_BOUND	机器模式 SP 绑定寄存器	non-standard read/write	0xFFFFFFFF
0x7C8	MSP_BASE	机器模式 SP 基址寄存器	non-standard read/write	0xFFFFFFFF
0x7C9	MDCAUSE	机器模式详细 trap 原因	non-standard read/write	0x00000000

地址偏移	名称	描述	类型	复位值
0x7CA	MCACHE_CTL	缓存控制寄存器	non-standard read/write	0x00001800
0x7CB	MCCTLBEGINADDR	机器模式 CCTL 起始地址	non-standard read/write	0x00000000
0x7CC	MCCTLCOMMAND	机器模式 CCTL 命令	non-standard read/write	0x00000000
0x7CD	MCCTLDATA	机器模式 CCTL 数据	non-standard read/write	0x00000000
0x7CE	MCOUNTERWEN	机器计数器写使能	non-standard read/write	0x00000000
0x7CF	MCOUNTERINTEN	机器计数器中断使能	non-standard read/write	0x00000000
0x7D0	MMISC_CTL	机器模式杂项控制寄存器	non-standard read/write	0x00000048
0x7D1	MCOUNTERMASK_M	机器模式的机器计数器掩码	non-standard read/write	0x00000000
0x7D2	MCOUNTERMASK_S	特权模式的机器计数器掩码	non-standard read/write	0x00000000
0x7D3	MCOUNTERMASK_U	用户模式的机器计数器掩码	non-standard read/write	0x00000000
0x7D4	MCOUNTEROVF	机器计数器溢出状态	non-standard read/write	0x00000000
0x7D5	MSLIDELEG	机器特权模式本地中断委托	non-standard read/write	0x00000000
0x7DF	MCLK_CTL	时钟控制寄存器	non-standard read/write	0x01FFFC07
0x7E0	DEXC2DBG	异常重定向寄存器	non-standard read/write	0x00000000
0x7E1	DDCAUSE	调试异常详细原因	non-standard read/write	0x00000000
0x800	UITB	指令表基地址寄存器	non-standard read/write	0x00000000
0x801	UCODE	代码寄存器	non-standard read/write	0x00000000
0x809	UDCAUSE	用户详细的 trap 原因	non-standard read/write	0x00000000
0x80B	UCCTLBEGINADDR	用户 CCTL 起始地址	non-standard read/write	0x00000000
0x80C	UCCTLCOMMAND	用户 CCTL 命令	non-standard read/write	0x00000000

地址偏移	名称	描述	类型	复位值
0x9C4	SLIE	特权本地中断使能	non-standard read/write	0x00000000
0x9C5	SLIP	特权本地中断未决	non-standard read/write	0x00000000
0x9C9	SDCAUSE	特权详细陷阱原因	non-standard read/write	0x00000000
0x9CD	SCCTLDATA	特权 CCTL 数据	non-standard read/write	0x00000000
0x9CF	SCOUNTERINTEN	特权计数器中断使能	non-standard read/write	0x00000000
0x9D1	SCOUNTERMASK_M	机器模式模式的特权计数器掩码	non-standard read/write	0x00000000
0x9D2	SCOUNTERMASK_S	特权模式的特权计数器掩码	non-standard read/write	0x00000000
0x9D3	SCOUNTERMASK_U	用户模式的特权计数器掩码	non-standard read/write	0x00000000
0x9D4	SCOUNTEROVF	特权计数器溢出状态	non-standard read/write	0x00000000
0x9E0	SCOUNTINHIBIT	特权反禁止	non-standard read/write	0x00000000
0x9E3	SHPMEVENT3	特权模式性能监控事件选择器	non-standard read/write	0x00000000
0x9E4	SHPMEVENT4	特权模式性能监控事件选择器	non-standard read/write	0x00000000
0x9E5	SHPMEVENT5	特权模式性能监控事件选择器	non-standard read/write	0x00000000
0x9E6	SHPMEVENT6	特权模式性能监控事件选择器	non-standard read/write	0x00000000
0xB00	MCYCLE	机器模式循环计数器	standard read/write	0x00000000
0xB02	MINSTRET	机器模式指令报废计数器	standard read/write	0x00000000
0xB03	MHPMCOUNTER3	机器模式性能监控计数器	standard read/write	0x00000000
0xB04	MHPMCOUNTER4	机器模式性能监控计数器	standard read/write	0x00000000
0xB05	MHPMCOUNTER5	机器模式性能监控计数器	standard read/write	0x00000000
0xB06	MHPMCOUNTER6	机器模式性能监控计数器	standard read/write	0x00000000
0xB80	MCYCLEH	机器模式循环计数器	standard read/write	0x00000000
0xB82	MINSTRETH	机器模式指令报废计数器	standard read/write	0x00000000
0xB83	MHPMCOUNTER3H	机器模式性能监控计数器	standard read/write	0x00000000
0xB84	MHPMCOUNTER4H	机器模式性能监控计数器	standard read/write	0x00000000
0xB85	MHPMCOUNTER5H	机器模式性能监控计数器	standard read/write	0x00000000
0xB86	MHPMCOUNTER6H	机器模式性能监控计数器	standard read/write	0x00000000
0xBC0	PMACFG0	PMA 配置寄存器	standard read/write	0x00000000

地址偏移	名称	描述	类型	复位值
0xBC1	PMACFG1	PMA 配置寄存器	standard read/write	0x00000000
0xBC2	PMACFG2	PMA 配置寄存器	standard read/write	0x00000000
0xBC3	PMACFG3	PMA 配置寄存器	standard read/write	0x00000000
0xBD0	PMAADDR[PMAADDR0]	PMA 地址寄存器	standard read/write	-
0xBD1	PMAADDR[PMAADDR1]	PMA 地址寄存器	standard read/write	-
0xBD2	PMAADDR[PMAADDR2]	PMA 地址寄存器	standard read/write	-
0xBD3	PMAADDR[PMAADDR3]	PMA 地址寄存器	standard read/write	-
0xBD4	PMAADDR[PMAADDR4]	PMA 地址寄存器	standard read/write	-
0xBD5	PMAADDR[PMAADDR5]	PMA 地址寄存器	standard read/write	-
0xBD6	PMAADDR[PMAADDR6]	PMA 地址寄存器	standard read/write	-
0xBD7	PMAADDR[PMAADDR7]	PMA 地址寄存器	standard read/write	-
0xBD8	PMAADDR[PMAADDR8]	PMA 地址寄存器	standard read/write	-
0xBD9	PMAADDR[PMAADDR9]	PMA 地址寄存器	standard read/write	-
0xBDA	PMAADDR[PMAADDR10]	PMA 地址寄存器	standard read/write	-
0xBDB	PMAADDR[PMAADDR11]	PMA 地址寄存器	standard read/write	-
0xBDC	PMAADDR[PMAADDR12]	PMA 地址寄存器	standard read/write	-
0xBDD	PMAADDR[PMAADDR13]	PMA 地址寄存器	standard read/write	-
0xBDE	PMAADDR[PMAADDR14]	PMA 地址寄存器	standard read/write	-
0xBDF	PMAADDR[PMAADDR15]	PMA 地址寄存器	standard read/write	-
0xC00	CYCLE	CYCLE 寄存器		0x00000000
0xC80	CYCLEH	CYCLE 高 32 位寄存器		0x00000000
0xF11	MVENDORID	机器模式供应商 ID 寄存器	standard read only	0x0000031E
0xF12	MARCHID	机器模式架构 ID 寄存器	standard read only	0x00000045
0xF13	MIMPID	机器模式实现 ID 寄存器	standard read only	-
0xF14	MHARTID	HartID 寄存器	standard read only	0x00000000

表 3: CSR 寄存器列表

3.2 控制状态寄存器 CSR 详细信息

控制状态寄存器 CSR 的详细说明如下：

3.2.1 USTATUS (0x0) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																UPIE	RSVD			UIE											
N/A																RW	N/A			RW											
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	0	

USTATUS [31:0]

位域	名称	描述
4	UPIE	UPIE 在异常之前保存 UIE 位的值。
0	UIE	U 模式中断使能位。 0: 禁用 1: 启用

USTATUS 位域

3.2.2 UIE (0x4) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																				UIE	RSVD			UTIE	RSVD			USIE			
N/A																				RW	N/A			RW	N/A			RW			
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	0	x	x	x	0

UIE [31:0]

位域	名称	描述
8	UEIE	U 模式外部中断使能位 0: 禁用 1: 启用
4	UTIE	U 模式定时器中断使能位。 0: 禁用 1: 启用
0	USIE	U 模式软件中断使能位。 0: 禁用 1: 启用

UIE 位域

3.2.3 UTVEC (0x5) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
BASE_31_2																RSVD																
RW																N/A																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x

UTVEC [31:0]

位域	名称	描述
31-2	BASE_31_2	中断和异常处理程序的基址。当 PLIC 处于矢量模式时，请参阅上面的描述以了解对齐要求。

UTVEC 位域

3.2.4 USCRATCH (0x40) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
USCRATCH																																	
RW																																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

USCRATCH [31:0]

位域	名称	描述
31-0	USCRATCH	暂存寄存器存储。

USCRATCH 位域

3.2.5 UEPC (0x41) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
EPC																RSVD																	
RW																															N/A		
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x

UEPC [31:0]

位域	名称	描述
31-1	EPC	异常程序计数器。

UEPC 位域

3.2.6 UCAUSE (0x42) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
INTERRUPT	RSVD																EXCEPTION_CODE														

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RW		N/A																				RW									
0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0

UCAUSE [31:0]

位域	名称	描述
31	INTERRUPT	中断
9-0	EXCEPTION_CODE	异常代码。 当中断为 1 时： 0: 用户软件中断 4: 用户定时器中断 8: 用户外部中断 当中断为 0 时： 0: 指令地址未对齐 1: 指令访问错误 2: 非法指令 3: 断点 4: 加载地址未对齐 5: 负载访问故障 6: Store/AMO 地址未对齐 7: Store/AMO 访问故障 8: U-mode 环境调用 9-11: 保留 12: 指令缺页 13: 加载页面错误 14: 保留 15: Store/AMO 页面错误 32: 堆栈溢出异常 33: 堆栈下溢异常 40-47: 保留

UCAUSE 位域

3.2.7 UTVAL (0x43) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
UTVAL																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

UTVAL [31:0]

位域	名称	描述
31-0	UTVAL	软件 trap 处理的异常特定信息。

UTVAL 位域

3.2.8 UIP (0x44) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												UEIP	RSVD			UTIP	RSVD			USIP											
N/A												RW	N/A			RW	N/A			RW											
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	0	x	x	x	0

UIP [31:0]

位域	名称	描述
8	UEIP	U 模式外部中断挂起位。 0: 未挂起 1: 待定
4	UTIP	U 模式定时器中断挂起位。 0: 未挂起 1: 待定
0	USIP	U 模式软件中断挂起位。 0: 未挂起 1: 待定

UIP 位域

3.2.9 SSTATUS (0x100) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SD	RSVD												MXR	SUM	RSVD	XS	FS	RSVD					SPP	RSVD	SPIE	UPIE	RSVD	SIE	UIE		
RO	N/A												RW	RW	N/A	RO	RW	N/A					RW	N/A	RW	RW	N/A	RW	RW		
0	x	x	x	x	x	x	x	x	x	x	x	0	0	x	0	0	0	0	x	x	x	x	0	x	x	0	0	x	x	0	0

SSTATUS [31:0]

位域	名称	描述
31	SD	SD 总结了 FS 字段或 XS 字段是否脏。
19	MXR	MXR 控制只执行页面是否可读。当基于页面的虚拟内存无效时，它没有任何影响。 0: 只执行页面不可读 1: 只执行页面是可读的

位域	名称	描述
18	SUM	<p>SUM 控制在启用页面转换时是否允许对用户可访问页面的 S 模式加载/存储指令。它在两种情况下有效：(a) MPRV=1 和 MPP=S 的 M 模式，(b) 在 S 模式下，当基于页的虚拟内存无效时，它没有影响。当相应 PTE 条目的 U 位为 1 时，用户可以访问页面。</p> <p>0: 不允许 1: 允许</p>
16-15	XS	<p>XS 保存 ACE 指令的架构状态 (ACE 寄存器) 的状态。如果未配置 ACE 扩展，则该字段的值为零。</p> <p>该领域主要由软件管理。处理器硬件在两个方面协助状态管理：XS 为 Off 时触发非法指令异常。</p> <p>当 XS 不是 Off 时，随着 ACE 指令的执行，XS 更新为脏状态。更改此字段的设置对 ACE 状态的内容没有影响。特别是，将 XS 设置为 Off 不会破坏状态，将 XS 设置为 Initial 也不会清除内容。</p> <p>mstatus 和 sstatus 共享相同的 XS 位副本。通常，管理员模式特权软件将使用 XS 位来管理 ACE 状态的延迟上下文切换。机器模式软件在使用 XS 位管理上下文切换时应该更加保守</p> <p>0: 关 1: 初始 2: 清洁 3: 脏</p>
14-13	FS	<p>FS 保存着浮点单元的架构状态的状态，包括 fcsr CSR 和 f0 -f31 浮点数据寄存器。如果处理器没有 FPU，则该字段的值为零且只读。该领域主要由软件管理。处理器硬件在两个方面协助状态管理：</p> <p>当 FS 关闭时，尝试访问 fcsr 或任何 f 寄存器会引发非法指令异常。否则，任何更新 fcsr 或任何 f 寄存器的指令都会将 FS 更新为脏状态。更改此字段的设置对浮点寄存器状态的内容没有影响。特别是，将 FS 设置为 Off 不会破坏状态，将 FS 设置为 Initial 也不会清除内容。mstatus 和 sstatus 共享相同的 FS 位副本。通常，管理员模式特权软件将使用 FS 位来管理 FPU 状态的延迟上下文切换。机器模式软件在使用 FS 位管理上下文切换时应该更加保守。</p> <p>0: 关 1: 初始 2: 清洁 3: 脏</p>
8	SPP	<p>SPP 持有异常之前的特权模式。S 模式编码为 1，U 模式编码为 0。</p>

位域	名称	描述
5	SPIE	SPIE 在异常之前保存 SIE 位的值。
4	UPIE	UPIE 在异常之前保存 UIE 位的值。
1	SIE	S 模式中断使能位 0 已禁用 1 启用
0	UIE	U 模式中断使能位。 0 已禁用 1 启用

SSTATUS 位域

3.2.10 SEDELEG (0x102) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
RSVD															SPF	RSVD	LPF	IPF	RSVD			UEC	SAF	SAM	LAF	LAM	B	II	IAF	IAM			
N/A															RW	N/A	RW	RW	N/A			RW	RW	RW	RW	RW	RW	RW	RW	RW			
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	0	0	0	x	x	x	0	0	0	0	0	0	0	0	0	0

SEDELEG [31:0]

位域	名称	描述
15	SPF	SPF 表示是否将 Store/AMO 页错误异常委托给 U-mode 0: 不重定向 1: 重定向
13	LPF	LPF 指示是否将加载页面错误异常委托给 U-mode 0: 不重定向 1: 重定向
12	IPF	IPF 指示是否将指令页错误异常委托给 U 模式 0: 不重定向 1: 重定向
8	UEC	UEC 表示是否将来自 U-mode 的环境调用触发的异常委托给 U-mode 0: 不重定向 1: 重定向
7	SAF	SAF 指示是否将 Store/AMO 访问故障异常委托给 U-mode 0: 不重定向 1: 重定向
6	SAM	SAM 指示是否将存储/AMO 地址未对齐异常委托给 U 模式 0: 不重定向 1: 重定向

位域	名称	描述
5	LAF	LAF 指示是否将负载访问故障异常委托给 U 模式 0: 不重定向 1: 重定向
4	LAM	LAM 指示是否将加载地址未对齐异常委托给 U 模式 0: 不重定向 1: 重定向
3	B	B 表示断点触发的异常是否会委托给 U-mode 0: 不重定向 1: 重定向
2	II	II 指示是否将非法指令异常委托给 U 模式 0: 不重定向 1: 重定向
1	IAF	IAF 指示是否将指令访问错误异常委托给 U 模式 0: 不重定向 1: 重定向
0	IAM	IAM 指示指令地址未对齐异常是否将委托给 U 模式.. 0: 不重定向 1: 重定向

SEDELEG 位域

3.2.11 SIDELEG (0x103) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																							UEI	RSVD			UTI	RSVD			USI
N/A																							RW	N/A			RW	N/A			RW
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	0	x	x	x	0

SIDELEG [31:0]

位域	名称	描述
8	UEI	UEI 指示是否将 U-mode 外部中断委托给 S-mode 0: 不重定向 1: 重定向
4	UTI	UTI 指示是否将 U 模式定时器中断委托给 S 模式 0: 不重定向 1: 重定向
0	USI	USI 指示是否将 U 模式软件中断委托给 S 模式。 0: 不重定向 1: 重定向

SIDELEG 位域

3.2.12 SIE (0x104) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																						SEIE	UEIE	RSVD	STIE	UTIE	RSVD	SSIE	USIE		
N/A																						RW	RW	N/A	RW	RW	N/A	RW	RW		
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	x	x	0	0	x	x	0	0

SIE [31:0]

位域	名称	描述
9	SEIE	S 模式外部中断使能位 0: 禁用 1: 启用
8	UEIE	U 模式外部中断使能位 0: 禁用 1: 启用
5	STIE	S 模式定时器中断使能位。 0: 禁用 1: 启用
4	UTIE	U 模式定时器中断使能位 0: 禁用 1: 启用
1	SSIE	S 模式软件中断使能位。 0: 禁用 1: 启用
0	USIE	U 模式软件中断使能位。 0: 禁用 1: 启用

SIE 位域

3.2.13 STVEC (0x105) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
BASE_31_2																RSVD																
RW																N/A																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x

STVEC [31:0]

位域	名称	描述
31-2	BASE_31_2	中断和异常处理程序的基址。当 PLIC 处于矢量模式时，请参阅上面的描述以了解对齐要求。

STVEC 位域

3.2.14 SCOUNTEREN (0x106) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
													RSVD													HPM6	HPM5	HPM4	HPM3	IR	RSVD	CY
													N/A													RW	RW	RW	RW	RW	N/A	RW
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	x	0	

SCOUNTEREN [31:0]

位域	名称	描述
6	HPM6	见寄存器说明
5	HPM5	见寄存器说明
4	HPM4	见寄存器说明
3	HPM3	见寄存器说明
2	IR	见寄存器说明
0	CY	见寄存器说明

SCOUNTEREN 位域

3.2.15 SSCRATCH (0x140) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
																SSCRATCH															
																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

SSCRATCH [31:0]

位域	名称	描述
31-0	SSCRATCH	暂存寄存器存储。

SSCRATCH 位域

3.2.16 SEPC (0x141) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
EPC																RSVD																	
RW																																N/A	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	

SEPC [31:0]

位域	名称	描述
31-1	EPC	异常程序计数器。

SEPC 位域

3.2.17 SCAUSE (0x142) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
INTERRUPT	RSVD																EXCEPTION_CODE														
	N/A																RW														
0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0

SCAUSE [31:0]

位域	名称	描述
31	INTERRUPT	中断

位域	名称	描述
9-0	EXCEPTION_COD E	异常代码。 当中断为 1 时： 0: 用户软件中断 1: 特权软件中断 4: 用户定时器中断 5: 特权定时器中断 8: 用户外部中断 9: 特权外部中断 256+16: 从端口 ECC 错误中断 (S 模式) 256+17: 总线写事务错误中断 (S-mode) 256+18: 性能监视器溢出中断 (S-mode) 当中断为 0 时： 0: 指令地址未对齐 1: 指令访问错误 2: 非法指令 3: 断点 4: 加载地址未对齐 5: 负载访问故障 6: Store/AMO 地址未对齐 7: Store/AMO 访问故障 8: U-mode 环境调用 9: 来自 S 模式的环境调用 11:10: 预约 12: 指令缺页 13: 加载页面错误 14: 保留 15: Store/AMO 页面错误 32: 堆栈溢出异常 33: 堆栈下溢异常 40-47: 保留

SCAUSE 位域

3.2.18 STVAL (0x143) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
STVAL																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

STVAL [31:0]

位域	名称	描述
31-0	STVAL	软件 trap 处理的异常特定信息。

STVAL 位域

3.2.19 SIP (0x144) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0						
RSVD																						SEIP	UEIP	RSVD	STIP	UTIP	RSVD	SSIP	USIP								
N/A																						RO	RW	N/A	RO	RO	N/A	RW	RW								
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	x	x	0	0	x	x	0	0						

SIP [31:0]

位域	名称	描述
9	SEIP	S 模式外部中断挂起位。 0: 未挂起 1: 挂起
8	UEIP	U 模式外部中断挂起位。 0: 未挂起 1: 挂起
5	STIP	S 模式定时器中断挂起位。 0: 未挂起 1: 挂起
4	UTIP	U 模式定时器中断挂起位。 0: 未挂起 1: 挂起
1	SSIP	S 模式软件中断挂起位。 0: 未挂起 1: 挂起
0	USIP	U 模式软件中断挂起位。 0: 未挂起 1: 挂起

SIP 位域

3.2.20 SATP (0x180) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MODE	ASID										PPN																				
RW	RW										RW																				

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

SATP [31:0]

位域	名称	描述
31	MODE	MODE 持有页面转换模式。当 MODE 为 Bare 时，虚拟地址等于 S-mode 中的物理地址。当不支持 MMU 时，此 CSR 将是硬连线到 0。 0: 无页面翻译 1: 基于页的 32 位虚拟寻址
30-22	ASID	ASID 保存地址空间标识符。
21-0	PPN	PPN 保存着根页表的物理页号。

SATP 位域

3.2.21 MSTATUS (0x300) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SD	RSVD								TSR	TW	TVM	MXR	SUM	MPRV	XS	FS	MPP	RSVD	SPP	MPIE	RSVD	SPIE	UPIE	MIE	RSVD	SIE	UIE				
RO	N/A								RW	RW	RW	RW	RW	RW	RO	RW	RW	N/A	RW	RW	N/A	RW	RW	RW	N/A	RW	RW				
0	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	1	1	x	x	0	0	x	0	0	0	x	0	0

MSTATUS [31:0]

位域	名称	描述
31	SD	SD 总结了 FS 字段或 XS 字段是否脏。
22	TSR	TSR 控制在 S 模式下执行 SRET 指令是否会引发非法指令异常。当不支持 S 模式时，它被硬连线为 0。 0: 正常执行 1: 引发异常
21	TW	TW 控制在 S 模式下执行 WFI 指令是否会引发非法指令异常。当不支持 S 模式时，它被硬连线为 0。 0: 正常执行 1: 引发异常
20	TVM	TVM 控制在 S 模式下执行某些虚拟内存操作是否会引发非法指令异常。这些操作包括访问 satp 寄存器和执行 SFENCE.VMA 指令。当不支持 S 模式时，它被硬连线为 0。 0: 正常执行 1: 引发异常

位域	名称	描述
19	MXR	<p>MXR 控制只执行页是否可读。当基于页的虚拟内存无效时它没有作用</p> <p>0: 只执行页面不可读 1: 只执行页面是可读的</p>
18	SUM	<p>SUM 控制在启用页面转换时是否允许对用户可访问页面的 S 模式加载/存储指令。它在两种情况下有效: (a) MPRV=1 和 MPP=S 的 M 模式, (b) 在 S 模式下。当基于页面的虚拟内存无效时, 它没有影响。当相应 PTE 条目的 U 位为 1 时, 用户可以访问页面。当 S 模式时, 它被硬连线为 0 不支持。</p> <p>0: 不允许 1: 允许</p>
17	MPRV	<p>当 MPRV 位被设置时, 加载和存储的内存访问权限由 MPP 字段指定。当 U 模式不可用时, 该字段被硬连线为 0。</p>
16-15	XS	<p>XS 保存 ACE 指令的架构状态 (ACE 寄存器) 的状态。如果没有配置 ACE 扩展, 这个字段的值为零。这个字段主要由软件管理。处理器硬件在两个方面辅助状态管理:</p> <p>XS 关闭时会触发非法指令异常。</p> <p>当 XS 不是 Off 时, 随着 ACE 指令的执行, XS 更新为 Dirty 状态。更改此字段的设置对 ACE 状态的内容没有影响。特别是, 将 XS 设置为 Off 不会破坏状态, 将 XS 设置为 Initial 也不会清除内容。</p> <p>0: 关 1: 初始 2: 清洁 3: 脏</p>
14-13	FS	<p>FS 保存着浮点单元架构状态的状态, 包括 fcsr CSR 和 f0 -f31 浮点数据寄存器。如果处理器没有 FPU, 则该字段的值为零且只读。该字段主要由软件管理, 在硬件电路方面, 处理器可以在两方面进行辅助管理:</p> <p>当 FS 关闭时, 尝试访问 fcsr 或任何 f 寄存器会引发非法指令异常。</p> <p>当 FS 为 Initial 或 Clean 时, 通过执行更新 fcsr 或任何 f 寄存器的任何指令, FS 将更新为 Dirty 状态。更改此字段的设置对浮点寄存器状态的内容没有影响。特别是, 将 FS 设置为 Off 不会破坏状态, 将 FS 设置为 Initial 也不会清除内容。</p> <p>0: 关 1: 初始 2: 干净 3: 脏</p>
12-11	MPP	<p>MPP 持有 trap 之前的特权模式。特权模式的编码在表 5 中描述。当 U 模式不可用时, 该字段被硬连接到 3。</p>

位域	名称	描述
8	SPP	SPP 持有 trap 之前的特权模式。S 模式编码为 1，U 模式编码为 0。
7	MPIE	MPIE 在 trap 之前保存 MIE 位的值。
5	SPIE	SPIE 在 trap 之前保存 SIE 位的值。
4	UPIE	UPIE 在 trap 之前保存 UIE 位的值。
3	MIE	M 模式中断使能位。 0: 禁用 1: 启用
1	SIE	S 模式中断使能位。 0: 禁用 1: 启用
0	UIE	U 模式中断使能位。 0: 禁用 1: 启用

MSTATUS 位域

3.2.22 MISA (0x301) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
BASE			RSVD			Z	Y	X	W	V	U	T	S	R	Q	P	O	N	M	L	K	J	I	H	G	F	E	D	C	B	A	
RO			N/A			RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO
0	1	x	x	x	x	0	0	1	0	0	*	0	*	0	0	0	0	*	1	0	0	0	1	0	0	*	0	*	1	0	*	

MISA [31:0]

位域	名称	描述
31-30	BASE	本机基本整数 ISA 的通用寄存器宽度。 0: 保留 1:32 2:64 3:128
25	Z	保留
24	Y	保留
23	X	存在非标准扩展
22	W	保留
21	V	暂为 Vector 扩展保留
20	U	用户模式实现 0: 机器 1: 机器 + 用户/机器 + 特权 + 用户
19	T	暂时保留用于事务性内存扩展

位域	名称	描述
18	S	包含了特权模式 0: 机器/机器 + 用户 1: 机器 + 特权 + 用户
17	R	保留
16	Q	四精度浮点扩展
15	P	暂时保留用于 Packed-SIMD 扩展
14	O	保留
13	N	支持用户级中断 0: 否 1: 是
12	M	整数乘法/除法扩展
11	L	暂时保留用于十进制浮点扩展
10	K	保留
9	J	暂时保留用于动态翻译语言扩展
8	I	RV32I/64I/128I 基础 ISA
7	H	保留
6	G	存在额外的标准扩展
5	F	单精度浮点扩展 0: 无 1: 双精度 + 单精度/单精度
4	E	RV32E 基础 ISA
3	D	双精度浮点扩展 0: 单精度/无 1: 双精度 + 单精度
2	C	压缩扩展
1	B	暂保留用于位操作扩展
0	A	原子扩展 0: 否 1: 是

MISA 位域

3.2.23 MEDELEG (0x302) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																SPF	RSVD	LPF	IPF	RSVD	SEC	UEC	SAF	SAM	LAF	LAM	RSVD	II	IAF	IAM	
N/A																RW	N/A	RW	RW	N/A	RW	RW	RW	RW	RW	N/A	RW	RW	RW		
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	0	0	x	x	0	0	0	0	0	0	x	0	0	0

MEDELEG [31:0]

位域	名称	描述
15	SPF	SPF 指示是否将 Store/AMO 页错误异常委托给 S 模式。 0: 不代表 1: 委托
13	LPF	LPF 指示是否将加载页面错误异常委托给 S 模式。 0: 不代表 1: 委托
12	IPF	IPF 指示指令页面错误异常是否将委托给 S 模式。 0: 不代表 1: 委托
9	SEC	SEC 指示由 S-mode 的环境调用触发的异常是否将委托给 S-mode。 0: 不代表 1: 委托
8	UEC	UEC 指示由 U-mode 的环境调用触发的异常是否将委托给 S-mode。 0: 不代表 1: 委托
7	SAF	SAF 指示是否将存储/AMO 访问故障异常委托给 S 模式。 0: 不代表 1: 委托
6	SAM	SAM 指示是否将存储/AMO 地址未对齐异常委托给 S 模式。 0: 不代表 1: 委托
5	LAF	LAF 指示是否将负载访问故障异常委托给 S 模式。 0: 不代表 1: 委托
4	LAM	LAM 指示是否将加载地址未对齐异常委托给 S 模式。 0: 不代表 1: 委托
2	II	II 指示是否将非法指令异常委托给 S 模式。 0: 不代表 1: 委托
1	IAF	IAF 指示是否将指令访问错误异常委托给 S 模式。 0: 不代表 1: 委托
0	IAM	IAM 指示指令地址未对齐异常是否将委托给 S-Mode。 0: 不代表 1: 委托

MEDELEG 位域

3.2.24 MIDELEG (0x303) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD											SEI	UEI	RSVD	STI	UTI	RSVD	SSI	USI													
N/A											RW	RW	N/A	RW	RW	N/A	RW	RW													
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	x	x	0	0	x	x	0	0

MIDELEG [31:0]

位域	名称	描述
9	SEI	SEI 指示是否将 S 模式外部中断委托给 S 模式。 0: 不代表 1: 委托
8	UEI	UEI 指示是否将 U 模式外部中断委托给 S 模式。 0: 不代表 1: 委托
5	STI	STI 指示是否将 S 模式定时器中断委托给 S 模式。 0: 不代表 1: 委托
4	UTI	UTI 指示是否将 U 模式定时器中断委托给 S 模式。 0: 不代表 1: 委托
1	SSI	SSI 指示是否将 S 模式软件中断委托给 S 模式。 0: 不代表 1: 委托
0	USI	USI 指示是否将 U 模式软件中断委托给 S 模式。 0: 不代表 1: 委托

MIDELEG 位域

3.2.25 MIE (0x304) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD											PMOVI	BWEI	IMECCI	RSVD	MEIE	RSVD	SEIE	UEIE	MTIE	RSVD	STIE	UTIE	MSIE	RSVD	SSIE	USIE					
N/A											RW	RW	RW	N/A	RW	N/A	RW	RW	RW	N/A	RW	RW	RW	N/A	RW	RW					
x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	x	x	x	x	0	x	0	0	0	x	0	0	0	x	0	0

MIE [31:0]

位域	名称	描述
18	PMOVI	性能监视器溢出本地中断使能位 0: 禁用 1: 启用
17	BWEI	总线读/写事务错误本地中断使能位。处理器可能会收到加载/存储指令或缓存写回的总线错误。 0: 禁用 1: 启用
16	IMECCI	不精确的 ECC 错误本地中断使能位。处理器可能会在从端口访问或缓存写回时收到不精确的 ECC 错误。 0: 禁用 1: 启用
11	MEIE	M 模式外部中断使能位 0: 禁用 1: 启用
9	SEIE	S 模式外部中断使能位 0: 禁用 1: 启用
8	UEIE	U 模式外部中断使能位 0: 禁用 1: 启用
7	MTIE	M 模式定时器中断使能位。 0: 禁用 1: 启用
5	STIE	S 模式定时器中断使能位。 0: 禁用 1: 启用
4	UTIE	U 模式定时器中断使能位。 0: 禁用 1: 启用
3	MSIE	M 模式软件中断使能位 0: 禁用 1: 启用
1	SSIE	S 模式软件中断使能位。 0: 禁用 1: 启用
0	USIE	U 模式软件中断使能位。 0: 禁用 1: 启用

MIE 位域

3.2.26 MTVEC (0x305) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BASE_31_2																RSVD															
RW																N/A															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x

MTVEC [31:0]

位域	名称	描述
31-2	BASE_31_2	中断和异常处理程序的基址。当 PLIC 处于矢量模式时，请参阅上面的描述以了解对齐要求

MTVEC 位域

3.2.27 MCOUNTEREN (0x306) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																HPM6	HPM5	HPM4	HPM3	IR	TM	CY									
N/A																RW	RW	RW	RW	RW	RW	RW									
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0

MCOUNTEREN [31:0]

位域	名称	描述
6	HPM6	见寄存器说明
5	HPM5	见寄存器说明
4	HPM4	见寄存器说明
3	HPM3	见寄存器说明
2	IR	见寄存器说明
1	TM	见寄存器说明
0	CY	见寄存器说明

MCOUNTEREN 位域

3.2.28 MCOUNTINHIBIT (0x320) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																HPM6	HPM5	HPM4	HPM3	IR	TM	CY									
N/A																RW	RW	RW	RW	RW	RW	RW									

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0

MCOUNTINHIBIT [31:0]

位域	名称	描述
6	HPM6	请参阅寄存器说明。
5	HPM5	请参阅寄存器说明。
4	HPM4	请参阅寄存器说明。
3	HPM3	请参阅寄存器说明。
2	IR	请参阅寄存器说明。
1	TM	请参阅寄存器说明。
0	CY	请参阅寄存器说明。

MCOUNTINHIBIT 位域

3.2.29 MHPMEVENT3 (0x323) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												SEL				TYPE															
N/A												RW				RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

MHPMEVENT3 [31:0]

位域	名称	描述
8-4	SEL	参见事件选择器表
3-0	TYPE	参见事件选择器表

MHPMEVENT3 位域

TYPE	SEL	事件名称	解释
0	1	Cycle count	Number of elapsed processor clock cycles
0	2	Retired instruction count	Number of retired instructions
0	3	Integer load instruction count	Number of retired load instructions (including LR).
0	4	Integer store instruction count	Number of retired store instructions (including SC).
0	5	Atomic instruction count	Number of retired atomic instructions (not including LR and SC).
0	6	System instruction count	Number of retired SYSTEM instructions(instructions with major opcode equal to 0b1110011).
0	7	Integer computational instruction count	Number of retired integer computational instructions.

TYPE	SEL	事件名称	解释
0	8	Conditional branch instruction count	Number of retired conditional branch instructions.
0	9	Taken conditional branch instruction count	Number of retired conditional branch instructions that are taken.
0	10	JAL instruction count	Number of retired JAL instructions.
0	11	JALR instruction count	Number of retired JALR instructions. This event selector also counts the events monitored by the return instruction count event selector defined in the next row.
0	12	Return instruction count	Number of retired return instructions. Return instructions are JALR instructions with zero immediate offset and the following operands: <ul style="list-style-type: none"> • (rd != x1/x5) and (rs1 == x1/x5) • rd == x1 and rs1 == x5 • rd == x5 and rs1 == x1
0	13	Control transfer instruction count	Number of retired unconditional jumps (JAL and JALR) and conditional branch instructions.
0	14	EXEC.IT instruction count	Number of retired EXEC.IT instructions.
0	15	Integer multiplication instruction count	Number of retired integer multiplication instructions.
0	16	Integer division instruction count	Number of retired integer division/remainder instructions.
0	17	Floating-point load instruction count	Number of retired floating-point load instructions.
0	18	Floating-point store instruction count	Number of retired floating-point store instructions.
0	19	Floating-point addition instruction count	Number of retired floating-point addition/subtraction instructions.
0	20	Floating-point multiplication instruction count	Number of retired floating-point multiplication instructions.
0	21	Floating-point fused multiply-add instruction count	Number of retired floating-point fused multiply-add/subtraction instructions (FMADD, FMSUB, FNMSUB, FNMADD).
0	22	Floating-point division or square-root instruction count	Number of retired floating-point division/square-root instructions.
0	23	Other floating-point instruction count	Number of retired floating-point instructions not counted by the previous floating-point instruction event selectors
0	24	Integer multiplication and add/sub instruction count	Number of retired integer multiplication and add/sub instructions.

TYPE	SEL	事件名称	解释
0	25	Retired operation count	Number of retired operations. a floating-point multiply-add instruction is counted as 2 operations. other instructions are counted as 1 operation
1	0	ILM access	Number of ILM transfers, including speculative instruction fetch, load/store accesses, ECC repair and slave port accesses.
1	1	DLM access	Number of DLM transfers, including speculative load/store accesses, ECC repair and slave port accesses.
1	2	I-Cache access	Number of completed I-Cache fetch access.
1	3	I-Cache miss	Number of I-Cache fetch miss.
1	4	D-Cache access	Number of completed D-Cache load-and-store access. Misaligned load/store accesses might increase this counter by either one or two, depending on access sizes and alignments. Only misaligned accesses crossing two cache lines are guaranteed to result in increment of two.
1	5	D-Cache miss	The event counts the number of D-Cache load-and-store miss. Misaligned load/store accesses might increase this counter by either zero, one or two, depending on access sizes, alignments and whether the accessed lines are in D-Cache.
1	6	D-Cache load access	Number of completed D-Cache load access. See the D-Cache access count event selector for the handling of misaligned load accesses.
1	7	D-Cache load miss	Number of D-Cache load miss. See the D-Cache miss count event selector for the handling of misaligned load accesses.
1	8	D-Cache store access	Number of completed D-Cache store access. See the D-Cache access count event selector for the handling of misaligned load accesses.
1	9	D-Cache store miss	Number of D-Cache store miss. See the D-Cache miss count event selector for the handling of misaligned load accesses.
1	10	D-Cache writeback	Number of D-Cache writeback.
1	11	Cycles waiting for I-Cache fill data	Number of cycles waiting for the return of the critical word of I-Cache misses from the system bus. This event selector does not monitor accesses to I/O regions or accesses to cacheable regions when I-Cache is turned off.

TYPE	SEL	事件名称	解释
1	12	Cycles waiting for D-Cache fill data	Number of cycles waiting for the return of the critical word of D-Cache misses from the system bus. This event selector does not monitor accesses to I/O regions or accesses to cacheable regions when D-Cache is turned off.
1	13	Uncached fetch data access from bus	Number of accesses of uncached instruction data returning from the system bus. This event selector monitors accesses to I/O regions or accesses to cacheable regions when I-Cache is not configured or off.
1	14	Uncached load data access from bus	Number of accesses of uncached load data returning from the system bus. This event selector monitors accesses to I/O regions or accesses to cacheable regions when D-Cache is not configured or off.
1	15	Cycles waiting for uncached fetch data from bus	Number of cycles waiting for the instruction data to return from the system bus. This event selector monitors accesses to I/O regions or accesses to cacheable regions when I-Cache is not configured or off.
1	16	Cycles waiting for uncached load data from bus	Number of cycles waiting for the load data to return from the system bus. This event selector monitors accesses to I/O regions or accesses to cacheable regions when D-Cache is not configured or off.
1	23	Hardware prefetch bus access	This event counts the bus accesses generated by the hardware data prefetcher.
2	0	Misprediction of conditional branches (direction)	Number of misprediction of committed conditional branches.
2	1	Misprediction of taken conditional branches (direction)	Number of misprediction of committed taken conditional branches.
2	2	Misprediction of targets of Return instructions	Number of misprediction of committed Return instruction.

表 4: Event Selectors

3.2.30 MHPMEVENT4 (0x324) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																SEL				TYPE											
N/A																RW				RW											

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0

MHPMEVENT4 [31:0]

位域	名称	描述
8-4	SEL	参见事件选择器表
3-0	TYPE	参见事件选择器表

MHPMEVENT4 位域

3.2.31 MHPMEVENT5 (0x325) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												SEL				TYPE															
N/A												RW				RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0

MHPMEVENT5 [31:0]

位域	名称	描述
8-4	SEL	参见事件选择器表
3-0	TYPE	参见事件选择器表

MHPMEVENT5 位域

3.2.32 MHPMEVENT6 (0x326) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												SEL				TYPE															
N/A												RW				RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0

MHPMEVENT6 [31:0]

位域	名称	描述
8-4	SEL	参见事件选择器表
3-0	TYPE	参见事件选择器表

MHPMEVENT6 位域

3.2.33 MSCRATCH (0x340) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
MSCRATCH																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MSCRATCH [31:0]

位域	名称	描述
31-0	MSCRATCH	暂存寄存器存储。

MSCRATCH 位域

3.2.34 MEPC (0x341) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
EPC																RSVD																
RW																															N/A	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x

MEPC [31:0]

位域	名称	描述
31-1	EPC	异常程序计数器。

MEPC 位域

3.2.35 MCAUSE (0x342) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
INTERRUPT	RSVD																EXCEPTION_CODE														
RW	N/A																RW														
0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0

MCAUSE [31:0]

位域	名称	描述
31	INTERRUPT	中断

位域	名称	描述
11-0	EXCEPTION_CODE	<p>异常代码当中断为 1 时，该值表示：</p> <ul style="list-style-type: none"> 0: 用户软件中断 1: 特权软件中断 3: 机器软件中断 4: 用户定时器中断 5: 监控定时器中断 7: 机器定时器中断 8: 用户外部中断 9: 特权外部中断 11: 机器外部中断 16: 不精确的 ECC 错误中断（从端口访问、D-Cache 驱逐和非阻塞加载/存储）（M 模式） 17: 总线读/写事务错误中断（M-mode） 18: 性能监视器溢出中断（M-mode） 256+16: 不精确的 ECC 错误中断（从端口访问、D-Cache 驱逐和非阻塞加载/存储）（S 模式） 256+17: 总线写事务错误中断（S-mode） 256+18: 性能监视器溢出中断（S-mode） <p>当中断位为 0 时，该值表示：</p> <ul style="list-style-type: none"> 0: 指令地址未对齐 1: 指令访问错误 2: 非法指令 3: 断点 4: 加载地址未对齐 5: 负载访问故障 6: Store/AMO 地址未对齐 7: Store/AMO 访问故障 8: U-mode 环境调用 9: 来自 S 模式的环境调用 11: M 模式的环境调用 32: 堆栈溢出异常 33: 堆栈下溢异常 40-47: 保留

MCAUSE 位域

3.2.36 MTVAL (0x343) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MTVAL																															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MTVAL [31:0]

位域	名称	描述
31-0	MTVAL	软件 trap 处理的异常特定信息。

MTVAL 位域

3.2.37 MIP (0x344) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD													PMOVI	BWEI	IMECCI	RSVD				MEIP	RSVD	SEIP	UEIP	MTIP	RSVD	STIP	UTIP	MSIP	RSVD	SSIP	USIP	
N/A													RW	RW	RW	N/A				RW	N/A	RW	RW	RW	N/A	RW	RW	RW	N/A	RW	RW	
x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	x	x	x	x	0	x	0	0	0	x	0	0	0	0	x	0	0

MIP [31:0]

位域	名称	描述
18	PMOVI	性能监视器溢出本地中断挂起位。 0: 未挂起 1: 挂起
17	BWEI	总线读/写事务错误本地中断挂起位。处理器可能会收到加载/存储指令或缓存写回的总线错误。 0: 未挂起 1: 挂起
16	IMECCI	不精确的 ECC 错误本地中断使能位。处理器可能会在从端口访问或缓存写回时收到不精确的 ECC 错误。 0: 未挂起 1: 挂起
11	MEIP	M 模式外部中断挂起位。 0: 未挂起 1: 挂起
9	SEIP	S 模式外部中断挂起位。 0: 未挂起 1: 挂起
8	UEIP	U 模式外部中断挂起位。 0: 未挂起 1: 挂起

位域	名称	描述
7	MTIP	M 模式定时器中断挂起位。 0: 未挂起 1: 挂起
5	STIP	S 模式定时器中断挂起位。 0: 未挂起 1: 挂起
4	UTIP	U 模式定时器中断挂起位 0: 未挂起 1: 挂起
3	MSIP	M 模式软件中断挂起位。 0: 未挂起 1: 挂起
1	SSIP	S 模式软件中断挂起位。 0: 未挂起 1: 挂起
0	USIP	U 模式软件中断挂起位。 0: 未挂起 1: 挂起

MIP 位域

3.2.38 PMPCFG0 (0x3A0) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PMP3CFG								PMP2CFG								PMP1CFG								PMP0CFG							
RW								RW								RW								RW							
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PMPCFG0 [31:0]

位域	名称	描述
31-24	PMP3CFG	见 PMPCFG 表
23-16	PMP2CFG	见 PMPCFG 表
15-8	PMP1CFG	见 PMPCFG 表
7-0	PMP0CFG	见 PMPCFG 表

PMPCFG0 位域

3.2.39 PMPCFG1 (0x3A1) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
PMP7CFG								PMP6CFG								PMP5CFG								PMP4CFG								
RW								RW								RW								RW								
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PMPCFG1 [31:0]

位域	名称	描述
31-24	PMP7CFG	见 PMPCFG 表
23-16	PMP6CFG	见 PMPCFG 表
15-8	PMP5CFG	见 PMPCFG 表
7-0	PMP4CFG	见 PMPCFG 表

PMPCFG1 位域

3.2.40 PMPCFG2 (0x3A2) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
PMP11CFG								PMP10CFG								PMP9CFG								PMP8CFG								
RW								RW								RW								RW								
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PMPCFG2 [31:0]

位域	名称	描述
31-24	PMP11CFG	见 PMPCFG 表
23-16	PMP10CFG	见 PMPCFG 表
15-8	PMP9CFG	见 PMPCFG 表
7-0	PMP8CFG	见 PMPCFG 表

PMPCFG2 位域

3.2.41 PMPCFG3 (0x3A3) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
PMP15CFG								PMP14CFG								PMP13CFG								PMP12CFG								
RW								RW								RW								RW								
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PMPCFG3 [31:0]

位域	名称	描述
31-24	PMP15CFG	见 PMPCFG 表
23-16	PMP14CFG	见 PMPCFG 表
15-8	PMP13CFG	见 PMPCFG 表
7-0	PMP12CFG	见 PMPCFG 表

PMPCFG3 位域

7	6	5	4	3	2	1	0
L	RSVD		<	X	W	R	
W1S*	N/A		RW	RW	RW	RW	
0	x	x	0	0	0	0	0

表 5: PMPCFG [7:0]

位域	名称	描述
7	L	Write lock and permission enforcement bit for Machine mode 0:Machine mode writes to PMP entry registers are allowed. R/W/X permissions apply to S and U modes. 1:For PMP entry i, writes to PMPiCFG and PMPADDRi are ignored. Additionally, if PMPiCFG.A is set to TOR, writes to pmpaddr _{i-1} are ignored as well. As for permission enforcement, R/W/X permissions apply to all modes. This bit can only be cleared to 0 with a system reset.
4-3	A	Address matching mode. 0:OFF: Null region. 1:TOR: Top of range. For PMP entry 0, it matches any address A < pmpaddr ₀ . For PMP entry i, it matches any address A such that pmpaddr _i > A >= pmpaddr _{i-1} . But the 4-byte range is not supported. 2:Reserved. 3:NAPOT: Naturally aligned power-of-2 region. This mode makes use of the low-order bits of the associated address register to encode the size of the range. The minimal size of NAPOT regions must be 8 bytes.
2	X	Instruction execution control. 0:Instruction execution is not allowed 1:Instruction execution is allowed.

位域	名称	描述
1	W	Write access control. 0:Write accesses are not allowed. 1:Write accesses are allowed.
0	R	Read access control. 0:Read accesses are not allowed. 1:Read accesses are allowed.

表 6: PMPCFG 位域

3.2.42 PMPADDR[PMPADDR0] (0x3B0 + 0x1 * n) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
PMPADDR_31_2																RSVD																
RW																N/A																
*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	x	x

PMPADDR [31:0]

位域	名称	描述
31-2	PMPADDR_31_2	寄存器内容：匹配大小（字节） aaaa. . . aaa0 8 aaaa. . . aa01 16 aaaa. . . a011 32 aa01. . . 1111 2 ^{XLEN} a011. . . 1111 2 ^{XLEN+1} 0111. . . 1111 2 ^{XLEN+2} 1111. . . 1111 2 ^{XLEN+3*1}

PMPADDR 位域

3.2.43 TSELECT (0x7A0) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TRIGGER_INDEX																															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TSELECT [31:0]

位域	名称	描述
31-0	TRIGGER_INDEX	该寄存器确定哪个 trigger 可通过其他 trigger 寄存器访问。

TSELECT 位域

3.2.44 TDATA1 (0x7A1) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TYPE				DMODE	DATA																										
RW				RW	RW																										
0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TDATA1 [31:0]

位域	名称	描述
31-28	TYPE	表示 trigger 类型。 0: 选择的 trigger 无效。 2: 选择的 trigger 是地址/数据匹配 trigger。 3: 选择的 trigger 是指令计数 trigger 4: 选择的 trigger 为中断 trigger。 5: 选择的 trigger 是异常 trigger。
27	DMODE	设置此字段以指示调试模式使用的 trigger。 0: Debug-mode 和 M-mode 都可以写当前选中的 trigger 寄存器。 1: 只有调试模式可以写入当前选择的 trigger 寄存器。忽略来自 M 模式的写入。
26-0	DATA	特定 trigger 的数据

TDATA1 位域

3.2.45 MCONTROL (0x7A1) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TYPE				DMODE	MASKMAX				RSVD				ACTION				CHAIN	MATCH				M	RSVD	S	U	EXECUTE	STORE	LOAD			
RW				RW	RO				N/A				RW				RW	RW				RW	N/A	RW	RW	RW	RW	RW	RW	RW	RW
0	0	1	0	0	0	1	0	0	1	0	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	x	0	0	0	0

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

MCONTROL [31:0]

位域	名称	描述
31-28	TYPE	表示 trigger 类型。 0: 选择的 trigger 无效。 2: 选择的 trigger 是地址/数据匹配 trigger。
27	DMODE	设置此字段以指示调试模式使用 trigger。 0: Debug-mode 和 M-mode 都可以写当前选中的 trigger 寄存器 1: 只有调试模式可以写入当前选择的 trigger 寄存器。忽略来自 M 模式的写入。
26-21	MASKMAX	表示硬件支持的最大自然对齐范围为 2^{12} 字节。
15-12	ACTION	设置此字段以选择此 trigger 匹配时会发生什么。 0: 引发断点异常 1: 进入调试模式。(仅当 DMODE 为 1 时才支持。)
11	CHAIN	设置此字段以启用 trigger 链。 0: 当此 trigger 匹配时, 执行配置的动作。 1: 当这个 trigger 不匹配时, 它阻止下一个索引的 trigger 匹配。 如果 trigger 数为 2, 则该字段在触发器 1 上硬连线为 0 (tselect = 1)。 如果 trigger 数量为 4, 则该字段是硬连线的 在 trigger 3 上变为 0 (tselect = 3)。 如果 trigger 数为 8, 则该字段在 trigger 3 和 trigger 7 上硬连线为 0 (tselect = 3 或 7)。
10-7	MATCH	设置该字段选择匹配方案。0: 当值等于 tdata2 时匹配。1: 当值的前 M 位与 tdata2 的前 M 位匹配时匹配。M 是 31 减去最低有效位的索引 tdata2 中包含 0。 2: 当值大于 (无符号) 或等于 tdata2 时匹配。 3: 当值小于 (无符号) tdata2 时匹配
6	M	设置此字段以在 M 模式下启用此 trigger。
4	S	设置此字段以在 S 模式下启用此 trigger。
3	U	设置此字段以在 U 模式下启用此 trigger。
2	EXECUTE	设置此字段以启用此 trigger 来比较指令的虚拟地址。
1	STORE	设置此字段以启用此 trigger 来比较 store 的虚拟地址。
0	LOAD	设置此字段以启用此 trigger 以比较负载的虚拟地址。

MCONTROL 位域

3.2.46 ICOUNT (0x7A1) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
TYPE				DMODE	RSVD																	COUNT	M	RSVD	S	U	ACTION					
RW				RW	N/A																	RO	RW	N/A	RW	RW	RW					
0	0	1	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	1	0	x	0	0	0	0	0	0	0	0

ICOUNT [31:0]

位域	名称	描述
31-28	TYPE	选择的 trigger 是指令计数 trigger。
27	DMODE	设置此字段以指示调试模式使用 trigger。 0: Debug-mode 和 M-mode 都可以写当前选中的 trigger 寄存器。 1: 只有调试模式可以写入当前选择的 trigger 寄存器。忽略来自 M 模式的写入。
10	COUNT	此字段硬连线为 1 以支持单步执行
9	M	设置此字段以在 M 模式下启用此 trigger。
7	S	设置此字段以在 S 模式下启用此 trigger。
6	U	设置此字段以在 U 模式下启用此 trigger。
5-0	ACTION	设置此字段以选择此 trigger 匹配时会发生什么。 0: 引发断点异常 1: 进入调试模式。(仅当 DMODE 为 1 时才支持。)

ICOUNT 位域

3.2.47 ITRIGGER (0x7A1) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
TYPE				DMODE	RSVD																	M	RSVD	S	U	ACTION						
RW				RW	N/A																	RW	N/A	RW	RW	RW						
0	0	1	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	0	0	0	0	0	0	0	0	0

ITRIGGER [31:0]

位域	名称	描述
31-28	TYPE	所选 trigger 为中断 trigger。
27	DMODE	设置此字段以指示调试模式使用 trigger。 0: Debug-mode 和 M-mode 都可以写当前选中的 trigger 寄存器。 1: 只有调试模式可以写入当前选择的 trigger 寄存器。忽略来自 M 模式的写入。
9	M	设置此字段以在 M 模式下启用此 trigger。
7	S	设置此字段以在 S 模式下启用此 trigger。
6	U	设置此字段以在 U 模式下启用此 trigger。

位域	名称	描述
5-0	ACTION	设置此字段以选择此 trigger 匹配时会发生什么。 0: 引发断点异常。 1: 进入调试模式。(仅当 DMODE 为 1 时才支持。)

ITRIGGER 位域

3.2.48 ETRIGGER (0x7A1) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
TYPE				DMODE	RSVD										NMI	M	RSVD	S	U	ACTION												
RW				RW	N/A										RW	RW	N/A	RW	RW	RW												
0	0	1	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	x	0	0	0	0	0	0	0	0

ETRIGGER [31:0]

位域	名称	描述
31-28	TYPE	选择的 trigger 是异常 trigger。
27	DMODE	设置此字段以指示调试模式使用 trigger。 0: Debug-mode 和 M-mode 都可以写当前选中的 trigger 寄存器。 1: 只有调试模式可以写入当前选择的 trigger 寄存器。忽略来自 M 模式的写入。
10	NMI	设置此字段以在不可屏蔽中断中启用此 trigger，而不管 s、u 和 m 的值如何。
9	M	设置此字段以在 M 模式下启用此 trigger。
7	S	设置此字段以在 S 模式下启用此 trigger。
6	U	设置此字段以在 U 模式下启用此 trigger。
5-0	ACTION	设置此字段以选择此 trigger 匹配时会发生什么。 0: 引发断点异常 1: 进入调试模式。(仅当 DMODE 为 1 时才支持。)

ETRIGGER 位域

3.2.49 TDATA2 (0x7A2) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATA																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TDATA2 [31:0]

位域	名称	描述
31-0	DATA	该寄存器提供对 tselect 寄存器选择的当前所选 trigger 寄存器的 tdata2 寄存器的访问，并且它保存特定于 trigger 的数据。

TDATA2 位域

3.2.50 TDATA3 (0x7A3) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATA																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TDATA3 [31:0]

位域	名称	描述
31-0	DATA	该寄存器提供对 tselect 寄存器选择的当前所选触发寄存器的 tdata3 寄存器的访问，并且它保存特定于触发器的数据。

TDATA3 位域

3.2.51 TEXTRA (0x7A3) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MVALUE						MSELECT	RSVD										SVALUE						SSELECT								
RW						RW	N/A										RW						RW								
0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0

TEXTRA [31:0]

位域	名称	描述
31-26	MVALUE	与 MSELECT 一起使用的数据。
25	MSELECT	0: 忽略 MVALUE。 1: 此 trigger 仅在 mcontext 的低位等于 MVALUE 时匹配。
10-2	SVALUE	与 SSELECT 一起使用的数据。
1-0	SSELECT	0: 忽略 MVALUE 1: 此 trigger 仅在 scontext 的低位等于 SVALUE 时匹配 2: 此 trigger 仅在 satp.ASID 等于 SVALUE 时才匹配。

TEXTRA 位域

3.2.52 TINFO (0x7A4) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																INFO															
N/A																RO															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*

TINFO [31:0]

位域	名称	描述
15-0	INFO	<p>tdata1 中每种可能类型的一位。位 N 对应于类型 N。如果设置了该位，那么当前选择的 trigger 支持类型。如果当前选择的 trigger 不存在，则该字段包含 1。</p> <p>0: 当该位被设置时，该 tselect 没有触发</p> <p>1: 保留并硬连线为 0。</p> <p>2: 设置该位时，选择的 trigger 支持地址/数据匹配 trigger 类型</p> <p>3: 当该位置位时，选择的 trigger 支持指令计数 trigger 类型。</p> <p>4: 当该位被设置时，选择的 trigger 支持中断 trigger 类型</p> <p>5: 当该位被设置时，选择的 trigger 支持异常 trigger 类型</p> <p>15: 当该位被设置时，选定的 trigger 存在（因此枚举不应终止），但当前不可用。</p> <p>其他：保留以备将来使用。</p>

TINFO 位域

3.2.53 TCONTROL (0x7A5) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																MPTE	RSVD			MTE	RSVD										
N/A																RW	N/A			RW	N/A										
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	0	x	x	x

TCONTROL [31:0]

位域	名称	描述
7	MPTE	M 模式先前 trigger 启用字段。当陷入 M 模式时，MPTE 被设置为 MTE 的值。
3	MTE	<p>M-mode trigger enable field。当陷入 M-mode 的异常时，MTE 设置为 0。当执行 MRET 指令时，MTE 设置为 MPTE 的值。</p> <p>0: 当 hart 处于 M 模式时，trigger 不匹配/trigger。</p> <p>1: 当 hart 处于 M 模式时，trigger 会匹配/开火。</p>

TCONTROL 位域

3.2.54 MCONTEXT (0x7A8) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																MCONTEXT															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0

MCONTEXT [31:0]

位域	名称	描述
5-0	MCONTEXT	机器模式软件可以将上下文编号写入该寄存器，可用于设置仅在该特定上下文中 trigger 的 trigger。

MCONTEXT 位域

3.2.55 SCONTEXT (0x7AA) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																SCONTEXT															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0

SCONTEXT [31:0]

位域	名称	描述
8-0	SCONTEXT	机器模式软件可以将上下文编号写入该寄存器，可用于设置仅在该特定上下文中 trigger 的 trigger。

SCONTEXT 位域

3.2.56 DCSR (0x7B0) (debug-mode-only)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
XDEBUGVER		RSVD														EBREAKM	RSVD	EBREAKS	EBREAKU	STEPIE	STOPCOUNT	STOPTIME	CAUSE				RSVD	MPRVEN	NMIP	STEP	PRV
RO		N/A														RW	N/A	RW	RW	RW	RW	RW	RW	RO	N/A	RW	RO	RW	RW		
0	1	0	0	x	x	x	x	x	x	x	x	x	x	x	x	0	x	0	0	0	1	1	0	0	0	x	0	0	0	1	1

DCSR [31:0]

位域	名称	描述
31-28	XDEBUGVER	外部调试器的版本。0 表示不存在外部调试器，4 表示外部调试器符合 RISC-V External Debug Support (TD003) V0.13
15	EBREAKM	该位控制机器模式下 EBREAK 指令的行为 0: 生成常规断点异常 1: 进入调试模式
13	EBREAKS	该位控制 EBREAK 指令在特权用户模式下的行为。 0: 生成常规断点异常 1: 进入调试模式
12	EBREAKU	该位控制 EBREAK 指令在用户/应用程序模式下的行为 0: 生成常规断点异常 1: 进入调试模式
11	STEPIE	该位控制单步执行时是否启用中断 0: 单步执行时禁止中断 1: 允许单步中断
10	STOPCOUNT	该位控制是否在调试模式下停止性能计数器。 0: 在调试模式下不停止计数器 1: 在调试模式下停止计数器
9	STOPTIME	此位控制定时器在调试模式下是否停止。如果处理器处于调试模式并且此位已设置，则处理器仅将其停止时间输出引脚驱动为 1。需要集成工作以使平台中的定时器观察此引脚是否真正停止他们。 0: 在调试模式下不停止定时器 1: 在调试模式下停止定时器
8-6	CAUSE	进入调试模式的原因。当有多种原因进入调试模式时，确定 CAUSE 值的优先级将是：触发模块 > EBREAK > halt-on-reset > halt 请求 > 单步。Halt 请求是发出的请求通过外部调试器 0: 保留 1: EBREAK 2: trigger 模块 3: hart 请求 4: 单步 5: Halt-on-reset 6-7: 保留
4	MPRVEN	该位控制 mstatus.MPRV 在调试模式下是否生效。 0: mstatus 中的 MPRV 在调试模式下被忽略。 1: mstatus 中的 MPRV 在 Debug 模式下生效。
3	NMIP	设置此位后，hart 将有一个不可屏蔽中断 (NMI) 待处理。由于 NMI 可以指示硬件错误情况，因此一旦设置了此位，就可能无法进行可靠的调试。

位域	名称	描述
2	STEP	该位控制非 DebugMode 指令执行是否处于单步模式。设置时，hart 在单条指令执行后返回 Debug Mode。如果由于异常指令没有完成，hart 将立即进入 Debug 执行异常处理程序之前的模式，并设置了适当的异常寄存器。 0: 单步模式关闭 1: 单步模式开启
1-0	PRV	进入调试模式时 hart 运行的权限级别。外部调试器可以修改此值以在退出调试模式时更改 hart 的权限级别。 0: 用户/应用 1: 特权 2: 预留 3: 机器

DCSR 位域

3.2.57 DPC (0x7B1) (debug-mode-only)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
DPC																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

DPC [31:0]

位域	名称	描述
31-0	DPC	调试程序计数器。位 0 硬连线为 0。

DPC 位域

3.2.58 DSCRATCH0 (0x7B2) (debug-mode-only)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DSCRATCH																															
RO																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

DSCRATCH0 [31:0]

位域	名称	描述
31-0	DSCRATCH	保留供调试模块使用的暂存寄存器。

位域	名称	描述
----	----	----

DSCRATCH0 位域

3.2.59 DSCRATCH1 (0x7B3) (debug-mode-only)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DSCRATCH																															
RO																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

DSCRATCH1 [31:0]

位域	名称	描述
31-0	DSCRATCH	保留供调试模块使用的暂存寄存器。

DSCRATCH1 位域

3.2.60 MILMB (0x7C0) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IBPA																RSVD				RWECC	ECCEN	IEN									
RO																N/A				RW	RW	RO									
*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	x	x	x	x	x	x	0	0	0	1

MILMB [31:0]

位域	名称	描述
31-10	IBPA	ILM 的基本物理地址。它必须是 ILM 大小的整数倍
3	RWECC	控制 ILM RAM 的 ECC 代码的诊断访问。设置后，加载/存储到 ILM 将 ECC 代码读/写到 mecc_code 寄存器。可以设置此位以注入 ECC 错误以测试 ECC 处理程序。 0: 禁用 ECC 代码的诊断访问 1: 启用 ECC 代码的诊断访问
2-1	ECCEN	奇偶校验/ECC 使能控制： 0: 禁用奇偶校验/ECC 1: 预留 2: 仅对不可纠正的奇偶校验/ECC 错误生成异常 3: 对任何类型的奇偶校验/ECC 错误生成异常

位域	名称	描述
0	IEN	ILM 使能控制： 0: ILM 被禁用 1: ILM 已启用

MILMB 位域

3.2.61 MDLMB (0x7C1) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
DBPA											RSVD						RWECC	ECCEN	DEN													
RO											N/A						RW	RW	RO													
*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	x	x	x	x	x	x	0	0	0	1

MDLMB [31:0]

位域	名称	描述
31-10	DBPA	DLM 的基本物理地址。它必须是 DLM 大小的整数倍
3	RWECC	控制 DLM RAM 的 ECC 代码的诊断访问。设置后，加载/存储到 DLM 将 ECC 代码读/写到 mecc_code 寄存器。可以设置此位以注入 ECC 错误以测试 ECC 处理程序。 0: 禁用 ECC 代码的诊断访问 1: 启用 ECC 代码的诊断访问
2-1	ECCEN	奇偶校验/ECC 使能控制： 0: 禁用奇偶校验/ECC 1: 预留 2: 仅对不可纠正的奇偶校验/ECC 错误生成异常 3: 对任何类型的奇偶校验/ECC 错误生成异常
0	DEN	DLM 使能控制： 0: DLM 被禁用 1: DLM 已启用

MDLMB 位域

3.2.62 MECC_CODE (0x7C2) (non-standard read/write)

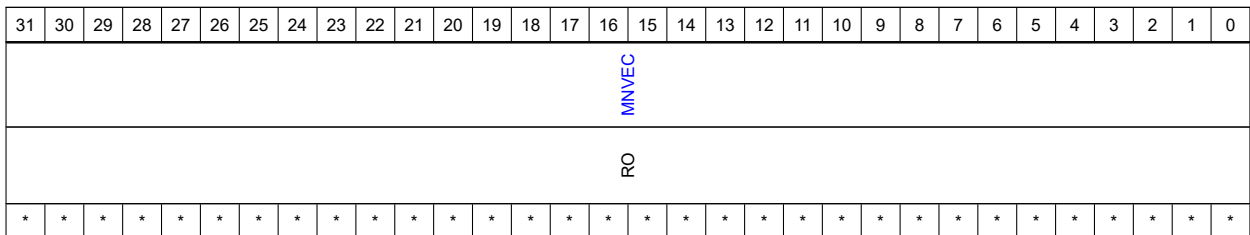
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD									INSN	RAMID				P	C	RSVD						CODE									
N/A									RO	RO				RO	RO	N/A						RW									
x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	1

MECC_CODE [31:0]

位域	名称	描述
22	INSN	指示奇偶校验/ECC 错误是由取指令还是数据访问引起的。 0: 数据访问 1: 指令获取
21-18	RAMID	导致奇偶校验/ECC 错误的 RAM 的 ID。该位在奇偶校验/ECC 错误异常时更新。 0-1: 保留 2: I-Cache 的 Tag RAM 3: I-Cache 的数据 RAM 4: D-Cache 的 Tag RAM 5: D-Cache 的数据 RAM 6: TLB 的标签 RAM 7: TLB 的数据 RAM 8: ILM 9: DLM 10-15: 保留
17	P	精确错误。此位在奇偶校验/ECC 错误异常时更新。 0: 不精确的错误 1: 精确误差
16	C	可纠正错误。此位在奇偶校验/ECC 错误异常时更新。 0: 不可纠正的错误 1: 可纠正错误
6-0	CODE	该字段记录 ECC 错误异常的 ECC 值。当启用 ECC 代码的诊断访问时 (milmb.RWECC 或 mdlmb.RWECC 为 1)，此字段还用于读/写 ECC 代码。

MECC_CODE 位域

3.2.63 MNVEC (0x7C3) (non-standard read/write)



MNVEC [31:0]

位域	名称	描述
31-0	MNVEC	NMI 处理程序的基址。它的值是 reset_vector 的零扩展值。

MNVEC 位域

3.2.64 MXSTATUS (0x7C4) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																								PDME	DME	RSVD	PPFT_EN	PFT_EN			
N/A																								RW	RW	N/A	RW	RW			
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	x	x	0	0

MXSTATUS [31:0]

位域	名称	描述
5	PDME	用于在进入 trap 时保存之前的 DME 状态。如果不支持数据缓存和数据本地内存，则此字段硬连线为 0。
4	DME	机器数据错误标志。它表示数据缓存或数据本地内存 (DLM) 发生异常。设置此位时，加载/存储访问将绕过 D-Cache。处理完机器错误后，异常处理程序应清除该位。
1	PPFT_EN	当 mcause 是不精确异常（以中断的形式）时，PM 字段记录了导致不精确异常的指令的特权模式。PM 字段编码定义如下： 0: 用户模式 1: 特权模式 2: 保留 3: 机器模式
0	PFT_EN	启用性能节流。启用节流后，处理器将在 mpft_ctl.T_LEVEL 中指定的性能级别执行指令。进入 trap 时： PPFT_EN <= PFT_EN; PFT_EN <= mpft_ctl.FAST_INT ? 0 : PFT_EN; 在执行 MRET 指令时： PFT_EN <= PPFT_EN; 如果不支持 PowerBrake 功能，则此字段硬连线为 0。

MXSTATUS 位域

3.2.65 MPFT_CTL (0x7C5) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																						FAST_INT	T_LEVEL	RSVD							
N/A																						RW	RW	N/A							
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	x	x	x	x

MPFT_CTL [31:0]

位域	名称	描述
8	FAST_INT	快速中断响应。如果设置了这个字段，当处理器进入中断处理程序时，mxstatus.PFT_EN 将被自动清除。
7-4	T_LEVEL	节流级别。处理器在节流级别 0 时性能最高，在节流级别最低时节流级别 15 的性能。 0: Level 0 (最高性能) 1-14: 1-14 级 15: Level 15 (最低性能)

MPFT_CTL 位域

3.2.66 MHSP_CTL (0x7C6) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																									M	S	U	SCHM	UDF_EN	OVF_EN	
N/A																									RW	RW	RW	RW	RW	RW	
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0

MHSP_CTL [31:0]

位域	名称	描述
5	M	在机器模式下启用 SP 保护和记录机制 0: 该机制在机器模式下被禁用。 1: 该机制在机器模式下启用。
4	S	在特权模式下启用 SP 保护和记录机制 0: 特权模式下该机制被禁用 1: 该机制在特权模式下启用
3	U	在用户模式下启用 SP 保护和记录机制 0: 该机制在用户模式下被禁用 1: 该机制在用户模式下启用。
2	SCHM	选择堆栈保护和记录机制的运行方案 0: 堆栈上溢/下溢检测 1: 栈顶记录
1	UDF_EN	堆栈下溢保护机制使能位。当发生堆栈保护（上溢或下溢）异常时，该位将被硬件自动清零。 0: 堆栈下溢保护禁用 1: 堆栈下溢保护使能。
0	OVF_EN	堆栈溢出保护和记录机制使能位。当发生堆栈保护（上溢或下溢）异常时，该位将被硬件自动清零。 0: 禁用堆栈溢出保护和记录机制。 1: 启用堆栈溢出保护和记录机制。

MHSP_CTL 位域

3.2.67 MSP_BOUND (0x7C7) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
MSP_BOUND																																
RW																																
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

MSP_BOUND [31:0]

位域	名称	描述
31-0	MSP_BOUND	机器 SP 绑定

MSP_BOUND 位域

3.2.68 MSP_BASE (0x7C8) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
SP_BASE																																
RW																																
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	

MSP_BASE [31:0]

位域	名称	描述
31-0	SP_BASE	机器 SP base

MSP_BASE 位域

3.2.69 MDCAUSE (0x7C9) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																PM		RSVD		MDCAUSE											
N/A																RW		N/A		RW											
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	x	x	0	0	0

MDCAUSE [31:0]

位域	名称	描述
6-5	PM	<p>当 mcause 不是精确的异常（以中断的形式）时，PM 字段记录了导致不精确异常的指令的特权模式。PM 字段编码定义如下：</p> <p>0: 用户模式 1: 特权模式 2: 保留 3: 机器模式</p>
2-0	MDCAUSE	<p>该寄存器进一步消除了 mcause 寄存器中记录的陷阱的原因。</p> <p>精确异常的 MDCAUSE 值：</p> <p>当 mcause == 1（指令访问错误）时： 0: 保留；1: ECC/奇偶校验错误；2: PMP 指令访问冲突；3: 总线错误；4: PMA 空孔访问</p> <p>当 mcause == 2（非法指令）时： 0: 请解析 mtval CSR；1: FP 禁用异常；2: ACE 禁用异常</p> <p>当 mcause == 5 (Load access fault): 0: 保留；1: ECC/奇偶校验错误；2: PMP 加载访问冲突；3: 总线错误；4: 地址错位；5: PMA 空孔访问；6: PMA 属性不一致；7:PMA NAMO 异常</p> <p>当 mcause == 7（存储访问错误）时： 0: 保留；1: ECC/奇偶校验错误；2: PMP 加载访问冲突；3: 总线错误；4: 地址错位；5: PMA 空孔访问；6: PMA 属性不一致；7:PMA NAMO 异常</p> <p>不精确异常的 MDCAUSE 值：</p> <p>当 mcause == Local Interrupt 16 或 Local Interrupt 272 (16 + 256)（ECC 错误本地中断） 0: 保留；1: LM 从端口 ECC/Parity 错误；2: 不精确存储 ECC/奇偶校验错误；3: 不精确加载 ECC/奇偶校验错误</p> <p>当 mcause == Local Interrupt 17 or Local Interrupt 273 (17 + 256) (Bus read/write transaction error local interrupt) 0: 保留；1: 总线读取错误；2: 总线写错误；3: 加载指令引起的 PMP 错误；4: 存储指令导致的 PMP 错误；5: 加载指令引起的 PMA 错误；6: 存储指令导致的 PMA 错误</p>

MDCAUSE 位域

3.2.70 MCACHE_CTL (0x7CA) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD														DC_WAROUND	DC_FIRST_WORD	IC_FIRST_WORD	DPREF_EN	IPREF_EN	CCTL_SUEN	DC_RWECC	IC_RWECC	DC_ECCEN	IC_ECCEN	DC_EN	IC_EN						

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
N/A														RW	RO	RO	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	1	1	0	0	0	0	0	0	0	0	0	0	0

MCACHE_CTL [31:0]

位域	名称	描述
14-13	DC_WAROUND	缓存写回阈值 0: 禁用流媒体。所有可缓存的写未命中都根据 PMA 设置分配一个缓存线。 1: 在连续存储到 4 个缓存行后，无论 PMA 设置如何，停止分配 D-Cache 条目。 2: 在连续存储到 64 个缓存行后，无论 PMA 设置如何，停止分配 D-Cache 条目。 3: 在连续存储到 128 个缓存行后，无论 PMA 设置如何，停止分配 D-Cache 条目。
12	DC_FIRST_WORD	缓存未命中分配填充策略 0: 缓存行数据先返回关键（双）字 1: 缓存线数据先返回最低地址（双）字”
11	IC_FIRST_WORD	缓存未命中分配填充策略 0: 缓存行数据先返回关键（双）字 1: 缓存线数据先返回最低地址（双）字”
10	DPREF_EN	当 D-Cache 大小不为 0 时，该位控制硬件预取，用于对可缓存内存区域的加载/存储访问 0: 在加载/存储内存访问时禁用硬件预取 1: 在加载/存储内存访问时启用硬件预取
9	IPREF_EN	当缓存大小不为 0 时，此位控制硬件预取，以便将指令提取到可缓存的内存区域 0: 在指令提取时禁用硬件预取 1: 在指令取指时启用硬件预取
8	CCTL_SUEN	为特权模式和用户模式软件启用位以访问 ucctlbeginaddr 和 ucctlcommand CSR 0: 在 S/U 模式下禁止 ucctlbeginaddr 和 ucctlcommand 访问 1: 在 S/U 模式下启用 ucctlbeginaddr 和 ucctlcommand 访问
7	DC_RWECC	控制数据缓存 RAM 的 ECC 代码的诊断访问。设置它以启用 CCTL 操作以访问 ECC 代码。此位可以设置为注入 ECC 错误以测试 ECC 处理程序 0: 禁用 ECC 代码的诊断访问 1: 启用 ECC 代码的诊断访问

位域	名称	描述
6	IC_RWECC	控制指令缓存 RAM 的 ECC 代码的诊断访问。设置它以启用 CCTL 操作以访问 ECC 代码。可以设置该位以注入 ECC 错误以测试 ECC 处理程序。 0: 禁用 ECC 代码的诊断访问 1: 启用 ECC 代码的诊断访问
5-4	DC_ECCEN	数据缓存奇偶校验/ECC 错误检查启用控制。 0: 禁用奇偶校验/ECC 1: 预留 2: 仅对不可纠正的奇偶校验/ECC 错误生成异常 3: 对任何类型的奇偶校验/ECC 错误生成异常
3-2	IC_ECCEN	指令缓存奇偶校验/ECC 错误检查启用控制 0: 禁用奇偶校验/ECC 1: 预留 2: 仅对不可纠正的奇偶校验/ECC 错误生成异常 3: 对任何类型的奇偶校验/ECC 错误生成异常
1	DC_EN	控制是否启用数据缓存。 0:D-Cache 被禁用 1:D-Cache 已启用
0	IC_EN	控制是否启用指令缓存。 0: I-Cache 被禁用 1: I-Cache 已启用

MCACHE_CTL 位域

3.2.71 MCCTLBEGINADDR (0x7CB) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
VA																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MCCTLBEGINADDR [31:0]

位域	名称	描述
31-0	VA	该寄存器保存 CCTL 操作所需的地址信息

MCCTLBEGINADDR 位域

3.2.72 MCCTLCOMMAND (0x7CC) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																												VA			
N/A																												RW			
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0

MCCTLCOMMAND [31:0]

位域	名称	描述
4-0	VA	参见 CCTL 命令定义表

MCCTLCOMMAND 位域

值 (DEC)	值 (BIN)	命令	类型
0	0b00_000	L1D_VA_INVALID	VA
1	0b00_001	L1D_VA_WB	VA
2	0b00_010	L1D_VA_WBINVAL	VA
3	0b00_011	L1D_VA_LOCK	VA
4	0b00_100	L1D_VA_UNLOCK	VA
6	0b00_110	L1D_WBINVAL_ALL	-
7	0b00_111	L1D_WB_ALL	-
8	0b01_000	L1I_VA_INVALID	VA
11	0b01_011	L1I_VA_LOCK	VA
12	0b01_100	L1I_VA_UNLOCK	VA
16	0b10_000	L1D_IX_INVALID	Index
17	0b10_001	L1D_IX_WB	Index
18	0b10_010	L1D_IX_WBINVAL	Index
19	0b10_011	L1D_IX_RTAG	Index
20	0b10_100	L1D_IX_RDATA	Index
21	0b10_101	L1D_IX_WTAG	Index
22	0b10_110	L1D_IX_WDATA	Index
23	0b10_111	L1D_INVALID_ALL	-
24	0b11_000	L1I_IX_INVALID	Index
27	0b11_011	L1I_IX_RTAG	Index
28	0b11_100	L1I_IX_RDATA	Index
29	0b11_101	L1I_IX_WTAG	Index
30	0b11_110	L1I_IX_WDATA	Index

表 7: CCTL Command Definition

3.2.73 MCCTLDATA (0x7CD) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																										VA					
N/A																										RW					
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0

MCCTLDATA [31:0]

位域	名称	描述
4-0	VA	查看访问 mcctldata 表的 CCTL 命令

MCCTLDATA 位域

值 (DEC)	值 (BIN)	命令	类型
3	0b00_011	L1D_VA_LOCK	VA
11	0b01_011	L1I_VA_LOCK	VA
19	0b10_011	L1D_IX_RTAG	Index
20	0b10_100	L1D_IX_RDATA	Index
21	0b10_101	L1D_IX_WTAG	Index
22	0b10_110	L1D_IX_WDATA	Index
27	0b11_011	L1I_IX_RTAG	Index
28	0b11_100	L1I_IX_RDATA	Index
29	0b11_101	L1I_IX_WTAG	Index
30	0b11_110	L1I_IX_WDATA	Index

表 8: CCTL Commands Which Access mcctldata

3.2.74 MCOUNTERWEN (0x7CE) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD																										HPM6	HPM5	HPM4	HPM3	IR	RSVD	CY
N/A																										RW	RW	RW	RW	RW	N/A	RW
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	x	0	

MCOUNTERWEN [31:0]

位域	名称	描述
6	HPM6	见寄存器说明
5	HPM5	见寄存器说明
4	HPM4	见寄存器说明
3	HPM3	见寄存器说明
2	IR	见寄存器说明
0	CY	见寄存器说明

位域	名称	描述
----	----	----

MCOUNTERWEN 位域

3.2.75 MCOUNTERINTEN (0x7CF) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																			HPM6	HPM5	HPM4	HPM3	IR	RSVD	CY						
N/A																			RW	RW	RW	RW	RW	N/A	RW						
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	x	0	

MCOUNTERINTEN [31:0]

位域	名称	描述
6	HPM6	见寄存器说明
5	HPM5	见寄存器说明
4	HPM4	见寄存器说明
3	HPM3	见寄存器说明
2	IR	见寄存器说明
0	CY	见寄存器说明

MCOUNTERINTEN 位域

3.2.76 MMISC_CTL (0x7D0) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																			NBLD_EN	RSVD	MSA_UNA	RSVD	BRPE	RVCOMP	VEC_PLIC	RSVD					
N/A																			RW	N/A	RW	N/A	RW	RW	RW	N/A					
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	1	x	x	1	0	0	x

MMISC_CTL [31:0]

位域	名称	描述
8	NBLD_EN	<p>该字段控制加载指令的阻塞行为。当该位清零时，访问非设备区域的加载指令是阻塞的。当该位被设置时，加载指令在这种情况下不会阻塞，并且不再报告总线错误同步。</p> <p>0: 加载到内存区域被阻塞。</p> <p>1: 加载到内存区域是非阻塞的。</p>

位域	名称	描述
6	MSA_UNA	该字段控制加载/存储指令是否可以访问未对齐的内存位置而不会产生地址未对齐的异常。 支持指令: LW/LH/LHU/SW/SH 0: 未对齐访问产生地址未对齐异常。 1: 未对齐访问产生地址未对齐异常。
3	BRPE	分支预测使能位。该位控制所有分支预测结构。 0: 禁用 1: 启用 如果不支持分支预测结构, 则该位硬连线为 0。
2	RVCOMP	RISC-V 兼容模式使能位。如果打开兼容模式, 所有特定指令都成为保留指令 0: 禁用 1: 启用
1	VEC_PLIC	选择 PLIC 的操作模式: 0: 普通模式 1: 矢量模式 请注意, 该位和 NCEPLIC100 中功能使能寄存器的向量模式使能位 (VECTORED) 都应打开, 以便向量中断支持正常工作。如果不支持向量 PLIC 功能, 则该位硬连线为 0。

MMISC_CTL 位域

3.2.77 MCOUNTERMASK_M (0x7D1) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																			HPM6	HPM5	HPM4	HPM3	IR	RSVD	CY						
N/A																			RW	RW	RW	RW	RW	N/A	RW						
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	x	0

MCOUNTERMASK_M [31:0]

位域	名称	描述
6	HPM6	见寄存器说明
5	HPM5	见寄存器说明
4	HPM4	见寄存器说明
3	HPM3	见寄存器说明
2	IR	见寄存器说明
0	CY	见寄存器说明

MCOUNTERMASK_M 位域

3.2.78 MCOUNTERMASK_S (0x7D2) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD													HPM6	HPM5	HPM4	HPM3	IR	RSVD	CY												
N/A													RW	RW	RW	RW	RW	N/A	RW												
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	x	0

MCOUNTERMASK_S [31:0]

位域	名称	描述
6	HPM6	见寄存器说明
5	HPM5	见寄存器说明
4	HPM4	见寄存器说明
3	HPM3	见寄存器说明
2	IR	见寄存器说明
0	CY	见寄存器说明

MCOUNTERMASK_S 位域

3.2.79 MCOUNTERMASK_U (0x7D3) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD													HPM6	HPM5	HPM4	HPM3	IR	RSVD	CY												
N/A													RW	RW	RW	RW	RW	N/A	RW												
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	x	0

MCOUNTERMASK_U [31:0]

位域	名称	描述
6	HPM6	见寄存器说明
5	HPM5	见寄存器说明
4	HPM4	见寄存器说明
3	HPM3	见寄存器说明
2	IR	见寄存器说明
0	CY	见寄存器说明

MCOUNTERMASK_U 位域

3.2.80 MCOUNTEROVF (0x7D4) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD													HPM6	HPM5	HPM4	HPM3	IR	RSVD	CY												
N/A													RW	RW	RW	RW	RW	N/A	RW												
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	x	0	

MCOUNTEROVF [31:0]

位域	名称	描述
6	HPM6	见寄存器说明
5	HPM5	见寄存器说明
4	HPM4	见寄存器说明
3	HPM3	见寄存器说明
2	IR	见寄存器说明
0	CY	见寄存器说明

MCOUNTEROVF 位域

3.2.81 MSLIDELEG (0x7D5) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD													PMOVI	BWEI	IMECCI	RSVD															
N/A													RW	RW	RW	N/A															
x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x

MSLIDELEG [31:0]

位域	名称	描述
18	PMOVI	将 S 模式性能监视器溢出本地中断委托给 S 模式。 0: 不委托给 S 模式。 1: 委托给 S 模式。
17	BWEI	将 S 模式总线读/写事务错误本地中断委托给 S 模式。 0: 不委托给 S 模式。 1: 委托给 S 模式。
16	IMECCI	将 S 模式从端口 ECC 错误本地中断委托给 S 模式。 0: 不委托给 S 模式。 1: 委托给 S 模式。

MSLIDELEG 位域

3.2.82 MCLK_CTL (0x7DF) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
FUNIT																VI	VR	AQ	DQ	UQ	FP	RSVD	CLKGATE									
RW																RW	RW	RW	RW	RW	RW	N/A	RW									
0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	x	x	0	0	0	0	0	0	1	1	1

MCLK_CTL [31:0]

位域	名称	描述
31-16	FUNIT	下表中列出的功能单元的 2 级时钟门控使能。 16: 整数运算单元 17: 整数置换单元 18: 整数掩码单元 19: 整数除法单元 20: 整数乘加单位 21: 浮点乘加单元 22: 浮点杂单元 23: 浮点除法单元 24: 加载/存储单元 25:31: 保留
15	VI	矢量/浮点问题队列的 1 级时钟门控使能。
14	VR	矢量/浮点寄存器文件的 1 级时钟门控使能。
13	AQ	ACE 加载/存储队列的 1 级时钟门控使能。
12	DQ	数据缓存加载/存储队列的 1 级时钟门控使能。
11	UQ	未缓存队列的 1 级时钟门控使能
10	FP	标量浮点发布单元和队列的 1 级时钟门控使能。
7-0	CLKGATE	单热时钟门控级别。 0: 模块级 1 级时钟门控 1: 单元级 2 级时钟门控 2: VPU 级的 Level 3 时钟门控 3:7: 保留

MCLK_CTL 位域

3.2.83 DEXC2DBG (0x7E0) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD												PMOV	SPF	LPF	IPF	BWE	SUPECC	ACE	HSP	MEC	RSVD	SEC	UEC	SAF	SAM	LAF	LAM	NMI	II	IAF	IAM	
N/A												RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	N/A	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	x	0	0	0	0	0	0	0	0	0	0	

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

DEXC2DBG [31:0]

位域	名称	描述
19	PMOV	指示是否重定向性能计数器溢出中断进入调试模式 0: 不重定向 1: 重定向
18	SPF	指示是否将存储页面错误异常重定向到进入调试模式。 0: 不重定向 1: 重定向
17	LPF	指示加载故障异常是否重定向进入调试模式 0: 不重定向 1: 重定向
16	IPF	指示指令缺页异常是否重定向进入调试模式 0: 不重定向 1: 重定向
15	BWE	指示是否将 Bus-write Transaction Error 本地中断重定向到进入调试模式 0: 不重定向 1: 重定向
14	SLPECC	指示是否将本地内存从端口 ECC Error 本地中断重定向到 Debug Mode 0: 不重定向 1: 重定向
13	ACE	指示 ACE 相关的异常是否被重定向进入调试模式。这个位只有在 mmsc_cfg.ACE 被设置时才存在 0: 不重定向 1: 重定向
12	HSP	指示堆栈保护异常是否被重定向以进入调试模式。仅当设置 mmsc_cfg.HSP 时才存在此位。 0: 不重定向 1: 重定向
11	MEC	指示 M-mode 环境调用异常是否重定向进入调试模式 0: 不重定向 1: 重定向
9	SEC	指示 S-mode 环境调用异常是否重定向进入调试模式 0: 不重定向 1: 重定向
8	UEC	指示是否将 U 模式环境调用异常重定向到进入调试模式。 0: 不重定向 1: 重定向

位域	名称	描述
7	SAF	指示是否将 Store Access Fault 异常重定向到进入调试模式。 0: 不重定向 1: 重定向
6	SAM	指示是否将 Store Access Misaligned 异常重定向到进入调试模式。 0: 不重定向 1: 重定向
5	LAF	指示负载访问故障异常是否被重定向到进入调试模式。 0: 不重定向 1: 重定向
4	LAM	指示是否将 Load Access Misaligned 异常重定向到进入调试模式。 0: 不重定向 1: 重定向
3	NMI	表示不可屏蔽中断 0: 不重定向 1: 重定向
2	II	指示非法指令异常是否被重定向以进入调试模式。 0: 不重定向 1: 重定向
1	IAF	指示指令访问错误异常是否重定向进入调试模式。 0: 不重定向 1: 重定向
0	IAM	指示指令访问未对齐异常是否被重定向以进入调试模式。 0: 不重定向 1: 重定向

DEXC2DBG 位域

3.2.84 DDCAUSE (0x7E1) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																SUBTYPE						MAINTYPE									
N/A																RO						RO									
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

DDCAUSE [31:0]

位域	名称	描述
15-8	SUBTYPE	<p>主要类型的子类型。 下表列出了 DCSR.CAUSE==1 和 DDCAUSE.MAINTYPE==3 的子类型。</p> <ul style="list-style-type: none"> 0: 非法指令 1: 特权指令 2: 不存在的 CSR 3: 特权 CSR 访问 4: 只读 CSR 更新
7-0	MAINTYPE	<p>重定向到调试模式的原因。</p> <ul style="list-style-type: none"> 0: 软件断点 (EBREAK) 1: 指令访问未对齐 (IAM) 2: 指令访问错误 (IAF) 3: 非法指令 (II) 4: 不可屏蔽中断 (NMI) 5: 负载访问未对齐 (LAM) 6: 负载访问故障 (LAF) 7: 存储访问未对齐 (SAM) 8: 存储访问故障 (SAF) 9: U-mode 环境调用 (UEC) 10: S 模式环境调用 (SEC) 11: 指令页错误 12: M 模式环境调用 (MEC) 13: 加载页面错误 14: 保留 15: Store/AMO 页面错误 16: 不精确的 ECC 错误 17: 总线写事务错误 18: 性能计数器溢出 19-31: 保留 32: 堆栈溢出异常 33: 堆栈下溢异常 34: ACE 禁用异常 35-39: 保留 40-47: ACE 异常 >=48: 保留

DDCAUSE 位域

3.2.85 UITB (0x800) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
ADDR																RSVD		HW														
RW																N/A		RO														
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	0

UITB [31:0]

位域	名称	描述
31-2	ADDR	CoDense 指令表的基地址。如果 <code>uitb.HW == 1</code> ，则保留此字段。
0	HW	该位指定 CoDense 指令表是否是硬连线的。 0: 指令表位于内存中。uitb.ADDR 应该在使用 CoDense 指令之前初始化为指向表。 1: 指令表是硬连线的。在使用 CoDense 指令之前不需要初始化 uitb.ADDR。

UITB 位域

3.2.86 UCODE (0x801) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																OV															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0

UCODE [31:0]

位域	名称	描述
0	OV	溢出标志。由 DSP 指令设置，结果饱和。 0: 不产生饱和结果 1: 产生饱和结果

UCODE 位域

3.2.87 UDCAUSE (0x809) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																UDCAUSE															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0

UDCAUSE [31:0]

位域	名称	描述
2-0	UDCAUSE	<p>该寄存器进一步消除了 <code>ucause</code> 寄存器中记录的异常的原因。有关详细信息，请参阅下面的列表。</p> <p>UDCAUSE 用于精确异常的值：</p> <p>当 <code>ucause == 1</code> (指令访问错误)</p> <p>0: 保留</p> <p>1: ECC/奇偶校验错误</p> <p>2: PMP 指令访问冲突</p> <p>3: 总线错误</p> <p>4: PMA 空孔访问</p> <p>当 <code>ucause == 2</code> (非法指令)</p> <p>0: 请解析 <code>utval</code> CSR</p> <p>1: FP 禁用异常</p> <p>2: ACE 禁用异常</p> <p>当 <code>ucause == 5</code> (Load access fault)</p> <p>0: 保留</p> <p>1: ECC/奇偶校验错误</p> <p>2: PMP 加载访问冲突</p> <p>3: 总线错误</p> <p>4: 地址错位</p> <p>5: PMA 空孔访问</p> <p>6: PMA 属性不一致</p> <p>7:PMA NAMO 异常</p> <p>当 <code>ucause == 7</code> (Store access fault)</p> <p>0: 保留</p> <p>1: ECC/奇偶校验错误</p> <p>2: PMP 存储访问冲突</p> <p>3: 总线错误</p> <p>4: 地址错位</p> <p>5: PMA 空孔访问</p> <p>6: PMA 属性不一致</p> <p>7:PMA NAMO 异常</p>

UDCAUSE 位域

3.2.88 UCCTLBEGINADDR (0x80B) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
R																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

UCCTLBEGINADDR [31:0]

位域	名称	描述
31-0	VA	它是 mcctlbeginaddr 寄存器的别名，只有当 mcache_ctl.CCTL_SUEN 为 1 时，特权模式和用户模式软件才能访问它。否则将触发非法指令异常。

UCCTLBEGINADDR 位域

3.2.89 UCCTLCOMMAND (0x80C) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																										VA					
N/A																										RW					
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0

UCCTLCOMMAND [31:0]

位域	名称	描述
4-0	VA	参见用户 CCTL 命令定义表

UCCTLCOMMAND 位域

值 (DEC)	值 (BIN)	命令	类型	用户模式允许
0	0b00_000	L1D_VA_INVALID	VA	1
1	0b00_001	L1D_VA_WB	VA	1
2	0b00_010	L1D_VA_WBINVAL	VA	1
3	0b00_011	L1D_VA_LOCK	VA	0
4	0b00_100	L1D_VA_UNLOCK	VA	0
6	0b00_110	L1D_WBINVAL_ALL	-	0
7	0b00_111	L1D_WB_ALL	-	0
8	0b01_000	L1I_VA_INVALID	VA	1
11	0b01_011	L1I_VA_LOCK	VA	0
12	0b01_100	L1I_VA_UNLOCK	VA	0
16	0b10_000	L1D_IX_INVALID	Index	0
17	0b10_001	L1D_IX_WB	Index	0
18	0b10_010	L1D_IX_WBINVAL	Index	0
19	0b10_011	L1D_IX_RTAG	Index	0
20	0b10_100	L1D_IX_RDATA	Index	0
21	0b10_101	L1D_IX_WTAG	Index	0
22	0b10_110	L1D_IX_WDATA	Index	0
23	0b10_111	L1D_INVALID_ALL	-	0
24	0b11_000	L1I_IX_INVALID	Index	0

值 (DEC)	值 (BIN)	命令	类型	用户模式允许
27	0b11_011	L1I_IX_RTAG	Index	0
28	0b11_100	L1I_IX_RDATA	Index	0
29	0b11_101	L1I_IX_WTAG	Index	0
30	0b11_110	L1I_IX_WDATA	Index	0

表 9: CCTL Command Definition

3.2.90 SLIE (0x9C4) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD													PMOVI	BWEI	IMECCI	RSVD															
N/A													RW	RW	RW	N/A															
x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x

SLIE [31:0]

位域	名称	描述
18	PMOVI	启用 S 模式性能监视器溢出本地中断。 0: 本地中断未使能。 1: 本地中断使能
17	BWEI	启用 S 模式总线读/写事务错误本地中断。处理器可能会收到加载/存储指令或缓存写回的总线错误。 0: 本地中断未使能。 1: 本地中断使能
16	IMECCI	启用 S 模式从端口 ECC 错误本地中断。 0: 本地中断未使能。 1: 本地中断使能

SLIE 位域

3.2.91 SLIP (0x9C5) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD													PMOVI	BWEI	IMECCI	RSVD															
N/A													RW	RW	RW	N/A															
x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x

SLIP [31:0]

位域	名称	描述
18	PMOVI	S 模式性能监视器溢出本地中断的待决控制和状态。 0: 本地中断未使能。 1: 本地中断使能
17	BWEI	S 模式总线读/写事务错误本地中断的等待控制和状态。处理器可能会收到加载/存储指令或缓存写回的总线错误。 0: 本地中断未使能。 1: 本地中断使能
16	IMECCI	S 模式从端口 ECC 错误本地中断的等待控制和状态.. 0: 本地中断未使能。 1: 本地中断使能

SLIP 位域

3.2.92 SDCAUSE (0x9C9) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																			PM	RSVD	SDCAUSE										
N/A																			RW	N/A	RW										
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	x	x	0	0	0

SDCAUSE [31:0]

位域	名称	描述
6-5	PM	当 scause 是不精确异常（以中断的形式）时， PM 字段记录了导致不精确异常的指令的特权模式。 PM 字段编码定义如下： 0: 用户模式 1: 特权模式 2: 预留 3: 机器模式

位域	名称	描述
2-0	SDCAUSE	<p>该寄存器进一步消除了 scause 寄存器中记录的异常的原因。有关详细信息，请参阅下面的列表。</p> <p>SDCAUSE 用于精确异常的值：</p> <p>当 scause == 1（指令访问错误）时： 0：保留；1：ECC/奇偶校验错误；2：PMP 指令访问冲突；3：总线错误；4：PMA 空孔访问 当 scause == 2（非法指令）时： 0：请解析 stval CSR：1：FP 禁用异常；2：ACE 禁用异常 当 scause == 5 (Load access fault)： 0：保留；1：ECC/奇偶校验错误；2：PMP 加载访问冲突；3：总线错误；4：地址错位；5：PMA 空孔访问；6：PMA 属性不一致；7:PMA NAMO 异常 当 scause == 7（存储访问错误）时： 0：保留；1：ECC/奇偶校验错误；2：PMP 加载访问冲突；3：总线错误；4：地址错位；5：PMA 空孔访问；6：PMA 属性不一致；7:PMA NAMO 异常 不精确异常的 SDCAUSE 值： 当 scause == Local Interrupt 16 或 Local Interrupt 272 (16 + 256)（ECC 错误本地中断） 0：保留；1：LM 从端口 ECC/Parity 错误；2：不精确存储 ECC/奇偶校验错误；3：不精确加载 ECC/奇偶校验错误 当 scause == Local Interrupt 17 or Local Interrupt 273 (17 + 256) (Bus read/write transaction error local interrupt) 0：保留；1：总线读取错误；2：总线写错误；3：加载指令引起的 PMP 错误；4：存储指令导致的 PMP 错误；5：加载指令引起的 PMA 错误；6：存储指令导致的 PMA 错误</p>

SDCAUSE 位域

3.2.93 SCCTLDATA (0x9CD) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																											VA				
NA																											RW				
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

SCCTLDATA [31:0]

位域	名称	描述
4-0	VA	查看访问 mcctldata 表的 CCTL 命令

SCCTLDATA 位域

3.2.94 SCOUNTERINTEN (0x9CF) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
												RSVD												HPM6	HPM5	HPM4	HPM3	IR	RSVD	CY	
												N/A												RW	RW	RW	RW	RW	N/A	RW	
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	x	0

SCOUNTERINTEN [31:0]

位域	名称	描述
6	HPM6	见寄存器说明
5	HPM5	见寄存器说明
4	HPM4	见寄存器说明
3	HPM3	见寄存器说明
2	IR	见寄存器说明
0	CY	见寄存器说明

SCOUNTERINTEN 位域

3.2.95 SCOUNTERMASK_M (0x9D1) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
												RSVD												HPM6	HPM5	HPM4	HPM3	IR	RSVD	CY	
												N/A												RW	RW	RW	RW	RW	N/A	RW	
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	x	0

SCOUNTERMASK_M [31:0]

位域	名称	描述
6	HPM6	见寄存器说明
5	HPM5	见寄存器说明
4	HPM4	见寄存器说明
3	HPM3	见寄存器说明
2	IR	见寄存器说明

位域	名称	描述
0	CY	见寄存器说明

SCOUNTERMASK_M 位域

3.2.96 SCOUNTERMASK_S (0x9D2) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																			HPM6	HPM5	HPM4	HPM3	IR	RSVD	CY						
N/A																			RW	RW	RW	RW	RW	N/A	RW						
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	x	0	

SCOUNTERMASK_S [31:0]

位域	名称	描述
6	HPM6	见寄存器说明
5	HPM5	见寄存器说明
4	HPM4	见寄存器说明
3	HPM3	见寄存器说明
2	IR	见寄存器说明
0	CY	见寄存器说明

SCOUNTERMASK_S 位域

3.2.97 SCOUNTERMASK_U (0x9D3) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																			HPM6	HPM5	HPM4	HPM3	IR	RSVD	CY						
N/A																			RW	RW	RW	RW	RW	N/A	RW						
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	x	0	

SCOUNTERMASK_U [31:0]

位域	名称	描述
6	HPM6	见寄存器说明
5	HPM5	见寄存器说明
4	HPM4	见寄存器说明
3	HPM3	见寄存器说明
2	IR	见寄存器说明
0	CY	见寄存器说明

SCOUNTERMASK_U 位域

3.2.98 SCOUNTEROVF (0x9D4) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
													RSVD													HPM6	HPM5	HPM4	HPM3	IR	RSVD	CY
													N/A													RW	RW	RW	RW	RW	N/A	RW
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	x	0	

SCOUNTEROVF [31:0]

位域	名称	描述
6	HPM6	见寄存器说明
5	HPM5	见寄存器说明
4	HPM4	见寄存器说明
3	HPM3	见寄存器说明
2	IR	见寄存器说明
0	CY	见寄存器说明

SCOUNTEROVF 位域

3.2.99 SCOUNTINHIBIT (0x9E0) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
													RSVD													HPM6	HPM5	HPM4	HPM3	IR	TM	CY
													N/A													RW	RW	RW	RW	RW	RW	RW
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	

SCOUNTINHIBIT [31:0]

位域	名称	描述
6	HPM6	见寄存器说明
5	HPM5	见寄存器说明
4	HPM4	见寄存器说明
3	HPM3	见寄存器说明
2	IR	见寄存器说明
1	TM	见寄存器说明
0	CY	见寄存器说明

SCOUNTINHIBIT 位域

3.2.100 SHPMEVENT3 (0x9E3) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												SEL					TYPE														
N/A												RW					RW														
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0

SHPMEVENT3 [31:0]

位域	名称	描述
8-4	SEL	参见事件选择器表
3-0	TYPE	参见事件选择器表

SHPMEVENT3 位域

3.2.101 SHPMEVENT4 (0x9E4) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												SEL					TYPE														
N/A												RW					RW														
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0

SHPMEVENT4 [31:0]

位域	名称	描述
8-4	SEL	参见事件选择器表
3-0	TYPE	参见事件选择器表

SHPMEVENT4 位域

3.2.102 SHPMEVENT5 (0x9E5) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												SEL					TYPE														
N/A												RW					RW														
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0

SHPMEVENT5 [31:0]

位域	名称	描述
8-4	SEL	参见事件选择器表
3-0	TYPE	参见事件选择器表

SHPMEVENT5 位域

3.2.103 SHPMEVENT6 (0x9E6) (non-standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																SEL				TYPE											
N/A																RW				RW											
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0

SHPMEVENT6 [31:0]

位域	名称	描述
8-4	SEL	参见事件选择器表
3-0	TYPE	参见事件选择器表

SHPMEVENT6 位域

3.2.104 MCYCLE (0xB00) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
COUNTER																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MCYCLE [31:0]

位域	名称	描述
31-0	COUNTER	机器周期计数器的低 32 位

MCYCLE 位域

3.2.105 MINSTRET (0xB02) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
COUNTER																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MINSTRET [31:0]

位域	名称	描述
31-0	COUNTER	机器指令引退计数器的低 32 位

MINSTRET 位域

3.2.106 MHPMCOUNTER3 (0xB03) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
COUNTER																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MHPMCOUNTER3 [31:0]

位域	名称	描述
31-0	COUNTER	计算 mhpmevent3 选择的事件数

MHPMCOUNTER3 位域

3.2.107 MHPMCOUNTER4 (0xB04) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
COUNTER																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MHPMCOUNTER4 [31:0]

位域	名称	描述
31-0	COUNTER	计算 mhpmevent4 选择的事件数

MHPMCOUNTER4 位域

3.2.108 MHPMCOUNTER5 (0xB05) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
COUNTER																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MHPMCOUNTER5 [31:0]

位域	名称	描述
31-0	COUNTER	计算 mhpmevent5 选择的事件数

MHPMCOUNTER5 位域

3.2.109 MHPMCOUNTER6 (0xB06) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
COUNTER																																	
RW																																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MHPMCOUNTER6 [31:0]

位域	名称	描述
31-0	COUNTER	计算 mhpmevent6 选择的事件数

MHPMCOUNTER6 位域

3.2.110 MCYCLEH (0xB80) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
COUNTER																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MCYCLEH [31:0]

位域	名称	描述
31-0	COUNTER	机器周期计数器的高 32 位

MCYCLEH 位域

3.2.111 MINSTRETH (0xB82) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
COUNTER																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MINSTRETH [31:0]

位域	名称	描述
31-0	COUNTER	机器指令引退计数器的高 32 位

MINSTRETH 位域

3.2.112 MHPMCOUNTER3H (0xB83) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
COUNTER																																	
RW																																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MHPMCOUNTER3H [31:0]

位域	名称	描述
31-0	COUNTER	计算 mhpmevent3 选择的事件数

MHPMCOUNTER3H 位域

3.2.113 MHPMCOUNTER4H (0xB84) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
COUNTER																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MHPMCOUNTER4H [31:0]

位域	名称	描述
31-0	COUNTER	计算 mhpmevent4 选择的事件数

MHPMCOUNTER4H 位域

3.2.114 MHPMCOUNTER5H (0xB85) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
COUNTER																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MHPMCOUNTER5H [31:0]

位域	名称	描述
31-0	COUNTER	计算 mhpmevent5 选择的事件数

MHPMCOUNTER5H 位域

3.2.115 MHPMCOUNTER6H (0xB86) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
COUNTER																																	
RW																																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MHPMCOUNTER6H [31:0]

位域	名称	描述
31-0	COUNTER	计算 mhpmevent6 选择的事件数

MHPMCOUNTER6H 位域

3.2.116 PMACFG0 (0xBC0) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
PMA3CFG								PMA2CFG								PMA1CFG								PMA0CFG								
RW								RW								RW								RW								
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PMACFG0 [31:0]

位域	名称	描述
31-24	PMA3CFG	见 PMACFG 表
23-16	PMA2CFG	见 PMACFG 表
15-8	PMA1CFG	见 PMACFG 表
7-0	PMA0CFG	见 PMACFG 表

PMACFG0 位域

3.2.117 PMACFG1 (0xBC1) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PMA7CFG								PMA6CFG								PMA5CFG								PMA4CFG							

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RW								RW								RW								RW								
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PMACFG1 [31:0]

位域	名称	描述
31-24	PMA7CFG	见 PMACFG 表
23-16	PMA6CFG	见 PMACFG 表
15-8	PMA5CFG	见 PMACFG 表
7-0	PMA4CFG	见 PMACFG 表

PMACFG1 位域

3.2.118 PMACFG2 (0xBC2) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PMA11CFG								PMA10CFG								PMA9CFG								PMA8CFG							
RW								RW								RW								RW							
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PMACFG2 [31:0]

位域	名称	描述
31-24	PMA11CFG	见 PMACFG 表
23-16	PMA10CFG	见 PMACFG 表
15-8	PMA9CFG	见 PMACFG 表
7-0	PMA8CFG	见 PMACFG 表

PMACFG2 位域

3.2.119 PMACFG3 (0xBC3) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PMA15CFG								PMA14CFG								PMA13CFG								PMA12CFG							
RW								RW								RW								RW							
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PMACFG3 [31:0]

位域	名称	描述
31-24	PMA15CFG	见 PMACFG 表
23-16	PMA14CFG	见 PMACFG 表
15-8	PMA13CFG	见 PMACFG 表
7-0	PMA12CFG	见 PMACFG 表

PMACFG3 位域

7	6	5	4	3	2	1	0
RSVD	NAMO	MTYP			ETYP		
N/A	RW	RW			RW		
x	0	0	0	0	0	0	0

表 10: PMACFG [7:0]

位域	名称	描述
6	NAMO	<p>Indicate whether Atomic Memory Operation instructions (including LR/SC) are not supported in this region. When this bit is set and an AMO instruction is encountered in this region, an access fault PMA NAMO exception will be generated.</p> <p>0: AMO instructions (including LR/SC) are supported in the region.</p> <p>1: AMO instructions (including LR/SC) are not supported in the region.</p>

位域	名称	描述
5-2	MTYP	<p>Memory type attribute. This field defines the cacheability and idempotency of memory regions. In the table below, “Device” regions are non-idempotent regions and “Memory” regions are idempotent. The non-cacheable memory regions (type 2 and 3) are also referred to as uncached regions by this document.</p> <p>0:Device, Non-bufferable 1:Device, bufferable 2:Memory, Non-cacheable, Non-bufferable 3:Memory, Non-cacheable, Bufferable 4:Memory, Write-through, No-allocate 5:Memory, Write-through, Read-allocate 6:Reserved. Hardware converts the written value to 4 7:Reserved. Hardware converts the written value to 5 8:Memory, Write-back, No-allocate 9:Memory, Write-back, Read-allocate 10:Memory, Write-back, Write-allocate 11:Memory, Write-back, Read and Write-allocate 12 -14:Reserved. Hardware converts the written value to 15 15:Empty hole, nothing exists. The instruction fetch will generate an instruction access fault. The load instruction access will generate a load access fault. The store instruction access will generate a store access fault.</p>
1-0	ETYP	<p>Entry address matching mode.</p> <p>0:OFF: This PMA entry is disabled. 1:Reserved. 2:Reserved. 3:NAPOT: Naturally aligned power-of-2 region. The granularity is 4K bytes. This mode makes use of the low-order bits of the associated address register to encode the size of the range. This field will be 0 when it is set to 1 or 2.</p>

表 11: PMACFG 位域

3.2.120 PMAADDR[PMAADDR0] (0xBD0 + 0x1 * n) (standard read/write)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PMAADDR_31_2																RSVD															
RW																N/A															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	x	x

PMAADDR [31:0]

位域	名称	描述
31-2	PMAADDR_31_2	寄存器内容：匹配大小（字节）
		aaaa . . . aaaaaaaaaa 保留
	
		aaaa . . . aa01111111 保留
		aaaa . . . a011111111 2 ^{12}
		aaaa . . . 0111111111 2 ^{13}
	
		aa01 . . . 1111111111 2 ^{XLEN}
		a011 . . . 1111111111 2 ^{XLEN+1}
		0111 . . . 1111111111 2 ^{XLEN+2}
1111 . . . 1111111111 保留		

PMAADDR 位域

3.2.121 CYCLE (0xC00) ()

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
CYCLE																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CYCLE [31:0]

位域	名称	描述
31-0	CYCLE	CYCLE 计数器

CYCLE 位域

3.2.122 CYCLEH (0xC80) ()

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
CYCLEH																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

CYCLEH [31:0]

位域	名称	描述
31-0	CYCLEH	CYCLE 计数器高 32 位

CYCLEH 位域

3.2.123 MVENDORID (0xF11) (standard read only)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
MVENDORID																																	
RO																																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	1	1	1	1	0

MVENDORID [31:0]

位域	名称	描述
31-0	MVENDORID	制造商标识

MVENDORID 位域

3.2.124 MARCHID (0xF12) (standard read only)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD	CPU_ID																															
	RO																															
N/A																																
x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	1

MARCHID [31:0]

位域	名称	描述
30-0	CPU_ID	CPU 标识

MARCHID 位域

3.2.125 MIMPID (0xF13) (standard read only)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAJOR																MINOR				EXTENSION											
RO																RO				RO											
*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

MIMPID [31:0]

位域	名称	描述
31-8	MAJOR	主要修订版本
7-4	MINOR	次要修订版本
3-0	EXTENSION	修订扩展版本

MIMPID 位域

3.2.126 MHARTID (0xF14) (standard read only)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
MHARTID																																	
RO																																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MHARTID [31:0]

位域	名称	描述
31-0	MHARTID	Hart ID

MHARTID 位域

4 TRAP 处理器的异常和中断

本章节介绍 RISC-V 处理器的 TRAP，即处理器的异常和中断。

本产品所有支持生成中断的外设，及其中断向量表，请查阅节 4.4。

4.1 RISC-V 处理器 TRAP 概述

本产品的采用高性能 RISC-V 处理器作为中央处理单元，处理器符合 RISC-V 规范，RISC-V 把所有由处理器本身或者外设引发的程序执行流转换称为 trap。当 trap 发生时，处理器会中断执行当前程序，转而响应 trap 的服务程序 (handler)。

按照 RISC-V 规范，trap 分为两种：异常 (exception) 和中断 (interrupt)。异常指的是由处理器本身由于指令执行异常引发的 TRAP。中断，是指由各类外设对处理器发出的请求，要求处理器响应。

中断可以分为本地中断和外部中断。本地中断主要由处理器自身或其私有设备，如软件中断、定时器中断等，可以通过访问处理器的 CSR(控制和状态寄存器 control and status registers) 管理本地中断。本产品绝大部分外设产生的各种中断由平台中断控制器 PLIC 管理，PLIC 的两个中断请求输出 (Target 0、Target 1) 分别连接到 RISC-V 处理器处理器的机器外部中断 (Machine External Interrupt)，监管外部中断 (Supervisor External Interrupt)。

平台中断控制器 PLIC 管理所有片上外设中断。RISC-V 的规范定义了 PLIC 的所有功能。本产品上的 PLIC 兼容 RISC-V 规范，并支持增强功能：中断嵌套扩展和中断向量扩展。

4.1.1 异常

RISC-V 处理器支持以下异常：

- 指令地址不对齐 Instruction address misaligned
 - 指令跳转到非对齐的地址时
- 取指出错 Instruction access fault
 - 取指时总线错误
 - 取指时 PMP 错误
 - 取指时 PMA 错误
- 非法指令 Illegal instruction
 - 执行非法指令
 - 访问非法 CSR
- 断点 Breakpoint
- 数据载入 Load 地址不对齐 Load address misaligned
- 数据载入 Load 出错 Load access fault
 - Load 指令载入数据时总线错误
 - Load 指令载入数据时 PMP 错误
 - Load 指令载入数据时 PMA 错误
- Store 或 AMO 指令地址不对齐 Store/AMO address misaligned
- Store 或 AMO 指令出错 Store/AMO access fault
 - Store 指令存储数据时总线错误
 - Store 指令存储数据时 PMP 错误
 - Store 指令存储数据时 PMA 错误
- 用户模式 Environment 调用 Environment call from U-mode

- 监管模式 Environment 调用 Environment call from S-mode
- 堆栈上溢出 Stack overflow exception
- 堆栈下溢出 Stack underflow exception

4.1.2 中断

RISC-V 处理器支持的中断可以分为本地中断和外部中断：

本地中断由处理器自身的设备生成，包括：

- 机器模式 M-Mode 软件中断 software interrupt，由软件中断控制器 PLICSW 生成
- 机器模式 M-Mode 定时器中断 timer interrupt，由机器定时器 MCHTMR 生成
- 监管模式 S-Mode 软件中断 software interrupt
- 监管模式 S-Mode 定时器中断 timer interrupt
- 机器模式的总线访问错误 Bus read/write transaction error interrupt (M-mode)
- 机器模式的性能监视器溢出 Performance monitor overflow interrupt (M-mode)
- 监管模式的总线访问错误 Bus write transaction error interrupt (S-mode)
- 监管模式的性能监视器溢出 Performance monitor overflow interrupt (S-mode)

外部中断指机器外部中断 (Machine external interrupt) 和监管外部中断 (Supervisor External Interrupt)。外部中断由平台中断控制器 PLIC 管理。PLIC 会对各中断按优先级仲裁，并把符合条件的中断发送到处理器。

4.1.3 平台中断控制器 PLIC

本产品的平台中断控制器 (Platform-Level Interrupt Controller) 管理片上的所有外设产生的中断。

PLIC 具有以下特性：

- PLIC 将中断输出到处理器的外部中断接口 (external interrupt)
- 支持 8 级优先级。
- 支持可配置的中断边沿触发或者电平触发
- 支持中断嵌套，允许高优先级的中断打断正在执行的低优先级中断
- 支持中断向量，中断向量模式可以简化 RISC-V 规范定义的中断的声明程序，减少中断响应延时

4.1.4 软件中断控制器 PLICSW

本产品的 RISC-V 处理器处理器的机器软件中断 (machine software interrupt) 由软件中断控制器 PLICSW 管理，PLICSW 的编程模型与 PLIC 类似，但是只包含一个中断源，用户可以通过设置 PLICSW 的中断 pending 位来生成机器软件中断。

4.1.5 机器定时器 MCHTMR

RISC-V 规范定义了机器定时器。机器定时器要求能以某个固定时钟频率运行，并生成定时器中断。本产品 RISC-V 处理器处理器的机器定时器中断 (machine timer interrupt) 由机器定时器 MCH_TMR 生成。机器定时器支持 64 位的计数器和 64 位的比较器。当计数器计数达到或者超过比较器值时，生成机器定时器中断 Machine timer interrupt。

4.2 TRAP 和处理器特权模式

本产品采用的 RISC-V 处理器处理器支持三种 RISC-V 规范定义的特权模式：机器模式 Machine Mode、监管模式 Supervisor Mode 和用户模式 User Mode。

RISC-V 处理器运行时，总是处于某一种特权模式。其中机器模式是权限最高的特权模式，监管模式次之，用户模式的权限最低。特权模式可以用来对软件和分配给软件的片上资源进行隔离。HART 运行在较低权限的模式时，不允许访问那些高权限模式独享的资源(如某一段内存，某一个外设等)。用户可以因此建立可信的执行环境，保护敏感信息或资源，使其免受非法访问。

RISC-V 规范规定，所有 TRAP 发生时，处理器模式都会转换到机器模式，来处理 TRAP 服务程序。注意，即使一些中断是为低权限模式设计的，比如监管软件中断 (supervisor software interrupt)，但是当这些中断发生时，处理器仍然会进入机器模式，来处理它们的中断服务程序。

不过 RISC-V 规范同样允许了把 TRAP 重新指向较低权限的特权模式。比如，设置 medeleg 或者 mideleg CSR 中的相应位，可以把异常或者中断授权给监管模式。当处理器发生了被授权的异常或者中断时，HART 不再在机器模式，而是会在监管模式下处理 TRAP 的服务程序。

需要注意的是，TRAP 不会使得处理器特权等级从高权限模式转向低权限模式。例如，通过 medeleg CSR 把非法指令 (illegal instruction) 异常授权给了监管模式 (supervisor mode)，那么处理器在监管模式和用户模式下执行非法指令，处理器会在监管模式下处理引发的异常。但是，如果在机器模式下执行非法指令，即使非法指令异常已经授权给了监管模式，处理器仍然会在机器模式下处理该异常。

同样的道理，机器外部中断，机器软件中断，机器定时器中断是不能授权给监管模式的。

当处理器处于较高特权模式时，是不响应授权给较低特权模式的中断的。比如，通过设置 mideleg 寄存器把监管软件中断授权给监管模式。假如监管软件中断发生时，处理器正处于机器模式，此时处理器在退出机器模式前不会响应这个中断。

本产品上，PLIC 支持 2 个的中断请求输出，分别连接到 RISC-V 处理器的机器外部中断 (Machine External Interrupt) 和监管外部中断 (Supervisor External Interrupt)。请注意，不要被中断的名称误导，在中断发生后，处理器都会在机器模式下响应中断。只有将监管外部中断 (Supervisor External Interrupt) 授权给监管模式后，处理器才会在监管模式下响应监管外部中断，而机器外部中断不可以授权给监管模式。

本产品上，PLIC 的中断请求输出，连接到 RISC-V 处理器的机器外部中断 (Machine External Interrupt)，机器外部中断不可以授权给监管模式或者用户模式。

用户可以在监管模式或者用户模式下运行软件，不过中断或异常发生时，处理器特权模式会切换到机器模式。

如果用户并不要求通过处理器的特权模式区分软件，并赋予软件不同的资源访问权限。这时可以只使用 PLIC 的机器外部中断请求输出。这样常规的程序和中断服务响应程序都运行在机器模式下。

如果用户希望通过处理器的特权模式区分软件，并区分不同特权模式的软件的中断请求。这时可以同时使用 PLIC 的机器外部中断请求输出和监管外部中断请求输出，并把监管外部中断授权给监管模式。这样，处理器可以在监管模式下响应监管外部中断服务程序。中断时，处理器的特权模式不必切换到机器模式，实现监管模式与机器模式软件完全隔离。

4.3 中断嵌套

中断嵌套扩展是指本产品允许处理器暂停低优先级的中断服务程序，转而响应高优先级的中断服务程序。本产品的平台中断控制器 PLIC(Platform Level Interrupt Controlled) 在 RISC-V 规范定义的 PLIC 基础上增加这一扩展功能，使得处理器能够更好的满足实时系统应用的要求。

用户可以通过把 PLIC 的 Feature Enable Register 寄存器的 PREEMPT 位置 1，来打开中断嵌套。在处理器响应中断服务程序时，如果 mstatus CSR 的 MIE 位置 1，优先级更高的中断就可以打断当前中断服务程序。在处理器响应高优先级中断之后，会继续处理被打断的中断服务程序。

在中断服务程序中，PLIC 不会响应相同或者更低优先级的中断。

中断嵌套的具体实现过程为：

- 当中断发生时 (interrupt claim)，PLIC 会保存当前的优先级阈值寄存器 Priority Threshold Register，把新到中断的优先级赋给优先级阈值寄存器 Priority Threshold Register。
- 在中断结束时 (interrupt completion)，PLIC 会把优先级阈值寄存器 Priority Threshold Register 恢复为前值。

在本产品上，PLIC 管理几乎所有的外设中断，并将中断请求输出到处理器的机器外部中断和监管外部中断上。因此，PLIC 的中断优先级设置只对 PLIC 管理的外设中断有效。

当软件在中断服务程序中，把 mstatus CSR 的 MIE 位置 1 后，PLIC 允许中断优先级更高的中断作为新的机器外部中断，打断当前中断。除此以外，处理器的异常和其他本地中断，如软件中断或定时器中断，也可以打断当前中断。这些异常和其他中断的优先级是不受 PLIC 的优先级设置影响的。

4.4 中断向量

当 trap 发生时，处理器会跳转到 mtvec CSR(控制和状态寄存器 control and status registers) 指向的地址，执行中断服务程序。软件可以通过 mcause CSR 判断 trap 的来源，是中断还是异常。如果发生的 trap 是外部中断(机器外部中断或则监管外部中断)，软件需要通过 PLIC 的 interrupt pending register 进一步判定中断的来源。

中断向量扩展是 PLIC 的一项增强特性，可以减少本产品外设的中断响应延时。中断向量扩展是指当 trap 由外部中断触发时，处理器会从中断向量表中读取中断服务程序的地址指针，并赋予给处理器的程序计数器 (program counter PC)。这样处理器会直接跳转到对应的中断服务程序，软件无需通过先读取 mcause CSR，再读取 PLIC 的 claim/complete 寄存器来判定中断的源头。

用户可以通过把 PLIC 的 Feature Enable Register 寄存器的 VECTORED 位置 1，并且把 MMISC CSR 的 VEC_PLIC 位置 1，来打开中断向量模式。

RISC-V 规范规定，默认状态下，所有的 trap 都由机器模式处理。这时，中断向量表的基地址存储在处理器的 mtvec(机器 trap 向量基地址寄存器)CSR 中。

对于机器外部中断 (由 PLIC 的 Target 0 输出，引发 mip CSR 的 MEIP 置 1)：

- 基地址即 mtvec，序号为 N 的中断向量地址为：基地址 + 4 x N。

如果用户没有把监管外部中断代理给监管模式对于监管外部中断 (由 PLIC 的 Target 1 输出，引发 mip CSR 的 SEIP 置 1)：

- 基地址为 mtvec + 1024，序号为 N 的中断向量地址为：基地址 + 4 x N

如果用户通过配置 mideleg(machine interrupt delegation)CSR 的 SEI 位置 1，把监管外部中断 (supervisor external interrupt) 授权给 supervisor 模式，那么对于监管外部中断 (由 PLIC 的 Target 1 输出，引发 sip CSR 的 SEIP 置 1)，处理器的特权模式不再转换成机器 (Machine) 模式，而是 supervisor 模式，这种情况下，中断向量表的基地址存储在处理器的 stvec(Supervisor trap 向量基地址寄存器)CSR 中。

- 序号为 N 的中断向量地址为：基地址 + 4 x N

本产品的中断向量分配如下：

IRQ 编号	IRQ 名称	描述
1	GPIO0_A	
2	GPIO0_B	

IRQ 编号	IRQ 名称	描述
3	GPIO0_C	
4	GPIO0_D	
5	GPIO0_X	
6	GPIO0_Y	
7	GPIO0_Z	
8	GPIO1_A	
9	GPIO1_B	
10	GPIO1_C	
11	GPIO1_D	
12	GPIO1_X	
13	GPIO1_Y	
14	GPIO1_Z	
15	ADC0	
16	ADC1	
17	ADC2	
18	SDFM	
19	DAC0	
20	DAC1	
21	ACMP[0]	
22	ACMP[1]	
23	ACMP[2]	
24	ACMP[3]	
25	SPI0	
26	SPI1	
27	SPI2	
28	SPI3	
29	UART0	
30	UART1	
31	UART2	
32	UART3	
33	UART4	
34	UART5	
35	UART6	
36	UART7	
37	CAN0	
38	CAN1	
39	CAN2	
40	CAN3	
41	PTPC	
42	WDG0	

IRQ 编号	IRQ 名称	描述
43	WDG1	
44	TSNS	
45	MBX0A	
46	MBX0B	
47	MBX1A	
48	MBX1B	
49	GPTMR0	
50	GPTMR1	
51	GPTMR2	
52	GPTMR3	
53	I2C0	
54	I2C1	
55	I2C2	
56	I2C3	
57	PWM0	
58	HALL0	
59	QEI0	
60	PWM1	
61	HALL1	
62	QEI1	
63	PWM2	
64	HALL2	
65	QEI2	
66	PWM3	
67	HALL3	
68	QEI3	
69	SDP	
70	XPI0	
71	XDMA	
72	HDMA	
73	RNG	
74	USB0	
75	PSEC	
76	PGPIO	
77	PWDG	
78	PTMR	
79	PUART	
80	FUSE	
81	SECMON	
82	RTC	

IRQ 编号	IRQ 名称	描述
83	BUTN	
84	BGPIO	
85	BVIO	
86	BROWNOUT	
87	SYSCTL	
88	DEBUG[0]	
89	DEBUG[1]	
90	LIN0	
91	LIN1	
92	LIN2	
93	LIN3	

表 12: IRQ 列表

4.5 中断响应流程

常规的中断服务程序流程，以机器模式（M-Mode）为例，处理器硬件会采取以下动作：

- 更新 mepc CSR 的值为当前 PC(program counter)
- 更新 mstatus CSR 的值：
 - 更新 MPP 位域值为当前特权模式
 - 更新 MPIE 的值为 MIE
 - MIE 位置 0
- 更新 mcause CSR 的值，包含当前中断源信息
- 处理器特权模式变更为机器模式 (machine mode)
- 根据 mtvec CSR 的值更新 PC(program counter)
 - 如果不支持中断向量，mtvec CSR 的值赋给 PC
 - 如果支持中断向量，基地址 + 4 * N 的值赋给 PC，这里 N 是 PLIC 的中断 ID 号码

。

此后，即开始执行中断服务程序的软件，此时软件应该：

- 保存必要的处理器整数寄存器，压入堆栈
- 如果不支持中断向量，或者发生的 TRAP 是异常或者本地中断，要保存 mcause CSR
- 如果希望支持中断嵌套，应当：
 - 保存 mepc CSR
 - 保存 mstatus CSR
 - 根据需要保存其他必要的 CSR，如浮点数/DSP 扩展相关 CSR 等
 - 把 mstatus CSR 的 MIE 位置 1，这时允许产生新的中断
- 开始执行中断服务程序
 - 如果不支持中断向量，或者发生的 TRAP 是异常或者本地中断，需要根据 mcause 判断 TRAP 产生的原因，并执行相应的处理程序。如果是由 PLIC 发送到处理器的外部中断，需要读取 PLIC 的中断声明/完成寄存器 (Claim/Complete register) 来完成中断声明，并获得中断 ID 号码来确定中断源，之后再执行相应的中断服务程序。

- 如果支持中断向量，直接读取相应外设的中断标识位，判断中断原因，执行中断服务程序

在完成 TRAP 的对应服务程序之后，处理流程如下：

- 读取 PLIC 的中断声明/完成寄存器 (Claim/Complete register) 来表示中断完成。
- 如果是允许嵌套的中断，应当：
 - 把 mstatus CSR 的 MIE 位置 0，不再响应新的中断
 - 插入一条 FENCE 指令，保证之前的读取 PLIC 中断声明/完成寄存器操作完成
 - 恢复 mepc CSR
 - 恢复 mstatus CSR
 - 恢复之前保存的其他 CSR，如浮点数/DSP 扩展相关 CSR 等
- 软件恢复之前压入堆栈的处理器整数寄存器
- 软件执行 MRET 指令，从机器模式返回。

一旦执行 MRET 指令，处理器硬件会执行以下操作：

- 把 mepc CSR 的值恢复到 PC(program counter)
- 恢复 mstatus CSR 的值：
 - 根据 MPP 位域值恢复处理器的特权模式
 - 把 MPIE 的值恢复到 MIE

5 机器定时器 MCHTMR

本章节介绍机器定时器 MCHTMR 的功能和特性。

5.1 特性总结

本章节介绍机器定时器 MCHTMR 的主要特性：

- 64 位实时计数器
- 64 位计数比较器
- 支持 32 位和 64 位寄存器访问
- 支持向 RISC-V 核心发送机器定时器中断

MCHTMR 的框图如图 2。

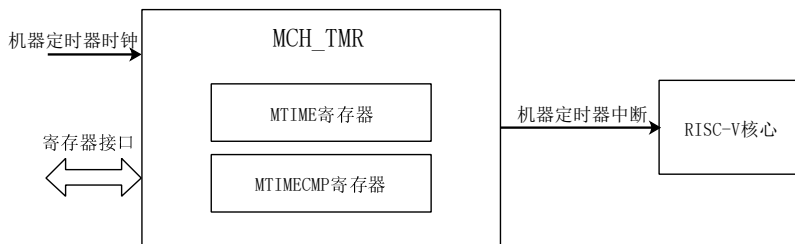


图 2: MCHTMR 框图

5.2 功能描述

本章节描述机器定时器 MCHTMR 的功能。

5.2.1 计时与定时功能

MCHTMR 内置一个 64 位计数器，机器定时器时钟每翻转一次计数器的值增加 1。读取 MTIME 寄存器可获取当前计数值。

定时功能通过设置 MTIMECMP 寄存器实现，当计数器的值大于或等于 MTIMECMP 寄存器时，MCHTMR 向 RISC-V 核心发出机器定时器中断。

当机器定时器中断有效时，对 MTIMECMP 寄存器的写操作会清除该中断。

5.2.2 计时器重置

内部计数器从 1 开始计时，改写 MTIME 寄存器能够将计数器重置为特定的值，修改 MTIME 寄存器需遵循一定的规则：

MTIME 寄存器分为 MTIME[63:32] 和 MTIME[31:0] 两个 32 位寄存器，修改 MTIME 寄存器时必须以 32 位方式分别对两个 32 位寄存器进行操作。

- 如果将设置 MTIME[31:29] 的目标值为 7，则：
 1. 设置 MTIME[31:0] 为 0
 2. 设置 MTIME[63:32] 目标值
 3. 设置 MTIME[31: 0] 目标值
- 如果将设置 MTIME[31:29] 的目标值不为 7，则：

1. 设置 MTIME[31: 0] 目标值
2. 设置 MTIME[63:32] 目标值

5.3 MCHTMR 寄存器说明

MCHTMR 的寄存器列表如下：

MCHTMR base address: 0xE6000000

地址偏移	名称	描述	复位值
0x0000	MTIME	机器计时器	0x00000000000020210
0x0008	MTIMECMP	机器定时比较器	0x00000000000020210

表 13: MCHTMR 寄存器列表

5.4 MCHTMR 寄存器详细信息

5.4.1 MTIME (0x0)

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
																MTIME																
																RW																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	1	0	0	0	0	1	0	0	0	0

MTIME [63:32]

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
																MTIME																
																RW																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	1	0	0	0	0	1	0	0	0	0

MTIME [31:0]

位域	名称	描述
63-0	MTIME	计时数值

MTIME 位域

5.4.2 MTIMECMP (0x8)

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
																MTIMECMP																

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	1	0	0	0	0	1	0	0	0	0

MTIMECMP [63:32]

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RW																																
MTIMECMP																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	1	0	0	0	0	1	0	0	0	0

MTIMECMP [31:0]

位域	名称	描述
63-0	MTIMECMP	设置定时器计数值，当机器定时器中断有效时，对该寄存器进行写操作可清除机器定时器中断

MTIMECMP 位域

6 平台级中断控制器 PLIC

本章节介绍平台级中断控制器 PLIC 的功能和特性。

6.1 特性总结

本章节介绍平台级中断控制器 PLIC 的主要特性：

- 可配置中断触发方式
- 支持向量式中断
- 支持中断优先级抢占

6.2 功能描述

本章节描述平台级中断控制器 PLIC 的功能。

PLIC 汇集各中断源的中断请求进入中断网关，根据配置完成优先级处理后将中断请求转发给 RISC-V 核心。

中断配置包括使能和优先级等。注意软件不应在有中断未处理的情况下更改中断配置。

6.2.1 向量式中断扩展

RISC-V 标准要求 PLIC 在收到外部中断时能够通知 RISC-V 核心，RISC-V 核心读取 PLIC 的 CLAIM_COMPLETE 寄存器获取中断 ID，该读操作称为中断响应 (claim)。RISC-V 核心获取中断 ID 后执行相应中断的处理程序，再将 ID 写回 PLIC 的 CLAIM_COMPLETE 寄存器，该写操作称为中断完成 (complete)。

本产品的 PLIC 还支持向量 (vector) 中断扩展，即 PLIC 通知 RISC-V 核心中断请求的同时，会将中断 ID 一同发出，RISC-V 核心以硬件方式向 PLIC 发送中断响应，软件无需读取 PLIC 来获取中断 ID 和执行中断响应，以加快中断处理速度。

通过配置寄存器 FEATURE_ENABLE.VECTORED 来使能向量中断扩展。

6.2.2 中断优先级抢占

PLIC 支持中断抢占优先级，在 PRIORITY 寄存器中可配置每个中断 ID 的优先级，优先级有效值为 17。当优先级抢占使能时，若 RISC-V 核心已对某中断进行了中断响应但尚未中断完成，此时如果有新的优先级更高的中断出现，PLIC 会再次向 RISC-V 核心发送新的中断请求。

将寄存器 FEATURE_ENABLE.PREEMPT 设置为 1 可使能优先级抢占功能。

在中断处理程序中通过使能全局中断寄存器 mstatus.MIE，来允许高优先级的中断抢占当前正在执行的中断处理程序。

在非向量模式下，RISC-V 核心应在保存完上下文并执行完中断响应之后使能中断抢占。由于中断响应和中断完成都是对 device 区域执行 loadstore 指令，它们会被自动保证顺序，所以不需要额外禁止全局中断，也不需要发出中断完成操作后插入 FENCE 指令。

建议的非向量模式中断处理程序如下：

1. 保存寄存器和 CSR 到 stack
2. 向 PLIC 发送中断响应操作
3. 使能全局中断 (mstatus.MIE)
4. 处理中断
5. 向 PLIC 发送中断完成操作

6. 恢复寄存器和 CSR
7. 从中断处理程序返回

在向量模式下，RISC-V 核心在保存完上下文之后即可使能中断抢占。为了避免和下一个中断响应出现冲突，在执行中断完成前需关闭全局中断使能。另外在退出中断处理程序前还应执行一次 FENCE io 指令以保证中断完成操作已到达 PLIC。

建议的向量模式中断处理程序如下：

1. 保存寄存器和 CSR 到 stack
2. 使能全局中断 (mstatus.MIE)
3. 处理中断
4. 禁止全局中断 (mstatus.MIE)
5. 向 PLIC 发送中断完成操作
6. 恢复寄存器和 CSR
7. 执行 FENCE io 指令确保中断完成操作已被送达 PLIC
8. 从中断处理程序返回

寄存器 THRESHOLD 可设置中断优先级阈值，只有大于该阈值的中断才会被通知 RISC-V 核心。当中断已响应但未完成时，THRESHOLD 寄存器会实时更新为当前正在处理的中断的优先级，用以屏蔽更低优先级的中断而放行更高优先级的中断抢占。

6.3 PLIC 寄存器说明

PLIC 的寄存器列表如下：

PLIC base address: 0xE4000000

地址偏移	名称	描述	复位值
0x0000	FEATURE	特性使能寄存器	0x00000000
0x0004	PRIORITY[PRIORITY1]	中断优先级寄存器	0x00000001
0x0008	PRIORITY[PRIORITY2]	中断优先级寄存器	0x00000001
0x000C	PRIORITY[PRIORITY3]	中断优先级寄存器	0x00000001
0x0010	PRIORITY[PRIORITY4]	中断优先级寄存器	0x00000001
0x0014	PRIORITY[PRIORITY5]	中断优先级寄存器	0x00000001
0x0018	PRIORITY[PRIORITY6]	中断优先级寄存器	0x00000001
0x001C	PRIORITY[PRIORITY7]	中断优先级寄存器	0x00000001
0x0020	PRIORITY[PRIORITY8]	中断优先级寄存器	0x00000001
0x0024	PRIORITY[PRIORITY9]	中断优先级寄存器	0x00000001
0x0028	PRIORITY[PRIORITY10]	中断优先级寄存器	0x00000001
0x002C	PRIORITY[PRIORITY11]	中断优先级寄存器	0x00000001
0x0030	PRIORITY[PRIORITY12]	中断优先级寄存器	0x00000001
0x0034	PRIORITY[PRIORITY13]	中断优先级寄存器	0x00000001
0x0038	PRIORITY[PRIORITY14]	中断优先级寄存器	0x00000001
0x003C	PRIORITY[PRIORITY15]	中断优先级寄存器	0x00000001
0x0040	PRIORITY[PRIORITY16]	中断优先级寄存器	0x00000001
0x0044	PRIORITY[PRIORITY17]	中断优先级寄存器	0x00000001

地址偏移	名称	描述	复位值
0x0048	PRIORITY[PRIORITY18]	中断优先级寄存器	0x00000001
0x004C	PRIORITY[PRIORITY19]	中断优先级寄存器	0x00000001
0x0050	PRIORITY[PRIORITY20]	中断优先级寄存器	0x00000001
0x0054	PRIORITY[PRIORITY21]	中断优先级寄存器	0x00000001
0x0058	PRIORITY[PRIORITY22]	中断优先级寄存器	0x00000001
0x005C	PRIORITY[PRIORITY23]	中断优先级寄存器	0x00000001
0x0060	PRIORITY[PRIORITY24]	中断优先级寄存器	0x00000001
0x0064	PRIORITY[PRIORITY25]	中断优先级寄存器	0x00000001
0x0068	PRIORITY[PRIORITY26]	中断优先级寄存器	0x00000001
0x006C	PRIORITY[PRIORITY27]	中断优先级寄存器	0x00000001
0x0070	PRIORITY[PRIORITY28]	中断优先级寄存器	0x00000001
0x0074	PRIORITY[PRIORITY29]	中断优先级寄存器	0x00000001
0x0078	PRIORITY[PRIORITY30]	中断优先级寄存器	0x00000001
0x007C	PRIORITY[PRIORITY31]	中断优先级寄存器	0x00000001
0x0080	PRIORITY[PRIORITY32]	中断优先级寄存器	0x00000001
0x0084	PRIORITY[PRIORITY33]	中断优先级寄存器	0x00000001
0x0088	PRIORITY[PRIORITY34]	中断优先级寄存器	0x00000001
0x008C	PRIORITY[PRIORITY35]	中断优先级寄存器	0x00000001
0x0090	PRIORITY[PRIORITY36]	中断优先级寄存器	0x00000001
0x0094	PRIORITY[PRIORITY37]	中断优先级寄存器	0x00000001
0x0098	PRIORITY[PRIORITY38]	中断优先级寄存器	0x00000001
0x009C	PRIORITY[PRIORITY39]	中断优先级寄存器	0x00000001
0x00A0	PRIORITY[PRIORITY40]	中断优先级寄存器	0x00000001
0x00A4	PRIORITY[PRIORITY41]	中断优先级寄存器	0x00000001
0x00A8	PRIORITY[PRIORITY42]	中断优先级寄存器	0x00000001
0x00AC	PRIORITY[PRIORITY43]	中断优先级寄存器	0x00000001
0x00B0	PRIORITY[PRIORITY44]	中断优先级寄存器	0x00000001
0x00B4	PRIORITY[PRIORITY45]	中断优先级寄存器	0x00000001
0x00B8	PRIORITY[PRIORITY46]	中断优先级寄存器	0x00000001
0x00BC	PRIORITY[PRIORITY47]	中断优先级寄存器	0x00000001
0x00C0	PRIORITY[PRIORITY48]	中断优先级寄存器	0x00000001
0x00C4	PRIORITY[PRIORITY49]	中断优先级寄存器	0x00000001
0x00C8	PRIORITY[PRIORITY50]	中断优先级寄存器	0x00000001
0x00CC	PRIORITY[PRIORITY51]	中断优先级寄存器	0x00000001
0x00D0	PRIORITY[PRIORITY52]	中断优先级寄存器	0x00000001
0x00D4	PRIORITY[PRIORITY53]	中断优先级寄存器	0x00000001
0x00D8	PRIORITY[PRIORITY54]	中断优先级寄存器	0x00000001
0x00DC	PRIORITY[PRIORITY55]	中断优先级寄存器	0x00000001
0x00E0	PRIORITY[PRIORITY56]	中断优先级寄存器	0x00000001
0x00E4	PRIORITY[PRIORITY57]	中断优先级寄存器	0x00000001

地址偏移	名称	描述	复位值
0x00E8	PRIORITY[PRIORITY58]	中断优先级寄存器	0x00000001
0x00EC	PRIORITY[PRIORITY59]	中断优先级寄存器	0x00000001
0x00F0	PRIORITY[PRIORITY60]	中断优先级寄存器	0x00000001
0x00F4	PRIORITY[PRIORITY61]	中断优先级寄存器	0x00000001
0x00F8	PRIORITY[PRIORITY62]	中断优先级寄存器	0x00000001
0x00FC	PRIORITY[PRIORITY63]	中断优先级寄存器	0x00000001
0x0100	PRIORITY[PRIORITY64]	中断优先级寄存器	0x00000001
0x0104	PRIORITY[PRIORITY65]	中断优先级寄存器	0x00000001
0x0108	PRIORITY[PRIORITY66]	中断优先级寄存器	0x00000001
0x010C	PRIORITY[PRIORITY67]	中断优先级寄存器	0x00000001
0x0110	PRIORITY[PRIORITY68]	中断优先级寄存器	0x00000001
0x0114	PRIORITY[PRIORITY69]	中断优先级寄存器	0x00000001
0x0118	PRIORITY[PRIORITY70]	中断优先级寄存器	0x00000001
0x011C	PRIORITY[PRIORITY71]	中断优先级寄存器	0x00000001
0x0120	PRIORITY[PRIORITY72]	中断优先级寄存器	0x00000001
0x0124	PRIORITY[PRIORITY73]	中断优先级寄存器	0x00000001
0x0128	PRIORITY[PRIORITY74]	中断优先级寄存器	0x00000001
0x012C	PRIORITY[PRIORITY75]	中断优先级寄存器	0x00000001
0x0130	PRIORITY[PRIORITY76]	中断优先级寄存器	0x00000001
0x0134	PRIORITY[PRIORITY77]	中断优先级寄存器	0x00000001
0x0138	PRIORITY[PRIORITY78]	中断优先级寄存器	0x00000001
0x013C	PRIORITY[PRIORITY79]	中断优先级寄存器	0x00000001
0x0140	PRIORITY[PRIORITY80]	中断优先级寄存器	0x00000001
0x0144	PRIORITY[PRIORITY81]	中断优先级寄存器	0x00000001
0x0148	PRIORITY[PRIORITY82]	中断优先级寄存器	0x00000001
0x014C	PRIORITY[PRIORITY83]	中断优先级寄存器	0x00000001
0x0150	PRIORITY[PRIORITY84]	中断优先级寄存器	0x00000001
0x0154	PRIORITY[PRIORITY85]	中断优先级寄存器	0x00000001
0x0158	PRIORITY[PRIORITY86]	中断优先级寄存器	0x00000001
0x015C	PRIORITY[PRIORITY87]	中断优先级寄存器	0x00000001
0x0160	PRIORITY[PRIORITY88]	中断优先级寄存器	0x00000001
0x0164	PRIORITY[PRIORITY89]	中断优先级寄存器	0x00000001
0x0168	PRIORITY[PRIORITY90]	中断优先级寄存器	0x00000001
0x016C	PRIORITY[PRIORITY91]	中断优先级寄存器	0x00000001
0x0170	PRIORITY[PRIORITY92]	中断优先级寄存器	0x00000001
0x0174	PRIORITY[PRIORITY93]	中断优先级寄存器	0x00000001
0x0178	PRIORITY[PRIORITY94]	中断优先级寄存器	0x00000001
0x017C	PRIORITY[PRIORITY95]	中断优先级寄存器	0x00000001
0x0180	PRIORITY[PRIORITY96]	中断优先级寄存器	0x00000001
0x0184	PRIORITY[PRIORITY97]	中断优先级寄存器	0x00000001

地址偏移	名称	描述	复位值
0x0188	PRIORITY[PRIORITY98]	中断优先级寄存器	0x00000001
0x018C	PRIORITY[PRIORITY99]	中断优先级寄存器	0x00000001
0x0190	PRIORITY[PRIORITY100]	中断优先级寄存器	0x00000001
0x0194	PRIORITY[PRIORITY101]	中断优先级寄存器	0x00000001
0x0198	PRIORITY[PRIORITY102]	中断优先级寄存器	0x00000001
0x019C	PRIORITY[PRIORITY103]	中断优先级寄存器	0x00000001
0x01A0	PRIORITY[PRIORITY104]	中断优先级寄存器	0x00000001
0x01A4	PRIORITY[PRIORITY105]	中断优先级寄存器	0x00000001
0x01A8	PRIORITY[PRIORITY106]	中断优先级寄存器	0x00000001
0x01AC	PRIORITY[PRIORITY107]	中断优先级寄存器	0x00000001
0x01B0	PRIORITY[PRIORITY108]	中断优先级寄存器	0x00000001
0x01B4	PRIORITY[PRIORITY109]	中断优先级寄存器	0x00000001
0x01B8	PRIORITY[PRIORITY110]	中断优先级寄存器	0x00000001
0x01BC	PRIORITY[PRIORITY111]	中断优先级寄存器	0x00000001
0x01C0	PRIORITY[PRIORITY112]	中断优先级寄存器	0x00000001
0x01C4	PRIORITY[PRIORITY113]	中断优先级寄存器	0x00000001
0x01C8	PRIORITY[PRIORITY114]	中断优先级寄存器	0x00000001
0x01CC	PRIORITY[PRIORITY115]	中断优先级寄存器	0x00000001
0x01D0	PRIORITY[PRIORITY116]	中断优先级寄存器	0x00000001
0x01D4	PRIORITY[PRIORITY117]	中断优先级寄存器	0x00000001
0x01D8	PRIORITY[PRIORITY118]	中断优先级寄存器	0x00000001
0x01DC	PRIORITY[PRIORITY119]	中断优先级寄存器	0x00000001
0x01E0	PRIORITY[PRIORITY120]	中断优先级寄存器	0x00000001
0x01E4	PRIORITY[PRIORITY121]	中断优先级寄存器	0x00000001
0x01E8	PRIORITY[PRIORITY122]	中断优先级寄存器	0x00000001
0x01EC	PRIORITY[PRIORITY123]	中断优先级寄存器	0x00000001
0x01F0	PRIORITY[PRIORITY124]	中断优先级寄存器	0x00000001
0x01F4	PRIORITY[PRIORITY125]	中断优先级寄存器	0x00000001
0x01F8	PRIORITY[PRIORITY126]	中断优先级寄存器	0x00000001
0x01FC	PRIORITY[PRIORITY127]	中断优先级寄存器	0x00000001
0x1000	PENDING[PENDING0]	待处理中断列表	0x00000000
0x1004	PENDING[PENDING1]	待处理中断列表	0x00000000
0x1008	PENDING[PENDING2]	待处理中断列表	0x00000000
0x100C	PENDING[PENDING3]	待处理中断列表	0x00000000
0x1080	TRIGGER[TRIGGER0]	中断触发方式配置	0x00000000
0x1084	TRIGGER[TRIGGER1]	中断触发方式配置	0x00000000
0x1088	TRIGGER[TRIGGER2]	中断触发方式配置	0x00000000
0x108C	TRIGGER[TRIGGER3]	中断触发方式配置	0x00000000
0x1100	NUMBER	PLIC 属性查询	-
0x1104	INFO	PLIC 属性查询	-

地址偏移	名称	描述	复位值
0x2000	TARGETINT[TARGET0][INTEN][INTEN0]	机器中断使能	0x00000000
0x2004	TARGETINT[TARGET0][INTEN][INTEN1]	机器中断使能	0x00000000
0x2008	TARGETINT[TARGET0][INTEN][INTEN2]	机器中断使能	0x00000000
0x200C	TARGETINT[TARGET0][INTEN][INTEN3]	机器中断使能	0x00000000
0x2080	TARGETINT[TARGET1][INTEN][INTEN0]	特权中断使能	0x00000000
0x2084	TARGETINT[TARGET1][INTEN][INTEN1]	特权中断使能	0x00000000
0x2088	TARGETINT[TARGET1][INTEN][INTEN2]	特权中断使能	0x00000000
0x208C	TARGETINT[TARGET1][INTEN][INTEN3]	特权中断使能	0x00000000
0x200000	TARGETCONFIG[TARGET0][THRESHOLD]	机器中断优先级阈值	0x00000000
0x200004	TARGETCONFIG[TARGET0][CLAIM]	中断响应和完成	0x00000000
0x200400	TARGETCONFIG[TARGET0][PPS]	中断抢占状态	0x00000000
0x201000	TARGETCONFIG[TARGET1][THRESHOLD]	特权中断优先级阈值	0x00000000
0x201004	TARGETCONFIG[TARGET1][CLAIM]	中断响应和完成	0x00000000
0x201400	TARGETCONFIG[TARGET1][PPS]	中断抢占状态	0x00000000

表 14: PLIC 寄存器列表

6.4 PLIC 寄存器详细信息

PLIC 的寄存器详细说明如下：

6.4.1 FEATURE (0x0)

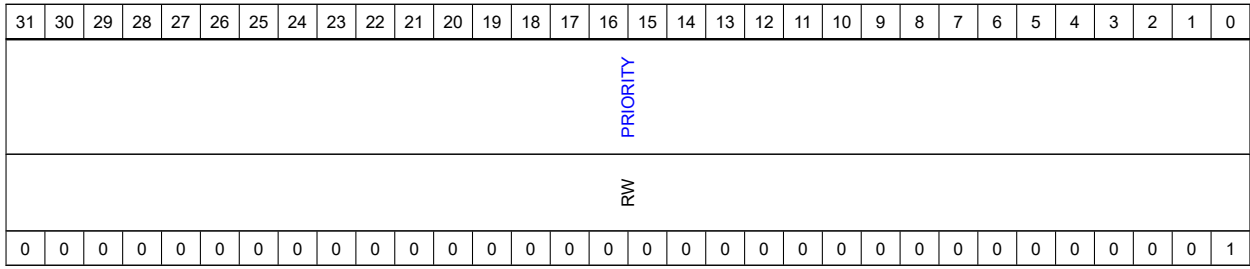
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																										VECTORED	PREEMPT				
N/A																										RW	RW				
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0

FEATURE [31:0]

位域	名称	描述
1	VECTORED	向量式中断使能 0: 禁止 1: 使能
0	PREEMPT	中断优先级抢占使能 0: 禁止 1: 使能

FEATURE 位域

6.4.2 PRIORITY (0x4 + 0x4 * n)

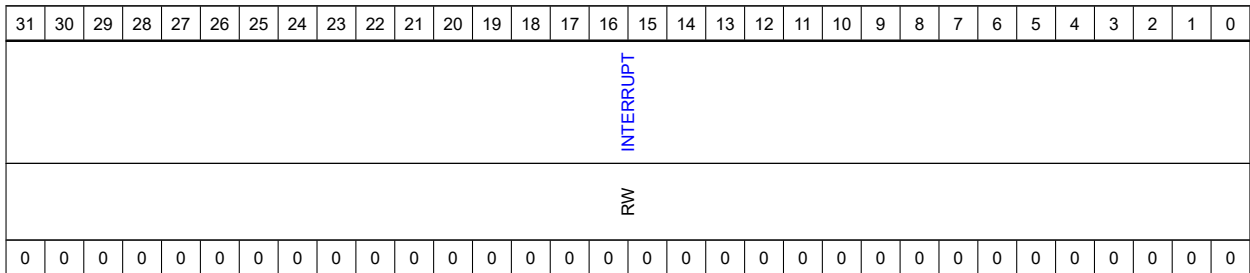


PRIORITY [31:0]

位域	名称	描述
31-0	PRIORITY	中断源优先级，有效值为 0 到 7。 0: 禁止该中断 1-7: 设置中断优先级，数字越大优先级越高

PRIORITY 位域

6.4.3 PENDING (0x1000 + 0x4 * n)

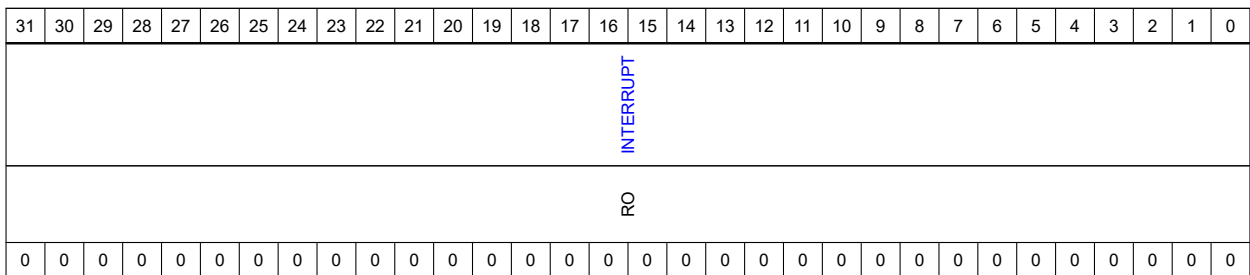


PENDING [31:0]

位域	名称	描述
31-0	INTERRUPT	待处理的中断列表，每个 bit 代表一个中断源

PENDING 位域

6.4.4 TRIGGER (0x1080 + 0x4 * n)



TRIGGER [31:0]

位域	名称	描述
31-0	INTERRUPT	设置中断的触发方式，每个 bit 代表一个中断源。 0: 电平触发 1: 边沿触发

TRIGGER 位域

6.4.5 NUMBER (0x1100)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
NUM_TARGET																NUM_INTERRUPT															
RO																RO															
*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*

NUMBER [31:0]

位域	名称	描述
31-16	NUM_TARGET	支持的 target 数量
15-0	NUM_INTERRUPT	支持的中断源数量

NUMBER 位域

6.4.6 INFO (0x1104)

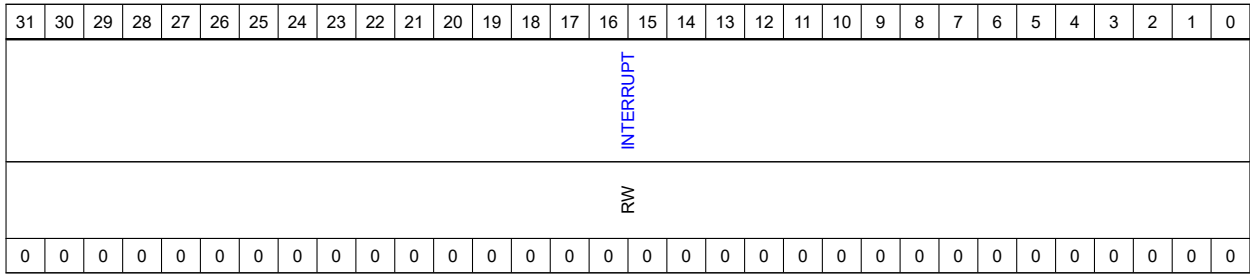
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAX_PRIORITY																VERSION															
RO																RO															
*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*

INFO [31:0]

位域	名称	描述
31-16	MAX_PRIORITY	支持的最大优先级
15-0	VERSION	IP 版本

INFO 位域

6.4.7 TARGETINT[INTEN] (0x2000 + 0x80 * n + 0x4 * m)

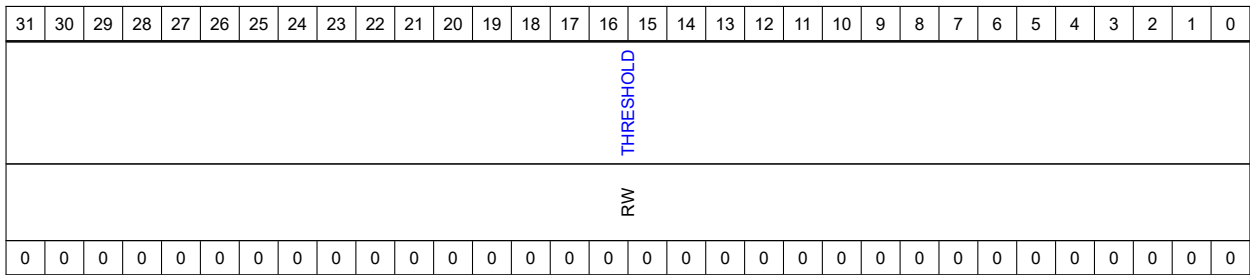


TARGETINT[INTEN] [31:0]

位域	名称	描述
31-0	INTERRUPT	中断使能，每个 bit 代表一个中断源。如果所在寄存器属于 TARGET0，则将中断作为机器中断使能，如果寄存器属于 TARGET1，则将中断作为特权中断使能

TARGETINT[INTEN] 位域

6.4.8 TARGETCONFIG[THRESHOLD] (0x200000 + 0x1000 * n)

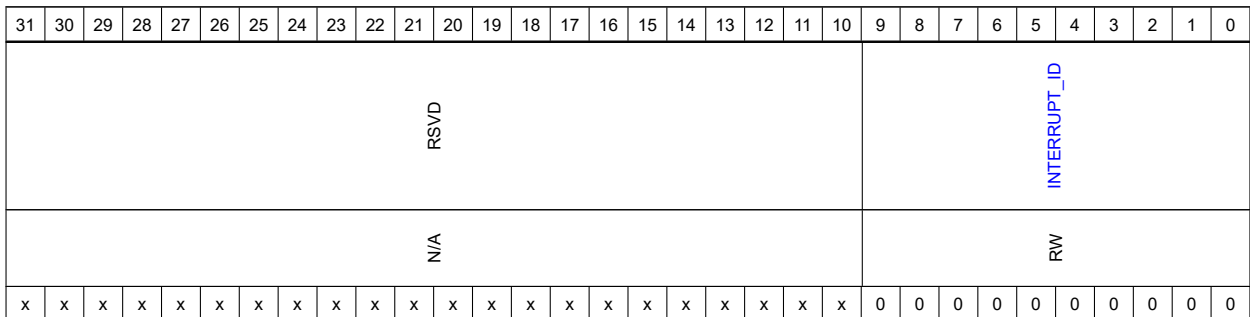


TARGETCONFIG[THRESHOLD] [31:0]

位域	名称	描述
31-0	THRESHOLD	中断优先级阈值

TARGETCONFIG[THRESHOLD] 位域

6.4.9 TARGETCONFIG[CLAIM] (0x200004 + 0x1000 * n)

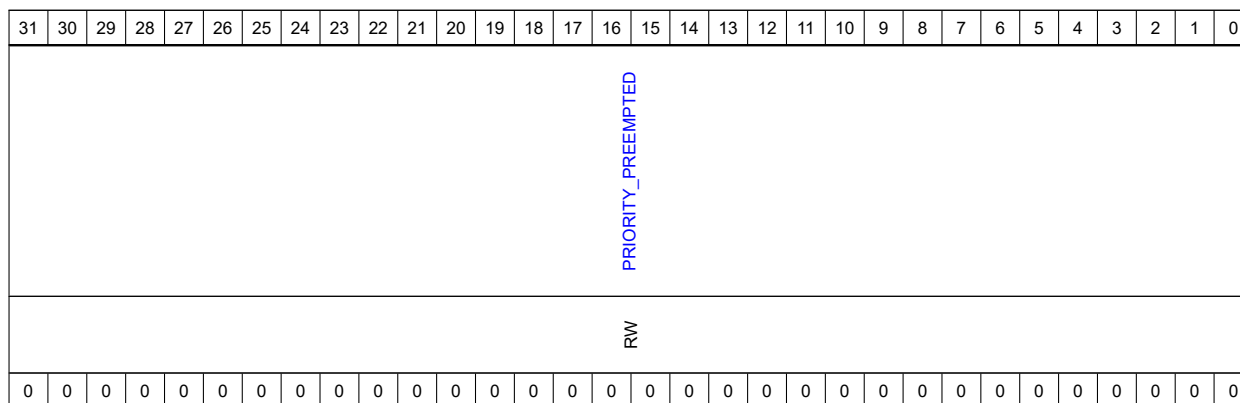


TARGETCONFIG[CLAIM] [31:0]

位域	名称	描述
9-0	INTERRUPT_ID	读该寄存器可获得待处理的中断号，并实现中断响应操作。将中断号写入该寄存器可实现中断完成操作。

TARGETCONFIG[CLAIM] 位域

6.4.10 TARGETCONFIG[PPS] (0x200400 + 0x1000 * n)



TARGETCONFIG[PPS] [31:0]

位域	名称	描述
31-0	PRIORITY_PREEMPTED	每一位代表一个中断优先级，置 1 表示该中断优先级正被更高优先级的中断抢占。

TARGETCONFIG[PPS] 位域

7 平台级软件中断控制器 PLICSW

本章节介绍平台级软件中断控制器 PLICSW 的功能和特性。

7.1 特性总结

本章节介绍平台级中断控制器 PLIC 的主要特性：

- 支持通过软件编程产生中断

7.2 功能描述

本章节描述平台级中断控制器 PLIC 的功能。

RISC-V 核心向寄存器 PENDING 写 1 可触发软件中断，RISC-V 核心收到中断后需对 CLAIM 寄存器进行读操作以完成中断响应（claim），在中断处理完成后需对 CLAIM 寄存器进行写操作以执行中断完成操作。

7.3 PLICSW 寄存器说明

PLIC 的寄存器列表如下：

PLICSW base address: 0xE6400000

地址偏移	名称	描述	复位值
0x1000	PENDING	软件中断触发寄存器	0x00000000
0x2000	INTEN	软件中断使能	0x00000000
0x200004	CLAIM	软件中断响应和完成	0x00000000

表 15: PLIC_SW 寄存器列表

7.3.1 PLICSW 寄存器详细信息

PLIC 的寄存器详细说明如下：

7.3.2 PENDING (0x1000)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																INTERRUPT											RSVD				
N/A																RW											N/A				
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x

PENDING [31:0]

位域	名称	描述
1	INTERRUPT	对该寄存器位写 1 可触发软件中断

PENDING 位域

7.3.3 INTEN (0x2000)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																INTERRUPT															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0

INTEN [31:0]

位域	名称	描述
0	INTERRUPT	软件中断使能

INTEN 位域

7.3.4 CLAIM (0x200004)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																INTERRUPT_ID															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0

CLAIM [31:0]

位域	名称	描述
0	INTERRUPT_ID	读该寄存器可实现中断响应操作。将 0x1 写入该寄存器可实现中断完成操作。

CLAIM 位域

8 电源管理

本章节介绍电源管理系统。

8.1 电源系统结构

本产品在电源结构上划分了 3 个主要的电源域，如图 3 所示：

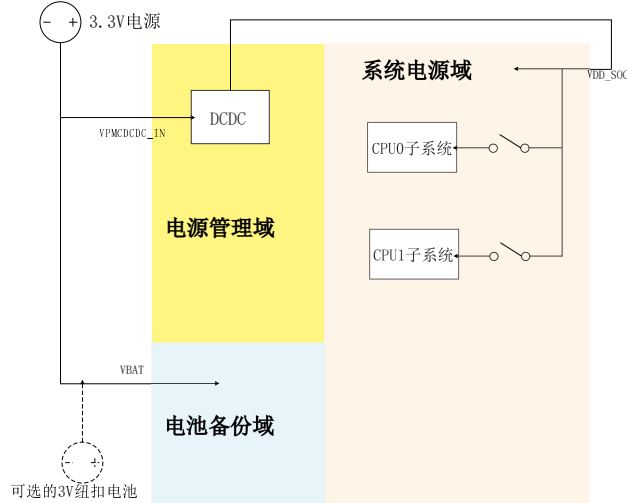


图 3: 电源系统结构框图

3 个电源域包括：

- 系统电源域中包含了芯片中大部分的功能模块，其中有 2 个可独立开关电源的子系统 (CPU0 和 CPU1)，以及若干其他功能模块
- 电源管理域中有一个 DCDC 可用于为系统电源域供电，以及数个能够唤醒系统的功能模块，能够在系统电源域关闭的状态下保持低功耗运行
- 电池备份域包含 RTC 等功能和唤醒模块，能够在电源管理域和系统电源域关闭的状态下以极低功耗运行，并保存必要的数据库

各电源域中的主要功能模块可在图 1 中查看。

典型应用场景下芯片使用单一 3.3V 电源供电即可工作，也可将电池备份域单独供电以支持极低功耗模式。

8.2 电源供电系统

芯片内置 2 路 LDO 线性电源和 1 路 DCDC 开关电源，以支持单一 3.3V 供电应用。

电源供电系统框图如图 4：

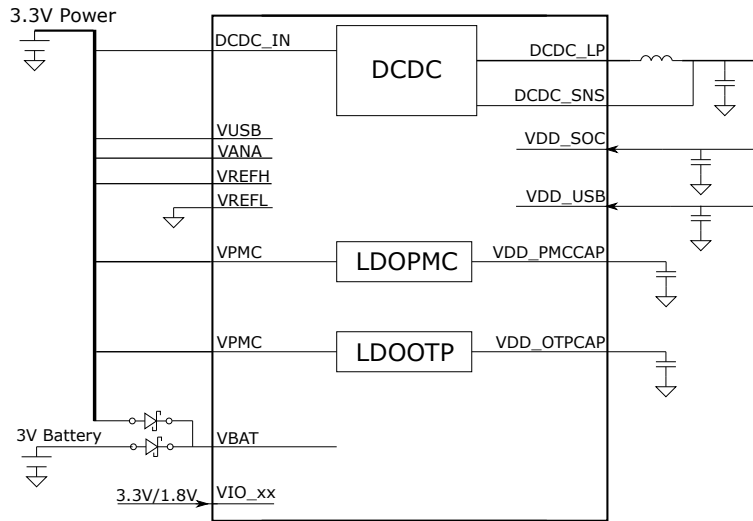


图 4: 电源供电系统框图

8.2.1 开关电源 DCDC

DCDC 位于电源管理域，将 3.3V 的外部电源转化为典型值为 1.1V 的供电，能够为系统电源域的电路提供电源。

DCDC 输出电压可调节，且支持动态电压频率调整。

DCDC_IN 是 DCDC 的电源输入引脚。DCDC_LP 是 DCDC 的电源输出引脚，应连接一个 4.7uH 的电感。DCDC_SNS 是 DCDC 的反馈引脚，应连接到 DCDC 的电源输出。

当用户选择使用外部的电源替代片上的 DCDC 为系统电源域供电时，建议把 DCDC 的相关引脚 DCDC_IN、DCDC_LP 和 DCDC_SNS 通过 10k 欧姆电阻接地。

8.2.2 电源管理域线性稳压器 LDOPMC

LDOPMC 位于电源管理域，将 3.3V 外部电源转化为典型值为 1.1V 的供电，为电源管理域的电路提供电源。

LDOPMC 以 VPMIC 引脚作为电源输入，需要在 VDD_PMCCAP 引脚上接一个 4.7uF 去耦电容。

8.2.3 OTP 线性稳压器 LDOOTP

LDOOTP 位于电源管理域，将 3.3V 外部电源转化为典型值为 2.5V 的供电，为 OTP 烧写电路提供电源。

LDOOTP 仅在 OTP 烧写操作时才应被使能，其他时间应保持关闭。

LDOOTP 以 VPMIC 引脚作为电源输入，需要在 VDD_OTPCAP 引脚上接一个 4.7uF 去耦电容。

8.3 IO 供电

芯片的 GPIO 引脚被划为了多个组 (Bank)，每个 IO 组有独立的 IO 供电引脚 VIO_B*，GPIO 可支持 1.8V 和 3.3V 两种电压，而各个 IO 组可以使用不同的工作电压。

本产品上，VIO_B01VUSBVIO_B011.8V

各 IO 所使用的 IO 供电引脚可在 [章 20](#) 中查找。

电源管理域 GPIO PY* 固定使用 VPMIC 供电，因此只能工作在 3.3V。

电池备份域 GPIO PZ* 固定使用 VBAT 供电，因此只能工作在 3.3V。

GPIO 默认工作在 3.3V，若要切换到 1.8V，需首先保证对应的 VIO_B* 已经为 1.8V，再修改 IOC 的 PAD_CTL 寄存器进行电压配置切换。

8.4 电源引脚说明

电源引脚	电压范围	说明
VBAT	2.4V ~ 3.6V	为电池备份域供电
VPMC	3.0V ~ 3.6V	LDOPMC 电源输入，LDOOTP 电源输入，为电源管理域模拟电路供电
VDD_PMCCAP	-	LDOPMC 的去耦电容连接引脚
VANA	3.0V ~ 3.6V	为 PLL，ADC，ACMP 模拟电路供电
VREFH	2.4V ~ VANA	ADC 高位参考电压 ACMP 内置 DAC 高位参考电压 DAC 高位参考电压
DCDC_IN	3.0V ~ 3.6V	DCDC 电源输入
DCDC_LP	-	DCDC 电源输出，可为系统电源域数字电路供电
DCDC_SNS	-	DCDC 电源反馈引脚，应与 DCDC_LP 连接在一起
VDD_SOC	0.925V ~ 1.26V	系统电源域数字电路供电引脚
VUSB	3.0V ~ 3.6V	USB 模拟电路供电，本产品上与 VIO _B 01
VDD_USB	0.925V ~ 1.26V	USB 数字电路供电，通常与 VDD_SOC 短接
VIO_B00 ~ VIO_B02	1.8V 或 3.3V	IO 供电引脚
DCDC_GND	-	DCDC 接地引脚
VSS	-	接地引脚
VREFL	-	ADC 低位参考电压，需接地

表 16: 电源和接地引脚说明

注意，如果对具有模数转换器 ADC 输入功能的引脚以 1.8V 供电，那么，不允许 ADC 的输入电平高于 1.8V 到该引脚。

8.5 上电和掉电时序

上电时序要求：要求 VBAT 不晚于其他电源上电。如果 VBAT 和其他 3.3V 电源引脚使用相同的供电，则系统对上电时序没有要求。

掉电时序要求：VBAT 电源不能早于其他电源掉电。

8.6 低功耗概览

本产品支持多种功耗模式，它们的功耗水平从高到低和唤醒时间从短到长依次为：

- 运行模式 (RUN)
- 等待模式 (WAIT)
- 停止模式 (STOP)
- 休眠模式 (STANBY)
- 关机模式 (SHUTDOWN)

运行模式下 CPU 正常执行指令，所有必要的功能模块正常工作。可关闭不需要的功能模块，CPU 时钟频率和供电电压可用软件调节。

等待模式下 CPU 核心时钟因 WFI 指令触发而关闭，其他功能模块保持运行模式下的状态，出现中断时 CPU 能够立即恢复运行并处理中断。

停止模式由 CPU 的 WFI 指令触发，通过预先配置，系统电源域内各子系统和模块，包括 CPU 自身的电源能够在 SYSTL 模块的控制下灵活关闭或保持。

休眠模式下整个系统电源域都处于复位或掉电状态，该模式可以由 CPU 的 WFI 指令触发，也可以通过软件操作触发。

关机模式下电源管理域和系统电源域都处于复位或掉电状态，仅保留电池备份域工作，该模式可以通过软件操作触发，也可以通过引脚信号触发。

8.7 电源管理功能相关 IO

电池备份域是芯片电源管理系统的基础，其 IO 能被用作电源管理的相关功能：

引脚	默认功能 (引脚别名)	说明
PZ00	PWR_ON	电源开关输出引脚，可用于控制除 VBAT 以外的外部供电电源开关，详见 小节 11.3.2
PZ01	RESETN	全局复位输入引脚，详见 小节 11.3.1
PZ02	PBUTN	电源开关输入引脚，用于关机模式的进入和退出等，详见 节 11.4
PZ03	WBUTN	电源唤醒输入引脚，可用于关机模式的退出等，详见 节 11.4
PZ04	PLED	PBUTN 按键状态提示输出，详见 节 11.4
PZ05	WLED	WBUTN 按键状态提示输出，详见 节 11.4

表 17: 电源管理相关 IO

后文描述相关功能时可能会使用以上引脚的别名。

9 系统复位

本章节介绍本产品的系统复位。

9.1 复位概览

复位系统支持对芯片的不同范围进行复位，如图 5 所示：

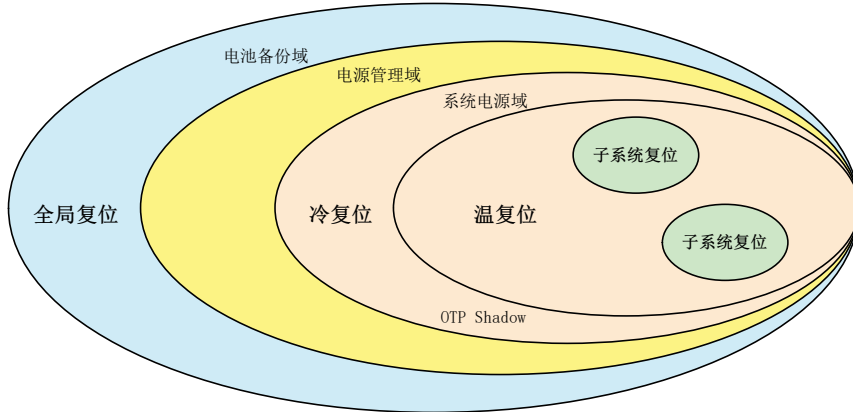


图 5: 复位系统

图中各种复位的范围与电源域结构有如下关系：

- 电池备份域的复位会导致整个芯片的复位，即全局复位
- 电源管理域的复位不会影响电池备份域，但会连带系统电源域进行复位
- 系统电源域的复位不会影响电池备份域和电源管理域，但会将各子系统进行复位

9.2 全局复位

全局复位会复位整个芯片，有两种情况会引起全局复位发生：

- VBAT 电源管脚的上电
- RESETN 管脚被外部电路拉低

RESETN 引脚是复用 IO，其默认功能是全局复位信号，可通过配置 BIOC 将其作为其他功能使用。

RESETN 引脚默认产生的是全局复位，通过配置 BPOR 模块能够修改其复位范围，使电池备份域的状态不受影响，详见小节 11.3.1。

VPMC 引脚的上电会使电源管理域和系统电源域复位，但不影响电池备份域。

9.3 系统电源域的复位

系统电源域的复位也分为多个层次：

- 冷复位 (Cold Reset)：整个系统电源域全部复位
- 温复位 (Warm Reset)：系统电源域保留 OTP 的影子寄存器的值

系统电源域的复位有多个复位源，包括：

- VPMC 供电电压过低 (Brownout)
- 调试复位 (Debug Reset)：由外部 debugger 发出的复位请求
- 安全违例 (Security Violation)
- 看门狗超时

- 软件复位

除了由以上复位源触发的复位外，软件还能够通过控制 SYSCTL 模块单独复位某个子系统，详见 SYSCTL 相关章节。

10 时钟系统

本章节介绍本产品的时钟系统。

10.1 时钟系统概述

时钟系统主要由时钟源和功能时钟组成，其结构如图 6 所示。

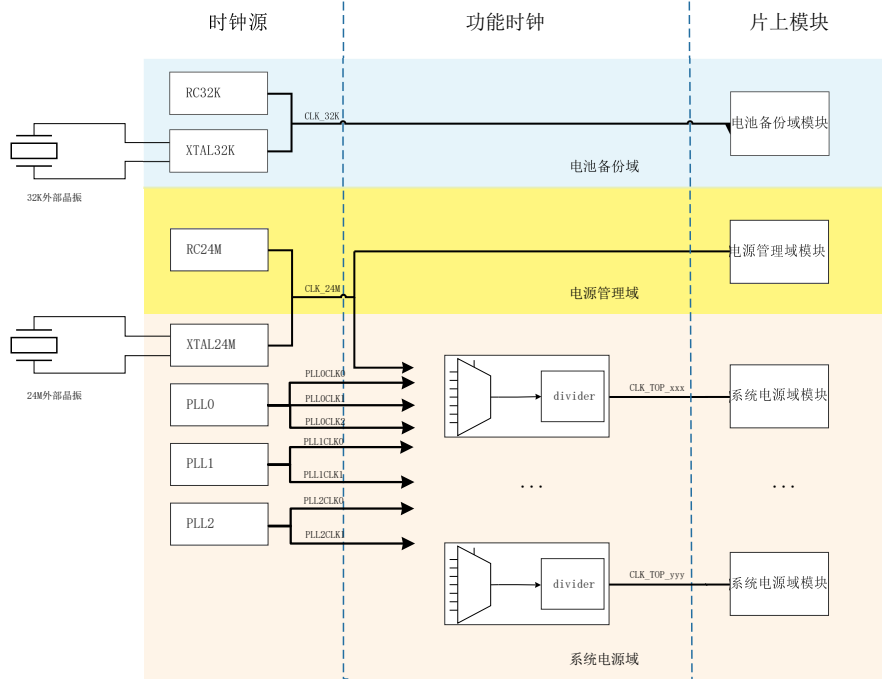


图 6: 时钟系统框图

时钟源包括外部晶振 XTAL、内部 RC 振荡器和锁相环 PLL 等，时钟源能够产生各种不同频率，不同精度的时钟。

功能时钟 CLK_TOP 是对时钟源进行选择 and 分频后的时钟。

10.2 时钟源

10.2.1 32KHz 时钟源 CLK_32K

产生 CLK_32K 时钟的模块有：

- XTAL32K - 32.768KHz 外部低速振荡器，支持 32768Hz 外部晶振
- RC32K - 内部 32KHz RC 振荡器

XTAL32K 和 RC32K 共同构成 CLK_32K 时钟源。当 XTAL32K 频率稳定时，CLK_32K 来自 XTAL32K 的输出时钟。当 XTAL32K 尚未稳定或没有外接 32K 晶振时，CLK_32K 来自 RC32K 的输出时钟。两个时钟之间的切换自动进行。

XTAL32K 默认自动使能，即电池备份域电源有效时就开始驱动外部 32K 晶振进行工作。

CLK_32K 直接为电池备份域的模块提供时钟。

10.2.2 24MHz 时钟源 CLK_24M

产生 24MHz 时钟源的模块有：

- XTAL24M - 24MHz 高速振荡器，支持 24MHz 外部晶振，也支持通过引脚从外部输入 24 MHz 有源时钟
- RC24M - 内部 24MHz RC 振荡器

XTAL24M 和 RC24M 共同构成 CLK_24M 时钟源。当 XTAL24M 使能并频率稳定时,CLK_24M 来自 XTAL24M 的输出时钟，当 XTAL24M 关闭或尚未稳定时，CLK_24M 来自 RC24M 的输出时钟。两个时钟之间的切换自动进行。

XTAL24M 默认会自动使能，其在低功耗模式下的开关控制请参考章 13。

CLK_24M 直接为电源管理域模块提供时钟。

10.2.3 锁相环 PLL

产品内置 3 个 PLL 用以生成系统所需要的各种频率的时钟，其中 PLL0 有 3 路，PLL1 和 PLL2 各有 2 路独立分频的时钟输出，所以 PLL 时钟源共有 7 个。

PLL 默认使用 XTAL24M 时钟作为参考时钟。各 PLL 已预先设置了默认工作频率，如表 18 所示：

PLL 的频率和分频系数的修改方法请参考章 14。

10.3 功能时钟

功能时钟能够根据配置在多个时钟源中做出选择并进行分频，之后为系统电源域的各模块提供运行时钟。

系统中有 8 个时钟源，所以每个功能时钟有一个 8 选 1 的多路选择器进行时钟源选择，选择值与时钟源的对应关系如表 18 所示。

选择值	时钟源	默认频率	说明
0	CLK_24M	24MHz	24MHz 时钟源
1	PLL0CLK0	400MHz	默认作为处理器的时钟源
2	PLL0CLK1	333MHz	
3	PLL0CLK2	250MHz	
4	PLL1CLK0	480MHz	
5	PLL1CLK1	320MHz	
6	PLL2CLK0	516.096MHz	
7	PLL2CLK1	451.584MHz	

表 18: 时钟源选择及默认频率

每个功能时钟可单独设置分频系数，对选定的时钟源进行分频，分频系数范围为从 1 到 256 的任意整数。

为便于使用，各功能时钟已预先设置了时钟源选择和分频系数，具体信息见表 19。时钟源选择和分频系数的修改方式请参考节 13.2。

功能时钟名称	默认时钟源	默认分频系数	默认频率	应用
CLK_TOP_HART0	PLL0CLK0	1	400MHz	CPU0 核心/ ILM0/DLM0/FGPIO0
CLK_TOP_MCHTMR0	CLK24M	1	24MHz	MCHTMR0 计时

功能时钟名称	默认时钟源	默认分频系数	默认频率	应用
CLK_TOP_MCHTMR1	CLK24M	1	24MHz	MCHTMR1 计时
CLK_TOP_AHB0	CLK_TOP_HART0	2	200MHz	外设总线, 由 CPU 时钟分频生成, 和 CPU 同步
CLK_TOP_AXI0	CLK_TOP_HART0	2	200MHz	系统总线, 由 CPU 时钟分频生成, 和 CPU 同步
CLK_TOP_XPI0	PLL0CLK1	2	166MHz*	XPI0 接口
CLK_TOP_GPTMR0	PLL0CLK0	4	100MHz	GPTMR0 计时
CLK_TOP_GPTMR1	PLL0CLK0	4	100MHz	GPTMR1 计时
CLK_TOP_GPTMR2	PLL0CLK0	4	100MHz	GPTMR2 计时
CLK_TOP_GPTMR3	PLL0CLK0	4	100MHz	GPTMR3 计时
CLK_TOP_UART0	PLL1CLK0	6	80MHz	UART0 接口
CLK_TOP_UART1	PLL1CLK0	6	80MHz	UART1 接口
CLK_TOP_UART2	PLL1CLK0	6	80MHz	UART3 接口
CLK_TOP_UART3	PLL1CLK0	6	80MHz	UART3 接口
CLK_TOP_UART4	PLL1CLK0	6	80MHz	UART4 接口
CLK_TOP_UART5	PLL1CLK0	6	80MHz	UART5 接口
CLK_TOP_UART6	PLL1CLK0	6	80MHz	UART6 接口
CLK_TOP_UART7	PLL1CLK0	6	80MHz	UART7 接口
CLK_TOP_I2C0	PLL1CLK0	6	80MHz	I2C0 接口
CLK_TOP_I2C1	PLL1CLK0	6	80MHz	I2C1 接口
CLK_TOP_I2C2	PLL1CLK0	6	80MHz	I2C2 接口
CLK_TOP_I2C3	PLL1CLK0	6	80MHz	I2C3 接口
CLK_TOP_SPI0	PLL1CLK0	6	80MHz	SPI0 接口
CLK_TOP_SPI1	PLL1CLK0	6	80MHz	SPI1 接口
CLK_TOP_SPI2	PLL1CLK0	6	80MHz	SPI2 接口
CLK_TOP_SPI3	PLL1CLK0	6	80MHz	SPI3 接口
CLK_TOP_CAN0	PLL1CLK0	6	80MHz	CAN0 接口
CLK_TOP_CAN1	PLL1CLK0	6	80MHz	CAN1 接口
CLK_TOP_CAN2	PLL1CLK0	6	80MHz	CAN2 接口
CLK_TOP_CAN3	PLL1CLK0	6	80MHz	CAN3 接口
CLK_TOP_PTPC	PLL0CLK0	4	100MHz	PTPC 计时
CLK_TOP_PTP0	PLL0CLK0	4	100MHz	PTP0
CLK_TOP_ANA0	PLL0CLK0	2	200MHz	ADC0 备选时钟
CLK_TOP_ANA1	PLL0CLK0	2	200MHz	ADC1 备选时钟
CLK_TOP_ANA2	PLL0CLK0	2	200MHz	ADC2 备选时钟
CLK_TOP_ANA3	PLL0CLK0	2	200MHz	DAC0 备选时钟
CLK_TOP_ANA4	PLL0CLK0	2	200MHz	DAC1 备选时钟
CLK_TOP_REF0	PLL0CLK2	5	50MHz	REF0 参考时钟
CLK_TOP_REF1	PLL0CLK2	5	50MHz	REF1 参考时钟

功能时钟名称	默认时钟源	默认分频系数	默认频率	应用
CLK_TOP_LIN0	PLL1CLK0	6	80MHz	LIN0 接口
CLK_TOP_LIN1	PLL1CLK0	6	80MHz	LIN1 接口
CLK_TOP_LIN2	PLL1CLK0	6	80MHz	LIN2 接口
CLK_TOP_LIN3	PLL1CLK0	6	80MHz	LIN3 接口
CLK_TOP_ADC0	CLK_TOP_ANA0		200MHz	ADC0
CLK_TOP_ADC1	CLK_TOP_ANA1		200MHz	ADC1
CLK_TOP_ADC2	CLK_TOP_ANA2		200MHz	ADC2
CLK_TOP_DAC0	CLK_TOP_ANA3		200MHz	DAC0
CLK_TOP_DAC1	CLK_TOP_ANA4		200MHz	DAC1

表 19: 功能时钟汇总

* 实际频率与启动配置有关。

注意，ADC/DAC 的功能时钟采用两级多路选择结构，用以支持任意个 ADC/DAC 同步工作或异步工作。

ADC/DAC 的功能时钟结构如图 7 所示。

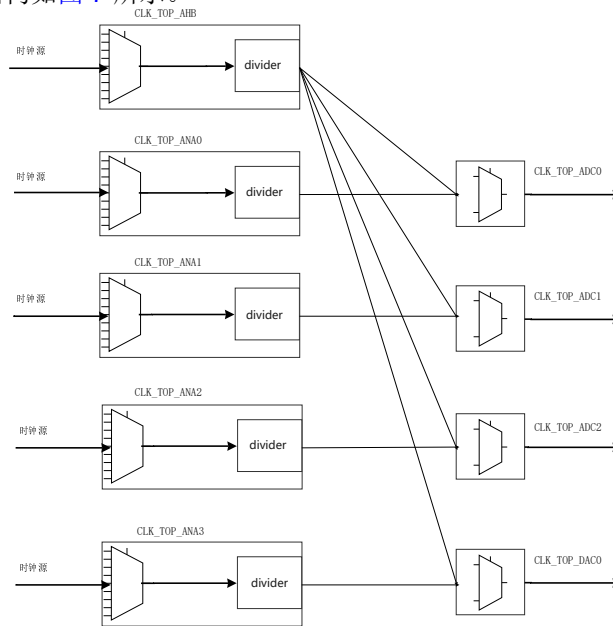


图 7: ADC/DAC 功能时钟结构

CLK_TOP_ADCx/DACx 的多路选择器所选定的前一级功能时钟见表 20。

选择值	CLK_TOP_ADCx 时钟选择
0	CLK_TOP_ANA0 2
1	CLK_TOP_AHB
选择值	CLK_TOP_DAC 时钟选择
0	CLK_TOP_ANA3 4
1	CLK_TOP_AHB

选择值	CLK_TOP_ADCx 时钟选择
-----	-------------------

表 20: 两级功能时钟选择

CLK_TOP_ADCx/DACx 默认依次选择 CLK_TOP_ANAx，具体情况见上表。

该结构使任意个 ADC/DAC 能够以相同的时钟工作或者各自工作在独立的时钟频率。

10.4 直接使用时钟源的模块

系统中一部分模块没有使用功能时钟而是直接连接时钟源，其中有电池备份域和电源管理域的全部模块，也包括系统电源域的部分计时模块，在表 21 列出。

模块	时钟源
电池备份域模块	
RTC	CLK_32K
BGPIO	CLK_32K
TAMP	CLK_32K
电源管理域模块	
PTMR	CLK_24M
PWDG	CLK_24M 和 CLK_32K
PUART	CLK_24M
PGPIO	CLK_24M
系统电源域模块	
WDG0~WDG1	CLK_32K 和 CLK_TOP_AHB
USB0	CLK_24M

表 21: 模块时钟列表

11 电池备份域管理器 BCFG

本章节描述了电池备份域管理器 BCFG 的主要功能和使用。

11.1 主要特性

BCFG 负责管理电池备份域的电、复位和时钟等功能，主要包括：

- 带隙基准 (Bandgap) 的模式控制
- 32KHz 时钟源管理
- 电池备份域复位控制 BPOR
- 电池备份域按键控制 BUTN

11.2 CLK_32K 时钟源管理

电池备份域中有 IRC32K 和 OSC32K 两个 32KHz 时钟振荡器模块，IRC32K 不够精确但起振较快，OSC32K 精确但需要较长时间才能稳定，因此系统在电池备份域上电后会首先使用 IRC32K 时钟做为 CLK_32K 时钟源进行工作，一旦检测到 OSC32K 时钟稳定，会自动切换到 OSC32K 时钟并关闭 IRC32K 以节省功耗。当 OSC32K 在运行中出现停止或频率错误时，系统也会自动切换回 IRC32K 时钟。

CLK_CFG 寄存器的 XTAL_SEL 位用来指示当前 CLK_32K 时钟来自哪个振荡器。

通过设置 CLK_CFG 寄存器，用户也可以选择强制 IRC32K 保持开启，以及强制使用 OSC32K 作为 CLK_32K 时钟源。

11.3 电池备份域复位控制 BPOR

BPOR 能够控制关机、配置引脚复位的复位范围，以及配置电池备份域的唤醒源。

11.3.1 引脚复位配置

引脚复位默认为全局复位，用户可以通过把 POR_CONFIG 寄存器的 RETENTION 位置 1，引脚复位只复位电源管理域和系统电源域，不影响电池备份域的状态。

11.3.2 电池备份域低功耗管理

BPOR 能够控制关闭电源管理域连带关闭系统电源域，方法是向 POR_CONTROL 寄存器的 COUNTER 位写入一个非零计数值，则计数器每个 32KHz 时钟周期减一，直到计数器为 1 时，BPOR 将电源管理域和系统电源域复位，同时 PWR_ON 引脚被拉低，如果外部 VPMC 供电可独立控制，则其可以在 PWR_ON 管脚拉低时关闭 VPMC 供电。

当电源管理域处于复位状态或 VPMC 断电状态时，仅电池备份域在正常工作，因此系统唤醒必须由电池备份域执行，电池备份域中提供的唤醒源有：

- WBUTN 按键唤醒
- 电池备份域安全违例
- RTC 闹钟 0
- RTC 闹钟 1
- 电池备份域 GPIO(BGPIO)

POR_SELECT 寄存器的 SELECT 位用来使能以上各唤醒源。

可通过 POR_CAUSE 寄存器查看最近一次唤醒的源头。对置 1 的标志位写 1 可以将其清除。

11.4 电池备份域按键控制 BUTN

BUTN 是一个按键状态检测模块，它可以用于电源管理域以及系统电源域的电源开关管理。

由于电池备份域有独立的电源输入和时钟源，因此 BUTN 可以在仅有 VBAT 供电的情况下，实现按键状态检测，并随之打开或者关闭系统的电源，生成唤醒事件，或者产生中断。

- 监测电源按键 PBUTN 与唤醒按键 WBUTN，2 个按键输入
- 控制 PLED 和 WLED，2 个 LED 输出
- 支持检测多种按键状态：单击，双击，三击，长按，超长按等
- 支持检测 2 个按键的组合按键状态：检测一个按键被按下时，另一个按键的状态：单击，双击，或三击
- 支持在检测到各种按键状态或者组合按键时，生成中断

11.4.1 电源按键和电源按键指示

电源按键 PBUTN 是电源管理域的开关控制输入。按键默认输入逻辑 0 为有效电平，因此建议用户应在外部将对应 IO 上拉至 VBAT，当按键按下时，按键 IO 上的输入变成低电平。

当系统处于电源管理域复位或 VPMC 掉电时，PBUTN 上检测到一次有效的按键（输入保持低电平约 0.5 秒），可以唤醒电源管理域电路，使系统重新工作。

当系统处于运行状态时，PBUTN 上检测到一次有效的超长按键（输入保持低电平约 16 秒），就会指示电源管理系统关闭电源管理域的各个电源，使系统休眠。

电源按键提示 PLED，是一个反映的电源按键 PBUTN 的状态的输出。PLED 输出为开漏输出，用户可以把此 IO 通过一个 LED 连接到合适的供电，通过 LED 提示按键的状态。它的输出模式如下：

- 按键输入高电平（按键未按下）时，输出为开漏高电平，LED 关闭。
- 按键输入低电平保持 0.5 秒后（一次有效按键），LED 开始快速闪耀
- 按键输入低电平约 4 秒后（一次有效长按键），LED 变为慢速闪耀
- 按键输入低电平约 16 秒后（一次有效超长按键），LED 再次关闭

11.4.2 唤醒按键和唤醒按键指示

唤醒按键 WBUTN 并不像电源按键 PBUTN 那样可以控制整个系统的电源开关。用户可以利用唤醒按键 WBUTN 生成唤醒事件，当系统处于掉电状态时，唤醒按键 WBUTN 上检测到一次有效的按键（输入保持低电平约 0.5 秒），可以重新打开电源域 VPMC 里的各个电源，使系统重新工作。

用户也可以根据唤醒按键 WBUTN 的不同按压状态产生中断。

唤醒按键提示 WLED，是一个反映的唤醒按键 WBUTN 的状态的输出。WLED 输出为开漏输出，用户可以把此 IO 通过一个 LED 连接到合适的供电，通过 LED 提示按键的状态。它的输出模式如下：

- 按键输入高电平（按键未按下）时，输出为开漏高电平，LED 关闭。
- 按键输入低电平保持 0.5 秒后（一次有效按键），LED 开始快速闪耀
- 按键输入低电平约 4 秒后（一次有效长按键），LED 变为慢速闪耀
- 按键输入低电平约 16 秒后（一次有效超长按键），LED 再次关闭

11.5 按键状态检测和中断

除了通过电源按键和唤醒按键实现系统电源的休眠、唤醒外，BUTN 还支持检测这些按键的按键状态：

- 按键按下，即检测到按键输入低电平
- 有效按键，即检测到按键输入低电平保持约 0.5 秒
- 长按键，即检测到按键输入低电平保持约 4 秒
- 超长按键，即检测到按键输入低电平保持约 16 秒
- 单击，即一次有效按键
- 双击，即一次有效按键松开后，约 0.5 秒再次按下，并保持约 0.5 秒以上
- 三击，即一次双击按键松开后，约 0.5 秒再次按下，并保持约 0.5 秒以上

BUTN 还支持检测组合按键：

- 电源按键和唤醒按键同时按下
- 电源按键和唤醒按键同时按键有效
- 电源按键和唤醒按键同时长按键有效
- 电源按键和唤醒按键同时超长按键有效
- 当电源按键按下时，唤醒按键的单击，双击，三击
- 当唤醒按键按下时，电源按键的单击，双击，三击

用户可以通过 **BTN_STATUS** 寄存器的对应状态位，查看是否检测到所支持的按键状态。一旦发生，对应标志位即置 1。此时，用户通过对标志位写入 1，来清除这个标志位。

用户可以通过 **BTN_IRQ_MASK** 寄存器打开或者关闭特定按键状态的中断。如果寄存器内的对应中断使能位置 1，即表示在检测到这个按键状态时，生成中断请求。

11.6 BCFG 寄存器说明

BCFG 的寄存器列表如下：

BCFG base address: 0xF5008000

地址偏移	名称	描述	复位值
0x0000	VBG_CFG	电压基准源	0x00000000
0x0008	IRC32K_CFG	32K 时钟	0x00000000
0x000C	XTAL32K_CFG	32K 晶振	0x00000000
0x0010	CLK_CFG	时钟设置	0x00000000

表 22: BCFG 寄存器列表

11.7 BCFG 寄存器详细信息

BCFG 的寄存器详细说明如下：

11.7.1 VBG_CFG (0x0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
VBG_TRIMMED	RSVD					LP_MODE	POWER_SAVE	RSVD				VBG_IP0				RSVD				VBG_P65				RSVD			VBG_P50				

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RW	N/A					RW	RW	N/A			RW				N/A			RW				N/A			RW						
0	x	x	x	x	x	0	0	x	x	x	0	0	0	0	0	x	x	x	0	0	0	0	0	x	x	x	0	0	0	0	0

VBG_CFG [31:0]

位域	名称	描述
31	VBG_TRIMMED	已校准，此位在熔丝校准后自动置位，并停止加载熔丝值，写 0 清 0: 基准源未校准 1: 基准源已校准
25	LP_MODE	基准源低功耗模式 0: 正常模式 1: 低功耗模式
24	POWER_SAVE	基准源省电模式 0: 正常模式 1: 省电模式
20-16	VBG_1P0	1.0V 基准校准值
12-8	VBG_P65	0.65V 基准校准值
4-0	VBG_P50	0.50 基准校准值

VBG_CFG 位域

11.7.2 IRC32K_CFG (0x8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IRC_TRIMMED	RSVD							CAPEX7_TRIM	CAPEX6_TRIM	RSVD										CAP_TRIM											
RW	N/A							RW	RW	N/A										RW											
0	x	x	x	x	x	x	x	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

IRC32K_CFG [31:0]

位域	名称	描述
31	IRC_TRIMMED	已校准，此位在熔丝校准后自动置位，并停止加载熔丝值，写 0 清 0: 32K 未校准 1: 32K 已校准
23	CAPEX7_TRIM	32K 校准值，冗余位 7
22	CAPEX6_TRIM	32K 校准值，冗余位 6
8-0	CAP_TRIM	32K 校准值

IRC32K_CFG 位域

11.7.3 XTAL32K_CFG (0xC)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																			HYST_EN	RSVD	GMSEL	RSVD	CFG	RSVD	AMP						
N/A																			RW	N/A	RW	N/A	RW	N/A	RW						
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	0	0	x	x	x	0	x	x	0	0

XTAL32K_CFG [31:0]

位域	名称	描述
12	HYST_EN	32K 振荡器迟滞
9-8	GMSEL	32K 振荡器跨导
4	CFG	32K 振荡器设置
1-0	AMP	32K 振荡器放大器

XTAL32K_CFG 位域

11.7.4 CLK_CFG (0x10)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD	XTAL_SEL	RSVD													KEEP_IRC	RSVD										FORCE_XTAL	RSVD					
N/A	RO	N/A													RW	N/A										RW	N/A					
x	x	x	0	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	x

CLK_CFG [31:0]

位域	名称	描述
28	XTAL_SEL	已选择晶体
16	KEEP_IRC	保持内部 32K
4	FORCE_XTAL	强制切换到晶体

CLK_CFG 位域

11.8 BPOR 寄存器说明

BPOR 的寄存器列表如下：

BPOR base address: 0xF5004000

地址偏移	名称	描述	复位值
0x0000	POR_CAUSE	开机原因	0x00000000
0x0004	POR_SELECT	开机选择	0x00000000

地址偏移	名称	描述	复位值
0x0008	POR_CONFIG	复位配置	0x00000000
0x000C	POR_CONTROL	关机控制	0x00000000

表 23: BPOR 寄存器列表

11.9 BPOR 寄存器详细信息

BPOR 的寄存器详细说明如下:

11.9.1 POR_CAUSE (0x0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																CAUSE															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0

POR_CAUSE [31:0]

位域	名称	描述
4-0	CAUSE	开机原因，每一位代表一个原因，写 1 清 bit0: 唤醒按键 bit1: 安全违例 bit2: RTC 定时 0 bit3: RTC 定时 1 bit4: GPIO

POR_CAUSE 位域

11.9.2 POR_SELECT (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																SELECT															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0

POR_SELECT [31:0]

位域	名称	描述
4-0	SELECT	开机选择, 每一位代表一个原因, 1 表示允许该原因自动开机 bit0: 唤醒按键 bit1: 安全违例 bit2: RTC 定时 0 bit3: RTC 定时 1 bit4: GPIO

POR_SELECT 位域

11.9.3 POR_CONFIG (0x8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																RETENTION															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0

POR_CONFIG [31:0]

位域	名称	描述
0	RETENTION	关机时保留电池域寄存器设置 0: 电池域随着引脚复位一起复位 1: 引脚复位时电池域不复位, 保持运行状态

POR_CONFIG 位域

11.9.4 POR_CONTROL (0xC)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD																COUNTER																
N/A																RW																
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

POR_CONTROL [31:0]

位域	名称	描述
15-0	COUNTER	关机计数器, 计数器倒计数到 0 即停止, 关机发生在计数器值是 1 的时刻。

POR_CONTROL 位域

11.10 BUTN 寄存器说明

BUTN 的寄存器列表如下：

BUTN base address: 0xF500C000

地址偏移	名称	描述	复位值
0x0000	BTN_STATUS	按键状态	0x00000000
0x0004	BTN_IRQ_MASK	按键中断掩码	0x00000000
0x0008	LED_INTENSE	指示灯亮度	0x00000000

表 24: BUTN 寄存器列表

11.11 BUTN 寄存器详细信息

BMU 的寄存器详细说明如下：

11.11.1 BTN_STATUS (0x0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD	XWCLICK	RSVD	RSVD	WCLICK	RSVD	RSVD	RSVD	XPCLICK	RSVD	PCLICK	RSVD	RSVD	DBTN	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD
N/A	RW	N/A	N/A	RW	N/A	N/A	N/A	RW	N/A	RW	N/A	N/A	RW	N/A	N/A	N/A	N/A	N/A	N/A	N/A	N/A	N/A	N/A	N/A	N/A	N/A	N/A	N/A	N/A	N/A	N/A	N/A
x	0	0	0	x	0	0	0	x	0	0	0	x	0	0	0	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	

BTN_STATUS [31:0]

位域	名称	描述
30-28	XWCLICK	电源键保持按下，唤醒键点击状态, 写 1 清 bit0: 单击 bit1: 双击 bit2: 三连击
26-24	WCLICK	唤醒键点击状态, 写 1 清 bit0: 单击 bit1: 双击 bit2: 三连击
22-20	XPCLICK	唤醒键保持按下，电源键点击状态, 写 1 清 bit0: 单击 bit1: 双击 bit2: 三连击
18-16	PCLICK	电源键点击状态, 写 1 清 bit0: 单击 bit1: 双击 bit2: 三连击

位域	名称	描述
11-8	DBTN	双键按压状态, 写 1 清 bit0: 触碰 bit1: 按下 0.5 秒 bit2: 长按 8 秒以上 bit3: 按压 16 秒以上
7-4	WBTN	唤醒键按压状态, 写 1 清 bit0: 触碰 bit1: 按下 0.5 秒 bit2: 长按 8 秒以上 bit3: 按压 16 秒以上
3-0	PBTN	电源键按压状态, 写 1 清 bit0: 触碰 bit1: 按下 0.5 秒 bit2: 长按 8 秒以上 bit3: 按压 16 秒以上

BTN_STATUS 位域

11.11.2 BTN_IRQ_MASK (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD	XWCLICK	RSVD	WCLICK	RSVD	XPCLICK	RSVD	PCLICK	RSVD	DBTN	WBTN	PBTN																				
N/A	RW	N/A	RW	N/A	RW	N/A	RW	N/A	RW	N/A	RW	N/A	RW	N/A	RW	N/A	RW	N/A	RW	N/A	RW	N/A	RW	N/A	RW	N/A	RW	N/A	RW	N/A	RW
x	0	0	0	x	0	0	0	x	0	0	0	x	0	0	0	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0

BTN_IRQ_MASK [31:0]

位域	名称	描述
30-28	XWCLICK	电源键保持按下, 唤醒键点击状态, 写 1 清 bit0: 单击 bit1: 双击 bit2: 三连击
26-24	WCLICK	唤醒键点击状态, 写 1 清 bit0: 单击 bit1: 双击 bit2: 三连击
22-20	XPCLICK	唤醒键保持按下, 电源键点击状态, 写 1 清 bit0: 单击 bit1: 双击 bit2: 三连击

位域	名称	描述
18-16	PCLICK	电源键点击状态, 写 1 清 bit0: 单击 bit1: 双击 bit2: 三连击
11-8	DBTN	双键按压状态, 写 1 清 bit0: 触碰 bit1: 按下 0.5 秒 bit2: 长按 8 秒以上 bit3: 按压 16 秒以上
7-4	WBTN	唤醒键按压状态, 写 1 清 bit0: 触碰 bit1: 按下 0.5 秒 bit2: 长按 8 秒以上 bit3: 按压 16 秒以上
3-0	PBTN	电源键按压状态, 写 1 清 bit0: 触碰 bit1: 按下 0.5 秒 bit2: 长按 8 秒以上 bit3: 按压 16 秒以上

BTN_IRQ_MASK 位域

11.11.3 LED_INTENSE (0x8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD												RLED				RSVD										PLED						
N/A												RW				N/A										RW						
x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0

LED_INTENSE [31:0]

位域	名称	描述
19-16	RLED	唤醒指示灯亮度, 有效范围 0-15, 数值越大指示灯越亮
3-0	PLED	电源指示灯亮度, 有效范围 0-15, 数值越大指示灯越亮

LED_INTENSE 位域

12 电源管理域配置模块 PCFG

本章节描述了电源域管理器 PCFG 的主要特性。

12.1 特性总结

PCFG 是电源管理域内的电源、时钟和模拟类外设的集成控制模块。用户可以通过 PCFG 实现：

- 线性稳压器 LDOOTP 控制
- 开关电源 DCDC 配置
- 电源管理域门控时钟管理
- 调试控制

12.2 功能描述

本章节描述 PCFG 的功能。

12.2.1 线性稳压器 LDOOTP 配置

线性稳压器 LDOOTP 是片上一次性可编程存储器 OTP 的电源。对 OTP 进行烧写前，必须先将 LDO2P5 寄存器的 ENABLE 位使能，并等待 READY 位有效。在 OTP 烧写结束后必须清除 ENABLE 位以关闭该 LDO。

12.2.2 开关电源 DCDC 配置

开关电源 DCDC 可以用来为系统电源域提供电源。DCDC 的输出电压通过 DCDC_MODE 寄存器的 VOLT 位设置，默认电压为 1.15V。

DCDC 默认开启，当芯片使用外部电源直接为 VDD_SOC 供电时，应将 DCDC_MODE 寄存器的 MODE 位设为 0 以关闭 DCDC。

当系统进入休眠模式(详见节 15.4)时,DCDC 也可随之关闭或者进入低功耗状态,相关控制在 POWER_TRAP 寄存器的 TRAP 和 RETENTION, 其组合关系如表 25 所示:

TRAP 位	RETENTION	设置
0	-	系统休眠时, DCDC 工作状态不变
1	0	系统休眠时, DCDC 关闭
1	1	系统休眠时, DCDC 进入低功耗模式

表 25: DCDC 低功耗状态控制

DCDC 进入低功耗模式时, 输出电压在 DCDC_LPMODE 寄存器的 STBY_VOLT 中设置。可以根据应用设置一个较低的电压, 例如使用系统电源域的存储器内容保持电压值。

DCDC 支持获取当前电流强度, 在开启电流测量功能后, 可从 DCDC_CURRENT 寄存器的 LEVEL 读取。

12.2.3 电源管理域模块的时钟门控

用户可以通过 SCG_CTRL 寄存器打开或关闭电源管理域部分模块的时钟。

- OTP
- PGPIO

- PIOC
- PTMR
- PWDG
- PUART

12.2.4 系统电源域唤醒

电源管理域中的唤醒源有：

- OTP 中断
- PTMR 中断
- PUART 中断
- PWDG 中断
- PGPIO 中断
- 电源管理域安全违例

可通过 PCFG 模块的 WAKE_MASK 寄存器允许以上唤醒源唤醒系统，而唤醒源状态可在 WAKE_CAUSE 寄存器中读取和清零。

12.2.5 调试控制

用户可以通过 DEBUG_STOP 寄存器设置在处理器调试模式下时，部分计时类模块停止计数：

- HART0 = 1'b1，CPU0 在调试时，计时模块停止计数

受控的计时模块有：

- GPTMR0~3
- WDG0~1
- PWM0~3
- PTMR
- PWDG

12.2.6 电源管理域复位控制模块 PPOR

PPOR 管理系统电源域的复位。

用户可以通过 RESET_ENABLE 寄存器来打开或者关闭这些复位。

用户可以通过 RESET_FLAG 寄存器来查看最近一次复位的来源。

RESET_COLD 寄存器用来控制每个复位源产生冷复位或者温复位。

用户可以通过 SOFTWARE_RESET 的 COUNTER 位域配置软件复位倒计时计数器。用户可以任意配置 COUNTER，当这个计数器倒计时到 2 时，生成软件复位。对 COUNTER 写入 0 可以关闭软件复位，并取消正在进行的软件复位倒计时。

12.3 PCFG 寄存器说明

PCFG 的寄存器列表如下：

PCFG base address: 0xF40C4000

地址偏移	名称	描述	复位值
0x0000	BANDGAP	基准源	0x00101010
0x0004	LDO1P1	1.1V 稳压源	0x0001044C
0x0008	LDO2P5	2.5V 稳压源	0x000009C4
0x0010	DCDC_MODE	DCDC 工作模式	0x00B010B0
0x0014	DCDC_LPMODE	DCDC 低功耗设置	0x00B010B0
0x0018	DCDC_PROT	DCDC 保护	0x00000000
0x001C	DCDC_CURRENT	DCDC 电流估计	0x00000000
0x0020	DCDC_ADVMODE	DCDC 高级设置	0x00EF1C6E
0x0024	DCDC_ADVPARAM	DCDC 高级参数	0x00EF1C6E
0x0028	DCDC_MISC	DCDC 杂项设置	0x00070100
0x002C	DCDC_DEBUG	调试设置	0x00005DBF
0x0030	DCDC_START_TIME	DCDC 启动时间	0x0001193F
0x0034	DCDC_RESUME_TIME	DCDC 恢复时间	0x00008C9F
0x0040	POWER_TRAP	DCDC 低功耗设置	0x00000000
0x0044	WAKE_CAUSE	唤醒原因	0x00000000
0x0048	WAKE_MASK	唤醒掩蔽	0x00000000
0x004C	SCG_CTRL	保持外设时钟开关	0xFFFFFFFF
0x0050	DEBUG_STOP	调试通知	0x00000001
0x0060	RC24M	RC24M 设置	0x00000316
0x0064	RC24M_TRACK	RC 24M 跟踪设置	0x00000000
0x0068	TRACK_TARGET	RC 24M 跟踪频率	0x00000000
0x006C	STATUS	RC 24M 跟踪状态	0x00000000

表 26: PCFG 寄存器列表

12.4 PCFG 寄存器详细信息

PCFG 的寄存器详细说明如下:

12.4.1 BANDGAP (0x0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
VBG_TRIMMED	RSVD					LOWPOWER_MODE	POWER_SAVE	RSVD				VBG_1P0_TRIM				RSVD			VBG_P65_TRIM				RSVD			VBG_P50_TRIM					
RW	N/A					RW	RW	N/A				RW				N/A			RW				N/A			RW					
0	x	x	x	x	x	0	0	x	x	x	1	0	0	0	0	x	x	x	1	0	0	0	0	x	x	x	1	0	0	0	0

BANDGAP [31:0]

位域	名称	描述
31	VBG_TRIMMED	已校准，此位在熔丝校准后自动置位，并停止加载熔丝值，写 0 清 0: 基准源未校准 1: 基准源已校准
25	LOWPOWER_MODE	基准源低功耗模式 0: 正常模式 1: 低功耗模式
24	POWER_SAVE	基准源省电模式 0: 正常模式 1: 省电模式
20-16	VBG_1P0_TRIM	1.0V 基准校准值
12-8	VBG_P65_TRIM	0.65V 基准校准值
4-0	VBG_P50_TRIM	0.50 基准校准值

BANDGAP 位域

12.4.2 LDO1P1 (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD															ENABLE	RSVD					VOLT										
N/A															RW	N/A					RW										
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	1	x	x	x	x	0	1	0	0	0	1	0	0	1	1	0	0

LDO1P1 [31:0]

位域	名称	描述
16	ENABLE	稳压电源开关 0: 关闭 1: 打开
11-0	VOLT	输出电压，单位毫伏。允许输入范围 700mV-1320mV。硬件自动选择不低于目标值的最小电压。

LDO1P1 位域

12.4.3 LDO2P5 (0x8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD			READY	RSVD											ENABLE	RSVD			VOLT												
N/A			RO	N/A											RW	N/A			RW												
x	x	x	0	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	x	1	0	0	1	1	1	0	0	0	1	0	0

LDO2P5 [31:0]

位域	名称	描述
28	READY	2.5V 电源以稳定 0: 关闭或尚未稳定 1: 已稳定
16	ENABLE	稳压电源开关 0: 关闭 1: 打开
11-0	VOLT	输出电压，单位毫伏。允许输入范围 2125mV-2900mV。硬件自动选择不低于目标值的最小电压。

LDO2P5 位域

12.4.4 DCDC_MODE (0x10)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD			READY	RSVD											MODE	RSVD			VOLT												
N/A			RO	N/A											RW	N/A			RW												
x	x	x	0	x	x	x	x	x	x	x	x	x	0	0	0	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0

DCDC_MODE [31:0]

位域	名称	描述
28	READY	DCDC 稳定标志 0: DCDC 尚未稳定 1: DCDC 已稳定
18-16	MODE	DCDC 工作模式 XX0: 关闭 001: 基本模式 011: 通用模式 111: 专家模式

位域	名称	描述
11-0	VOLT	输出电压，单位毫伏。允许输入范围 600mV-1375mV。硬件自动选择不低于目标值的最小电压。

DCDC_MODE 位域

12.4.5 DCDC_LPMODE (0x14)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD											STBY_VOLT																					
N/A											RW																					
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0

DCDC_LPMODE [31:0]

位域	名称	描述
11-0	STBY_VOLT	低功耗模式输出电压，单位毫伏。允许输入范围 600mV-1375mV。硬件自动选择不低于目标值的最小电压。

DCDC_LPMODE 位域

12.4.6 DCDC_PROT (0x18)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD		ILIMIT_LP	RSVD		OVERLOAD_LP		DISABLE_POWER_LOSS		RSVD						POWER_LOSS_FLAG		DISABLE_OVERVOLTAGE		RSVD						OVERVOLT_FLAG	DISABLE_SHORT	RSVD		SHORT_CURRENT	RSVD		SHORT_FLAG
N/A		RW	N/A		RW		RW		N/A						RO		RW		N/A						RO	RW	N/A		RW	N/A		RO
x	x	x	0	x	x	x	0	0	x	x	x	x	x	x	0	0	x	x	x	x	x	x	0	0	x	x	0	x	x	x	0	

DCDC_PROT [31:0]

位域	名称	描述
28	ILIMIT_LP	低功耗模式负载电流 0:250mA 1:200mA
24	OVERLOAD_LP	低功耗模式下过流 0: 电流低于设定值 1: 电流超过设定值

位域	名称	描述
23	DISABLE_POWER_LOSS	禁止失电保护 0: 允许保护, 失电后保持关闭 1: 禁止保护, 失电后尝试重启
16	POWER_LOSS_FLAG	失电标志 0: 电源输入正常 1: 电源输入过低
15	DISABLE_OVERVOLTAGE	禁止输出过压保护 0: 允许保护, DCDC 过压后自动关闭 1: 禁止保护, DCDC 过压后保持工作
8	OVERVOLT_FLAG	输出过压标志 0: 输出正常 1: 输出过高
7	DISABLE_SHORT	禁止输出短路保护 0: 允许保护, DCDC 短路后自动关闭 1: 禁止保护, DCDC 短路后保持工作
4	SHORT_CURRENT	短路电流 0: 2.0A, 1: 1.3A
0	SHORT_FLAG	短路标志 0: 电流低于短路电流 1: 检测到短路

DCDC_PROT 位域

12.4.7 DCDC_CURRENT (0x1C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																ESTI_EN	RSVD						VALID	RSVD			LEVEL				
N/A																RW	N/A						RO	N/A			RO				
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	x	x	x	0	x	x	x	0	0	0	0	0

DCDC_CURRENT [31:0]

位域	名称	描述
15	ESTI_EN	使能电流估计
8	VALID	电流估计有效 0: 无估计数据 1: 估计值有效
4-0	LEVEL	DCDC 估计电流, 电流值位 LEVEL * 50mA

DCDC_CURRENT 位域

12.4.8 DCDC_ADVMODE (0x20)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD					EN_RCSCALE			RSVD		DC_C		DC_R			RSVD											EN_FF_DET	EN_FF_LOOP	EN_AUTOLP	EN_DCM_EXIT	EN_SKIP	EN_IDLE	EN_DCM
N/A					RW			N/A		RW		RW			N/A											RW	RW	RW	RW	RW	RW	RW
x	x	x	x	x	0	0	0	x	x	0	0	0	0	0	0	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	

DCDC_ADVMODE [31:0]

位域	名称	描述
26-24	EN_RCSCALE	Enable RC scale
21-20	DC_C	Loop C number
19-16	DC_R	Loop R number
6	EN_FF_DET	enable feed forward detect 0: feed forward detect is disabled 1: feed forward detect is enabled
5	EN_FF_LOOP	enable feed forward loop 0: feed forward loop is disabled 1: feed forward loop is enabled
4	EN_AUTOLP	enable auto enter low power mode 0: do not enter low power mode 1: enter low power mode if current is detected low
3	EN_DCM_EXIT	avoid over voltage 0: stay in DCM mode when voltage excess 1: change to CCM mode when voltage excess
2	EN_SKIP	enable skip on narrow pulse 0: do not skip narrow pulse 1: skip narrow pulse
1	EN_IDLE	enable skip when voltage is higher than threshold 0: do not skip 1: skip if voltage is excess
0	EN_DCM	DCM mode 0: CCM mode 1: DCM mode

DCDC_ADVMODE 位域

12.4.9 DCDC_ADVPARAM (0x24)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD														MIN_DUT				RSVD		MAX_DUT											
N/A														RW				N/A		RW											
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	x	0	0	0	0	0	0	0

DCDC_ADVPARAM [31:0]

位域	名称	描述
14-8	MIN_DUT	minimum duty cycle
6-0	MAX_DUT	maximum duty cycle

DCDC_ADVPARAM 位域

12.4.10 DCDC_MISC (0x28)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD		EN_HYST	RSVD		HYST_SIGN HYST_THRS		RSVD		RC_SCALE	RSVD		DC_FF			RSVD				OL_THRE		RSVD			OL_HYST	RSVD	DELAY	CLK_SEL	EN_STEP			
N/A		RW	N/A		RW		N/A		RW	N/A		RW			N/A				RW		N/A			RW	N/A	RW	RW	RW			
x	x	x	0	x	x	0	0	x	x	x	0	x	0	0	0	x	x	x	x	x	x	0	0	x	x	x	0	x	0	0	0

DCDC_MISC [31:0]

位域	名称	描述
28	EN_HYST	hysteresis enable
25	HYST_SIGN	hysteresis sign
24	HYST_THRS	hysteresis threshold
20	RC_SCALE	Loop RC scale threshold
18-16	DC_FF	Loop feed forward number
9-8	OL_THRE	overload for threshold for load power mode
4	OL_HYST	current hysteresis range 0: 12.5mV 1: 25mV
2	DELAY	enable delay 0: delay disabled, 1: delay enabled
1	CLK_SEL	clock selection 0: select DCDC internal oscillator 1: select RC24M oscillator

位域	名称	描述
0	EN_STEP	enable stepping in voltage change 0: stepping disabled, 1: steing enabled

DCDC_MISC 位域

12.4.11 DCDC_DEBUG (0x2C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												UPDATE_TIME																			
N/A												RW																			
x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

DCDC_DEBUG [31:0]

位域	名称	描述
19-0	UPDATE_TIME	DCDC 电压调整时间，以 24M 时钟计数，缺省值 1mS

DCDC_DEBUG 位域

12.4.12 DCDC_START_TIME (0x30)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												START_TIME																			
N/A												RW																			
x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	1	0	0	0	1	1	0	0	1	0	0	1	1	1	1	1	1

DCDC_START_TIME [31:0]

位域	名称	描述
19-0	START_TIME	DCDC 电压启动时间，以 24M 时钟计数，缺省值 3mS

DCDC_START_TIME 位域

12.4.13 DCDC_RESUME_TIME (0x34)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												RESUME_TIME																			
N/A												RW																			
x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	1	0	0	0	1	1	0	0	1	0	0	1	1	1	1	1

DCDC_RESUME_TIME [31:0]

位域	名称	描述
19-0	RESUME_TIME	DCDC 低功耗恢复时间，以 24M 时钟计数，缺省值 1.5mS

DCDC_RESUME_TIME 位域

12.4.14 POWER_TRAP (0x40)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TRIGGERED	RSVD												RETENTION	RSVD												TRAP					
RW	N/A												RW	N/A												RW					
0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0

POWER_TRAP [31:0]

位域	名称	描述
31	TRIGGERED	DCDC 进入低功耗，若 DCDC 计入低功耗状态，此位会置位，此位写 1 清零 0: DCDC 未进入过低功耗模式 1: DCDC 进入过低功耗模式
16	RETENTION	DCDC 进入低功耗模式，降低电压保持 SOCSRAM 的内容 0: 关闭 DCDC 1: 降低电压
0	TRAP	允许 DCDC 在低功耗模式下关闭或降低电压，该位在 DCDC 关闭或降低电压后自动清零 0: DCDC 在低功耗模式下保持工作状态 1: DCDC 在低功耗模式下关闭或降低电压

POWER_TRAP 位域

12.4.15 WAKE_CAUSE (0x44)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
CAUSE																																	
RW																																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

WAKE_CAUSE [31:0]

位域	名称	描述
31-0	CAUSE	可从 DCDC 低功耗模式唤醒的唤醒状态，每位代表 1 个唤醒源，写 1 清零 0: 唤醒源未唤醒过系统 1: 唤醒源唤醒过系统 bit 0: SOC 请求 bit 1: 调试唤醒 bit 4: 熔丝中断 bit 7: UART 中断 bit 8: TMR 中断 bit 9: WDG 中断 bit10: PGPIO 中断 bit11: 安全传感器中断 bit12: 安全状态中断 bit16: 电池域安全违例 bit17: BGPIO 中断 bit18: 按键中断 bit19: 时钟中断

WAKE_CAUSE 位域

12.4.16 WAKE_MASK (0x48)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
MASK																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

WAKE_MASK [31:0]

位域	名称	描述
31-0	MASK	禁止唤醒源唤醒系统 0: 允许事件唤醒系统 1: 禁止时间唤醒系统 bit 0: SOC 请求 bit 1: 调试唤醒 bit 4: 熔丝中断 bit 7: UART 中断 bit 8: TMR 中断 bit 9: WDG 中断 bit10: PGPIO 中断 bit11: 安全传感器中断 bit12: 安全状态中断 bit16: 电池域安全违例 bit17: BGPIO 中断 bit18: 按键中断 bit19: 时钟中断

WAKE_MASK 位域

12.4.17 SCG_CTRL (0x4C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
SCG																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

SCG_CTRL [31:0]

位域	名称	描述
31-0	SCG	电源管理域外设时钟管理，每两位代表一个外设 00,01: 时钟自动开关 10: 保持关闭 11: 保持运行 bit0-1: 熔丝 bit2-3: SRAM bit4-5: 语音检测 bit6-7: GPIO bit8-9: IO 管理 bit10-11: TMR bit12-13: WDG bit14-15: UART bit16-17: 调试端口

SCG_CTRL 位域

12.4.18 DEBUG_STOP (0x50)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																CPU1		CPU0													
N/A																RW		RW													
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0

DEBUG_STOP [31:0]

位域	名称	描述
1	CPU1	CPU1 调试时通知外设设置 0: 不通知外设 1: 通知外设
0	CPU0	CPU0 调试时通知外设设置 0: 不通知外设 1: 通知外设

DEBUG_STOP 位域

12.4.19 RC24M (0x60)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RC_TRIMMED	RSVD																TRIM_C		RSVD		TRIM_F										

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RW										N/A										RW			N/A			RW						
0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	1	1	x	x	x	1	0	1	1	0

RC24M [31:0]

位域	名称	描述
31	RC_TRIMMED	RC24M 校准标志，若熔丝有校准值则该位在校准后置 1，写 0 清零该位 0: RC24M 未校准 1: RC24M 已校准
10-8	TRIM_C	RC24M 粗调，数值越大频率越高
4-0	TRIM_F	RC24M 细调，数值越大频率越高

RC24M 位域

12.4.20 RC24M_TRACK (0x64)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD										SEL24M	RSVD										RETURN	RSVD	TRACK								
N/A										RW	N/A										RW	N/A	RW								
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	0

RC24M_TRACK [31:0]

位域	名称	描述
16	SEL24M	选择外部参考 0: 32K OSC 1: 24M OSC
4	RETURN	外部时钟源停止时行为 0: 保持 1: 返回缺省值
0	TRACK	自动跟踪 0: RC24M 自由振荡 1: 跟踪外部时钟源

RC24M_TRACK 位域

12.4.21 TRACK_TARGET (0x68)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRE_DIV																TARGET															
RW																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TRACK_TARGET [31:0]

位域	名称	描述
31-16	PRE_DIV	参考频率预分频数
15-0	TARGET	目标频率，预分频倍数

TRACK_TARGET 位域

12.4.22 STATUS (0x6C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD											SEL32K	RSVD			SEL24M	EN_TRIM	RSVD				TRIM_C	RSVD			TRIM_F						
N/A											RO	N/A			RO	RO	N/A				RO	N/A			RO						
x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	0	0	x	x	x	x	0	0	0	x	x	x	0	0	0	0	0

STATUS [31:0]

位域	名称	描述
20	SEL32K	参考 OSC 32K 0: 否 1: 是
16	SEL24M	参考 OSC 24M 0: 否 1: 是
15	EN_TRIM	缺省值可用 0: 不可用 1: 可用
10-8	TRIM_C	缺省粗调值
4-0	TRIM_F	缺省细调值

STATUS 位域

12.5 PPOR 寄存器说明

PPOR 的寄存器列表如下：

PPOR base address: 0xF40C0000

地址偏移	名称	描述	复位值
0x0000	RESET_FLAG	复位源标志	0x00000000
0x0004	RESET_STATUS	复位源状态	0x00000000
0x0008	RESET_HOLD	复位保持	0x00000000
0x000C	RESET_ENABLE	复位使能	0x00000000
0x0010	RESET_HOT	复位类型	0x00000000
0x0014	RESET_COLD	复位类型	0x00000000
0x001C	SOFTWARE_RESET	软复位计数器	0x00000000

表 27: PPOR 寄存器列表

12.6 PPOR 寄存器详细信息

PPOR 的寄存器详细说明如下：

12.6.1 RESET_FLAG (0x0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
FLAG																																
W1C																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

RESET_FLAG [31:0]

位域	名称	描述
31-0	FLAG	发生过硬复位的复位标志，写 1 清 0: 电压过低 4: 调试复位 16: WDG0 17: WDG1 18: WDG2 19: WDG3 20: PWDG 31: 软件复位

RESET_FLAG 位域

12.6.2 RESET_STATUS (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
STATUS																																
RW																																

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

RESET_STATUS [31:0]

位域	名称	描述
31-0	STATUS	复位源当前状态 0: 电压过低 4: 调试复位 16: WDG0 17: WDG1 18: WDG2 19: WDG3 20: PWDG 31: 软件复位

RESET_STATUS 位域

12.6.3 RESET_HOLD (0x8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
STATUS																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

RESET_HOLD [31:0]

位域	名称	描述
31-0	STATUS	复位保持，此位置 1 的时候，若复位源保持有效则 SOC 保持复位状态，否则 SOC 复位自动释放 0: 电压过低 4: 调试复位 16: WDG0 17: WDG1 18: WDG2 19: WDG3 20: PWDG 31: 软件复位

RESET_HOLD 位域

12.6.4 RESET_ENABLE (0xC)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
ENABLE																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

RESET_ENABLE [31:0]

位域	名称	描述
31-0	ENABLE	允许复位源复位 SOC 0: 电压过低 4: 调试复位 16: WDG0 17: WDG1 18: WDG2 19: WDG3 20: PWDG 31: 软件复位

RESET_ENABLE 位域

12.6.5 RESET_HOT (0x10)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TYPE																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

RESET_HOT [31:0]

位域	名称	描述
31-0	TYPE	冷热复位选择, 0: 冷复位或温复位, 所有系统和引脚设置均被清除, 1: 热复位, 系统和引脚设置均被清除被保留 0: 电压过低 4: 调试复位 16: WDG0 17: WDG1 18: WDG2 19: WDG3 20: PWDG 31: 软件复位

RESET_HOT 位域

12.6.6 RESET_COLD (0x14)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
FLAG																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

RESET_COLD [31:0]

位域	名称	描述
31-0	FLAG	冷复位温复位选择，0：温复位，熔丝不重新加载，1：冷复位，重新加载熔丝 0: 电压过低 4: 调试复位 16: WDG0 17: WDG1 18: WDG2 19: WDG3 20: PWDG 31: 软件复位

RESET_COLD 位域

12.6.7 SOFTWARE_RESET (0x1C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
COUNTER																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

SOFTWARE_RESET [31:0]

位域	名称	描述
31-0	COUNTER	计数器在 24M 时钟下倒数计数到 0 时停止，计数器计至 2 时产生复位，写 0 可撤销中断

SOFTWARE_RESET 位域

13 系统控制模块 SYSCTL

本章节介绍系统控制模块 SYSCTL 的主要功能及使用。

13.1 特性总结

系统控制模块 SYSCTL 是系统电源域的管理模块。它的主要功能有：

- 功能时钟配置
- 处理器启动管理
- 系统电源域资源管理
- 低功耗管理
- 时钟测量

13.2 功能时钟配置

功能时钟的配置在 SYSCTL 模块中实现，用户可通过修改 CLOCK_CPU[x] 和 CLOCK[x] 寄存器来配置功能时钟。其中 MUX 位用来选择时钟源，时钟源列表见表 18。其中 DIV 位用来设置分频系数，寄存器可配置的有效值为 0~255，实际分频系数为寄存器值 +1，如设置 DIV 位为 3，则会将选择的时钟源进行 4 分频后输出。

LOC_BUSY 位为 0 时标志该功能时钟在当前配置下已能够使用。

分频系数和时钟源选择均支持运行中 (on-the-fly) 修改。

13.3 CPU 启动管理

CPU0 是 boot 核，系统总是从 CPU0 启动。CPU1 作为从核不能自主启动，SYSCTL 的 CPU[CPU1][LP] 寄存器的 HALT 位默认为 1，使 CPU1 不会自动执行程序。当主核 CPU0 需要启动 CPU1 运行程序时，需首先将 CPU1 程序的入口地址写入 SYSCTL 的 CPU[CPU1][GPR0] 寄存器，再将 CPU[CPU1][LP] 寄存器的 HALT 位清零，CPU1 即从入口地址开始运行程序。

13.3.1 启动管理

CPU0 的启动支持低功耗唤醒后的程序快速跳转，详见节 19.5。在该流程中 SYSCTL 提供以下支持：

- CPU[CPU0][LP] 寄存器的 RESET/SLEEP/WAKE 位用来标识事件记录
- CPU[CPU0][GPR0] 寄存器用来存放程序快速跳转入口
- CPU[CPU0][GPRx] 寄存器用来实现快速跳转的程序校验

13.4 系统电源域资源管理

系统控制模块 SYSCTL 管理整个系统电源域的时钟、电源开关和复位。

本节将对系统电源域中各种资源的开关控制机制作详细的介绍，编程模型的简单说明可直接跳转到小节 13.4.6 查看。

13.4.1 资源节点

在系统电源域中，各种能够被开启或关闭的节点称为资源节点 (resource)，包括各功能模块、功能时钟、子系统电源和复位、时钟源等。

RESOURCE[x] 寄存器用来配置资源节点，MODE 位用来配置资源节点的控制模式，软件可直接修改 MODE

位来直接控制某资源的使能和关闭。

对于功能模块，将其 RESOURCE[*] 寄存器的 MODE 位设为 1 即可使能该模块，设为 2 则关闭该模块。

对于 CPU 子系统，将其 RESOURCE[POW_*] 寄存器的 mode 位设为 1 即打开该子系统的电源开关，设为 2 则关闭电源开关。

对于 CPU 和 SOC 子系统，将其 RESOURCE[RST_*] 寄存器的 mode 位设为 2 则将该子系统保持复位，设为 1 则退出复位。

对于功能时钟和时钟源，将其 RESOURCE[CLK_TOP_*] 和 RESOURCE[CLK_SRC_*] 寄存器的 MODE 位设为 1 即使能该时钟，设为 2 则关闭该时钟。

LOC_BUSY 位为 0 时标志该资源节点已能够使用。

在实际应用中，资源节点的控制模式通常配置为默认值 0 即自动模式，其具体的工作机制详见下一小节。

13.4.2 资源节点的链式结构

资源节点之间存在依赖关系，如功能模块的正常工作依赖功能时钟的正确输出，功能时钟又依赖 PLL 等时钟源的频率稳定。这种依赖关系构成了一种链式结构，在链的下游是终端的各个功能模块，中游是功能时钟、电源和复位等直接服务功能模块的资源，上游主要是各时钟源。

图 8 以 CONN 子系统内的 ENET0 和 SDXC0 模块为例描述了资源节点的链式关系。

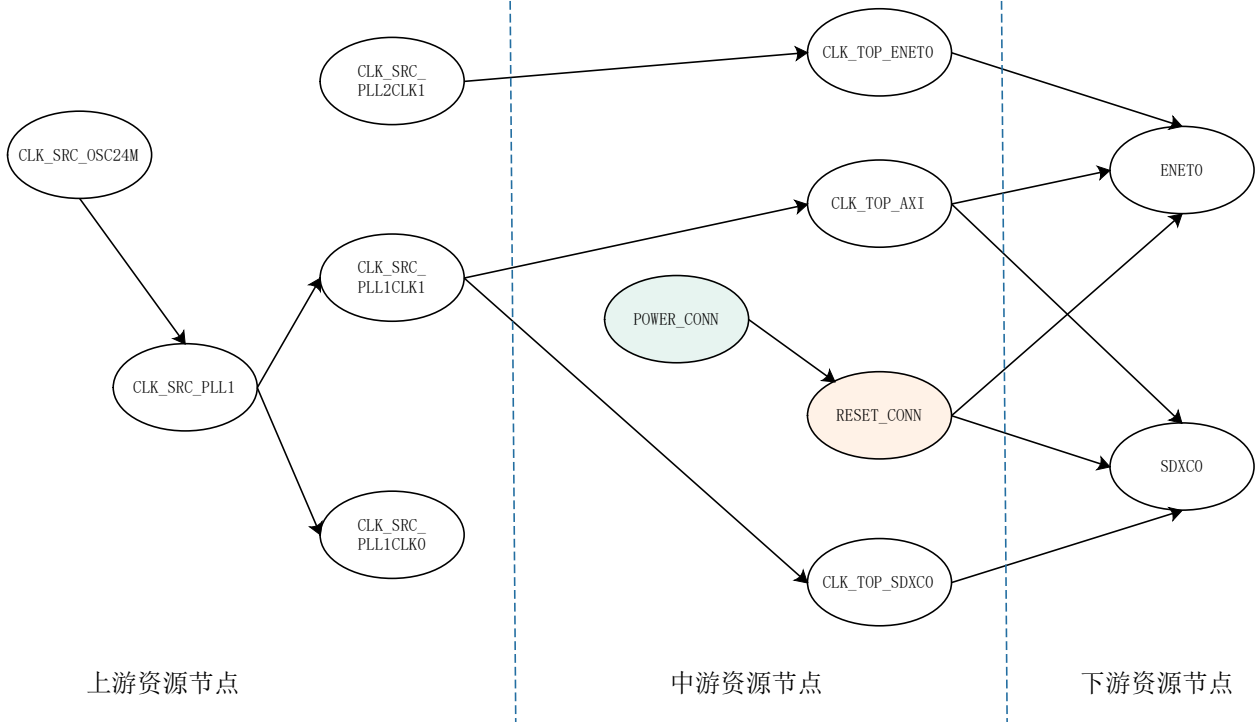


图 8: 资源节点的链式关系 *

* 仅用于阐述结构原理，不表明产品一定存在 ENET0/SDXC0/CONN 子系统

下游的资源节点 ENET0 的正常工作依赖于 CLK_TOP_ENET0 提供接口时钟，依赖于 CLK_TOP_AXI 提供总线时钟，还需要其所在的 CONN 子系统处于非复位状态且电源开关打开。

中游的资源节点 CLK_TOP_ENET0 在默认配置下依赖时钟源 PLL2CLK1，CLK_TOP_AXI 在默认配置下依赖时钟源 PLL1CLK1，另外 CONN 子系统的复位退出依赖 CONN 子系统的电源开关打开。

上游的资源节点 PLL1CLK1 时钟源依赖 PLL1 使能并频率稳定，PLL1 又依赖 XTAL24M 提供有效的参考时钟。

所有的资源节点都由 SYSCTL 模块统一管理，资源节点之间的依赖关系已在硬件上自动实现，用户无需关注具体的依赖关系。在资源节点链上，当下游的某个节点需要开启时，它会自动请求自己依赖的所有中上游的资源节点开启。如果中游和上游相关资源节点的 RESOURCE[] 寄存器中 MODE 位为 0 即处于自动模式时，该节点会在收到请求后自动开启，并同时要求更上游的资源节点开启。而资源节点默认就是工作在自动模式。

以 ENET0 模块为例，在所有中游和上游资源节点都工作于默认的自动模式时，将 RESOURCE[ENET0] 寄存器的 MODE 位修改为 1 即是要求使能 ENET0 模块，RESOURCE[ENET0] 寄存器的 LOC_BUSY 位会被置 1，同时通过链式传导，所有相关的资源节点都会被自动使能，直到 XTAL24M 震荡稳定，PLL1 时钟锁定，CLK_TOP_AXI 和 CLK_TOP_ENET0 时钟使能，CONN 子系统电源开启且复位结束时，RESOURCE[ENET0] 寄存器的 LOC_BUSY 位会被置 0，表示 ENET0 模块已准备就绪可以使用。

13.4.3 资源节点的自动关闭机制

链式结构上的资源节点能够根据请求自动开启，也能够在一一定的条件下自动关闭。

当一个资源节点关闭后，它会向自己依赖的资源节点发送关闭请求，当一个资源节点连接的下游的所有节点都发送了关闭请求时，该节点才被允许关闭。

假设图 8 中已显示了相关资源节点完整的依赖关系，在所有中游和上游资源节点都工作于默认的自动模式时，若将 RESOURCE[ENET0] 寄存器的 MODE 位修改为 2，即要求关闭 ENET0 模块，首先 ENET0 的模块时钟会被关闭，之后会请求关闭其依赖的所有资源节点。CLK_TOP_ENET0 由于只服务 ENET0 这一个下游资源节点，在收到其关闭请求后会执行关闭操作并继续向其依赖的上游资源节点 PLL2CLK1 发出关闭请求。

CLK_TOP_AXI 也会收到 ENET0 的关闭请求，但由于其下游同时连接的 SDXC0 仍处于工作状态，所以 CLK_TOP_AXI 不被允许关闭，RESET_CONN 资源节点也是如此。

13.4.4 资源节点保持开启

资源节点的自动关闭机制在允许的情况下能够一直将关闭请求自动传导到每条链的最上游如 XTAL24M 和 PLL 等，这些资源的重新开启会消耗一定的时间，如果用户关闭请求到达某个资源节点即停止传播，只需将该节点的 RESOURCE[] 寄存器的 MODE 位设为 1 即可将其强制保持使能。

常用的场景有：保持 PLL 不被关闭或 XTAL24M 一直工作，以及子系统的电源保持。

对于有独立电源开关的子系统，在低功耗模式下，存在以下几种可能的工作状态：

- 时钟保持：保持子系统内个别或全部模块的资源节点处于使能状态，使这些模块能够随时开始工作，这需要将相应的 RESOURCE[*] 寄存器的 MODE 位设为 1
- 寄存器保持：允许子系统内全部的模块资源节点关闭，但不对于子系统进行复位，且保留电源，使得子系统内的所有寄存器和逻辑电路状态得以保存，这需要设置子系统的 RESOURCE[RST_*] 和 RESOURCE[POW_*] 寄存器的 MODE 位为 1
- 存储器保持：允许子系统进入复位状态，但保留电源，这样能够保留子系统中存储器内的数据，这需要设置子系统 RESOURCE[POW_*] 寄存器的 MODE 位为 1
- 子系统电源关闭

子系统的状态设置还有另外一种方式实现，详见小节 13.5.2。

13.4.5 功能模块与处理器的连接

中游和上游资源节点工作在自动模式时，会根据其下游节点的请求自动执行开启和关闭，而下游的功能模块资源节点工作在自动模式时，则能够根据处理器的状态执行开启和关闭。

SYSCALL 提供了两个连接组 (link group 0/1) 用来将功能模块与处理器连接起来，通常 CPU0 使用 group0，CPU1 使用 group1。

功能模块与 group 的连接在 GROUP[*] 寄存器中设置，寄存器每一个 bit 对应一个功能模块，将 bit 置 1 表示将该模块与该 group 连接绑定。表 28 列出了 GROUP 寄存器的 bit 位与功能模块的对应关系。

GROUPx[0] 寄存器		GROUPx[1] 寄存器		GROUPx[2] 寄存器	
bit	资源节点	bit	资源节点	bit	资源节点
0	AHB/APB 外设总线	0	UART3	0	REF0
1	AXI 系统总线	1	UART4	1	REF1
2	USB 访问总线	2	UART5	2	
3	ILM0/DLM0	3	UART6	3	
4	MCHTMR0	4	UART7	4	
5	ILM1/DLM1	5	LIN0	5	
6	MCHTMR1	6	LIN1	6	
7	ROM	7	LIN2	7	
8	AXI_SRAM	8	LIN3	8	
9	I2C0	9	PTPC	9	
10	I2C1	10	CAN0	10	
11	I2C2	11	CAN1	11	
12	I2C3	12	CAN2	12	
13	GPTMR0	13	CAN3	13	
14	GPTMR1	14	WDG0	14	
15	GPTMR2	15	WDG1	15	
16	GPTMR3	16	MBX0	16	
17	GPIO	17	MBX1	17	
18	ADC0	18	CRC	18	
19	ADC1	19	MOT0	19	
20	ADC2	20	MOT1	20	
21	DAC0	21	MOT2	21	
22	DAC1	22	MOT3	22	
23	ACMP	23	SYNT	23	
24	SPI0	24	XPI	24	
25	SPI1	25	HDMA	25	
26	SPI2	26	XDMA	26	
27	SPI3	27	KEYM	27	
28	SDM	28	SDP	28	
29	UART0	29	RNG	29	

GROUPx[0] 寄存器		GROUPx[1] 寄存器		GROUPx[2] 寄存器	
bit	资源节点	bit	资源节点	bit	资源节点
30	UART1	30	TSNS	30	
31	UART2	31	USB	31	

表 28: 功能模块连接位表

为保证基本系统能够工作，SYSCTL 已对部分资源节点做了默认配置，如将 CPU0 默认连接绑定至 group0，将资源节点 AHBAPB 外设总线、AXI 系统总线以及 ROM 默认连接到 group0。

CPU 与 group 的连接通过 AFFILIATE[x] 寄存器配置，CPU1 默认并没有连接到 group1，需通过设置 AFFILIATE[CPU1] 寄存器的 LINK 位为 0b10 来绑定 CPU1 与 group1，而 AFFILIATE[CPU0] 寄存器的 LINK 位默认值为 0b1，即已将 CPU0 连接到了 group0。

当 CPU 与功能模块资源节点连接至同一个 group，且资源节点工作于自动模式时，这些资源节点就会随着 CPU 的状态变化而自动执行开启或关闭，如当 CPU 通过修改 GROUP 寄存器将一个资源节点连接至 CPU 自身所绑定的 group 时，该节点的功能模块会自动使能，模块依赖的一系列资源都会连带的自动开启，这也是系统推荐使用的最便捷的功能模块使能方式。

相应的,当 CPU 进入休眠时,其连接的各资源节点也会自动关闭.详细的 CPU 休眠后的行为管理请参考节 13.5。

引入 group 和 CPU 的连接功能后，图 8 可以扩展为图 9 的形式，构成完整的链式结构。

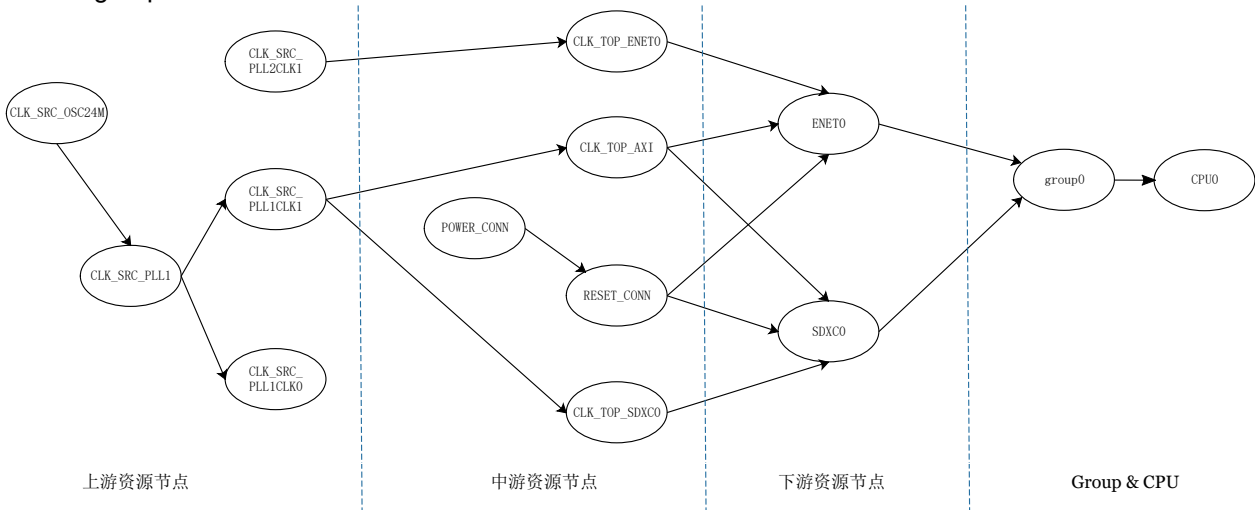


图 9: 资源节点与 group/CPU 的链式关系 *

* 仅用于阐述结构原理，不表明产品一定存在 ENETO/SDXC0/CONN 子系统

图中将 ENETO 和 SDXC0 连接到了 group0，表示 CPU0 需要使用 ENETO 和 SDXC0 这两个模块，其也形成了资源节点链的依赖关系。

当 CPU0 进入休眠后，会向 ENETO 和 SDXC0 都发出关闭请求，ENETO 和 SDXC0 会执行关闭并将关闭请求传导至链的上游。

13.4.6 资源节点的使用

系统电源域中所有的功能模块都是资源节点，他们在表 28 被列出。

除了 AHB/APB 外设总线、AXI 系统总线以及 ROM 模块默认已使能外，大部分功能模块都默认处于关闭状态。

如果 CPU0 上的软件需要使用某个功能模块，只需将 GROUP0 寄存器中该模块对应的 bit 置 1，再等待该模块对应的 RESOURCE[*] 寄存器的 GLB_BUSY 位为 0 即可，所有必要的资源会自动打开。

如果 CPU1 上的软件需要使用某个功能模块，需先将 AFFILIATE[CPU1] 寄存器的 LINK 位设为 b10，再将 GROUP1 寄存器中该模块对应的 bit 置 1，等待 GLB_BUSY0

13.5 低功耗管理

13.5.1 处理器的低功耗模式及唤醒

执行 WFI 指令是处理器从运行模式向低功耗模式切换的标志。进入低功耗模式后系统的行为由 CPU[CPUx][LP] 寄存器的 MODE 位设置。

- MODE 位为 b00 - 等待模式 (WAIT Mode): 只关闭处理器核心时钟
- MODE 位为 b01 - 停止模式 (STOP Mode): 关闭处理器核心时钟，且在资源节点链上向上游传导关闭请求，允许关闭更多的资源节点
- MODE 位为 b10 - 运行模式 (RUN Mode): 保留处理器核心时钟持续运行
- MODE 位为 b11 - 无效设置

处理器只有进入停止模式时才会触发 SYSCTL 执行资源节点链上的关闭操作。

从停止模式中唤醒一般由中断触发，哪些中断源能够唤醒系统是在 SYSCTL 的 CPU[CPUx][WAKEUP_ENABLE] 寄存器中配置的，将 bit 置 1 则对应的中断源能够将该 CPU 唤醒。

CPU[CPUx][WAKEUP_ENABLE] 寄存器的位分配与产品中中断向量表所定义的中断号一致。

系统唤醒以 CPU 退出休眠并能够处理中断为目标，因而当能够唤醒 CPU 的中断出现时，SYSCTL 模块会自动按顺序将 CPU 所在的资源节点链上的所有节点全部打开。

13.5.2 低功耗模式下资源节点的状态保持

对于有独立电源开关的子系统，如果其电源和复位的资源节点工作在自动模式，处理器的休眠有可能使其电源关闭而导致子系统内的寄存器和存储器信息全部丢失。

对于 XTAL24M 和 PLL 等资源节点，如果工作在自动模式，处理器的休眠有可能使其自动关闭，导致系统唤醒时需花费大量的时间等待它们频率稳定。

要单独控制这些资源节点在低功耗模式下的行为，除了直接修改其 RESOURCE[] 寄存器将 MODE 从自动模式改为使能模式外，更推荐使用 RETENTION[CPUx] 寄存器来控制部分中上游资源节点的行为。

RETENTION 寄存器中每一个 bit 对应一个资源节点，将 bit 置 1 后能够控制该资源忽略下游的关闭请求而保持开启。

SYSCTL 提供了 2 个 RETENTION 寄存器，分配给两个 CPU 分别使用，当一个 CPU 上的软件希望某些资源节点在低功耗模式下保持开启，只需在自己的 RETENTION 寄存器中做出修改，将对应 bit 置 1。

对于一个可控的资源节点，只要 RETENTION 寄存器要求其保持开启，它就会在低功耗模式下一直保持工作状态。

注意，RETENTION 配置与资源节点链和 group 连接都无关，可以理解为加在部分中上游资源节点上的强制使能开关。设置 2 个 RETENTION 寄存器是为了方便各 CPU 的软件独立设置自己的要求而无需互相交换信息。

RETENTION 寄存器中具体的 bit 分配如表 29 所示：

bit	保持开启的资源节点
0	系统电源域供电
1	系统电源域复位
2	CPU0 子系统供电
3	CPU0 子系统复位
4	CPU1 子系统供电
5	CPU1 子系统复位
6	XTAL24M
7	PLL0
8	PLL1
9	PLL2

表 29: RETENTION 寄存器位表

可以看到 RETENTION[CPU0] 寄存器中出现了 CPU1 子系统的资源节点，反之也是如此，可以用以下应用场景解释该功能：

CPU0 的应用需要使用一部分 CPU1 的 DLM 存储空间，所以它会在 GROUPA 寄存器中将 ILM1/DLM1 和 CPU0 连接起来。CPU1 需要使用 ILM1 所以当然会在 GROUPB 寄存器中也将 ILM1/DLM1 和 CPU1 连接起来。这样的配置可以保证即使 CPU1 进入休眠，DLM1 仍旧能够使用，即要求 CPU1 子系统不掉电。但 CPU0 也进入休眠时会导致 CPU1 子系统电源关闭，如果 CPU0 的软件要求 DLM1 中的数据不丢失，即资源节点 CPU1 的电源开关保持开启状态，只需在 RETENTION[CPU0] 寄存器中将 bit4 置 1 即可实现。

13.6 时钟测量模块

时钟测量模块允许用户选择片上的时钟进行测量，并将当前的结果保存在结果寄存器里。

SYSCTL 中有 4 个时钟测量单元 SLICE0~3，用户可以通过 MONITOR[SLICEx][CONTROL] 寄存器的 SELECTION 位选择需要测量的时钟，SELECTION 值对应的测量时钟见表 30。

通过 MONITOR[SLICEx][CONTROL] 寄存器的 REFERENCE 位选择测量的基准是 XTAL32K 还是 XTAL24M，通过 MONITOR[SLICEx][CONTROL] 寄存器的 ACCURAY 位选择精度是 1KHz 或是 1Hz。

SELECTION	测量时钟选择
0	clk_32k
1	clk_rc24m
2	clk_xtal24m
3	clk_usb0_phy
8	clk_24m
9	pll0clk0
10	pll0clk1
11	pll0clk2
12	pll1clk0
13	pll1clk1
14	pll2clk0
15	pll2clk1

SELECTION	测量时钟选择
128	clk_top_cpu0
129	clk_top_mct0
130	clk_top_mct1
131	clk_top_xpi0
132	clk_top_gptmr0
133	clk_top_gptmr1
134	clk_top_gptmr2
135	clk_top_gptmr3
136	clk_top_uart0
137	clk_top_uart1
138	clk_top_uart2
139	clk_top_uart3
140	clk_top_uart4
141	clk_top_uart5
142	clk_top_uart6
143	clk_top_uart7
144	clk_top_i2c0
145	clk_top_i2c1
146	clk_top_i2c2
147	clk_top_i2c3
148	clk_top_spi0
149	clk_top_spi1
150	clk_top_spi2
151	clk_top_spi3
152	clk_top_can0
153	clk_top_can1
154	clk_top_can2
155	clk_top_can2
156	clk_top_ptpc
157	clk_top_ana0
158	clk_top_ana1
159	clk_top_ana2
160	clk_top_ana3
161	clk_top_ana4
162	clk_top_ref0
163	clk_top_ref1
164	clk_top_lin0
165	clk_top_lin1
166	clk_top_lin2
167	clk_top_lin3

SELECTION

测量时钟选择

表 30: 测量时钟选择表

配置完成后对 MONITOR[SLICEx][CONTROL] 寄存器的 START 位写 1 可启动时钟测量,等待 MONITOR[SLICEx][CONTROL] 寄存器的 VALID 标志位置 1 后,用户可以从 MONITOR[SLICEx][CURRENT] 寄存器里读取时钟的频率信息。

注意: 时钟测量功能只适用于 400MHz 以下的时钟频率。

13.7 SYSCTL 寄存器说明

SYSCTL 的寄存器列表如下:

SYSCTL base address: 0xF4000000

地址偏移	名称	描述	复位值
0x0000	RESOURCE[CPU0]	cpu0_core 资源寄存器	0x00000000
0x0004	RESOURCE[CPX0]	cpu0 平台资源寄存器	0x00000000
0x0020	RESOURCE[CPU1]	cpu1_core 资源寄存器	0x00000000
0x0024	RESOURCE[CPX1]	cpu1 平台资源寄存器	0x00000000
0x0054	RESOURCE[POW_CPU0]	cpu0 电源资源寄存器	0x00000000
0x0058	RESOURCE[POW_CPU1]	cpu1 电源资源寄存器	0x00000000
0x005C	RESOURCE[RST_SOC]	soc 复位资源寄存器	0x00000000
0x0060	RESOURCE[RST_CPU0]	cpu0 复位资源寄存器	0x00000000
0x0064	RESOURCE[RST_CPU1]	cpu1 复位资源寄存器	0x00000000
0x0080	RESOURCE[CLK_SRC_XTAL]	24MHz 晶体资源寄存器	0x00000000
0x0084	RESOURCE[CLK_SRC_PLL0]	pll0 资源寄存器	0x00000000
0x0088	RESOURCE[CLK_SRC_CLK0_PLL0]	clk0_pll0 资源寄存器	0x00000000
0x008C	RESOURCE[CLK_SRC_CLK1_PLL0]	clk1_pll0 资源寄存器	0x00000000
0x0090	RESOURCE[CLK_SRC_CLK2_PLL0]	clk2_pll0 资源寄存器	0x00000000
0x0094	RESOURCE[CLK_SRC_PLL1]	pll1 资源寄存器	0x00000000
0x0098	RESOURCE[CLK_SRC_CLK0_PLL1]	clk0_pll1 资源寄存器	0x00000000
0x009C	RESOURCE[CLK_SRC_CLK1_PLL1]	clk1_pll1 资源寄存器	0x00000000
0x00A0	RESOURCE[CLK_SRC_PLL2]	pll2 资源寄存器	0x00000000
0x00A4	RESOURCE[CLK_SRC_CLK0_PLL2]	clk0_pll2 资源寄存器	0x00000000
0x00A8	RESOURCE[CLK_SRC_CLK1_PLL2]	clk1_pll2 资源寄存器	0x00000000
0x00AC	RESOURCE[CLK_SRC_PLL0_REF]	pll0 ref clock 资源寄存器	0x00000000
0x00B0	RESOURCE[CLK_SRC_PLL1_REF]	pll1 ref clock 资源寄存器	0x00000000
0x00B4	RESOURCE[CLK_SRC_PLL2_REF]	pll2 ref clock 资源寄存器	0x00000000
0x0100	RESOURCE[CLK_TOP_CPU0]	cpu0 功能时钟资源寄存器	0x00000000
0x0104	RESOURCE[CLK_TOP_MCT0]	mct0 功能时钟资源寄存器	0x00000000
0x0108	RESOURCE[CLK_TOP_MCT1]	mct1 功能时钟资源寄存器	0x00000000
0x010C	RESOURCE[CLK_TOP_XPI0]	xpi0 功能时钟资源寄存器	0x00000000
0x0110	RESOURCE[CLK_TOP_TMR0]	tmr0 功能时钟资源寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0114	RESOURCE[CLK_TOP_TMR1]	tmr1 功能时钟资源寄存器	0x00000000
0x0118	RESOURCE[CLK_TOP_TMR2]	tmr2 功能时钟资源寄存器	0x00000000
0x011C	RESOURCE[CLK_TOP_TMR3]	tmr3 功能时钟资源寄存器	0x00000000
0x0120	RESOURCE[CLK_TOP_URT0]	uart0 功能时钟资源寄存器	0x00000000
0x0124	RESOURCE[CLK_TOP_URT1]	uart1 功能时钟资源寄存器	0x00000000
0x0128	RESOURCE[CLK_TOP_URT2]	uart2 功能时钟资源寄存器	0x00000000
0x012C	RESOURCE[CLK_TOP_URT3]	uart3 功能时钟资源寄存器	0x00000000
0x0130	RESOURCE[CLK_TOP_URT4]	uart4 功能时钟资源寄存器	0x00000000
0x0134	RESOURCE[CLK_TOP_URT5]	uart5 功能时钟资源寄存器	0x00000000
0x0138	RESOURCE[CLK_TOP_URT6]	uart6 功能时钟资源寄存器	0x00000000
0x013C	RESOURCE[CLK_TOP_URT7]	uart7 功能时钟资源寄存器	0x00000000
0x0140	RESOURCE[CLK_TOP_I2C0]	i2c0 功能时钟资源寄存器	0x00000000
0x0144	RESOURCE[CLK_TOP_I2C1]	i2c1 功能时钟资源寄存器	0x00000000
0x0148	RESOURCE[CLK_TOP_I2C2]	i2c2 功能时钟资源寄存器	0x00000000
0x014C	RESOURCE[CLK_TOP_I2C3]	i2c3 功能时钟资源寄存器	0x00000000
0x0150	RESOURCE[CLK_TOP_SPI0]	spi0 功能时钟资源寄存器	0x00000000
0x0154	RESOURCE[CLK_TOP_SPI1]	spi1 功能时钟资源寄存器	0x00000000
0x0158	RESOURCE[CLK_TOP_SPI2]	spi2 功能时钟资源寄存器	0x00000000
0x015C	RESOURCE[CLK_TOP_SPI3]	spi3 功能时钟资源寄存器	0x00000000
0x0160	RESOURCE[CLK_TOP_CAN0]	can0 功能时钟资源寄存器	0x00000000
0x0164	RESOURCE[CLK_TOP_CAN1]	can1 功能时钟资源寄存器	0x00000000
0x0168	RESOURCE[CLK_TOP_CAN2]	can2 功能时钟资源寄存器	0x00000000
0x016C	RESOURCE[CLK_TOP_CAN3]	can3 功能时钟资源寄存器	0x00000000
0x0170	RESOURCE[CLK_TOP_PTPC]	ptpc 功能时钟资源寄存器	0x00000000
0x0174	RESOURCE[CLK_TOP_ANA0]	ana0 功能时钟资源寄存器	0x00000000
0x0178	RESOURCE[CLK_TOP_ANA1]	ana1 功能时钟资源寄存器	0x00000000
0x017C	RESOURCE[CLK_TOP_ANA2]	ana2 功能时钟资源寄存器	0x00000000
0x0180	RESOURCE[CLK_TOP_ANA3]	ana3 功能时钟资源寄存器	0x00000000
0x0184	RESOURCE[CLK_TOP_ANA4]	ana4 功能时钟资源寄存器	0x00000000
0x0188	RESOURCE[CLK_TOP_REF0]	ref0 功能时钟资源寄存器	0x00000000
0x018C	RESOURCE[CLK_TOP_REF1]	ref1 功能时钟资源寄存器	0x00000000
0x0190	RESOURCE[CLK_TOP_LIN0]	lin0 功能时钟资源寄存器	0x00000000
0x0194	RESOURCE[CLK_TOP_LIN1]	lin1 功能时钟资源寄存器	0x00000000
0x0198	RESOURCE[CLK_TOP_LIN2]	lin2 功能时钟资源寄存器	0x00000000
0x019C	RESOURCE[CLK_TOP_LIN3]	lin3 功能时钟资源寄存器	0x00000000
0x0200	RESOURCE[CLK_TOP_ADC0]	adc0 功能时钟资源寄存器	0x00000000
0x0204	RESOURCE[CLK_TOP_ADC1]	adc1 功能时钟资源寄存器	0x00000000
0x0208	RESOURCE[CLK_TOP_ADC2]	adc2 功能时钟资源寄存器	0x00000000
0x020C	RESOURCE[CLK_TOP_DAC0]	dac0 功能时钟资源寄存器	0x00000000
0x0210	RESOURCE[CLK_TOP_DAC1]	dac1 功能时钟资源寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0400	RESOURCE[AHBP]	ahbapb bus 资源寄存器	0x00000000
0x0404	RESOURCE[AXIS]	soc bus 资源寄存器	0x00000000
0x0408	RESOURCE[AXIC]	conn bus 资源寄存器	0x00000000
0x040C	RESOURCE[LMM0]	ILM0/DLM0 资源寄存器	0x00000000
0x0410	RESOURCE[MCT0]	mchtmr0 资源寄存器	0x00000000
0x0414	RESOURCE[LMM1]	ILM1/DLM1 资源寄存器	0x00000000
0x0418	RESOURCE[MCT1]	mchtmr1 资源寄存器	0x00000000
0x041C	RESOURCE[ROM0]	rom 资源寄存器	0x00000000
0x0420	RESOURCE[RAM0]	axi_sram 资源寄存器	0x00000000
0x0424	RESOURCE[I2C0]	i2c0 资源寄存器	0x00000000
0x0428	RESOURCE[I2C1]	i2c1 资源寄存器	0x00000000
0x042C	RESOURCE[I2C2]	i2c2 资源寄存器	0x00000000
0x0430	RESOURCE[I2C3]	i2c3 资源寄存器	0x00000000
0x0434	RESOURCE[TMR0]	tmr0 资源寄存器	0x00000000
0x0438	RESOURCE[TMR1]	tmr1 资源寄存器	0x00000000
0x043C	RESOURCE[TMR2]	tmr2 资源寄存器	0x00000000
0x0440	RESOURCE[TMR3]	tmr3 资源寄存器	0x00000000
0x0444	RESOURCE[GPIO]	gpio 资源寄存器	0x00000000
0x0448	RESOURCE[ADC0]	adc0 资源寄存器	0x00000000
0x044C	RESOURCE[ADC1]	adc1 资源寄存器	0x00000000
0x0450	RESOURCE[ADC2]	adc2 资源寄存器	0x00000000
0x0454	RESOURCE[DAC0]	dac0 资源寄存器	0x00000000
0x0458	RESOURCE[DAC1]	dac1 资源寄存器	0x00000000
0x045C	RESOURCE[ACMP]	acmp 资源寄存器	0x00000000
0x0460	RESOURCE[SPI0]	spi0 资源寄存器	0x00000000
0x0464	RESOURCE[SPI1]	spi1 资源寄存器	0x00000000
0x0468	RESOURCE[SPI2]	spi2 资源寄存器	0x00000000
0x046C	RESOURCE[SPI3]	spi3 资源寄存器	0x00000000
0x0470	RESOURCE[SDM0]	sdm 资源寄存器	0x00000000
0x0474	RESOURCE[URT0]	uart0 资源寄存器	0x00000000
0x0478	RESOURCE[URT1]	uart1 资源寄存器	0x00000000
0x047C	RESOURCE[URT2]	uart2 资源寄存器	0x00000000
0x0480	RESOURCE[URT3]	uart3 资源寄存器	0x00000000
0x0484	RESOURCE[URT4]	uart4 资源寄存器	0x00000000
0x0488	RESOURCE[URT5]	uart5 资源寄存器	0x00000000
0x048C	RESOURCE[URT6]	uart6 资源寄存器	0x00000000
0x0490	RESOURCE[URT7]	uart7 资源寄存器	0x00000000
0x0494	RESOURCE[LIN0]	lin0 资源寄存器	0x00000000
0x0498	RESOURCE[LIN1]	lin1 资源寄存器	0x00000000
0x049C	RESOURCE[LIN2]	lin2 资源寄存器	0x00000000

地址偏移	名称	描述	复位值
0x04A0	RESOURCE[LIN3]	lin3 资源寄存器	0x00000000
0x04A4	RESOURCE[PTPC]	ptpc 资源寄存器	0x00000000
0x04A8	RESOURCE[CAN0]	can0 资源寄存器	0x00000000
0x04AC	RESOURCE[CAN1]	can1 资源寄存器	0x00000000
0x04B0	RESOURCE[CAN2]	can2 资源寄存器	0x00000000
0x04B4	RESOURCE[CAN3]	can3 资源寄存器	0x00000000
0x04B8	RESOURCE[WDG0]	wdg0 资源寄存器	0x00000000
0x04BC	RESOURCE[WDG1]	wdg1 资源寄存器	0x00000000
0x04C0	RESOURCE[MBX0]	mbx0 资源寄存器	0x00000000
0x04C4	RESOURCE[MBX1]	mbx1 资源寄存器	0x00000000
0x04C8	RESOURCE[CRC0]	crc 资源寄存器	0x00000000
0x04CC	RESOURCE[MOT0]	mot0 资源寄存器	0x00000000
0x04D0	RESOURCE[MOT1]	mot1 资源寄存器	0x00000000
0x04D4	RESOURCE[MOT2]	mot2 资源寄存器	0x00000000
0x04D8	RESOURCE[MOT3]	mot3 资源寄存器	0x00000000
0x04DC	RESOURCE[MSYN]	msyn 资源寄存器	0x00000000
0x04E0	RESOURCE[XPI0]	xpi0 资源寄存器	0x00000000
0x04E4	RESOURCE[HDMA]	hdma 资源寄存器	0x00000000
0x04E8	RESOURCE[XDMA]	xdma 资源寄存器	0x00000000
0x04EC	RESOURCE[KMAN]	keym 资源寄存器	0x00000000
0x04F0	RESOURCE[SDP0]	sdp 资源寄存器	0x00000000
0x04F4	RESOURCE[RNG0]	rng 资源寄存器	0x00000000
0x04F8	RESOURCE[TSNS]	tsns 资源寄存器	0x00000000
0x04FC	RESOURCE[USB0]	usb 资源寄存器	0x00000000
0x0500	RESOURCE[REF0]	ref0 资源寄存器	0x00000000
0x0504	RESOURCE[REF1]	ref1 资源寄存器	0x00000000
0x0800	GROUP0[LINK0][VALUE]	资源组 0 分组控制寄存器 link0	0x00000000
0x0804	GROUP0[LINK0][SET]	资源组 0 分组控制寄存器 link0 置位	0x00000000
0x0808	GROUP0[LINK0][CLEAR]	资源组 0 分组控制寄存器 link0 清零	0x00000000
0x080C	GROUP0[LINK0][TOGGLE]	资源组 0 分组控制寄存器 link0 翻转	0x00000000
0x0810	GROUP0[LINK1][VALUE]	资源组 0 分组控制寄存器 link1	0x00000000
0x0814	GROUP0[LINK1][SET]	资源组 0 分组控制寄存器 link1 置位	0x00000000
0x0818	GROUP0[LINK1][CLEAR]	资源组 0 分组控制寄存器 link1 清零	0x00000000
0x081C	GROUP0[LINK1][TOGGLE]	资源组 0 分组控制寄存器 link1 翻转	0x00000000

地址偏移	名称	描述	复位值
0x0820	GROUP0[LINK2][VALUE]	资源组 0 分组控制寄存器 link2	0x00000000
0x0824	GROUP0[LINK2][SET]	资源组 0 分组控制寄存器 link2 置位	0x00000000
0x0828	GROUP0[LINK2][CLEAR]	资源组 0 分组控制寄存器 link2 清零	0x00000000
0x082C	GROUP0[LINK2][TOGGLE]	资源组 0 分组控制寄存器 link2 翻转	0x00000000
0x0840	GROUP1[LINK0][VALUE]	资源组 1 分组控制寄存器 link0	0x00000000
0x0844	GROUP1[LINK0][SET]	资源组 1 分组控制寄存器 link0 置位	0x00000000
0x0848	GROUP1[LINK0][CLEAR]	资源组 1 分组控制寄存器 link0 清零	0x00000000
0x084C	GROUP1[LINK0][TOGGLE]	资源组 1 分组控制寄存器 link0 翻转	0x00000000
0x0850	GROUP1[LINK1][VALUE]	资源组 1 分组控制寄存器 link1	0x00000000
0x0854	GROUP1[LINK1][SET]	资源组 1 分组控制寄存器 link1 置位	0x00000000
0x0858	GROUP1[LINK1][CLEAR]	资源组 1 分组控制寄存器 link1 清零	0x00000000
0x085C	GROUP1[LINK1][TOGGLE]	资源组 1 分组控制寄存器 link1 翻转	0x00000000
0x0860	GROUP1[LINK2][VALUE]	资源组 1 分组控制寄存器 link2	0x00000000
0x0864	GROUP1[LINK2][SET]	资源组 1 分组控制寄存器 link2 置位	0x00000000
0x0868	GROUP1[LINK2][CLEAR]	资源组 1 分组控制寄存器 link2 清零	0x00000000
0x086C	GROUP1[LINK2][TOGGLE]	资源组 1 分组控制寄存器 link2 翻转	0x00000000
0x0900	AFFILIATE[CPU0][VALUE]	CPU0 资源组控制寄存器	0x00000000
0x0904	AFFILIATE[CPU0][SET]	CPU0 资源组控制寄存器置位	0x00000000
0x0908	AFFILIATE[CPU0][CLEAR]	CPU0 资源组控制寄存器清零	0x00000000
0x090C	AFFILIATE[CPU0][TOGGLE]	CPU0 资源组控制寄存器翻转	0x00000000
0x0910	AFFILIATE[CPU1][VALUE]	CPU1 资源组控制寄存器	0x00000000
0x0914	AFFILIATE[CPU1][SET]	CPU1 资源组控制寄存器置位	0x00000000
0x0918	AFFILIATE[CPU1][CLEAR]	CPU1 资源组控制寄存器清零	0x00000000
0x091C	AFFILIATE[CPU1][TOGGLE]	CPU1 资源组控制寄存器翻转	0x00000000
0x0920	RETENTION[CPU0][VALUE]	CPU0 唤醒保持寄存器	0x00000000
0x0924	RETENTION[CPU0][SET]	CPU0 唤醒保持寄存器置位	0x00000000
0x0928	RETENTION[CPU0][CLEAR]	CPU0 唤醒保持寄存器清零	0x00000000
0x092C	RETENTION[CPU0][TOGGLE]	CPU0 唤醒保持寄存器翻转	0x00000000
0x0930	RETENTION[CPU1][VALUE]	CPU1 唤醒保持寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0934	RETENTION[CPU1][SET]	CPU1 唤醒保持寄存器置位	0x00000000
0x0938	RETENTION[CPU1][CLEAR]	CPU1 唤醒保持寄存器清零	0x00000000
0x093C	RETENTION[CPU1][TOGGLE]	CPU1 唤醒保持寄存器翻转	0x00000000
0x1000	POWER[CPU0][STATUS]	CPU0 电源开关控制寄存器	0x80000000
0x1004	POWER[CPU0][LF_WAIT]	CPU0 电源开关低扇出等待	0x00000255
0x100C	POWER[CPU0][OFF_WAIT]	CPU0 电源关闭等待	0x00000015
0x1010	POWER[CPU1][STATUS]	CPU1 电源开关控制寄存器	0x80000000
0x1014	POWER[CPU1][LF_WAIT]	CPU1 电源开关低扇出等待	0x00000255
0x101C	POWER[CPU1][OFF_WAIT]	CPU1 电源关闭等待	0x00000015
0x1400	RESET[SOC][CONTROL]	SOC 复位控制寄存器	0x80000000
0x1404	RESET[SOC][CONFIG]	SOC 复位配置寄存器	0x00643203
0x140C	RESET[SOC][COUNTER]	SOC 复位计数器	0x00000003
0x1410	RESET[CPU0][CONTROL]	CPU0 复位控制寄存器	0x80000000
0x1414	RESET[CPU0][CONFIG]	CPU0 复位配置寄存器	0x00643203
0x141C	RESET[CPU0][COUNTER]	CPU0 复位计数器	0x00000003
0x1420	RESET[CPU1][CONTROL]	CPU1 复位控制寄存器	0x80000000
0x1424	RESET[CPU1][CONFIG]	CPU1 复位配置寄存器	0x00643203
0x142C	RESET[CPU1][COUNTER]	CPU1 复位计数器	0x00000003
0x1800	CLOCK_CPU[CLK_TOP_CPU0]	cpu0 功能时钟设置寄存器	0x00000000
0x1804	CLOCK[CLK_TOP_MCT0]	mct0 功能时钟设置寄存器	0x00000000
0x1808	CLOCK[CLK_TOP_MCT1]	mct1 功能时钟设置寄存器	0x00000000
0x180C	CLOCK[CLK_TOP_XPI0]	xpi0 功能时钟设置寄存器	0x00000000
0x1810	CLOCK[CLK_TOP_TMR0]	tmr0 功能时钟设置寄存器	0x00000000
0x1814	CLOCK[CLK_TOP_TMR1]	tmr1 功能时钟设置寄存器	0x00000000
0x1818	CLOCK[CLK_TOP_TMR2]	tmr2 功能时钟设置寄存器	0x00000000
0x181C	CLOCK[CLK_TOP_TMR3]	tmr3 功能时钟设置寄存器	0x00000000
0x1820	CLOCK[CLK_TOP_URT0]	uart0 功能时钟设置寄存器	0x00000000
0x1824	CLOCK[CLK_TOP_URT1]	uart1 功能时钟设置寄存器	0x00000000
0x1828	CLOCK[CLK_TOP_URT2]	uart2 功能时钟设置寄存器	0x00000000
0x182C	CLOCK[CLK_TOP_URT3]	uart3 功能时钟设置寄存器	0x00000000
0x1830	CLOCK[CLK_TOP_URT4]	uart4 功能时钟设置寄存器	0x00000000
0x1834	CLOCK[CLK_TOP_URT5]	uart5 功能时钟设置寄存器	0x00000000
0x1838	CLOCK[CLK_TOP_URT6]	uart6 功能时钟设置寄存器	0x00000000
0x183C	CLOCK[CLK_TOP_URT7]	uart7 功能时钟设置寄存器	0x00000000
0x1840	CLOCK[CLK_TOP_I2C0]	i2c0 功能时钟设置寄存器	0x00000000
0x1844	CLOCK[CLK_TOP_I2C1]	i2c1 功能时钟设置寄存器	0x00000000
0x1848	CLOCK[CLK_TOP_I2C2]	i2c2 功能时钟设置寄存器	0x00000000
0x184C	CLOCK[CLK_TOP_I2C3]	i2c3 功能时钟设置寄存器	0x00000000
0x1850	CLOCK[CLK_TOP_SPI0]	spi0 功能时钟设置寄存器	0x00000000
0x1854	CLOCK[CLK_TOP_SPI1]	spi1 功能时钟设置寄存器	0x00000000

地址偏移	名称	描述	复位值
0x1858	CLOCK[CLK_TOP_SPI2]	spi2 功能时钟设置寄存器	0x00000000
0x185C	CLOCK[CLK_TOP_SPI3]	spi3 功能时钟设置寄存器	0x00000000
0x1860	CLOCK[CLK_TOP_CAN0]	can0 功能时钟设置寄存器	0x00000000
0x1864	CLOCK[CLK_TOP_CAN1]	can1 功能时钟设置寄存器	0x00000000
0x1868	CLOCK[CLK_TOP_CAN2]	can2 功能时钟设置寄存器	0x00000000
0x186C	CLOCK[CLK_TOP_CAN3]	can3 功能时钟设置寄存器	0x00000000
0x1870	CLOCK[CLK_TOP_PTPC]	ptpc 功能时钟设置寄存器	0x00000000
0x1874	CLOCK[CLK_TOP_ANA0]	ana0 功能时钟设置寄存器	0x00000000
0x1878	CLOCK[CLK_TOP_ANA1]	ana1 功能时钟设置寄存器	0x00000000
0x187C	CLOCK[CLK_TOP_ANA2]	ana2 功能时钟设置寄存器	0x00000000
0x1880	CLOCK[CLK_TOP_ANA3]	ana3 功能时钟设置寄存器	0x00000000
0x1884	CLOCK[CLK_TOP_ANA4]	ana4 功能时钟设置寄存器	0x00000000
0x1888	CLOCK[CLK_TOP_REF0]	ref0 功能时钟设置寄存器	0x00000000
0x188C	CLOCK[CLK_TOP_REF1]	ref1 功能时钟设置寄存器	0x00000000
0x1890	CLOCK[CLK_TOP_LIN0]	lin0 功能时钟设置寄存器	0x00000000
0x1894	CLOCK[CLK_TOP_LIN1]	lin1 功能时钟设置寄存器	0x00000000
0x1898	CLOCK[CLK_TOP_LIN2]	lin2 功能时钟设置寄存器	0x00000000
0x189C	CLOCK[CLK_TOP_LIN3]	lin3 功能时钟设置寄存器	0x00000000
0x1C00	ADCCLK[CLK_TOP_ADC0]	adc0 功能时钟设置寄存器	0x00000000
0x1C04	ADCCLK[CLK_TOP_ADC1]	adc1 功能时钟设置寄存器	0x00000000
0x1C08	ADCCLK[CLK_TOP_ADC2]	adc2 功能时钟设置寄存器	0x00000000
0x1C0C	DACCLK[CLK_TOP_DAC0]	dac0 功能时钟设置寄存器	0x00000000
0x1C10	DACCLK[CLK_TOP_DAC1]	dac1 功能时钟设置寄存器	0x00000000
0x2000	GLOBAL00	时钟模式寄存器	0x00000000
0x2400	MONITOR[SLICE0][CONTROL]	时钟观测控制寄存器 SLICE0	0x00000000
0x2404	MONITOR[SLICE0][CURRENT]	时钟频率 SLICE0	0x00000000
0x2408	MONITOR[SLICE0][LOW_LIMIT]	时钟频率下限 SLICE0	0xFFFFFFFF
0x240C	MONITOR[SLICE0][HIGH_LIMIT]	时钟频率上限 SLICE0	0x00000000
0x2420	MONITOR[SLICE1][CONTROL]	时钟观测控制寄存器 SLICE1	0x00000000
0x2424	MONITOR[SLICE1][CURRENT]	时钟频率 SLICE1	0x00000000
0x2428	MONITOR[SLICE1][LOW_LIMIT]	时钟频率下限 SLICE1	0xFFFFFFFF
0x242C	MONITOR[SLICE1][HIGH_LIMIT]	时钟频率上限 SLICE1	0x00000000
0x2440	MONITOR[SLICE2][CONTROL]	时钟观测控制寄存器 SLICE2	0x00000000
0x2444	MONITOR[SLICE2][CURRENT]	时钟频率 SLICE2	0x00000000
0x2448	MONITOR[SLICE2][LOW_LIMIT]	时钟频率下限 SLICE2	0xFFFFFFFF
0x244C	MONITOR[SLICE2][HIGH_LIMIT]	时钟频率上限 SLICE2	0x00000000
0x2460	MONITOR[SLICE3][CONTROL]	时钟观测控制寄存器 SLICE3	0x00000000

地址偏移	名称	描述	复位值
0x2464	MONITOR[SLICE3][CURRENT]	时钟频率 SLICE3	0x00000000
0x2468	MONITOR[SLICE3][LOW_LIMIT]	时钟频率下限 SLICE3	0xFFFFFFFF
0x246C	MONITOR[SLICE3][HIGH_LIMIT]	时钟频率上限 SLICE3	0x00000000
0x2800	CPU[CPU0][LP]	CPU0 低功耗控制器	0x00001000
0x2804	CPU[CPU0][LOCK]	CPU0 通用寄存器锁定控制寄存器	0x00000002
0x2808	CPU[CPU0][GPR][GPR0]	CPU0 通用寄存器 0	0x00000000
0x280C	CPU[CPU0][GPR][GPR1]	CPU0 通用寄存器 1	0x00000000
0x2810	CPU[CPU0][GPR][GPR2]	CPU0 通用寄存器 2	0x00000000
0x2814	CPU[CPU0][GPR][GPR3]	CPU0 通用寄存器 3	0x00000000
0x2818	CPU[CPU0][GPR][GPR4]	CPU0 通用寄存器 4	0x00000000
0x281C	CPU[CPU0][GPR][GPR5]	CPU0 通用寄存器 5	0x00000000
0x2820	CPU[CPU0][GPR][GPR6]	CPU0 通用寄存器 6	0x00000000
0x2824	CPU[CPU0][GPR][GPR7]	CPU0 通用寄存器 7	0x00000000
0x2828	CPU[CPU0][GPR][GPR8]	CPU0 通用寄存器 8	0x00000000
0x282C	CPU[CPU0][GPR][GPR9]	CPU0 通用寄存器 9	0x00000000
0x2830	CPU[CPU0][GPR][GPR10]	CPU0 通用寄存器 10	0x00000000
0x2834	CPU[CPU0][GPR][GPR11]	CPU0 通用寄存器 11	0x00000000
0x2838	CPU[CPU0][GPR][GPR12]	CPU0 通用寄存器 12	0x00000000
0x283C	CPU[CPU0][GPR][GPR13]	CPU0 通用寄存器 13	0x00000000
0x2840	CPU[CPU0][WAKEUP_STATUS][STATUS0]	唤醒 CPU0 的 IRQ 状态	0x00000000
0x2844	CPU[CPU0][WAKEUP_STATUS][STATUS1]	唤醒 CPU0 的 IRQ 状态	0x00000000
0x2848	CPU[CPU0][WAKEUP_STATUS][STATUS2]	唤醒 CPU0 的 IRQ 状态	0x00000000
0x284C	CPU[CPU0][WAKEUP_STATUS][STATUS3]	唤醒 CPU0 的 IRQ 状态	0x00000000
0x2880	CPU[CPU0][WAKEUP_ENABLE][ENABLE0]	唤醒 CPU0 的 IRQ 使能	0x00000000
0x2884	CPU[CPU0][WAKEUP_ENABLE][ENABLE1]	唤醒 CPU0 的 IRQ 使能	0x00000000
0x2888	CPU[CPU0][WAKEUP_ENABLE][ENABLE2]	唤醒 CPU0 的 IRQ 使能	0x00000000
0x288C	CPU[CPU0][WAKEUP_ENABLE][ENABLE3]	唤醒 CPU0 的 IRQ 使能	0x00000000
0x2C00	CPU[CPU1][LP]	CPU0 低功耗控制器	0x00001000
0x2C04	CPU[CPU1][LOCK]	CPU0 通用寄存器锁定控制寄存器	0x00000002
0x2C08	CPU[CPU1][GPR][GPR0]	CPU0 通用寄存器 0	0x00000000
0x2C0C	CPU[CPU1][GPR][GPR1]	CPU0 通用寄存器 1	0x00000000
0x2C10	CPU[CPU1][GPR][GPR2]	CPU0 通用寄存器 2	0x00000000
0x2C14	CPU[CPU1][GPR][GPR3]	CPU0 通用寄存器 3	0x00000000
0x2C18	CPU[CPU1][GPR][GPR4]	CPU0 通用寄存器 4	0x00000000
0x2C1C	CPU[CPU1][GPR][GPR5]	CPU0 通用寄存器 5	0x00000000
0x2C20	CPU[CPU1][GPR][GPR6]	CPU0 通用寄存器 6	0x00000000
0x2C24	CPU[CPU1][GPR][GPR7]	CPU0 通用寄存器 7	0x00000000

地址偏移	名称	描述	复位值
0x2C28	CPU[CPU1][GPR][GPR8]	CPU0 通用寄存器 8	0x00000000
0x2C2C	CPU[CPU1][GPR][GPR9]	CPU0 通用寄存器 9	0x00000000
0x2C30	CPU[CPU1][GPR][GPR10]	CPU0 通用寄存器 10	0x00000000
0x2C34	CPU[CPU1][GPR][GPR11]	CPU0 通用寄存器 11	0x00000000
0x2C38	CPU[CPU1][GPR][GPR12]	CPU0 通用寄存器 12	0x00000000
0x2C3C	CPU[CPU1][GPR][GPR13]	CPU0 通用寄存器 13	0x00000000
0x2C40	CPU[CPU1][WAKEUP_STATUS][STATUS0]	唤醒 CPU0 的 IRQ 状态	0x00000000
0x2C44	CPU[CPU1][WAKEUP_STATUS][STATUS1]	唤醒 CPU0 的 IRQ 状态	0x00000000
0x2C48	CPU[CPU1][WAKEUP_STATUS][STATUS2]	唤醒 CPU0 的 IRQ 状态	0x00000000
0x2C4C	CPU[CPU1][WAKEUP_STATUS][STATUS3]	唤醒 CPU0 的 IRQ 状态	0x00000000
0x2C80	CPU[CPU1][WAKEUP_ENABLE][ENABLE0]	唤醒 CPU0 的 IRQ 使能	0x00000000
0x2C84	CPU[CPU1][WAKEUP_ENABLE][ENABLE1]	唤醒 CPU0 的 IRQ 使能	0x00000000
0x2C88	CPU[CPU1][WAKEUP_ENABLE][ENABLE2]	唤醒 CPU0 的 IRQ 使能	0x00000000
0x2C8C	CPU[CPU1][WAKEUP_ENABLE][ENABLE3]	唤醒 CPU0 的 IRQ 使能	0x00000000

表 31: SYSCTL 寄存器列表

13.8 寄存器详细信息

SYSCTL 的寄存器详细说明如下：

13.8.1 RESOURCE (0x0 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
GLB_BUSY	LOC_BUSY	RSVD																												MODE	
RO	RO	N/A																												RW	
0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0

RESOURCE [31:0]

位域	名称	描述
31	GLB_BUSY	全局忙标志位 0: 所有资源的状态均已稳定 1: 系统里至少有一个资源正在打开或关闭
30	LOC_BUSY	当前资源忙标志位 0: 当前资源的状态已稳定 1: 当前资源正在打开或关闭

位域	名称	描述
1-0	MODE	资源管理模式 00: 根据需求自动打开或关闭（推荐） 01: 强制打开 10: 强制关闭 11: 保留

RESOURCE 位域

13.8.2 GROUP0[VALUE] (0x800 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LINK																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

GROUP0[VALUE] [31:0]

位域	名称	描述
31-0	LINK	组内外设选择寄存器，每一位代表一个外设，编号从 AHBP(0x400) 开始 0: 外设不属于该分组 1: 外设属于该分组

GROUP0[VALUE] 位域

13.8.3 GROUP0[SET] (0x804 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LINK																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

GROUP0[SET] [31:0]

位域	名称	描述
31-0	LINK	组内外设选择寄存器，每一位代表一个外设，编号从 AHBP(0x400) 开始。 读取值和控制寄存器相同，写入值如下 0: 不影响分组 1: 将外设加入该分组

GROUP0[SET] 位域

13.8.4 GROUP0[CLEAR] (0x808 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
LINK																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

GROUP0[CLEAR] [31:0]

位域	名称	描述
31-0	LINK	组内外设选择寄存器，每一位代表一个外设，编号从 AHBP(0x400) 开始。 读取值和控制寄存器相同，写入值如下 0: 不影响分组 1: 将外设从该分组删除

GROUP0[CLEAR] 位域

13.8.5 GROUP0[TOGGLE] (0x80C + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
LINK																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

GROUP0[TOGGLE] [31:0]

位域	名称	描述
31-0	LINK	组内外设选择寄存器，每一位代表一个外设，编号从 AHBP(0x400) 开始。 读取值和控制寄存器相同，写入值如下 0: 不影响分组 1: 若外设属于该组删除外设，若不属于则加入该分组

GROUP0[TOGGLE] 位域

13.8.6 GROUP1[VALUE] (0x840 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LINK																															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

GROUP1[VALUE] [31:0]

位域	名称	描述
31-0	LINK	组内外设选择寄存器，每一位代表一个外设，编号从 AHBP(0x400) 开始 0: 外设不属于该分组 1: 外设属于该分组

GROUP1[VALUE] 位域

13.8.7 GROUP1[SET] (0x844 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LINK																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

GROUP1[SET] [31:0]

位域	名称	描述
31-0	LINK	组内外设选择寄存器，每一位代表一个外设，编号从 AHBP(0x400) 开始。 读取值和控制寄存器相同，写入值如下 0: 不影响分组 1: 将外设加入该分组

GROUP1[SET] 位域

13.8.8 GROUP1[CLEAR] (0x848 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LINK																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

GROUP1[CLEAR] [31:0]

位域	名称	描述
31-0	LINK	组内外设选择寄存器，每一位代表一个外设，编号从 AHBP(0x400) 开始。 读取值和控制寄存器相同，写入值如下 0: 不影响分组 1: 将外设从该分组删除

GROUP1[**CLEAR**] 位域

13.8.9 GROUP1[**TOGGLE**] (0x84C + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
LINK																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

GROUP1[**TOGGLE**] [31:0]

位域	名称	描述
31-0	LINK	组内外设选择寄存器，每一位代表一个外设，编号从 AHBP(0x400) 开始。 读取值和控制寄存器相同，写入值如下 0: 不影响分组 1: 若外设属于该组删除外设，若不属于则加入该分组

GROUP1[**TOGGLE**] 位域

13.8.10 AFFILIATE[**VALUE**] (0x900 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RO																LINK															
Z																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0

AFFILIATE[**VALUE**] [31:0]

位域	名称	描述
3-0	LINK	CPU0 使用的资源组，每一位代表一个分组 0: 分组不属于 CPU0 1: 分组属于 CPU0

AFFILIATE[**VALUE**] 位域

13.8.11 AFFILIATE[SET] (0x904 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																LINK															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0

AFFILIATE[SET] [31:0]

位域	名称	描述
3-0	LINK	CPU0 使用的资源组，每一位代表一个分组。读取值和 CPU0 资源组控制寄存器相同，写入值如下 0: 不影响 CPU0 1: 将分组加入 CPU0

AFFILIATE[SET] 位域

13.8.12 AFFILIATE[CLEAR] (0x908 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																LINK															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0

AFFILIATE[CLEAR] [31:0]

位域	名称	描述
3-0	LINK	CPU0 使用的资源组，每一位代表一个分组。读取值和 CPU0 资源组控制寄存器相同，写入值如下 0: 不影响 CPU0 1: 将分组 CPU0 删除

AFFILIATE[CLEAR] 位域

13.8.13 AFFILIATE[TOGGLE] (0x90C + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																LINK															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0

AFFILIATE[TOGGLE] [31:0]

位域	名称	描述
3-0	LINK	CPU0 使用的资源组，每一位代表一个分组。读取值和 CPU0 资源组控制寄存器相同，写入值如下 0: 不影响 CPU0 1: 若分组属于 CPU0 删除分组，若不属于则加入 CPU0

AFFILIATE[TOGGLE] 位域

13.8.14 RETENTION[VALUE] (0x920 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												LINK																			
N/A												RW																			
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0

RETENTION[VALUE] [31:0]

位域	名称	描述
9-0	LINK	在 CPU0 进入停止模式的时候，保持资源工作，每一位代表一个资源 位 0: soc 电源和存储器内容 位 1: soc 外设和寄存器设置 位 2: cpu0 电源和存储器内容 位 3: cpu0 外设和寄存器设置 位 4: cpu1 电源和存储器内容 位 5: cpu1 外设和寄存器设置 位 6: xtal 晶体 位 7: pll0 锁定 位 8: pll1 锁定 位 9: pll2 锁定

RETENTION[VALUE] 位域

13.8.15 RETENTION[SET] (0x924 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												LINK																			
N/A												RW																			
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0

RETENTION[SET] [31:0]

位域	名称	描述
9-0	LINK	在 CPU0 进入停止模式的时候，保持资源工作，每一位代表一个资源，读值和唤醒保持寄存器 0 相同，写入值如下 0: 没有影响 1: 保持

RETENTION[SET] 位域

13.8.16 RETENTION[CLEAR] (0x928 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																LINK															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0

RETENTION[CLEAR] [31:0]

位域	名称	描述
9-0	LINK	在 CPU0 进入停止模式的时候，保持资源工作，每一位代表一个资源，读值和唤醒保持寄存器 0 相同，写入值如下 0: 没有影响 1: 不保持

RETENTION[CLEAR] 位域

13.8.17 RETENTION[TOGGLE] (0x92C + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																LINK															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0

RETENTION[TOGGLE] [31:0]

位域	名称	描述
9-0	LINK	在 CPU0 进入停止模式的时候，保持资源工作，每一位代表一个资源，读值和唤醒保持寄存器 0 相同，写入值如下 0: 没有影响 1: 翻转设置

RETENTION[TOGGLE] 位域

13.8.18 POWER[STATUS] (0x1000 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FLAG	FLAG_WAKE	RSVD																		LF_DISABLE	RSVD			LF_ACK	RSVD						
RW	RW	N/A																		RO	N/A			RO	N/A						
1	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	0	x	x	x	x	x	x	x

POWER[STATUS] [31:0]

位域	名称	描述
31	FLAG	上电标志，指示在发生过上电事件，此标志位写 1 会清除标志 0: 未发生上电 1: 发生过上电
30	FLAG_WAKE	掉电唤醒标志，指示在首次上电后又发生过上电事件，此标志位写 1 会清除标志 0: 未发生上电 1: 发生过上电
12	LF_DISABLE	低扇出电源开关控制信号 0: 电源开关断路 1: 电源开关接通
8	LF_ACK	低扇出电源开关控制反馈信号 0: 电源开关断路 1: 电源开关接通

POWER[STATUS] 位域

13.8.19 POWER[LF_WAIT] (0x1004 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												WAIT																			
N/A												RW																			
x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	1	0	0	1	0	1	0	1	0	1

POWER[LF_WAIT] [31:0]

位域	名称	描述
19-0	WAIT	电源开关开启时间，以 24M 时钟为单位，缺省值为 255 0: 0 个周期 1: 1 个周期 ...

POWER[LF_WAIT] 位域

13.8.20 POWER[OFF_WAIT] (0x100C + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD												WAIT																				
N/A												RW																				
x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	1

POWER[OFF_WAIT] [31:0]

位域	名称	描述
19-0	WAIT	电源开关关闭时间，以 24M 时钟为单位，缺省值为 15 0: 0 个周期 1: 1 个周期 ...

POWER[OFF_WAIT] 位域

13.8.21 RESET[CONTROL] (0x1400 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FLAG	FLAG_WAKE	RSVD																								HOLD	RSVD	RESET			
RW	RW	N/A																								RW	N/A	RW			
1	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	0

RESET[CONTROL] [31:0]

位域	名称	描述
31	FLAG	复位标志，指示发生过复位，此标志可通过写入 1 来清零 0: 未经历复位过程 1: 已经历复位过程
30	FLAG_WAKE	复位标志，指示发生过唤醒复位，此标志可通过写入 1 来清零 0: 未经历复位过程 1: 已经历复位过程
4	HOLD	软件复位时，复位是否自动释放 0: 软件复位时，自动释放 1: 软件复位时，复位保持，等待软件释放
0	RESET	软件复位 0: 复位已释放 1: 复位有效

位域	名称	描述
----	----	----

RESET[CONTROL] 位域

13.8.22 RESET[CONFIG] (0x1404 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD								PRE_WAIT				RSTCLK_NUM				POST_WAIT															
N/A								RW				RW				RW															
x	x	x	x	x	x	x	x	0	1	1	0	0	1	0	0	0	0	1	1	0	0	1	0	0	0	0	0	0	0	1	1

RESET[CONFIG] [31:0]

位域	名称	描述
23-16	PRE_WAIT	复位前等待周期，以 24M 周期为单位 0: 0 个周期 1: 1 个周期 ...
15-8	RSTCLK_NUM	复位时钟数目，必须是偶数 0: 0 周期 1: 0 周期 2: 2 周期 3: 2 周期 ...
7-0	POST_WAIT	复位后等待周期，以 24M 周期为单位 0: 0 个周期 1: 1 个周期 ...

RESET[CONFIG] 位域

13.8.23 RESET[COUNTER] (0x140C + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD											COUNTER																					
N/A											RW																					
x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1

RESET[COUNTER] [31:0]

位域	名称	描述
19-0	COUNTER	复位倒数计数器，计数器值为 1 的时候触发复位，写 0 可取消复位。 计数器以 24M 时钟运行 0: 不复位 1: 1 立即复位 2: 等待 1 个周期 ...

RESET[COUNTER] 位域

13.8.24 CLOCK_CPU (0x1800 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
GLB_BUSY	LOC_BUSY	RSVD	PRESERVE	RSVD				SUB1_DIV				SUB0_DIV				RSVD				MUX		DIV									
RO	RO	N/A	RW	N/A				RW				RW				N/A				RW		RW									
0	0	x	0	x	x	x	x	0	0	0	0	0	0	0	0	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0

CLOCK_CPU [31:0]

位域	名称	描述
31	GLB_BUSY	全局时钟忙标志位 0: 所有功能时钟均处于稳定工作或关闭状态 1: 至少有一个功能时钟正在改变设置
30	LOC_BUSY	当前时钟忙标志位 0: 当前时钟处于稳定工作或关闭状态 1: 当前时钟正在改变设置
28	PRESERVE	全局时钟设定使能 0: 可以选择全局时钟设定 1: 不选择任何全局时钟设定
23-20	SUB1_DIV	ahbp 总线分频数，该总线时钟由 cpu 时钟分频得到 0: 除以 1 1: 除以 2 ...
19-16	SUB0_DIV	axi 总线分频数，该总线时钟由 cpu 时钟分频得到 0: 除以 1 1: 除以 2 ...

位域	名称	描述
10-8	MUX	时钟选择 0:osc0_clk0 1:pll0_clk0 2:pll0_clk1 3:pll0_clk2 4:pll1_clk0 5:pll1_clk1 6:pll2_clk0 7:pll2_clk1
7-0	DIV	分频数 0: 除以 1 1: 除以 2 2: 除以 3 ... 255: 除以 256

CLOCK_CPU 位域

13.8.25 CLOCK (0x1804 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
GLB_BUSY	LOC_BUSY	RSVD	PRESERVE	RSVD																	MUX			DIV							
RO	RO	N/A	RW	N/A																	RW			RW							
0	0	x	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0

CLOCK [31:0]

位域	名称	描述
31	GLB_BUSY	全局时钟忙标志位 0: 所有功能时钟均处于稳定工作或关闭状态 1: 至少有一个功能时钟正在改变设置
30	LOC_BUSY	当前时钟忙标志位 0: 当前时钟处于稳定工作或关闭状态 1: 当前时钟正在改变设置
28	PRESERVE	全局时钟设定使能 0: 可以选择全局时钟设定 1: 不选择任何全局时钟设定

位域	名称	描述
10-8	MUX	时钟选择 0:osc0_clk0 1:pll0_clk0 2:pll0_clk1 3:pll0_clk2 4:pll1_clk0 5:pll1_clk1 6:pll2_clk0 7:pll2_clk1
7-0	DIV	分频数 0: 除以 1 1: 除以 2 2: 除以 3 ... 255: 除以 256

CLOCK 位域

13.8.26 ADCCLK (0x1C00 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
GLB_BUSY	LOC_BUSY	RSVD	PRESERVE	RSVD														MUX	RSVD												
RO	RO	N/A	RW	N/A														RW	N/A												
0	0	x	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	x	x	x	x	x

ADCCLK [31:0]

位域	名称	描述
31	GLB_BUSY	全局时钟忙标志位 0: 所有功能时钟均处于稳定工作或关闭状态 1: 至少有一个功能时钟正在改变设置
30	LOC_BUSY	当前时钟忙标志位 0: 当前时钟处于稳定工作或关闭状态 1: 当前时钟正在改变设置
28	PRESERVE	全局时钟设定使能 0: 可以选择全局时钟设定 1: 不选择任何全局时钟设定
8	MUX	时钟选择 0: ana clock 1: ahb clock

位域	名称	描述
----	----	----

ADCCLK 位域

13.8.27 DACCLK (0x1C0C + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
GLB_BUSY	LOC_BUSY	RSVD	PRESERVE	RSVD														MUX	RSVD												
RO	RO	N/A	RW	N/A														RW	N/A												
0	0	x	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	x	x	x	x	

DACCLK [31:0]

位域	名称	描述
31	GLB_BUSY	全局时钟忙标志位 0: 所有功能时钟均处于稳定工作或关闭状态 1: 至少有一个功能时钟正在改变设置
30	LOC_BUSY	当前时钟忙标志位 0: 当前时钟处于稳定工作或关闭状态 1: 当前时钟正在改变设置
28	PRESERVE	全局时钟设定使能 0: 可以选择全局时钟设定 1: 不选择任何全局时钟设定
8	MUX	时钟选择 0: ana clock 1: ahb clock

DACCLK 位域

13.8.28 GLOBAL00 (0x2000)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD														MUX																	
N/A														RW																	
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0

GLOBAL00 [31:0]

位域	名称	描述
3-0	MUX	全局时钟设置，每个位代表一个设置，设置在该位从 0 变成 1 的时候发生。如需二次设置，需写 0 后再次写入 1 0 位：24M 时钟 1 位：推荐设置 2 位：测试用 3 位：测试用

GLOBAL00 位域

13.8.29 MONITOR[CONTROL] (0x2400 + 0x20 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
VALID	RSVD			DIV_BUSY	RSVD		OUTEN	DIV					HIGH	LOW	RSVD	START	RSVD	MODE	ACCURACY	REFERENCE	SELECTION										
RW	N/A			RO	N/A		RW	RW					RW	RW	N/A	RW	N/A	RW	RW	RW	RW	RW	RW								
0	x	x	x	0	x	x	0	0	0	0	0	0	0	0	0	0	0	x	0	x	0	0	0	0	0	0	0	0	0	0	0

MONITOR[CONTROL] [31:0]

位域	名称	描述
31	VALID	结果有效 0: 结果不可用 1: 结果可用
27	DIV_BUSY	0: 分频器稳定工作 1: 分频器正在改变设置
24	OUTEN	输出使能 0: 禁止输出 1: 允许输出
23-16	DIV	输出分频器 0: 除以 1 1: 除以 2 ...
15	HIGH	监测频率高于上限 0: 频率不高于上限 1: 频率高于上限
14	LOW	监测频率低于下限 0: 频率不低于下限 1: 频率低于下限
12	START	开始测量 0: 禁止测量 1: 开始测量

位域	名称	描述
10	MODE	模式选择 0: 比较模式, 测量结果与 min 和 max 寄存器的数值作比较 1: 记录模式, 出现过的最大最小值记录在 min 和 max 寄存器里面
9	ACCURACY	测量精度 0: 精确到 1KHz 1: 精确到 1Hz
8	REFERENCE	参考时钟选择 0: 32KHz 1: 24MHz
7-0	SELECTION	时钟测量选择

MONITOR[CONTROL] 位域

13.8.30 MONITOR[CURRENT] (0x2404 + 0x20 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
FREQUENCY																																
RO																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MONITOR[CURRENT] [31:0]

位域	名称	描述
31-0	FREQUENCY	测量结果, 以 Hz 为单位

MONITOR[CURRENT] 位域

13.8.31 MONITOR[LOW_LIMIT] (0x2408 + 0x20 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FREQUENCY																															
RW																															
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

MONITOR[LOW_LIMIT] [31:0]

位域	名称	描述
31-0	FREQUENCY	时钟频率下限, 以 Hz 为单位

位域	名称	描述
----	----	----

MONITOR[LOW_LIMIT] 位域

13.8.32 MONITOR[HIGH_LIMIT] (0x240C + 0x20 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
FREQUENCY																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MONITOR[HIGH_LIMIT] [31:0]

位域	名称	描述
31-0	FREQUENCY	时钟频率上限，以 Hz 为单位

MONITOR[HIGH_LIMIT] 位域

13.8.33 CPU[LP] (0x2800 + 0x400 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
WAKE_CNT				RSVD								HALT	RSVD	WAKE	EXEC	RSVD	WAKE_FLAG	SLEEP_FLAG	RESET_FLAG	RSVD								MODE				
RW				N/A								RW	N/A	RO	RO	N/A	RW	RW	RW	N/A								RW				
0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	0	x	x	0	1	x	0	0	0	x	x	x	x	x	x	0	0

CPU[LP] [31:0]

位域	名称	描述
31-24	WAKE_CNT	CPU 唤醒计数器，累计到 255 之后将不再增加，写 0 可清零该计数器 0: 未经历过唤醒 1: 唤醒过 1 次 2: 唤醒过 2 次 ...
16	HALT	CPU 停止运行 0: CPU 允许运行 1: CPU 启动时或 WFI 之后则不再唤醒
13	WAKE	唤醒状态 0: 无唤醒事件 1: 有唤醒时间

位域	名称	描述
12	EXEC	运行状态 0: 睡眠 1: 运行
10	WAKE_FLAG	唤醒标志, 写 1 清 0: CPU 未经历过唤醒 1: CPU 经历过唤醒
9	SLEEP_FLAG	睡眠标志, 写 1 清 0: CPU 未经历过睡眠 1: CPU 经历过睡眠
8	RESET_FLAG	复位标志, 写 1 清 0: CPU 未经历过复位 1: CPU 经历过复位
1-0	MODE	低功耗模式, 设置 CPUWFI 之后的行为 00: 等待, WFI 后仅关闭核心时钟 01: 停止, WFI 后触发系统的低功耗过程 10: 运行, WFI 后保持不变 11: 保留

CPU[LP] 位域

13.8.34 CPU[LOCK] (0x2804 + 0x400 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD																GPR											LOCK	RSVD				
N/A																RW											RW	N/A				
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	x

CPU[LOCK] [31:0]

位域	名称	描述
15-2	GPR	锁定寄存器, 每一位对应一个 GPR 0: 未锁定 1: 锁定
1	LOCK	锁定 LOCK 寄存器 0: 未锁定 1: 锁定

CPU[LOCK] 位域

13.8.35 CPU[GPR] (0x2808 + 0x400 * n + 0x4 * m)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
GPR																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CPU[GPR] [31:0]

位域	名称	描述
31-0	GPR	通用寄存器，主要用于休眠和唤醒控制

CPU[GPR] 位域

13.8.36 CPU[WAKEUP_STATUS] (0x2840 + 0x400 * n + 0x4 * m)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
STATUS																															
RO																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CPU[WAKEUP_STATUS] [31:0]

位域	名称	描述
31-0	STATUS	中断状态

CPU[WAKEUP_STATUS] 位域

13.8.37 CPU[WAKEUP_ENABLE] (0x2880 + 0x400 * n + 0x4 * m)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ENABLE																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CPU[WAKEUP_ENABLE] [31:0]

位域	名称	描述
31-0	ENABLE	唤醒使能寄存器，设置 1 则允许该中断唤醒 CPU

CPU[WAKEUP_ENABLE] 位域

14 锁相环控制器 PLLCTL

本章节描述了锁相环控制器 PLLCTL 的主要功能与特性。

14.1 特性总结

本产品包含一个锁相环控制器 PLLCTL，用于配置片上的 PLL。主要特性如下：

- XTAL 振荡器配置
- 片上 PLL 工作模式配置
 - 配置 PLL 参考时钟
 - 配置 PLL 工作频率
 - 配置 PLL 扩频功能
- 配置输出分频
- 支持硬件自动控制
- 支持运行时修改频率

14.2 功能描述

本章节描述了锁相环控制器 PLLCTL 的主要功能。

14.2.1 XTAL 振荡器

XTAL 振荡器可以读取 XTAL 的工作状态，用户可以查询 XTAL 寄存器的 ENABLE 标志位，置 1 表示作为参考时钟源的晶振打开，查询 XTAL 寄存器的 RESPONSE 标志位，置 1 时，表示参考时钟源状态稳定。可以设置 XTAL 启动所需的时间，该时间的复位值为 3mS。这一设置影响关闭 XTAL 低功耗模式的进出时间。

14.2.2 PLL 参考时钟设置

锁相环参考时钟可以通过 REFSEL 进行选择：

- 0：选择 XTAL
- 1：选择 RC24M

该选择可以在 PLL 工作时修改，工作时修改会引起 PLL 输出时钟频率的短暂波动。

14.2.3 PLL 工作频率配置

锁相环压控振荡器输出频率如下：

$$F_{vco} = F_{ref} \times (MFI + (MFN \div MFD))$$

MFD 的缺省值为 240000000，MFN 上的数字 1 代表 0.1Hz。

PLL 寄存器的 MFI 和 MFN 字段支持运行时修改，修改后的可通过读取 BUSY 标志判断 PLL 是否在新的设置下稳定工作。PLL 在切换到新设置时不会停止时钟输出。MFD 不支持运行时修改，若修改，则在 PLL 关闭再打开后生效。

14.2.4 PLL 扩谱模式

PLL 的扩谱模式可以通过 SPREAD 使能：

- 0: 禁止扩谱
- 1: 使能扩谱

扩谱可以在 PLL 工作时使能或禁止。PLL 的扩谱为向下扩谱，当 PLL 的扩谱使能时，VCO 振荡频率在扩谱上下限之间扫频，每一个 24M 时钟周期增加或减少

$$F_{ref} \times (STEP \div MFD)$$

VCO 振荡频率上限为:

$$F_{vco} = F_{ref} \times (MFI + (MFN \div MFD))$$

VCO 振荡频率下限为:

$$F_{vco} = F_{ref} \times (MFI + ((MFN - STOP) \div MFD))$$

PLL 工作在扩谱模式下，STEP 和 STOP 不支持工作时改变设置。若此时修改，新设置将在禁止扩谱后再次使能，或者关闭 PLL 再次打开后生效。

14.2.5 PLL 输出分频器

VCO 的时钟经过分频后，输出给时钟模块产生系统时钟。该分频器为小数分频器，分频系数以 0.2 步进。

$$F_{out} = F_{vco} \div (1 + 0.2 \times DIV)$$

DIV 支持工作时修改工作频率。

14.3 PLLCTL 寄存器

14.3.1 寄存器说明

PLLCTLv2 的寄存器列表如下:

PLLCTLV2 base address: 0xF4100000

地址偏移	名称	描述	复位值
0x0000	XTAL	晶体振荡器配置和状态寄存器	0x0001FFFF
0x0080	PLL[PLL0][MFI]	锁相环 0 倍频数寄存器	0x00000010
0x0084	PLL[PLL0][MFN]	锁相环 0 分子寄存器	0x09896800
0x0088	PLL[PLL0][MFD]	锁相环 0 分母寄存器	0x0E4E1C00
0x008C	PLL[PLL0][SS_STEP]	锁相环 0 扩频补偿寄存器	0x00000000
0x0090	PLL[PLL0][SS_STOP]	锁相环 0 扩频范围寄存器	0x00000000
0x0094	PLL[PLL0][CONFIG]	锁相环 0 配置寄存器	0x00000000
0x0098	PLL[PLL0][LOCKTIME]	锁相环 0 锁定时间寄存器	0x000009C4
0x009C	PLL[PLL0][STEPTIME]	锁相环 0 步进时间寄存器	0x000009C4
0x00A0	PLL[PLL0][ADVANCED]	锁相环 0 高级配置寄存器	0x00000000
0x00C0	PLL[PLL0][DIV][DIV0]	锁相环 0 分频输出 0 配置寄存器	0x00000000

地址偏移	名称	描述	复位值
0x00C4	PLL[PLL0][DIV][DIV1]	锁相环 0 分频输出 1 配置寄存器	0x00000000
0x00C8	PLL[PLL0][DIV][DIV2]	锁相环 0 分频输出 2 配置寄存器	0x00000000
0x0100	PLL[PLL1][MFI]	锁相环 1 倍频数寄存器	0x00000018
0x0104	PLL[PLL1][MFN]	锁相环 1 分子寄存器	0x00000000
0x0108	PLL[PLL1][MFD]	锁相环 1 分母寄存器	0x0E4E1C00
0x010C	PLL[PLL1][SS_STEP]	锁相环 1 扩频补偿寄存器	0x00000000
0x0110	PLL[PLL1][SS_STOP]	锁相环 1 扩频范围寄存器	0x00000000
0x0114	PLL[PLL1][CONFIG]	锁相环 1 配置寄存器	0x00000000
0x0118	PLL[PLL1][LOCKTIME]	锁相环 1 锁定时间寄存器	0x000009C4
0x011C	PLL[PLL1][STEPTIME]	锁相环 1 步进时间寄存器	0x000009C4
0x0120	PLL[PLL1][ADVANCED]	锁相环 1 高级配置寄存器	0x000009C4
0x0140	PLL[PLL1][DIV][DIV0]	锁相环 1 分频输出 0 配置寄存器	0x00000001
0x0144	PLL[PLL1][DIV][DIV1]	锁相环 1 分频输出 1 配置寄存器	0x00000004
0x0180	PLL[PLL2][MFI]	锁相环 2 倍频数寄存器	0x0000001E
0x0184	PLL[PLL2][MFN]	锁相环 2 分子寄存器	0x00182B80
0x0188	PLL[PLL2][MFD]	锁相环 2 分母寄存器	0x0E4E1C00
0x018C	PLL[PLL2][SS_STEP]	锁相环 2 扩频补偿寄存器	0x00000000
0x0190	PLL[PLL2][SS_STOP]	锁相环 2 扩频范围寄存器	0x00000000
0x0194	PLL[PLL2][CONFIG]	锁相环 2 配置寄存器	0x00000000
0x0198	PLL[PLL2][LOCKTIME]	锁相环 2 锁定时间寄存器	0x000009C4
0x019C	PLL[PLL2][STEPTIME]	锁相环 2 步进时间寄存器	0x000009C4
0x01A0	PLL[PLL2][ADVANCED]	锁相环 2 高级配置寄存器	0x000009C4
0x01C0	PLL[PLL2][DIV][DIV0]	锁相环 2 分频输出 0 配置寄存器	0x00000002
0x01C4	PLL[PLL2][DIV][DIV1]	锁相环 2 分频输出 1 配置寄存器	0x00000003

表 32: PLLCTLV2 寄存器列表

PLLCTLv2 的寄存器详细说明如下：

14.3.2 XTAL (0x0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BUSY	RSVD	RESPONSE	ENABLE	RSVD								RAMP_TIME																			
RO	N/A	RO	RO	N/A								RW																			
0	x	0	0	x	x	x	x	x	x	x	x	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	

XTAL [31:0]

位域	名称	描述
31	BUSY	忙标志 0: 晶体振荡器正常工作或处于关闭状态 1: 晶体振荡器正在启动或正在停止
29	RESPONSE	振荡器状态 0: 振荡器未稳定 1: 振荡器已稳定
28	ENABLE	Crystal oscillator enable status 0: Oscillator is off 1: Oscillator is on
19-0	RAMP_TIME	晶体振荡器的启动时间，以内部 RC24M 时钟周期计数 0: 0 周期 1: 1 周期 2: 2 周期 1048575: 1048575 周期

XTAL 位域

14.3.3 PLL[MFI] (0x80 + 0x80 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BUSY	RSVD	RESPONSE	ENABLE	RSVD														MFI													
RO	N/A	RO	RO	N/A														RW													
0	x	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	1	0	0	0	0

PLL[MFI] [31:0]

位域	名称	描述
31	BUSY	忙标志 0: 锁相环正常工作或处于关闭状态 1: 锁相环正在启动或正在停止
29	RESPONSE	锁相环状态 0: 锁相环未稳定 1: 锁相环已稳定
28	ENABLE	锁相环控制状态 0: 锁相环打开 1: 锁相环关闭

位域	名称	描述
6-0	MFI	锁相环反馈分频器数值，有效范围是 13-42, $f=fref*(mfi + mfn/mfd)$ 。支持运行时修改。 0-15: 无效 16: 分频数为 16 17: 分频数为 17 ... 42: 分频数为 42 43~: 无效

PLL[MFI] 位域

14.3.4 PLL[MFN] (0x84 + 0x80 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD		MFN																													
N/A		RW																													
x	x	0	0	1	0	0	1	1	0	0	0	1	0	0	1	0	1	1	0	1	0	0	0	0	0	0	0	0	0	0	0

PLL[MFN] [31:0]

位域	名称	描述
29-0	MFN	分数分频的分子, $f=fref*(mfi + mfn/mfd)$ 。支持运行时修改。

PLL[MFN] 位域

14.3.5 PLL[MFD] (0x88 + 0x80 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD		MFD																													
N/A		RW																													
x	x	0	0	1	1	1	0	0	1	0	0	1	1	1	0	0	0	0	1	1	1	0	0	0	0	0	0	0	0	0	0

PLL[MFD] [31:0]

位域	名称	描述
29-0	MFD	分数分频的分母, $f=fref*(mfi + mfn/mfd)$ 。不支持运行时修改，如果运行时被修改，新设置在下次开启时生效。

PLL[MFD] 位域

14.3.6 PLL[SS_STEP] (0x8C + 0x80 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD		STEP																													
N/A		RW																													
x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PLL[SS_STEP] [31:0]

位域	名称	描述
29-0	STEP	扩频调制的步长 当锁相环开启扩频，不支持运行时修改。如果运行时被修改，新设置在下次开启时生效。

PLL[SS_STEP] 位域

14.3.7 PLL[SS_STOP] (0x90 + 0x80 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD		STOP																													
N/A		RW																													
x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PLL[SS_STOP] [31:0]

位域	名称	描述
29-0	STOP	扩频调制的范围 当锁相环开启扩频，不支持运行时修改。如果运行时被修改，新设置在下次开启时生效。

PLL[SS_STOP] 位域

14.3.8 PLL[CONFIG] (0x94 + 0x80 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD															SPREAD	RSVD										REFSEL					
N/A															RW	N/A										RW					
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	x	x	x	x	0

PLL[CONFIG] [31:0]

位域	名称	描述
8	SPREAD	开启扩频功能。支持运行时修改。

位域	名称	描述
0	REFSEL	选择参考时钟。支持运行时修改，但是应用必须考虑到可能发生的频率以及抖动的改变。若 MFN 一同改变，应用应确保切换参考时钟时，锁相环处于锁定状态。 0: 晶体振荡器 1: 阻容振荡器

PLL[CONFIG] 位域

14.3.9 PLL[LOCKTIME] (0x98 + 0x80 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																LOCKTIME															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	1	0	0	1	1	1	0	0	0	1	0	0

PLL[LOCKTIME] [31:0]

位域	名称	描述
15-0	LOCKTIME	锁定时间，以 24M 时钟计数，缺省值为 2500。如果锁相环启动过程中 MFI 发生了改变，锁定时间会延长。

PLL[LOCKTIME] 位域

14.3.10 PLL[STEPTIME] (0x9C + 0x80 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																STEPTIME															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	1	0	0	1	1	1	0	0	0	1	0	0

PLL[STEPTIME] [31:0]

位域	名称	描述
15-0	STEPTIME	运行时修改频率时的步进间隔，以 24M 时钟计数，缺省值为 2500。

PLL[STEPTIME] 位域

14.3.11 PLL[ADVANCED] (0xA0 + 0x80 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD		SLOW		RSVD		DITHER		RSVD																							
N/A		RW		N/A		RW		N/A																							
x	x	x	0	x	x	x	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x

PLL[ADVANCED] [31:0]

位域	名称	描述
28	SLOW	禁止锁定加速，使用慢速锁定模式。此模式对干扰有更强的免疫能力。软件需同时修改锁定时间，步进时间不需要修改。 0: 加速锁定，锁定时间为 100us 1: 慢速锁定，锁定时间为 400us
24	DITHER	开启抖动功能

PLL[ADVANCED] 位域

14.3.12 PLL[DIV] (0xC0 + 0x80 * n + 0x4 * m)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BUSY	RSVD	RESPONSE	ENABLE	RSVD																			DIV								
RO	N/A	RO	RO	N/A																			RW								
0	x	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0

PLL[DIV] [31:0]

位域	名称	描述
31	BUSY	忙标志 0: 分频器正常工作或处于关闭状态 1: 分频器正在启动或正在停止
29	RESPONSE	分频器状态 0: 分频器未稳定 1: 分频器已稳定
28	ENABLE	分频器控制状态 0: 分频器打开 1: 分频器关闭
5-0	DIV	分频因子，分频数为 DIV/5 + 1 0: 除以 1 1: 除以 1.2 2: 除以 1.4 ... 63: 除以 13.6

位域	名称	描述
----	----	----

PLL[DIV] 位域

15 低功耗管理

本章节介绍系统低功耗的管理和应用。

15.1 运行模式 RUN

处理器正常运行程序时处于运行模式，运行模式下系统支持的降低功耗的方式有：

- 正确设置 SYSCTL 的 GROUPx 寄存器，仅使能必要的功能模块，则不使用的模块会自动关闭以节省功耗
- 通过配置 PLL 的 FBDIV、POSTDIV 和 SYSCTL 中功能时钟的分频系数，适当降低 CPU 和功能模块的时钟频率
- 如果系统电源域使用 DCDC 供电，可根据需要在 PCFG 模块中配置适当降低 DCDC 输出电压

15.2 等待模式 WAIT

如果 SYSCTL 寄存器 CPU[CPUx][LP] 的 MODE 位为 b00，则 CPU 执行 WFI 指令后即进入等待模式，CPU 核心时钟会被关闭，但在收到中断时 CPU 能够立即唤醒进行处理。

15.3 停止模式 STOP

如果 SYSCTL 寄存器 CPU[CPUx][LP] 的 MODE 位为 b01，则 CPU 执行 WFI 指令后即进入停止模式。停止模式下 SYSCTL 模块将根据配置关闭系统电源域内的部分资源节点。

与等待模式相比，停止模式允许关闭更多的资源，且提供灵活的配置选项，用户需根据功耗和唤醒时间的要求在 SYSCTL 模块中进行合理的配置。

考虑最简单的应用场景 1：系统只使用 CPU0，仅通过 SYSCTL 的 GROUP0 寄存器连接使能了必要的功能模块，将 RETENTION[CPU0] 寄存器修改为全 0。

那么首先，不使用的资源节点在运行模式下已经自动关闭。在 CPU 执行 WFI 进入停止模式后，CPU0 的时钟、CPU0 子系统的电源、CPU0 使用的各功能模块、功能时钟、其他子系统电源、PLL 和 24M 晶振等都会依次关闭，仅保留 SYSCTL 的功能以等待唤醒。

应用场景 2：系统只使用 CPU0，如果要求 CPU0 进入停止模式后自身的寄存器状态不丢失即 CPU0 子系统不掉电、不复位，且要求 24M 晶振和 PLL 不关闭，以此实现较快的唤醒速度，则需要设置 SYSCTL 的 RETENTION[CPU0] 寄存器，将 CPU0 子系统复位/供电、24M 晶振和 PLL 对应的位置 1。

应用场景 3：系统只使用 CPU0，如果要求 CPU0 进入停止模式后某个功能模块如 GPTMR0 保持运行，而该模块不在 RETENTION 寄存器的管理范围，则需设置 SYSCTL 的 RESOURCE[GPTMR0] 寄存器，将 MODE 位设为 1 使其一直保持开启。

注意，RETENTION[CPU0] 寄存器的默认值是保留 CPU0 子系统和系统电源域的电源。

中断能够将系统从停止模式唤醒，这些中断可以来自系统电源域中仍然保持工作的功能模块，也可以来自电源管理域和电池备份域，需确保期望唤醒的中断源已在 SYSCTL 的 CPU[CPUx][WAKEUP_ENABLE][ENABLEx] 寄存器中被使能。

总之，配置停止模式可能涉及的步骤如下：

- 配置 SYSCTL 寄存器 CPU[CPUx][LP] 的 MODE 位为 b01
- 配置 SYSCTL 寄存器 RETENTION[x]，使部分资源节点保持开启
- 配置 SYSCTL 寄存器 RESOURCE[x]，使更多的资源节点保持开启

- 配置 SYSCTL 寄存器 CPU[CPUx][WAKEUP_ENABLE][ENABLEx]，指定唤醒中断源
- 配置用来产生唤醒中断的模块，设定中断触发条件并使能中断
- 执行 WFI 指令

15.4 休眠模式 STANDBY

休眠模式下整个系统电源域不再运行，其可能在复位状态或掉电状态。如果 SYSCTL 的配置中 RETENTION 寄存器没有任何需要保持运行的资源节点，RESOURCE 寄存器中也没有任何强制开启的资源节点，那么当全部 CPU 进入停止模式后整个系统电源域便不再有运行需求，SYSCTL 模块在关闭了全部的资源节点后，会向电源管理域发出关闭系统电源域的请求。请求发生后，PCFG 模块会根据 POWER_TRAP 寄存器的设置执行操作：

如果使用 DCDC 为系统电源域供电，则 DCDC 会根据表 25 进行状态切换：正常运行、关闭或进入低功耗模式，其中 DCDC 在低功耗模式下能够配置为提供较低的输出电压。

进入休眠模式后系统只能被电源管理域内模块的中断唤醒，唤醒源详见小节 12.2.4。

另电源管理域中的不使用的模块可以通过设置 PCFG 的 SCG_CTRL 寄存器来关闭其时钟，从而在休眠模式下进一步降低系统功耗，详见小节 12.2.3。

总之，配置休眠模式可能涉及的步骤如下：

- 配置 SYSCTL 寄存器 CPU[CPUx][LP] 的 MODE 位为 b01
- 配置 SYSCTL 寄存器 RETENTION[x] 寄存器为全 0
- 配置所有的 SYSCTL 寄存器 RESOURCE[x] 寄存器中 MODE 位都不为 1
- 配置 PCFG 模块 POWER_TRAP 寄存器的 TRIGGERED 位和 RETENTION 位，以设置系统电源域电源的保持、关闭或降低电压
- 如果使用外部电源为系统电源域供电且使用引脚控制其行为，则需要在 BIOC 中配置 PZ10 或 PZ11 的功能选择
- 配置 PCFG 模块 WAKE_MASK 寄存器以使能唤醒源
- 配置电源管理域中唤醒源模块的中断触发条件并使能中断
- 执行 WFI 指令

15.5 关机模式 SHUTDOWN

关机模式下仅电池备份域能够正常工作，电源管理域和系统电源域都处于复位或掉电状态。

进入关机模式有两种方式，按键或软件写寄存器：

- PZ02 引脚功能选择为 PBUTN(ALT1)，在该引脚上检测到一次有效的超长按键（输入保持低电平约 16 秒），系统进入关机模式
- 向倒计时关机寄存器 BPOR_PDCONTROL 写入一个倒计时值，在倒计时结束后，系统进入关机模式

芯片提供 PZ00(PWR_ON) 引脚用来标识系统进入了关机模式，该引脚可以用来控制外部电源的关闭等，PZ00 引脚在 BIOC 中的默认功能选择即是 PWR_ON。

根据芯片的外部电源供电结构考虑以下场景：

场景 1：单一 3.3V 供电，即 VBAT 和 VPMC 短接到单一供电电源，且使用 DCDC 为系统电源域供电。则进入关机模式时，电源管理域进入复位状态，DCDC 关闭从而系统电源域掉电。

场景 2：VBAT 和 VPMC 短接到同一供电电源，使用外部电源为系统电源域供电。则进入关机模式时，电源管理域和系统电源域都进入复位状态。

场景 3: VBAT 和 VPMC 使用不同的电源供电, 且使用 DCDC 为系统电源域供电。则进入关机模式时, DCDC 关闭从而系统电源域掉电, PZ00 可输出低电平从而控制 VPMC 的电源供电关闭。

关机模式下系统只能从电池备份域唤醒, 需在 POR_SELECT 寄存器位中使能唤醒源。

15.6 低功耗总结

图 10 描述了各低功耗模式的控制流程和作用范围。

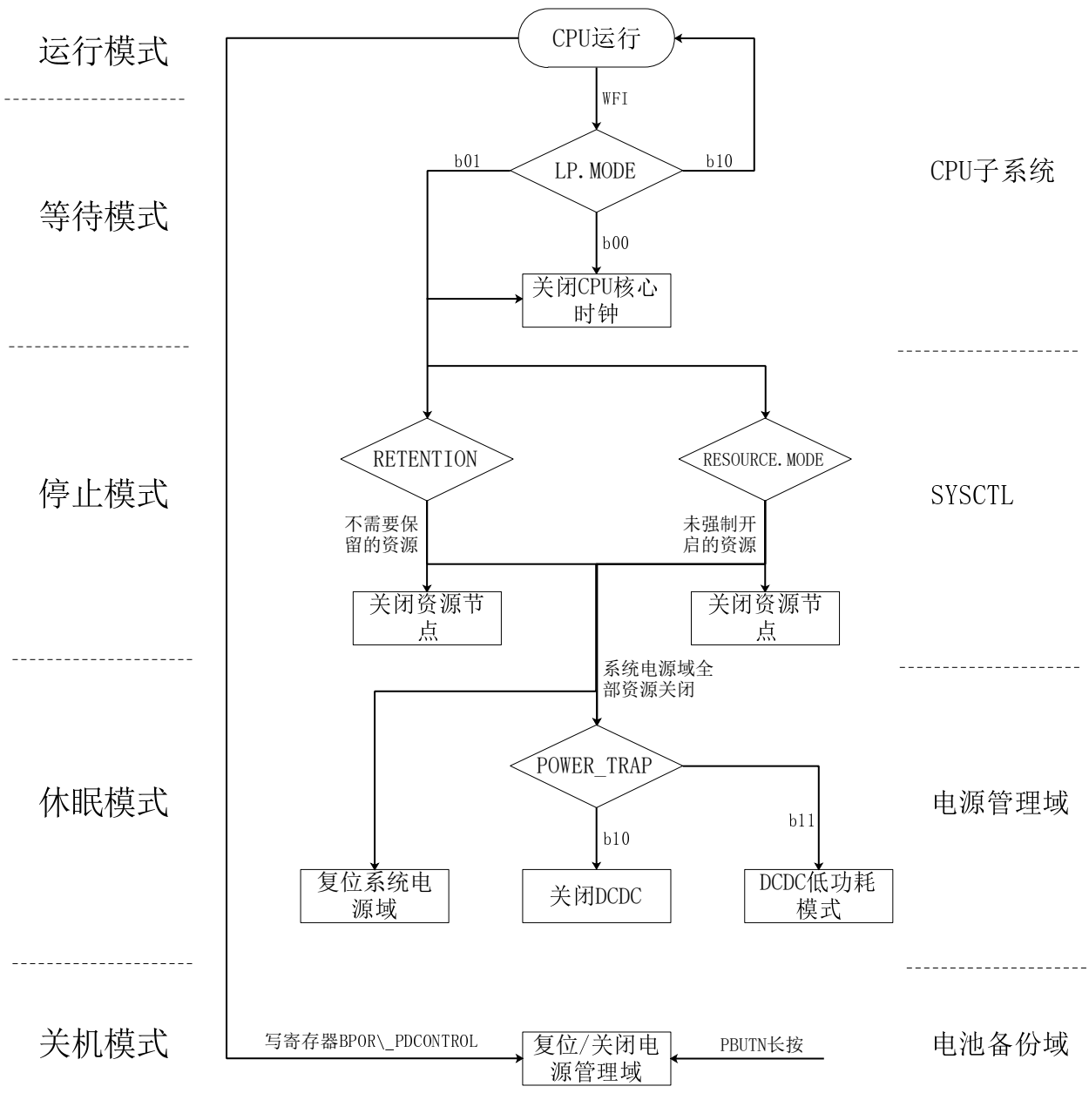


图 10: 低功耗模式流程图

16 系统内存映射

本章节介绍本产品的系统内存映射。

16.1 系统内存映射 System Memory Map

本产品的系统内存映射表如下：

起始地址	结束地址	地址空间	名称	描述
0x00000000	0x0001FFFF	128 KBytes	ILM0	
0x00020000	0x0003FFFF	128 KBytes	ILM1	
0x00040000	0x0005FFFF	128 KBytes	RESERVED	
0x00080000	0x0009FFFF	128 KBytes	DLM0	
0x000A0000	0x000BFFFF	128 KBytes	DLM1	
0x000C0000	0x000C00BF	192 Bytes	FGPIO	快速 GPIO 控制器
0x01040000	0x0105FFFF	128 KBytes	CPU0_ILM_SLV	
0x01060000	0x0107FFFF	128 KBytes	CPU0_DLM_SLV	
0x01080000	0x010BFFFF	256 KBytes	XRAM0	AXI SRAM0
0x010C0000	0x010DFFFF	128 KBytes	CPU1_ILM_SLV	
0x010E0000	0x010FFFFFFF	128 KBytes	CPU1_DLM_SLV	
0x20000000	0x2001FFFF	128 KBytes	ROM	只读存储器 ROM
0x30000000	0x300FFFFFFF	1 MBytes	DM	DEBUG 调试模块
0x80000000	0x8FFFFFFF	256 MBytes	XPI0	
0xE4000000	0xE43FFFFFFF	4 MBytes	PLIC	平台中断控制器 PLIC
0xE6000000	0xE60FFFFFFF	1 MBytes	MCHTMR	机器定时器
0xE6400000	0xE67FFFFFFF	4 MBytes	PLICSW	平台软件中断控制器
0xF0000000	0xF0003FFF	16 KBytes	GPIO0	GPIO 控制器 GPIO0
0xF0004000	0xF0007FFF	16 KBytes	GPIO1	GPIO 控制器 GPIO1
0xF0008000	0xF000BFFF	16 KBytes	GPIOM	GPIO 管理器
0xF0010000	0xF0013FFF	16 KBytes	ADC0	模数转换器 ADC0
0xF0014000	0xF0017FFF	16 KBytes	ADC1	模数转换器 ADC1
0xF0018000	0xF001BFFF	16 KBytes	ADC2	模数转换器 ADC2
0xF001C000	0xF001FFFF	16 KBytes	SDM	
0xF0020000	0xF0023FFF	16 KBytes	ACMP	模拟比较器
0xF0024000	0xF0027FFF	16 KBytes	DAC0	
0xF0028000	0xF002BFFF	16 KBytes	DAC1	
0xF0030000	0xF0033FFF	16 KBytes	SPI0	串行外设总线 SPI0
0xF0034000	0xF0037FFF	16 KBytes	SPI1	串行外设总线 SPI1
0xF0038000	0xF003BFFF	16 KBytes	SPI2	串行外设总线 SPI2
0xF003C000	0xF003FFFF	16 KBytes	SPI3	串行外设总线 SPI3
0xF0040000	0xF0043FFF	16 KBytes	UART0	通用异步收发器 UART0
0xF0044000	0xF0047FFF	16 KBytes	UART1	通用异步收发器 UART1
0xF0048000	0xF004BFFF	16 KBytes	UART2	通用异步收发器 UART2

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

系统内存映射

起始地址	结束地址	地址空间	名称	描述
0xF004C000	0xF004FFFF	16 KBytes	UART3	通用异步收发器 UART3
0xF0050000	0xF0053FFF	16 KBytes	UART4	通用异步收发器 UART4
0xF0054000	0xF0057FFF	16 KBytes	UART5	通用异步收发器 UART5
0xF0058000	0xF005BFFF	16 KBytes	UART6	通用异步收发器 UART6
0xF005C000	0xF005FFFF	16 KBytes	UART7	通用异步收发器 UART7
0xF0080000	0xF0083FFF	16 KBytes	MCAN0	控制器局域网 CAN0
0xF0084000	0xF0087FFF	16 KBytes	MCAN1	控制器局域网 CAN1
0xF0088000	0xF008BFFF	16 KBytes	MCAN2	控制器局域网 CAN2
0xF008C000	0xF008FFFF	16 KBytes	MCAN3	控制器局域网 CAN3
0xF0090000	0xF0093FFF	16 KBytes	WDG0	WDG0
0xF0094000	0xF0097FFF	16 KBytes	WDG1	WDG1
0xF00A0000	0xF00A3FFF	16 KBytes	MBX0A	MBX0A
0xF00A4000	0xF00A7FFF	16 KBytes	MBX0B	MBX0B
0xF00A8000	0xF00ABFFF	16 KBytes	MBX1A	MBX1A
0xF00AC000	0xF00AFFFF	16 KBytes	MBX1B	MBX1B
0xF00B0000	0xF00B3FFF	16 KBytes	PTPC	PTPC
0xF00B4000	0xF00B7FFF	16 KBytes	RESERVE	
0xF00B8000	0xF00BBFFF	16 KBytes	CRC	CRC
0xF00C0000	0xF00C3FFF	16 KBytes	DMAMUX	DMAMUX
0xF00C4000	0xF00C7FFF	16 KBytes	HDMA	AHB 总线 DMA
0xF00C8000	0xF00CBFFF	16 KBytes	RNG	随机数发生器 RNG
0xF00CC000	0xF00CFFFF	16 KBytes	KEYM	密钥管理器
0xF0200000	0xF0203FFF	16 KBytes	PWM0	PWM0
0xF0204000	0xF0207FFF	16 KBytes	HALL0	HALL0
0xF0208000	0xF020BFFF	16 KBytes	QEIO	QEIO
0xF020C000	0xF020DFFF	8 KBytes	TRGM0	TRGM0
0xF020E000	0xF020FFFF	8 KBytes	PLA0	PLA0
0xF0210000	0xF0213FFF	16 KBytes	PWM1	PWM1
0xF0214000	0xF0217FFF	16 KBytes	HALL1	HALL1
0xF0218000	0xF021BFFF	16 KBytes	QEI1	QEI1
0xF021C000	0xF021DFFF	8 KBytes	TRGM1	TRGM1
0xF021E000	0xF021FFFF	8 KBytes	PLA1	PLA1
0xF0220000	0xF0223FFF	16 KBytes	PWM2	PWM2
0xF0224000	0xF0227FFF	16 KBytes	HALL2	HALL2
0xF0228000	0xF022BFFF	16 KBytes	QEI2	QEI2
0xF022C000	0xF022DFFF	8 KBytes	TRGM2	TRGM2
0xF022E000	0xF022FFFF	8 KBytes	PLA2	PLA2
0xF0230000	0xF0233FFF	16 KBytes	PWM3	PWM3
0xF0234000	0xF0237FFF	16 KBytes	HALL3	HALL0
0xF0238000	0xF023BFFF	16 KBytes	QEI3	QEI3

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

系统内存映射

起始地址	结束地址	地址空间	名称	描述
0xF023C000	0xF023DFFF	8 KBytes	TRGM3	TRGM3
0xF023E000	0xF023FFFF	8 KBytes	PLA3	PLA3
0xF0240000	0xF0243FFF	16 KBytes	SYNT	同步定时器 SYNT
0xF024E000	0xF024E7FF	2 KBytes	PLA_X2	
0xF0300000	0xF0307FFF	32 KBytes	HRAM	AHB SRAM
0xF2020000	0xF2023FFF	16 KBytes	USB0	USB0
0xF3000000	0xF3003FFF	16 KBytes	GPTMR0	GPTMR0
0xF3004000	0xF3007FFF	16 KBytes	GPTMR1	GPTMR1
0xF3008000	0xF300BFFF	16 KBytes	GPTMR2	GPTMR2
0xF300C000	0xF300FFFF	16 KBytes	GPTMR3	GPTMR3
0xF3020000	0xF3023FFF	16 KBytes	I2C0	I2C0
0xF3024000	0xF3027FFF	16 KBytes	I2C1	I2C1
0xF3028000	0xF302BFFF	16 KBytes	I2C2	I2C2
0xF302C000	0xF302FFFF	16 KBytes	I2C3	I2C3
0xF3030000	0xF3033FFF	16 KBytes	LIN0	LIN0
0xF3034000	0xF3037FFF	16 KBytes	LIN1	LIN1
0xF3038000	0xF303BFFF	16 KBytes	LIN2	LIN2
0xF303C000	0xF303FFFF	16 KBytes	LIN3	LIN3
0xF3040000	0xF3043FFF	16 KBytes	XPI0	
0xF3048000	0xF304BFFF	16 KBytes	XDMA	AXI 总线 DMA
0xF304C000	0xF304FFFF	16 KBytes	SDP	SDP
0xF3054000	0xF3057FFF	16 KBytes	ROMC	
0xF4000000	0xF403FFFF	256 KBytes	SYSCTL	SYSCTL
0xF4040000	0xF407FFFF	256 KBytes	IOC	IO 控制器 IOC
0xF4080000	0xF40BFFFF	256 KBytes	OTPSHW	OTP 控制器影子寄存器
0xF40C0000	0xF40C3FFF	16 KBytes	PPOR	电源管理域复位控制
0xF40C4000	0xF40C7FFF	16 KBytes	PCFG	电源管理域配置模块
0xF40C8000	0xF40CBFFF	16 KBytes	OTP	OTP 控制器
0xF40CC000	0xF40CFFFF	16 KBytes	PSEC	电源管理域安全管理器
0xF40D0000	0xF40D3FFF	16 KBytes	PMON	电源管理域监视器
0xF40D4000	0xF40D7FFF	16 KBytes	PGPR	电源管理域通用寄存器
0xF40D8000	0xF40DBFFF	16 KBytes	PIOC	电源管理域 IO 控制器
0xF40DC000	0xF40DFFFF	16 KBytes	PGPIO	电源管理域 GPIO 控制器
0xF40E0000	0xF40E3FFF	16 KBytes	PTMR	PTMR
0xF40E4000	0xF40E7FFF	16 KBytes	PUART	PUART
0xF40E8000	0xF40EBFFF	16 KBytes	PWDG	PWDG
0xF4100000	0xF4103FFF	16 KBytes	PLLCTLV2	PLL 控制器 PLLCTLV2
0xF4104000	0xF4107FFF	16 KBytes	TSNS	温度传感器
0xF5000000	0xF5003FFF	16 KBytes	BACC	

起始地址	结束地址	地址空间	名称	描述
0xF5004000	0xF5007FFF	16 KBytes	BPOR	电池备份域复位模块 BPOR
0xF5008000	0xF500BFFF	16 KBytes	BCFG	电池备份域配置模块 BCFG
0xF500C000	0xF500FFFF	16 KBytes	BUTN	电源按键
0xF5010000	0xF5013FFF	16 KBytes	BIOC	电池备份域 IO 控制器
0xF5014000	0xF5017FFF	16 KBytes	BGPIO	电池备份域 GPIO 控制器
0xF5018000	0xF501BFFF	16 KBytes	BGPR	电池备份域通用寄存器
0xF501C000	0xF501FFFF	16 KBytes	RTC	RTC
0xF5040000	0xF5043FFF	16 KBytes	BSEC	电池备份域安全管理器
0xF5044000	0xF5047FFF	16 KBytes	RTC	实时时钟
0xF5048000	0xF504BFFF	16 KBytes	BKEY	电池备份域密钥模块
0xF504C000	0xF504FFFF	16 KBytes	BMON	电池备份域监视器
0xF5050000	0xF5053FFF	16 KBytes	TAMP	入侵检测模块
0xF5054000	0xF5057FFF	16 KBytes	MONO	单调计数器

表 33: 地址空间分配

17 OTP 映射表

本产品的 OTP 映射表如下：

字	名称	位置	描述	类型
0	HARD_LOCK	[0:31]	熔丝值锁定	安全
1	LIFECYCLE_B	[28:31]	生命周期	安全
1	TCU_DISABLE	[19:19]	禁止测试	安全
1	DEBUG_DISABLE	[17:17]	禁止 CPU 调试	安全
1	JTAG_DISABLE	[16:16]	禁止 JTAG 端口	安全
1	PUK_REVOKE	[8:15]	公钥销毁	安全
1	LIFECYCLE_A	[0:3]	生命周期	安全
2	MONO_EPOCH	[16:31]	单向计数器高位值	安全
2	EXIP1_RESTRICT	[1:1]	限制 EXIP0 寄存器访问	安全
2	EXIP0_RESTRICT	[0:0]	限制 EXIP1 寄存器访问	安全
3	SW_VER	[0:31]	软件版本	安全
8	DIE_TRACE	[0:127]	芯片识别数据	识别
12	DEBUG_KEY	[0:127]	调试密钥	密钥
21	TSNS_BASE	[0:15]	温度传感器基准	通用
21	TSNS_SLOPE	[16:31]	温度传感器斜率	通用
64	CHIP_ID	[0:31]	芯片型号代码	通用
68	USB_VID	[0:15]	USB 厂商 ID	通用
68	USB_PID	[16:31]	USB 设备 ID	通用
80	PUBLIC_KEY_HASH	[0:255]	公钥哈希	识别
88	UUID	[0:127]	唯一识别号	识别
96	EXIP0_KEY	[0:127]	EXIP 密钥 0	密钥
104	EXIP1_KEY	[0:127]	EXIP 密钥 1	密钥
112	MASTER_KEY	[0:255]	对称算法根密钥	密钥

表 34: OTP 列表

本产品上，用户可以自行烧写 OTP Word 69~79，用于存放应用数据。

18 总线

本章节介绍本产品的总线结构。

18.1 总线结构概述

本产品的总线系统由多个系统总线矩阵构成。片上的所有模块都通过这些系统总线矩阵连接起来，使得总线主设备，如处理器，DMA 等可以访问总线从设备，如内存，外设等。由于各个主从设备连接到不同总线矩阵的不同位置，不同主设备对不同从设备的访问效率也会有所不同。

本产品包括以下系统总线矩阵：

- AXI 系统总线，这是位于中心位置的总线，系统上大部分主设备要通过它来访问片上资源；
- AHB/APB 外设总线，通过它可以访问片上外设的寄存器；

18.2 总线配置

本章节介绍各个总线的连接和配置情况。

18.2.1 AXI 系统总线

AXI 系统总线是位于中心位置的总线矩阵。

连接到它的主设备有：

- RISC-V CPU0
- RISC-V CPU1
- XDMA
- USB0
- HDMA 和 ADC，DAC 等 AHB/APB 外设矩阵上的主设备
- SDP

通过它可以访问的从设备有：

- XPI0, EXIP0
- 片上只读存储器 ROM
- AXI SRAM0
- ILM0 和 DLM0 的镜像
- ILM1 和 DLM1 的镜像
- AHB 外设总线

注意，只有 XDMA 可以通过 AXI 系统总线访问 ROM 和 AHB/APB 外设总线。

18.2.2 AHB/APB 外设总线

AHB/APB 外设总线位于 AXI 系统总线的下游，它连接片上大部分外设。RISC-V 处理器和 DMA 通过它来访问外设寄存器。

连接到它的主设备有：

- RISC-V CPU0
- RISC-V CPU1
- XDMA 等 AXI 系统总线主设备

- HDMA
- ADC0, ADC1, ADC2, DAC0, DAC1

通过它可以访问的从设备有：

- AHB SRAM
- 通用外设寄存器接口
- PWM 系统外设寄存器接口
- 电源管理域外设寄存器接口
- 电池备份域外设寄存器接口
- AXI 系统总线

HDMA、ADCx 和 DAC 可以经过 AXI 系统总线，访问片上的其他存储器。

19 BootROM

本章详细介绍了 BootROM 相关的特性及应用。

19.1 BootROM 概述

BootROM 为该芯片上电后执行的第一段程序, 它支持如下功能:

- 从 **Serial NOR FLASH** 启动
 - 支持代码在 FLASH 上原地执行代码或者复制到内部 RAM 执行
 - 支持基于 AES-CTR 模式的原地解密执行 (EXIP)
- **串行启动**
 - 从 UART0 或 USB0 启动, 支持流式下载代码到系统 RAM 中执行
- **在系统编程 (ISP)**
 - 支持 UART0 和 USB0(USB-HID 协议)
 - 支持对连接在 XPI0/XPI1 上的 Serial NOR FLASH 进行编程
 - 支持对片上 OTP 进行编程
- **安全启动**
 - 支持基于 ECDSA-P256 + SHA256 的安全启动
 - 运行基于 AES-CBC + SHA256 的安全加密启动
 - 支持基于 SM2+SM3 的安全启动
 - 支持基于 SM4-CBC + SM3 的安全加密启动
- **低功耗唤醒**
 - 支持 CPU 低功耗掉电模式下通过 BootROM 快速唤醒
- **Debug 口权限管理**
- **丰富的 ROM API**

19.2 启动流程

本章介绍 BootROM 启动相关的流程。

BootROM 支持如下启动模式：

- 主启动模 (XPI NOR 启动模式)。
- 串行启动模式 (UART, USB-HID)
- 在系统编程模式 (In-System-Programming)

19.2.1 启动流程图

本节展示 BootROM 的启动流程图。

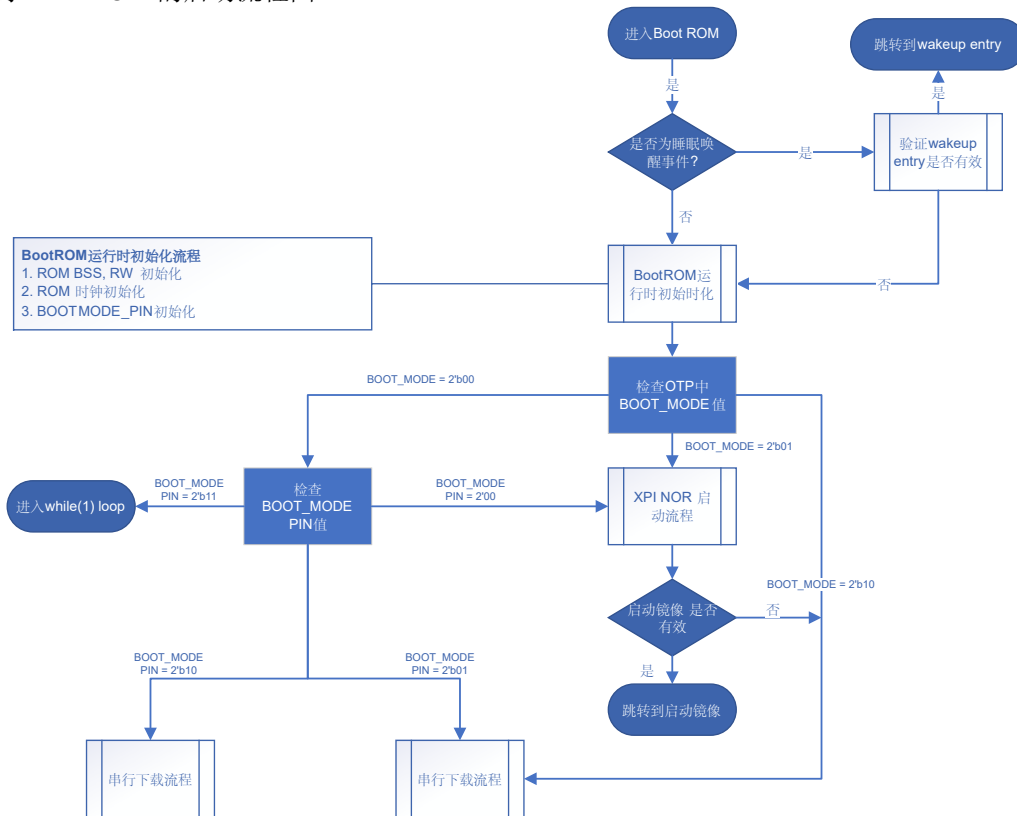


图 11: BootROM 启动流程图

19.2.2 XPI NOR 启动

19.2.2.1 支持的 Serial NOR 设备

Boot ROM 支持从主流的 Serial NOR FLASH 启动，包括但不限于：

- QSPI NOR FLASH (旺宏、华邦、兆易创新、ISSI 等)
- HyperFLASH (Cypress、ISSI 等厂商)
- OctaBus FLASH (旺宏)
- Xccela FLASH (镁光、兆易创新、ISSI 等厂商)
- EcoXiP FLASH (英飞凌 - 原 Adesto)

19.2.2.2 FLASH 的接入方式

BootROM 通过以下三种典型的连接方式与 4 线或 8 线 FLASH 连接。

QSPI FLASH 通过 CA 连接

SoC 通过 XPI 的 CA 端口与 4 线 FLASH 连接。市面上大部分的 4 线 FLASH 都不提供 DQS 引脚，这种情况下，XPIn.CA_DQS 应悬空，该引脚不能用于其他目的 (若 XPI 信息小节有特别声明则按该声明执行)。

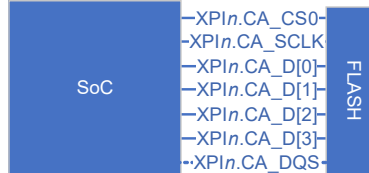


图 12: XPI QSPI NOR FLASH CA 端口连接

QSPI FLASH 通过 CB 连接

SoC 通过 XPI 的 CB 端口与 4 线 FLASH 连接。市面上大部分的 4 线 FLASH 都不提供 DQS 引脚，这种情况下，XPIn.CB_DQS 应悬空，该引脚不能用于其他目的 (若 XPI 信息小节有特别声明则按该声明执行)。

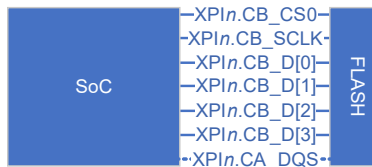


图 13: XPI QSPI NOR FLASH CB 端口连接

Octal FLASH 连接

SoC 通过 XPI 的 CA 端口以及 CB 的数据端口与 8 线 FLASH 连接, 其中 CB 的数据端口接 FLASH 的高 4 位。若 8 线 FLASH 需要差分时钟 (如 HyperFLASH 1.8V), 可将 CB 端口的时钟线用作差分时钟引脚。

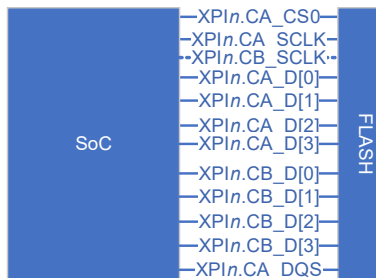


图 14: XPI Octal NOR FLASH 连接

FLASH 连接方式的指定

BootROM 根据以下 OTP 字段来决定相应的 FLASH 连接:

- 根据 XPI_INSTANCE 决定 XPI 的实例
- 根据 XPI_PIN_GROUP 选择默认的 XPI 引脚分组
- 根据 XPI_PORT_SEL 决定 XPI 默认的连接端口

详细的 XPI 的引脚分配见 XPI 信息小节。

FLASH 配置信息的指定

BootROM 根据以下 OTP 字段来决定相应的 FLASH 配置信息：

- 根据 XPI_NOR_CFG_SRC 决定默认的 FLASH 配置信息的来源：Serial NOR FLASH 或 OTP
- 根据 XPI_DEFAULT_READ 决定上电后默认访问 FLASH 的命令
- 根据 ENCRYPT_XIP 决定是否启动加密原地执行功能

当 FLASH 配置信息来自 OTP 时：

- 根据 XPI_FREQ_OPTION 决定 FLASH 读操作的时钟频率
- 根据 PROBE_TYPE 决定 FLASH 的类型
- 根据 XPI_DRIVE_STRENGTH 决定 XPI IO 的驱动强度
- 根据 DUMMY_CYCLE 决定 read 时 dummy cycle 的值
- 根据 XPI_IO_VOLTAGE 决定 FLASH 的 IO 电压

当 FLASH 配置信息来自 FLASH 时，根据 XPI_DEFAULT_READ 决定使用的 FLASH 读命令，并从 FLASH 的 0x400 地址读取 FLASH 配置信息。

注：FLASH 配置信息的详细描述见 [XPI NOR 配置选项](#)

19.2.2.3 XPI NOR 启动流程

当用户选择从 XPI NOR 启动后，设备上电后会按图 (15) 所示流程来执行 XPI NOR 启动。

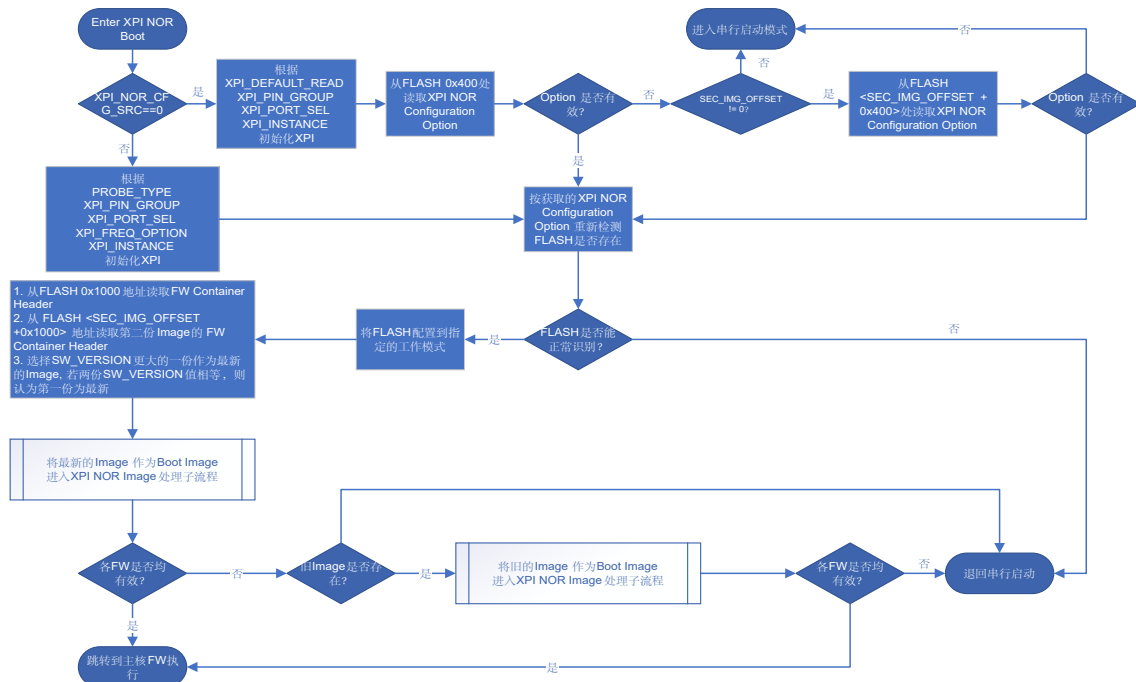


图 15: XPI NOR 启动流程

19.2.2.4 XPI NOR 启动镜像布局

XPI NOR 的启动镜像在 FLASH 中的布局如图 (16) 所示：

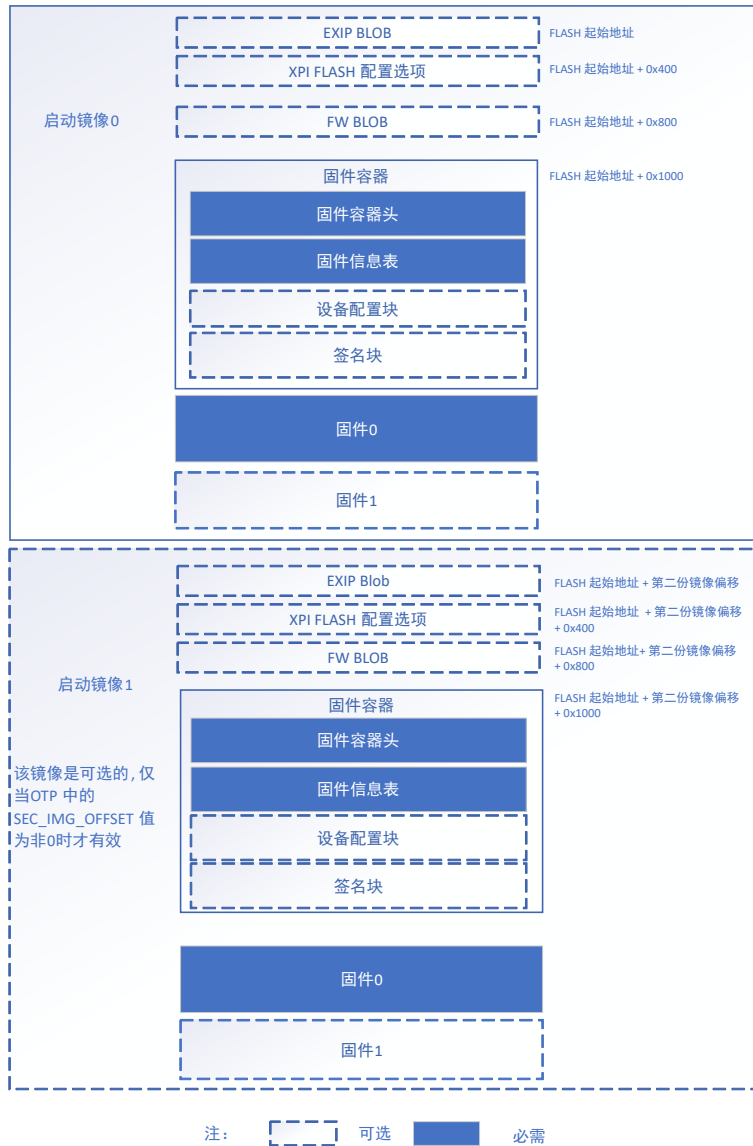


图 16: XPI NOR 启动镜像布局

19.2.2.5 原地解密执行

BootROM 支持通过 XPI NOR 的原地解密执行。当 OTP 中的 ENCRYPT_XIP 字段被置 1 后。BootROM 在 XPI NOR 启动中会强制打开 EXIP，并尝试用 EXIP0_KEK(XPI_INSTANCE 值为 0) /EXIP1_KEK(XPI_INSTANCE 值为 1) 解密 EXIP Blob，当 EXIP Blob 解密无误后，ROM 会根据 EXIP BLOB 中的信息配置对应的解密信息（解密区域、初始向量等）。当 EXIP 配置完成后。ROM 即可执行原地解密执行操作。

注意: 启动镜像的头部不能被加密，否则 BootROM 无法启动该镜像

原地解密执行分两个步骤:

1. 用 OTP 中的 EXIP_KEK_n 来解密加密的 EXIP BLOB。EXIP BLOB 采用 RFC3394 标准来加密。
2. 用 EXIP BLOB 中的信息来配置 EXIP 模块, 准备好原地执行解密环境。

19.2.3 串行启动 (Serial Boot)

Boot ROM 支持从 UART 或者 USB-HID 流式加载启动镜像。串行启动是在系统编程的子集。与在系统编程相比，在该模式下，仅有如下命令被支持：

- 查询运行时信息 (query-rte)
- 配置运行时信息 (configure-rte)
- 加载镜像 (load-image)
- 重启设备 (reset)

19.2.4 在系统编程 (In-System-Programming)

ROM 在 ISP 模式下，支持如下接口：

- 串口 (UART)
- USB (USB-HID)

ROM 在 ISP 模式下，支持如下功能：

- 查询运行时信息 (query-rte)
- 配置运行时信息 (configure-rte)
- 配置存储 (configure-memory)
- 写存储设备 (write-memory)
- 读存储设备 (read-memory)
- 加载镜像 (load-image)
- 擦除存储设备 (erase)
- 重启设备 (reset)
- 产生固件 Blob(gen-fwblob)

19.2.4.1 命令协议

BootROM 支持如下命令：

- 查询运行时环境 (query-rte)
- 配置运行时环境 (configure-rte)
- 配置存储设备 (configure-memory)
- 写存储设备 (write-memory)
- 读存储设备 (read-memory)
- 加载镜像 (load-image)
- 擦除存储设备 (erase)
- 复位 SoC (reset)
- 产生固件 Blob(gen-fwblob)

通信过程

在 ROM 的通信协议下，每个命令均包含 4 个阶段。如下图所示。

1. 第一阶段：主机端命令和数据发送阶段。在该阶段，若命令只需要传输简单的参数，则该命令数据发送只包含一个数据包（如 **reset/erase**）；若命令包含数据传输，则数据发送包含一个混合包（命令 + 数据）以及若干包纯数据包。

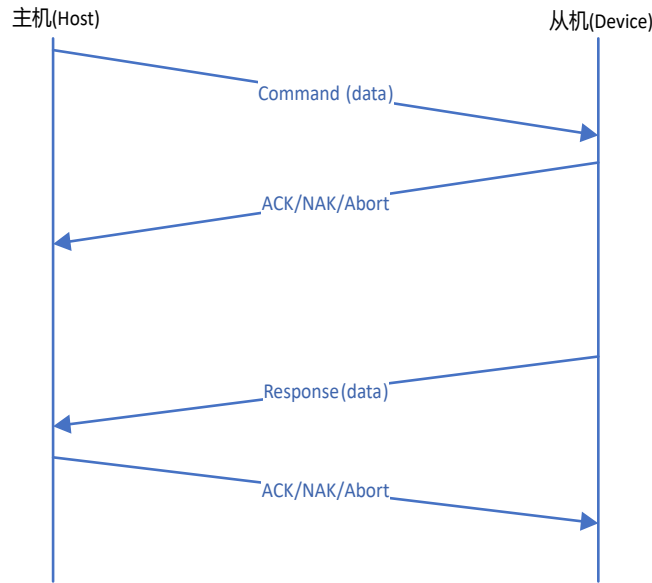


图 17: 串行通信协议

2. 第二阶段：从机端发送 **ACK/NAK/Abort** 阶段。对于第一阶段的每个数据包，从机端都需要给予对应的确认。当数据处理没有异常时，回复 **ACK**；当数据检验错误时，回复 **NAK**；当数据处理出错时，回复 **Abort**。
3. 第三阶段：从机端发送响应阶段。当第一阶段的数据传输完成或者 **Device** 回复 **Abort** 后。通信转入第三阶段。在该阶段，如果命令只需要从机回复简单的状态，则数据包只有一响应包（如 **reset/erase**）；若从机需要回复数据，则从机会先回复命令响应帧，然后回复剩余需要发送的数据。在每一帧发送结束后，从机都需要等主机的确认帧，当收到主机发送的 **Abort** 后，通信结束。
4. 第四阶段：主机发送对从端响应的确认。当主机收到从商量的响应包时，需要回复以 **ACK/NAK/Abort**。当数据包无异常时，回复 **ACK**；当数据包检验出错时，回复 **NAK**，当从端发送了超出预期的数据时，回复 **Abort**。

命令数据结构

每个命令均统一包含由 4 字节组成的命令头, 详细定义如下表所示:

偏移 (字节)	字段	描述
0	命令标识符	1 - 查询运行时环境 (query-rte) 2 - 配置运行时环境 (configure-rte) 3 - 配置存储 (configure-memory) 4 - 写存储 (write-memory) 5 - 读存储 (read-memory) 6 - 加载镜像 (load-image) 7 - 擦除 (erase) 8 - 复位 (reset) 9 - 生成固件 Blob(gen-fwblob)
1	命令参数个数	-

偏移 (字节)	字段	描述
2	命令类型	0 - 命令 + 数据 1 - 仅数据 2 - 仅响应
3	保留	-

表 35: 命令数据结构

查询运行时环境 (query-rte)

该命令可用于查询如下状态:

- ROM 参数
- 活动的通信接口参数
- 上次启动的状态
- Memory 的属性

详细的命令数据结构如下表所示:

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	1 - query-rte
1	1	命令参数个数	1 / 2
2	1	命令类型	0 - 命令 + 数据
3	1	保留	-
4	4	运行时环境标识	0 - ROM 参数 1 - 当前活动外设信息 3 - 上次启动状态 4 - 存储属性

表 36: 查询运行时环境 (query-rte) 命令数据结构

当 ROM 收到该命令后, 若参数合法, ROM 则会回复相应的响应包。响应包的参数部分根据不同的命令而不同。

ROM 参数响应包

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	1 - query-rte
1	1	命令参数个数	5
2	1	命令类型	2 - 仅响应数据
3	1	保留	-
4	4	命令状态	0 - 成功
8	4	ROM 版本	Bit[31:24] ASCII: V(0x56) Bit[23:16] 主版本号: 0x01 Bit[15:8] 次版本号:0x00 Bit[7:0] 问题修复:0x00

偏移 (字节)	宽度 (字节)	字段	描述	
12	4	SoC 版本	与 ROM 版本号定义一致	
16	4	杂项	Bit[7:0] - 生命周期 Bit[31:8] - 保留	
20	4	ROM 功能信息	Bit[31:27]	保留
			Bit[26:26]	是否支持 SM4_CCM
			Bit[25:25]	是否支持 AES_CCM(256 位密钥)
			Bit[24:24]	是否支持 AES_CCM(128 位密钥)
			Bit[23:20]	保留
			Bit[19:19]	是否支持 SM2
			Bit[18:18]	是否支持 ECDSA P521
			Bit[17:17]	是否支持 ECDSA P384
			Bit[16:16]	是否支持 ECDSA P256
			Bit[15:12]	保留
			Bit[11:11]	是否支持设备配置块
			Bit[10:10]	是否支持命令容器
			Bit[9:9]	是否支持加密启动
			Bit[8:8]	是否支持安全启动
			Bit[7:4]	保留
			Bit[3:3]	是否支持在系统编程 (ISP)
			Bit[2:2]	是否支持串行启动
Bit[1:1]	是否支持恢复启动			
Bit[0:0]	是否支持主启动			

表 37: ROM 参数响应包

活动外设信息包

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	1 - query-rte
1	1	命令参数个数	如数参数不合法, 该值为 0, 否则为"word" 字节 +1
2	1	命令类型	2 - 仅响应数据
3	1	保留	-
4	4	命令状态	0 - 成功 2 - 无效参数
8	4	通用信息	Bit[7:0] word 数 (以 32-bit 为单位) Bit[31:8] - 保留
12	4	外设掩码	0x01 - UART 0x10 - USB-HID
16	4	速率	对于 UART, 该字段表示波特率; 对于 USB-HID, 该字段无意义

偏移 (字节)	宽度 (字节)	字段	描述
20	8	保留位	-
28	4	最大包长	最大数据包长度 (不包括包头和 CRC 校验位)

表 38: 活动外设信息包

上次 ROM 启动状态包

偏移 (字节)	宽度 (字节)	字段	描述								
0	1	命令标识	1 - query-rte								
1	1	命令参数个数	如数参数不合法, 该值为 0, 否则为“word”字节 +1								
2	1	命令类型	2 - 仅响应数据								
3	1	保留	-								
4	4	命令状态	0 - 成功								
8	4	启动参数	<table border="1"> <tr> <td>启动参数</td> <td></td> </tr> <tr> <td>Bit[31:16]</td> <td>保留位</td> </tr> <tr> <td>Bit[15:8]</td> <td>启动状态的字数 (以 32-bit 为单位)</td> </tr> <tr> <td>Bit[7:0]</td> <td>启动模式</td> </tr> </table>	启动参数		Bit[31:16]	保留位	Bit[15:8]	启动状态的字数 (以 32-bit 为单位)	Bit[7:0]	启动模式
启动参数											
Bit[31:16]	保留位										
Bit[15:8]	启动状态的字数 (以 32-bit 为单位)										
Bit[7:0]	启动模式										

表 39: 上次 ROM 启动状态

存储设备属性包

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	1 - query-rte
1	1	命令参数个数	如数参数不合法, 该值为 0, 否则为“word”字节 +1
2	1	命令类型	2 - 仅响应数据
3	1	保留	-
4	4	命令状态	0 - 成功
8	4	通用信息	Bit[7:0] 存储设备属性字数 (单位为 32-bit) Bit[15:8] 存储大小的单位: 0 - 1 字节, 1 - 2 字节 2 - 4 字节 其它 - 保留位
12	8	存储设备标识	TBD
16	4	起始地址	存储设备起始地址
20	4	结束地址	存储设备结束地址
24	4	存储设备容量	存储设备的容量
28	4	Page 大小 (可选)	仅对 FLASH 设备有效

偏移 (字节)	宽度 (字节)	字段	描述
32	4	Sector 大小 (可选)	仅对 FLASH 设备有效
32	4	Block 大小 (可选)	仅对 FLASH 设备有效

表 40: 存储设备属性响应包

配置运行时环境 (configure-rte)

该命令可以配置活动外设的参数，当前仅 UART 的波特率支持被配置。详细的命令数据结构如下：

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	2 - configure-rte
1	1	命令参数个数	4
2	1	命令类型	0 - 命令 + 数据
3	1	保留	-
4	4	运行时环境标识	1 - 活动外设信息
8	4	通用信息	Bit[7:0] 参数字数 (单位为 32-bit) 其它 - 保留位
12	4	外设掩码	1 - UART
16	4	速率	UART 波特率

表 41: 配置运行时环境 (configure-rte)

该命令的响应帧数据结构如下：

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	2 - configure-rte
1	1	命令参数个数	1
2	1	命令类型	2 - 仅响应数据
3	1	保留	-
4	4	命令状态	0 - 成功 2 - 无效参数

表 42: 配置运行时环境响应包

配置存储 (configure-memory)

该命令用于通过指定地址存储的存储设备配置信息来使能对外挂存储设备的支持，如使能对 Serial NOR FLASH 的支持。该命令的详细数据结构如下：

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	3 - configure-memory
1	1	命令参数个数	2
2	1	命令类型	0 - 命令 + 数据
3	1	保留	-
4	4	存储设备标识	0x10000 - 挂载在 XPI0 上的 NOR FLASH 0x10001 - 挂载在 XPI1 上的 NOR FLASH
8	4	存储配置块地址	存储配置块的地址 (仅支持从片上 RAM 中获取)

表 43: 配置存储 (configure-memory)

该命令的响应数据帧的数据结构如下:

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	3 - configure-memory
1	1	命令参数个数	1
2	1	命令类型	2 - 仅响应数据
3	1	保留	-
4	4	命令状态	0 - 成功 2 - 无效参数

表 44: configure-memory 响应帧数据结构

写存储设备 (write-memory)

该命令用于向 on-chip SRAM、片上的 OTP 以及外挂的 XPI NOR 写入数据。该命令可由单一数据包或者多包数据组成。其中第一包的数据结构定义如下:

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	4 - write-memory
1	1	命令参数个数	3
2	1	命令类型	0 - 命令 + 数据
3	1	保留	-
4	4	要写入的地址	要写入的设备地址
8	4	长度	要写入的数据长度
12	4	内存设备标识	0 - 片上 RAM 0x10000 - 挂载在 XPI0 上的 NOR FLASH 0x10001 - 挂载在 XPI1 上的 NOR FLASH 0x20000 - OTP

偏移 (字节)	宽度 (字节)	字段	描述
16	可变长度	数据	要写入到存储设备的数据

表 45: 配置存储 (write-memory) - 命令 + 数据

第二包到最后一包的数据结构如下:

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	4 - write-memory
1	1	命令参数个数	0
2	1	命令类型	1- 仅数据
3	1	保留	-
4	可变长度	数据	要写入到存储设备的数据

表 46: 配置存储 (write-memory) - 仅数据

当数据可以被一包发送完时, 只需要第一类数据包, 当数据需要多包发送时, 需要第二类数据包。数据包中的 Data 部分的长度通过各类通信接口中收到的数据包长度获取。

如果在 write-memory 执行过程中出错, 从机将中止传输, 并在响应包中通知主机错误代码。

当 write-memory 成功执行完成, 并在响应包中向主机报告成功代码。

Write-memory 的响应包数据结构定义如下:

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	4 - configure-memory
1	1	命令参数个数	1
2	1	命令类型	2 - 仅响应数据
3	1	保留	-
4	4	命令状态	0 - 成功 其它 - 错误代码

表 47: write-memory 响应帧数据结构

读存储 (read-memory)

该命令用于从 on-chip SRAM、片上的 OTP 以及外挂的 XPI NOR 读数据。该命令由一条命令包与多条响应包组成。

命令包的数据结构如下:

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	5 - read-memory
1	1	命令参数个数	3

偏移 (字节)	宽度 (字节)	字段	描述
2	1	命令类型	0 - 命令 + 数据
3	1	保留	-
4	4	要读取的地址	要读取的设备地址
8	4	长度	要读取的数据长度
12	4	内存设备标识	0 - 片上 RAM 0x10000 - 挂载在 XPI0 上的 NOR FLASH 0x10001 - 挂载在 XPI1 上的 NOR FLASH 0x20000 - OTP

表 48: read-memory 命令数据帧

当从机收到该命令后，会先进行参数检查，若参数检查出错，会直接在命令的第二阶段回复主机 **Abort**，然后在响应包中告知错误代码，在等到主机发出的第四阶段的确认后，该次命令结束。若参数检查通过，从机在第二阶段回复主机 **ACK**，然后从机会先在第一个响应包中通知主机参数检查成功，并在后续将请求的数据依次通过数据包发给主机。

从机回复的第一类响应帧如下：

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	5 - read-memory
1	1	命令参数个数	1
2	1	命令类型	2 - 仅响应数据
3	1	保留	-
4	4	命令状态	0 - 成功 其它 - 错误代码

表 49: read-memory 响应帧数据结构

从机的纯数据包帧如下：

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	5 - read-memory
1	1	命令参数个数	0
2	1	命令类型	1 - 仅数据
3	1	保留	-
4	可变长度	数据	从存储设备中读取的数据

表 50: read-memory 响应帧数据结构

加载镜像 (load-image)

该命令用于加载并执行可执行镜像，或加载并解析命令容器。该命令由纯数据包组成，一个命令由若干个数据

包组成。

其数据包结构如下：

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	6 - load-image
1	1	命令参数个数	0
2	1	命令类型	1- 仅数据
3	1	保留	-
4	可变长度	数据	镜像的数据

表 51: load-image 数据帧结构

当数据发送完成后，从机会回复一包响应帧，其数据结构如下：

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	6 - load-image
1	1	命令参数个数	1
2	1	命令类型	2 - 仅响应数据
3	1	保留	-
4	4	命令状态	0 - 成功 其它 - 错误代码

表 52: load-image 响应帧数据结构

擦除存储设备 (erase)

该命令可用于擦除外挂的 XPI NOR 的部分或者全部的 sector, 其数据结构如下：

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	7 - erase
1	1	命令参数个数	2 - chip erase 4-sector erase
2	1	命令类型	1- 仅数据
3	1	保留	-
4	4	擦除类型	0 - sector erase 1 - chip erase
8	4	存储设备标识	0x10000 - 挂载在 XPI0 上的 NOR FLASH 0x10001 - 挂载在 XPI1 上的 NOR FLASH
12	4	擦除地址	仅当擦除类型为 sector erase 时有效
16	4	擦除长度	仅当擦除类型为 sector erase 时有效

表 53: erase 数据帧结构

命令的响应帧如下：

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	7 - erase
1	1	命令参数个数	1
2	1	命令类型	2 - 仅响应数据
3	1	保留	-
4	4	命令状态	0 - 成功 其它 - 错误代码

表 54: erase 响应帧数据结构

复位 (reset)

该命令可复位 SoC。其数据结构如下：

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	8 - reset
1	1	命令参数个数	1
2	1	命令类型	1- 仅数据
3	1	保留	-
4	4	复位类型	在该 SoC 中本字段为保留位

表 55: reset 数据帧结构

该命令的响应帧如下：

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	8 - reset
1	1	命令参数个数	1
2	1	命令类型	2 - 仅响应数据
4	4	命令状态	0 - 成功 其它 - 错误代码

表 56: reset 响应帧数据结构

生成固件 Blob(gen-fwblob)

该命令能生成加密镜像所需的固件 BLOB。

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	9 - gen-fwblob

偏移 (字节)	宽度 (字节)	字段	描述
1	1	命令参数个数	1 + 密钥的字节数/4 (从密钥参数后开始计)
2	1	命令类型	1- 仅数据
3	1	保留	-
4	4	密钥参数	密钥参数 Byte 0 - alg (算法) 0x33 - AES, 0x55 - SM4 Byte 1 - mode (模式) 0x11 - CBC-MAC Byte 2 - key_src (对称密钥来源) 1 - FMK, 2 - ZMK, 3 - OTP KEY0, 4 - OTP KEY1 Byte 3 - key_size(密钥长度) SM4/AES-128 : 16 AES-256 : 32
8	4	Reserved	-
12	16/32	对称密钥	用于加密固件的密钥

表 57: 生成固件 Blob(gen-fwblob) 数据帧结构

当从机收到该命令后，会先进行参数检查，若参数检查出错，会直接在命令的第二阶段回复主机 **Abort**，然后在响应包中告知错误代码，在等到主机发出的第四阶段的确认后，该次命令结束。若参数检查通过，从机在第二阶段回复主机 **ACK**，然后从机会先在第一个响应包中通知主机参数检查成功，并在后续将请求的数据依次通过数据包发给主机。

从机回复的第一类响应帧如下：

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	9 - gen-fwblob
1	1	命令参数个数	1
2	1	命令类型	2 - 仅响应数据
3	1	保留	-
4	4	命令状态	0 - 成功 其它 - 错误代码

表 58: gen-fwblob 响应帧数据结构

从机的纯数据包帧如下：

偏移 (字节)	宽度 (字节)	字段	描述
0	1	命令标识	9 - gen-fwblob
1	1	命令参数个数	0
2	1	命令类型	1 - 仅数据

偏移 (字节)	宽度 (字节)	字段	描述
3	1	保留	-
4	可变长度	数据	返回的完整的固件 Blob 数据

表 59: gen-fwblob 回复的数据帧

19.2.5 串口通信

ROM 默认支持的串口通信参数为 115200, 8-N-1, 可通过 `configure-rte` 命令切换波特率。

串口通信的协议数据包分别为两种:

- 载荷包
- 确认包

19.2.5.1 载荷包 (Payload Packet)

载荷包由包头、包类型、载荷以及 CRC 校验 4 部分组成, 详细数据包结构如下:

偏移 (字节)	宽度 (字节)	字段	描述
0	1	起始字节	必须为 0x5A
1	1	数据包类型	0xA5 - 载荷包
2	2	载荷长度	载荷的长度。不能超过 512 字节
4	<Payload_Len>	数据载荷	数据载荷, 用于承载命令协议中的数据
4 + <Payload_Len>	2	CRC 检验值	整个数据包前 <4+Payload_Len> 个字节的 CRC 检验值

表 60: 载荷包数据结构

CRC 的计算范围为起始字节到数据载荷的最后一个字节。

CRC 的算法是 XMODEM 的一个变种。其 C 语言实现如下:

```
uint16_t crc16_update(const uint8_t *src, uint32_t lengthInBytes)
{
    uint32_t crc = 0;
    uint32_t j;
    for (j = 0; j < lengthInBytes; ++j)
    {
        uint32_t i;
        uint32_t byte = src[j];
        crc ^= byte << 8;
        for (i = 0; i < 8; ++i)
        {
            uint32_t temp = crc << 1;
            if (crc & 0x8000)
            {
                temp ^= 0x1021;
            }
        }
    }
}
```



```

    }
    crc = temp;
}
}
return (uint16_t)crc;
}

```

19.2.5.2 确认包 (ACK Packet)

确认包用于实现载荷包的 ACK, NAK 或者中止 (Abort)。详细的数据包结构如下:

偏移 (字节)	宽度 (字节)	字段	描述
0	1	起始字节	必须为 0x5A
1	1	数据包类型	0xA1 - ACK 0xA2 - NAK 0xA3 - Abort

表 61: 确认包

每个载荷包的发出方都需要等待接收方的确认包后才能进行后续的数据发送。

数据包的有效部分可携带上节介绍的各个命令或者数据。

19.2.6 USB-HID 通信

BootROM 支持通过 USB-HID 来进行通信，实现诸如 FLASH 烧写、EFUSE 烧写、加载启动镜像等功能。

19.2.6.1 USB-HID 描述符信息

BootROM 中 USB 的描述符配置如下表所示:

描述符标识	内容/值
VID	0x34b7
PID	0x0002
厂商描述符	HPMICRO Semiconductor Co., Ltd
产品描述符	Boot ROM Open(出厂的设置) Boot ROM Closed (量产的设置) Boot ROM Return(返厂的设置)
HID 包长	接 High-Speed HUB 时: 516 字节 接 Full-Speed HUB 时:64 字节
HID 中断传输间隔	接 High-Speed HUB 时: 125us 接 Full-Speed HUB 时: 1ms

表 62: USB 描述符

19.2.6.2 USB 端点信息

BootROM 中使用了如下三个端点:

- Control(端点 0) - 用于获取设备描述符
- OUT (端点 1) - 用于 Host 向 Device 发送数据
- IN (端点 2) - 用于 Device 向 Host 发送数据

19.2.6.3 USB-HID 通信协议

USB-HID 通信协议和 UART 类似，均包含载荷包和确认包。

USB-HID 载荷包

USB-HID 的载荷包包含四个字段：包头、包类型、载荷长度以及数据载荷。详细的数据结构如下所示：

偏移 (字节)	宽度 (字节)	字段	描述
0	1	起始字节	Host 发往 Device 为 0x1, Device 发往 Host 为 0x2
1	1	数据包类型	0xA5 - 载荷包
2	2	载荷长度	载荷的长度。不能超过 512 字节
4	<Payload_Len>	数据载荷	数据载荷，用于承载命令协议中的数据

表 63: USB-HID 载荷包数据结构

USB-HID 确认包

USB-HID 的载荷包三个字段：包头、包类型、载荷长度。详细的确认包的数据结构如下所示：

偏移 (字节)	宽度 (字节)	字段	描述
0	1	起始字节	Host 发往 Device 为 0x1, Device 发往 Host 为 0x2
1	1	数据包类型	0xA1 - ACK 0xA2 - NAK 0xA3 - Abort
2	2	载荷长度	固定为 0

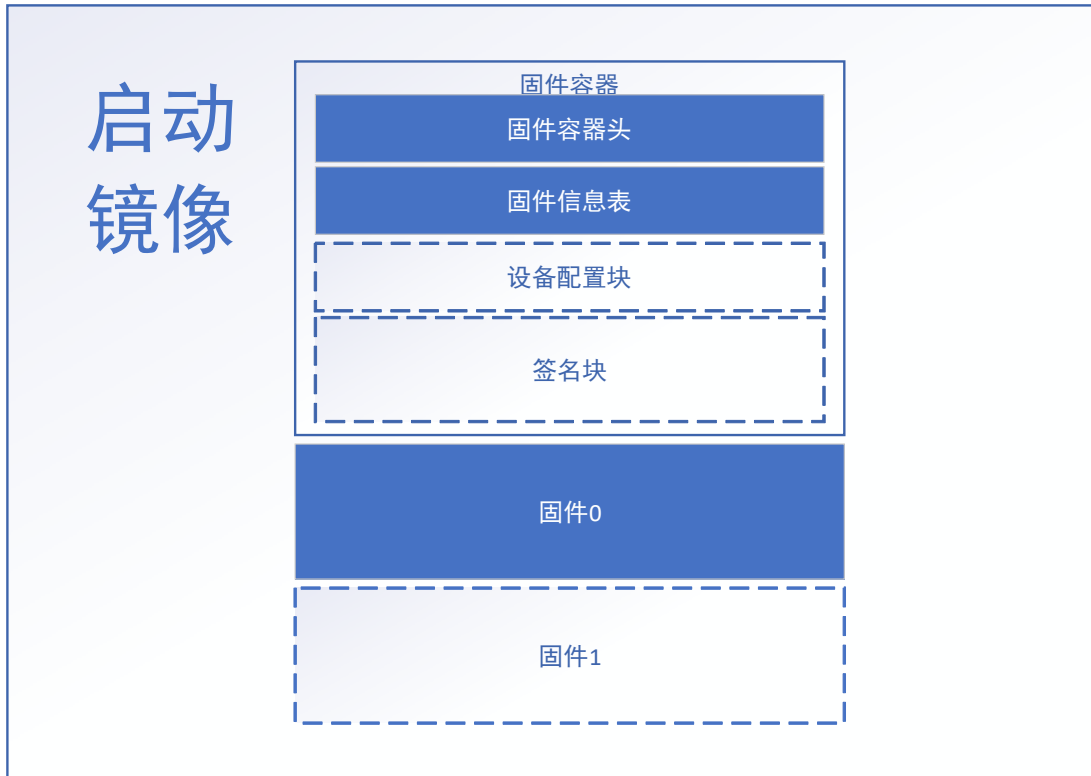
表 64: USB-HID 确认包数据结构

19.3 启动镜像 (Boot Image)

该设备支持的启动镜像由固件容器 (FW Container) 及固件 (Firmware) 两部分构成。其中 FW Container 由 FW Container Header、FW Info Table、Device Configuration Block 和 Signature Block 构成。启动镜像的布局如图所示。

19.3.1 固件容器头 (FW Container Header)

固件容器头的详细数据结构如下所示：



注： 可选 必需

图 18: 启动镜像布局

表 65: 固件容器头

偏移 (字节)	字段	宽度 (字节)	描述
0x00	tag	1	启动镜像标记, 必须为 0xBF
0x01	version	1	启动镜像格式版本 bit[7:4] - 主版本 bit[3:0] - 次版本 本 SoC 上该值必须为 0x10
0x02	length	2	固件头的长度 包含固件容器头、固件信息表、设备配置块和签名块

表 65: 固件容器头

偏移 (字节)	字段	宽度 (字节)	描述	
0x04	flags	4	相应的标记	
			Bit[3:0]	SRK 的集合索引
			Bit[7:4]	SRK 的索引
			Bit[11:8]	SRK_REVOKE_MASK 每个 bit 代表撤销相应位置的 SRK，当该字节为非 0 时，BootROM 会尝试按该字段的值撤销相应的 SRK，并将 OTP 中的 PUK_REVOKE 烧写成相同的值
			Bit[19:16]	签名类型 1 - ECDSA P256 4 - SM3
			Bit[23:20]	固件 BLOB 位置 0 - BLOB 在签名块中 1 - BLOB 在存储介质固件的位置
			Bit[27:24]	生命周期 0 - 生命周期不作改动 其它 - BootROM 会将生命周期切换成该字段的值
	Bit[31:28]	保留		
0x08	sw_version	2	软件版本号，定义了当前 Image 的版本，当存储介质中有多个 Image 时，ROM 根据该字段来判断哪一份是较新的 Image	
0x0A	fuse_version	1	这个字段用于 Image 的防回滚，该字段的值不得小于 OTP 中 SW_VER 字段的值 注:SW_VER 中 bit1 的个数代表版本号 (如,0xffff 代表版本号为 15)	
0x0B	number_of_fw	1	指定当前 Image 里包含的固件数，当前 SoC 最多支持两份	
0x0C	device_config_block_offset	2	设备配置块相对于固件容器头的偏移，设备配置块是可选的，若当前 Image 中没有该块，此字段须为 0	
0x0E	signature_block_offset	2	签名块相对于固件容器头的偏移，若签名块不存在，此字段须为 0	

表 65: 固件容器头

19.3.2 固件信息表 (FW Info Table)

固件信息表主要提供固件执行地址、长度、在存储介质中相对固件容器头的偏移、固件哈希值等。其详细数据结构如下所示：

偏移 (字节)	字段	宽度 (字节)	描述										
0x00	offset	4	固件相对于固件容器头的偏移										
0x04	size	4	固件的大小										
0x08	flags	4	相应的标记 <table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 20%;">Bit[3:0]</td> <td>fw_type - 固件类型 0 - 可执行镜像 1 - 命令容器</td> </tr> <tr> <td>Bit[7:4]</td> <td>core_id - CPU ID 号 0 - CPU0 1 - CPU1</td> </tr> <tr> <td>Bit[11:8]</td> <td>hash_type - 哈希类型 0 - 无 1 - SHA256 4 - SM3</td> </tr> <tr> <td>Bit[15:12]</td> <td>is_encrypted - 是否加密 0 - 未加密 1 - 固件已加密</td> </tr> <tr> <td>其它</td> <td>保留</td> </tr> </table>	Bit[3:0]	fw_type - 固件类型 0 - 可执行镜像 1 - 命令容器	Bit[7:4]	core_id - CPU ID 号 0 - CPU0 1 - CPU1	Bit[11:8]	hash_type - 哈希类型 0 - 无 1 - SHA256 4 - SM3	Bit[15:12]	is_encrypted - 是否加密 0 - 未加密 1 - 固件已加密	其它	保留
Bit[3:0]	fw_type - 固件类型 0 - 可执行镜像 1 - 命令容器												
Bit[7:4]	core_id - CPU ID 号 0 - CPU0 1 - CPU1												
Bit[11:8]	hash_type - 哈希类型 0 - 无 1 - SHA256 4 - SM3												
Bit[15:12]	is_encrypted - 是否加密 0 - 未加密 1 - 固件已加密												
其它	保留												
0x0C	reserved	4	保留给未来使用										
0x10	load_addr	4	固件加载地址										
0x14	reserved	4	保留给未来使用										
0x18	entry_point	4	固件入口										
0x1C	reserved	4	保留给未来使用										
0x20	hash	64	固件哈希值，目前只使用 32 字节。 当固件类型为可执行文件时，该字段是整个 FW 的哈希值。 当固件类型为命令容器时，该字段是命令容器头包的哈希值。 当固件为加密固件时，该字段的前 128-bit 作为初始向量										
0x60	reserved	32	保留给未来使用										

表 66: 固件容器头

19.3.3 设备配置信息块 (Device Configuration Info Block)

设备配置块可支持如下 4 类配置信息：

- XPI NOR 配置信息
- 唤醒入口检查信息
- OTP UNLOCK 信息

设备配置信息块由以下部分组成：

- 设备配置信息块头 (Device Configuration Block Header)
- 设备配置信息
 - 设备配置信息头
 - 设备配置信息内容

设备配置信息头的数据结构如下：

Bit[31:16]	Bit[15:8]	Bit[7:0]
配置信息块的长度	版本号，当前为 0x10	配置信息类型 0xC0 - 总设备配置信息

表 67: 配置信息块头 (Configure Info Block Header)

每个配置信息有各自的头，头的定义如下：

Bit[31:16]	Bit[15:8]	Bit[7:0]
配置信息块的长度	参数 对 XPI NOR, XPI RAM 表 示 XPI 的实例号	配置信息类型 0xC1 - XPI NOR 配置信息 0xC2 - XPI RAM 配置信息 0xC3 - SDRAM 配置信息 0xC4 - 通用寄存器信息 0xC5 - 唤醒验证配置信息 0xC6 - OTP 解锁信息

表 68: 配置信息头 (Configure Info Header)

紧随配置信息头其后的是相应的配置信息，各配置信息的详细定义如后续小节所示。

19.3.3.1 XPI NOR 配置信息

XPI NOR 配置信息分两类：一类为精简的 XPI NOR 配置信息，另一类为完整的 XPI NOR 配置块。

XPI NOR 配置选项

偏移 (字节)	字段	描述
0x00	Header	Bit[31:12] - tag: 标记，必须为 0xfcf90 Bit[11:4] - 保留 Bit[3:0] - words: 配置选项字数 (不包括 Header 本身)

偏移 (字节)	字段	描述
0x04	Option0	<p>Bit[31:28] - 探测类型 0 - SFDP SDR, 1 - SFDP DDR 2 - 1-4-4 Read 0xEB, 3 - 1-2-2 Read 0xBB 4 - HyperBus 1V8, 5 - HyperBus 3V0 6 - OctaBus DDR, 8 - Xccela DDR 10 - EcoXiP DDR</p> <p>Bit[27:24] - 上电复位后发送命令的数据引脚数 0 - SPI, 1 - DPI, 2 - QPI, 3 - OPI</p> <p>Bit[23:20] - FLASH 配置完后发送命令的数据引脚数 0 - SPI, 1 - DPI, 2 - QPI, 3 - OPI</p> <p>Bit[19:16] - 1-4-4 模式使能的序列 0 - 不需要或者自动 1 - QE bit is at bit 6 in Status Register1 2 - QE bit is at bit1 in Status Register2 3 - QE bit is at bit7 in Status Register2 4 - QE bit is at bit1 in Status Register2 and should be programmed by 0x31</p> <p>Bit[15:8] - dummy cycles 0 - 自动探测/默认值 其它 - 用户指定的值, 对于 DTR 读, 该值需要是实际数据手册上的 <i>dummycycle</i>×2</p> <p>Bit[7:4] - 杂项 0 - 无 1 - SPI 模式 2 - 内部回环模式 3 - 强制外部 DQS</p> <p>Bit[3:0] - 频率选项 0 - 不改变现有配置 Others - SoC 相应的值</p>

偏移 (字节)	字段	描述
0x08	Option1	该字段在“words”字段值大于 1 时有效 Bit[31:20] - reserved Bit[19:16] - IO 电压 0 - IO is 3V, 1 - IO is 1.8V Bit[15:12] - 引脚分组选择 0 - 第一组, 1 - 第二组 Bit[11:8] - 连接方式选择 0 - PORTA_CS0, 1 - PORB_CS0, 2 - PORTA_CS0 + PORTB_CS0, 3 - PORTA_CS0+PORTA_CS1, 4 - PORTB_CS0+PORTB_CS1 Bit[7:0] - IO 驱动强度 0 - 默认值 (最大驱动强度) 其它 - 详见 (TBD)
0x0C	Option2	该字段在“words”大于 2 时有效 Bit[31:16] - reserved Bit[15:12] - 擦除 sector 命令选项 0 - Erase 4KB, 1 - Erase 32KB, 2 - Erase 64KB, 3 - Erase 256KB Bit[11:8] - Sector 大小选项 0 - 4KB, 1 - 32KB, 2 - 64KB, 3 - 256KB Bit[7:0] - FLASH 大小选项 0 - 4MB, 1 - 8MB, 2 - 16MB

表 69: XPI NOR 配置选项 (XPI NOR Configuration Option)

XPI NOR 配置块

XPI NOR 配置块的数据结构如下表所示:

偏移 (字节)	字段	宽度 (字节)	描述
0x000	tag	4	配置块标记, 固定为 0x524f4e58
0x004	reserved	4	-
0x008	rxclk_src	1	采样时钟的来源 0 - 内部回环 1 - DQS 内部回环 3-外部 DQS 输入
0x009	clk_freq	1	时钟频率选项, 详见 19.8.2.1
0x00A	drive_strength	1	驱动强度 0 - 默认值 (最大驱动强度) 其它 - 详见 (TBD)

偏移 (字节)	字段	宽度 (字节)	描述
0x00B	column_addr_width	1	列地址的宽度 仅对 HyperFLASH 有效, 其他 FLASH 需设为 0
0x00C	rxclk_src_for_init	1	FLASH 初始化时 rxclk_src 的值
0x00D	config_in_progress	1	指示当前 FLASH 是否正在初始化过程中 1 - 正在初始化, 其它 - 未在初始化
0x00E	reserved	2	-
0x010	port_info	16	- 连接的端口信息 该字段分 4 组, 分别代表 CA_CS0, CA_CS1, CB_CS0, CB_CS1。 每组的 4 个字节的定义如下: Byte 0 - Enable: 使能位, 代表该连接被使能 Byte 1 - Group: 引脚分组: 0 代表第一组, 1 代表第二组 Byte 2, Byte 3 - 保留给未来使用
0x020	device_info	0x50	详细定义见71
0x070	instruction_set	0x90	标准的 XPI NOR 指令集, 分 9 组, 每组 16 个字节代表一个完整的指令序列, 分组信息如下: 0 - FLASH Read 序列 1 - FLASH Write 序列 2 - FLASH Read Status 序列 3 - FLASH Read Status XPI 序列 (QPI/OPI 模式) 4 - FLASH Write Enable 序列 5 - FLASH Write Enable XPI 序列 (QPI/OPI 模式) 6 - FLASH Erase Sector 序列 7 - FLASH Erase Block 序列 8 - FLASH Erase Chip 序列 注: 对于 HyperFLASH, 上述定义并不成立, BootROM 支持专用的 FLASH 操作

表 70: XPI NOR 配置块

XPI NOR 设备信息表的数据结构如下所示:

偏移 (字节)	字段	宽度 (字节)	描述
0x00	size_in_kbytes	4	FLASH 大小 (以 KB 为单位)
0x04	page_size	2	Page 大小
0x06	sector_size_kbytes	2	Sector 大小 (以 KB 为单位)
0x08	block_size_kbytes	2	Block 大小 (以 KB 为单位)
0x0A	busy_offset	1	Busy 位的偏移 (在 FLASH 的 Status 寄存器中)
0x0B	busy_polarity	1	Busy 位的极性: 0 - 1 代表忙 1 - 0 代表忙

偏移 (字节)	字段	宽度 (字节)	描述
0x0C	data_pads	1	数据引脚的个数 0 - 1 线, 1 - 2 线, 2 - 4 线, 3 - 8 线
0x0D	en_ddr_mode	1	使能 DDR/DTR 模式
0x0E	clk_freq_for_dev_cfg	1	FLASH 配置时使用的时钟频率 时钟频率定义见 19.8.2.1
0x0F	working_mode_por	1	FLASH 上电复位后的工作模式 0 - Extended SPI 1 - XPI(DPI/QPI/OPI) 2 - HyperBUS
0x10	working_mode	1	FLASH 初始化后的工作模式 0 - Extended SPI 1 - XPI(DPI/QPI/OPI) 2 - HyperBUS
0x11	en_diff_clk	1	使能差分时钟 仅 1.8V 的 HyperFLASH 需要将该选项置为 1, 其他 FLASH 需置为 0
0x12	data_valid_time	1	-
0x13	en_half_clk_for_ non_read_cmd	1	对非读命令使能降低一半的时钟频率
0x14	clk_freq_for_ non_read_cmd		设置非读命令的时钟频率 时钟频率定义见 19.8.2.1
0x15	reserved	3	-
0x18	cs_hold_time	1	设置 CS Hold 的时钟周期数
0x19	cs_setup_time	1	设置 CS Setup 的时钟周期数
0x1A	cs_interval	1	两次命令之间的间隔时钟周期数
0x1B	en_dev_mode_cfg	1	使能设备模式配置
0x1C	flash_state_ctx	4	FLASH 状态上下文 上下文定义见 (TBD)
0x20	mode_cfg_list	4	包含两组, 每组 2 个字节, 每组的数据结构如下: Byte 0 - 配置命令类型 Byte 1 - 参数大小
0x24	mode_cfg_param	8	包含 2 组, 第组 4 个字节, 与上述列表里的元素一一对应
0x2C	reserved	4	-
0x30	cfg_instr_seq	32	包含 2 组, 每组 16 个字节为一个命令序列, 与上述列表里的 元素一一对应 详细的命令序列定义见 (TBD)

表 71: XPI NOR 配置块

19.3.3.2 唤醒验证信息

唤醒校验信息提供了唤醒模式下, 用来检验唤醒程序完整性和合法性的相关参数, 包括唤醒程序入口地址、唤

醒程序代码起始地址，长度以及相应的 SHA256 哈希值。该信息在安全启动使能的条件下，所有的信息均由 ROM 负责签名验证。

详细的数据结构如下：

偏移 (字节)	字段	宽度 (字节)	描述
0x00	Start	4	唤醒代码起始地址
0x04	wake-up entry	4	唤醒代码入口地址 注意：该地址必须在 start 和 length 指定的地址范围内
0x08	Length	4	唤醒代码的长度
0x0C	Reserved	4	-
0x10	wake-up entry HASH	32	start 和 Length 指定范围内代码的哈希值

表 72: 唤醒验证信息 (Wake-up Check Info)

19.3.3.3 OTP 解锁信息

OTP 解锁操作的数据结构如下：

Bit[31:24]	Bit[23:16]	Bit[15:8]	Bit[7:0]
Tag, 必须为 0x55	Reserved	Reserved	解锁掩码 当 Lifecycle 为 Closed 或者更高时，BootROM 会默认禁用相应 OTP 字段的写权限。当 BootROM 检测到如下位在 OTP 解锁信息中被置 1 后，会解锁相应的写权限 Bit 0 - HARD_LOCK Bit 1 - LIFECYCLE,PUBKEY_REVOKE 等 Bit 2 - Boot 配置信息部分 Bit 3 - OTP KEY0 (用于 Encrypt boot) Bit 4 - OTP KEY1 (用于 Encrypt boot)

表 73: OTP 解锁信息 (OTP Unlock Info)

19.3.4 签名块 (Signature Block)

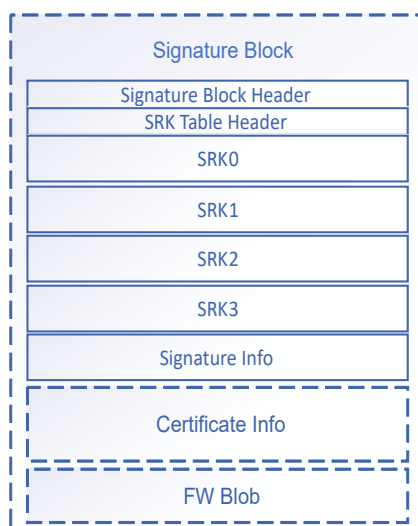
完整的签名块提供如下信息：

- 签名块的头 (Signature Block Header)
- 超级根证书表 (SRK Table) - 该部分包含根密钥表头 SRK Table Header 以及 4 份根密钥表项 (SRK0 - SRK3)
- 签名 (Signature)
- 证书 (Certificate) - 该部分是可选的
- 固件 Blob(FW Blob)

签名块中各个部分在目标存储中的布局如图所示：

19.3.4.1 签名块头部 (Signature Block Header)

签名块头部包含如下信息：



注: 可选 必需

图 19: 签名块中各部分的布局

- 签名块的长度
- 签名块的版本号
- 签名的标识
- 根密钥表 (SRK Table) 的相对偏移
- 证书的相对偏移
- 签名的的相对偏移
- FW Blob 的相对偏移 (若 FW Blob 在 Container 内)

详细的数据结构如下表所示:

偏移 (字节)	字段	宽度 (字节)	描述	
0x00	Header	4	签名块 Header	
			Bit[31:16]	Length - 整个签名块的长度
			Bit [15:8]	Version - 签名块的版本, 本 SoC 固定为 0x10
			Bit [7:0]	Tag - 签名块标签, 固定为 0xD0
0x04	Flags	4	签名块的标记 Bit0 Key 标识 1 - OEM Key 其它 - 保留位	

偏移 (字节)	字段	宽度 (字节)	描述	
0x08	Member_Offset	8	签名中各个部分的相对偏移	
			Bit[15:0]	srk_table_offset SRK 表对于签名块首地址的偏移
			Bit[31:16]	signature_offset 签名相对于签名块首地址的偏移
			Bit[47:32]	certificate_offset(可选) 证书相对于签名块首地址的偏移 仅在二级证书被使用的情况下有效
			Bit[63:48]	blob_offset(可选) 固件 BLOB 相对于签名块首地址的偏移 仅当加密固件存在且固件 BLOB 在签名块内里的情况下有效

表 74: 签名块头 (Signature Block Header)

注意: 为保证 CPU 访问签名块中各个部分的效率, SRK 表, 签名, 证书, Blob 的起始地址均需按 8 字节对齐

19.3.5 根密钥表 (SRK Table)

SRK Table 由根密钥表头 (SRK Table Header) 以及根密钥表项 (SRK Item) 组成。

19.3.5.1 根密钥表头 (SRK Table Header)

根密钥表头由 4 个字节组成:

Bit[31:16]	Bit[15:8]	Bit[7:0]
SRK 表长 (小端模式存储)	SRK 表版本, 当前为 0x10	SRK 表标记, 固定为 0xD1

表 75: 根密钥表头 (SRK Table Header)

19.3.5.2 根密钥表项 (SRK Table Item)

根密钥表项中包含公钥的相关信息, 详细数据结构如下:

偏移 (字节)	字段	宽度 (字节)	描述
0x00	Header	4	Bit[31:16] 根密钥表项的长度 (小端模式存储) Bit[15:8] 密钥类型, 0x21 - 公钥 标记 - 必须为 0xE1
0x04	Flags	4	Bit[31-16] -保留 Bit[15:8] 曲线类型: 1 - ECDSA P256, 4 - SM2 Bit[7:0] 哈希类型: 1 - SHA256, 4 - SM3

偏移 (字节)	字段	宽度 (字节)	描述
0x08	Key Info	4	Bit[7:0] - <X Length> : 大数 X 的长度 Bit[23:16] - <Y Length> : 大数 Y 的长度 其他 - 保留位
0x0C	Big Number X	<X Length>	大数 X
0x0C + <X Length>	Big Number Y	<Y Length>	大数 Y

表 76: 根密钥表项 (SRK Table Item)

19.3.6 签名信息 (Signature Info)

签名信息的数据结构如下所示:

偏移 (字节)	字段	宽度 (字节)	描述
0x00	Header	4	Bit[31:16] - <Sig_Len>: 签名信息的长度 (小端模式) Bit[15:8] - 签名信息的版本, 当前固定为 0x10 Bit[7:0] - 标记, 固定为 0xD2
0x04	reserved	4	保留给未来使用
0x08	Signature Data	<Sig_Len>	签名数据

表 77: 签名信息 (Signature Info)

19.3.7 证书 (Certificate)

证书的数据结构如下所示:

偏移 (字节)	字段	宽度 (字节)	描述
0x00	Header	4	Bit[31:16] - <Sig_Len>: 证书的长度 (小端模式) Bit[15:8] - 证书的版本, 当前固定为 0x10 Bit[7:0] - 标记, 固定为 0xD3
0x04	Offset	4	签名信息相对证书头部的偏移
0x08	SRK Table Item	<SRK_Table_Item_Len>	密钥表项, 详细信息见 (19.3.5.2)
0x08 + <SRK_Table_Item_Len>	Signature Info	<Signature_Info_Len>	签名信息, 详细信息见 (19.3.6)

表 78: 证书头部 (Certificate Header)

19.3.8 固件 BLOB(FW BLOB)

固件 Blob 是一种封装 FW 解密密钥的一种加密打包格式, 其定义如下所示:

偏移 (字节)	字段	宽度 (字节)	描述																
0x00	Header	4	Bit[31:16] - <FWBLOB_Len>: 固件 BLOB 长度 (小端模式) Bit[15:8] - 版本, 当前固定为 0x10 Bit[7:0] - 标记, 固定为 0xD4																
0x04	Flags	4	标记 Byte 0 - Key Source 对称密钥来源: 01 - FMK, 2 - ZMK, 3 - OTP KEY0, 4 - OTP KEY1 Byte 1 - Key Length 密钥长度: 0x10 - 128bit, 0x20 - 256bit Byte 2 - Encryption Algorithm 加密算法: 0x33 - AES, 0x55 - SM4 Byte 3 - Mode 加密模式: 0x11-CBC-MAC																
0x08	IV	16	初始向量 - 用于解密加密的 Blob 密钥 - 用于解密封装的 KEK																
0x18	Blob 内容	<Blob_Len>	<table border="1"> <thead> <tr> <th>偏移</th> <th>长度 (字节)</th> <th>字段</th> <th>描述</th> </tr> </thead> <tbody> <tr> <td>0x00</td> <td>0x10 / 0x20</td> <td>Encrypted Blob Key</td> <td>加密的 Blob 密钥 该密钥用于解压加密打包的 DEK(DEK 用于加密的固件解密)</td> </tr> <tr> <td>0x10 / 0x20</td> <td>0x10 / 0x20</td> <td>Wrapped DEK</td> <td>加密打包的 DEK</td> </tr> <tr> <td>0x20 / 0x40</td> <td>16</td> <td>MAC</td> <td>信息认证码</td> </tr> </tbody> </table>	偏移	长度 (字节)	字段	描述	0x00	0x10 / 0x20	Encrypted Blob Key	加密的 Blob 密钥 该密钥用于解压加密打包的 DEK(DEK 用于加密的固件解密)	0x10 / 0x20	0x10 / 0x20	Wrapped DEK	加密打包的 DEK	0x20 / 0x40	16	MAC	信息认证码
偏移	长度 (字节)	字段	描述																
0x00	0x10 / 0x20	Encrypted Blob Key	加密的 Blob 密钥 该密钥用于解压加密打包的 DEK(DEK 用于加密的固件解密)																
0x10 / 0x20	0x10 / 0x20	Wrapped DEK	加密打包的 DEK																
0x20 / 0x40	16	MAC	信息认证码																

表 79: 固件 Blob(FW Blob)

KEK 由 AES_CCM 或者 SM4_CCM 算法来封装, 其中:

- AAD 为空
- NONCE 为 IV 字段的前 13 字节
- MAC 的长度为 16 字节

BootROM 根据 Key source 指定的 Key 以及选用的算法 (AES/SM4) 来从 Encrypted Blob Key 中提取 Blob Key, 并从 Blob 中提取 DEK, 随后, 结合 FW 里的 IV 以及 DEK 来解密固件, 并对解密后的固件开展哈希值校验。

19.3.9 命令容器 (Command Container)

命令容器是一种对 ROM 支持的若干命令的打包封装, 该格式支持加密 (AES-CBC/SM4-CBC) 或者明文两种形式, 用户可根据自己系统的安全性要求选择对应的打包方式。

命令容器数据包按块打包, 块的长度为变长, 由前一个块的末尾的 next_block_info 字段来指示下一个块的长

度。第一个块的固定为命令容器头，长度固定。最后一个块不包含 next_block_info。

偏移 (字节)	字段	宽度 (字节)	描述
0x00	Payload	<Data_Bytes>	数据载荷部分
<Data_Bytes>	next_block_info	16	下一个块的信息 Byte 0-1: 下一个块的大小 Byte 2-3: 是否为最后一个块 Byte 4-15: 保留
<Data_Bytes> + 16	next_block_hash	16	下一个块的哈希值。哈希值的长度根据66中的 hash_type 来决定

表 80: 命令容器 (Command Container)

19.3.9.1 命令容器头 (Command Container Header)

偏移 (字节)	字段	宽度 (字节)	描述
0x00	Tag	4	命令容器标记: 0x33764343(ASCII:CCv1)
4	Version	4	命令容器格式的版本, 当前为 0x56010000(V1.0.0)
8	Flags	4	保留给未来使用
12	Reserved	48	保留给未来使用
64	Description	48	命令容器的简单描述, 如 (xpi nor boot image)

表 81: 命令容器头部 (Command Container Header)

19.3.9.2 命令容器支持的命令

命令容器支持如下的命令:

- configure-memory
- write-memory
- erase
- reset

Configure-memory 的数据块结构如下:

偏移 (字节)	字段	宽度 (字节)	描述
0x00	Command Tag	1	命令标识 - 0x03
0x01	Reserved	1	保留
0x02	Command Misc.	1	命令杂项 - 固定为 0
0x03	Reserved	1	保留
0x4	Memory Identifier	4	存储设备标识 0x10000 - XPI0 0x10001 - XPI1

偏移 (字节)	字段	宽度 (字节)	描述
0x08	Reserved	4	保留
12	Configuration Block Data Bytes	4	配置块数据字节
16	Configuration Block Data	<Configuration Block Data Bytes>	配置块数据 当数据长度不足 16 字节时, 需按 16 字节对齐补 0 填充

表 82: 配置存储设备数据块

Write-memory 数据块结构如下:

偏移 (字节)	字段	宽度 (字节)	描述
0x00	Command Tag	1	命令标识 - 0x04
0x01	Reserved	1	保留
0x02	Command Misc.	1	命令杂项 - 固定为 0
0x03	Reserved	1	保留
0x4	Memory Identifier	4	存储设备标识 0x10000 - XPI0 0x10001 - XPI1 0x20000 - OTP
0x08	Start	4	起始地址
12	Data Bytes	4	要写入的字节数
16	Data Block	<Data Bytes>	要写入的数据 (最多 256 字节) 当数据长度不足 16 字节时, 需按 16 字节对齐补 0 填充

表 83: 写存储设备数据块

Erase 数据块结构如下:

偏移 (字节)	字段	宽度 (字节)	描述
0x00	Command Tag	1	命令标识 - 0x07
0x01	Reserved	1	保留
0x02	Command Misc.	1	命令杂项: 0x0 - Sector Erase 0x1 - Chip Erase
0x03	Reserved	1	保留
0x4	Memory Identifier	4	存储设备标识 0x10000 - XPI0 0x10001 - XPI1

偏移 (字节)	字段	宽度 (字节)	描述
0x08	Start	4	起始地址
12	Length	4	要擦除的字节数 (Chip Erase 时忽略)

表 84: 擦除存储设备数据块

Reset 数据块结构如下:

偏移 (字节)	字段	宽度 (字节)	描述
0x00	Command Tag	1	命令标识 - 0x08
0x01	Reserved	1	保留
0x02	Command Misc.	1	命令杂项, 固定为 0
0x03	Reserved	1	保留
0x4	Reset Type	4	复位类型, 在该 SoC 中为保留位
0x08	Reserved	8	保留位

表 85: 复位数据块

19.3.9.3 加密命令容器 (Encrypted Command Container)

命令容器支持按 AES-CBC/SM4-CBC 模式加密。其中 IV 为当前块的哈希值的前 128 位。命令容器的加密密钥被打包在 FW Blob 中。命令容器头的 IV 为固件信息表中哈希值的前 128 位。

19.4 安全启动 (Secure Boot)

19.4.1 安全启动简介

本设备支持安全启动。

安全启动支持基于公共密钥基础设施 (PKI) 派生出来的数字证书的签名和认证。

本设备的安全启动支持如下两种证书签名和认证模式:

1. 根据 CA 生成的一级证书的直接签名认证, 其中一级证书最多支持 4 个。
2. 根据一级证书签发的二级证书的签名认证, 采取信任链的方式来逐级认证, 其中其中一级证书最多支持 4 个, 二级证书最多支持 1 个。

本设备支持 ECDSA P256 和 SM2 签名认证。

为简化整个安全启动的流程, 减少不相关的格式转换和解析, BootROM 对如下部分采用了固定的编码:

- 公钥编码 - 详见[根密钥表](#)小节
- 数字签名编码 - 详见[签名信息](#)小节
- 证书 - 详见[证书](#)小节

19.4.2 安全启动流程

为缩短整个安全启动的时间, 安全启动的设计模型如下:

1. 只对 FW Container 头部进行验签, 其中被签名/验签的数据如下图所示:

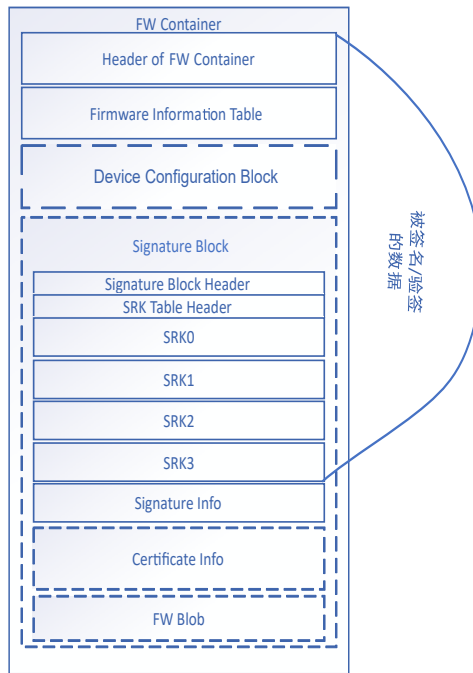


图 20: 要被签名的固件头部分

- 对 FW 采取比对哈希值的方式，其中 FW 的哈希值包含在固件信息表中，如上图所示。所以哈希值本身已被验签，这种设计保证了签名的唯一性。
- 当 FW 头部验签通过后，BootROM 解析固件表，根据该表里指定的检验方式分别处理各个 FW 的验证。本设备支持两种验证方法：
 - 基于 SHA256 或 SM3 的明文哈希值校验
 - 基于 AES-CCM 或者 SM4-CCM 的解密校验
- 当 FW Container 头检验和各固件校验都通过后，则整个启动镜像安全认证通过，BootROM 支持按需启动或者处理相应的固件。如果上述任何环节检验失败，则认为启动镜像不合法。

19.4.3 固件容器验签

对于支持一级证书的安全启动，其流程如下：

- BootROM 解析 FW Container，获取签名块，并从签名块中提取 SRK 表，并计算 SRK 表的哈希值
- BootROM 从 OTP 或 ROM 中获取 SRK 表的哈希值（根据 Container 头中的 SRK_SET 来判断 SRK 表哈希值来源），并与上一步中计算出来的哈希值进行比对，如果匹配，则代表 SRK 为有效值
- 计算从 FW Container 头到 SRK 表结尾的数据的哈希值作为被签名的数据
- 用 FW Container 头部指定的 SRK 来对签名部分进行验签，如果验签通过，则代表 FW Container 头合法，并未被篡改。

对于支持二级证书的安全启动，其流程如下：

- BootROM 解析 FW Container，获取签名块，并从签名块中提取 SRK 表，并计算 SRK 表的哈希值
- BootROM 从 OTP 或 ROM 中获取 SRK 表的哈希值（根据 Container 头中的 SRK_SET 来判断 SRK 表哈希值来源），并与上一步中计算出来的哈希值进行比对，如果匹配，则代表 SRK 为有效值
- 计算证书块中证书的哈希值作为二级证书的验签数据
- 用 FW Container 头部指定的 SRK 来对签名部分进行验签，如果验签通过，则代表二级证书合法，否

则安全启动失败

5. 计算从 FW Container 头到 SRK 表结尾的数据的哈希值作为被签名的数据
6. 用二级证书对从上一步的数据进行验签。如果验签通过，则代表 FW Container 头合法，并未被篡改

19.4.4 固件的验签

当 FW Container 验签通过后，若设备配置块存在，BootROM 会根据设备配置块的参数完成设备的配置，然后进入到固件信息的处理环节。ROM 支持两种固件的验签方式：

- 基于明文的哈希校验，BootROM 会根据固件信息表里指定的地址和长度来完成 FW 哈希值的计算，并将结果与固件信息表中的结果进行比对。

当 FW Container 的验签公钥类型为 ECDSA P256 时，固件的哈希值基于 SHA256 算法

当 FW Container 的验签公钥类型为 SM2 时，固件的哈希值基于 SM3 算法或 SHA256 算法

- 基于 CBC (AES-CBC/SM4-CBC) 解密以及哈希检验。BootROM 采取加解密边校验的方式按固件信息表里指定的加载地址和长度进行处理。

当 FW Container 的验签公钥类型为 ECDSA P256 时，固件采用 AES-CBC + SHA256 进行解密并验证哈希值。

当 FW Container 的验签公钥类型为 SM2 时，固件采用 SM4-CBC + SM3 / AES-CBC + SHA256 进行解密并验证哈希值。

注意：SM3 和 SM4-CBC 基于软件实现，性能上弱于基于硬件的 SHA256 和 AES-CBC。

19.4.5 公钥的撤销

随着产品使用时间的增长，当前使用的公钥可能会面临过期或者私钥泄露等风险，当这种情况发生时，当前使用的公钥需要被撤销。BootROM 不提供对公钥的自动撤销，用户程序需要按需去撤销相应的公钥。BootROM 提供了两种撤销公钥的方式。

- 通过 FW Container 撤销。

将固件容器头中的 SRK_REVOKE 中对应当前密钥的位置 1，并将新镜像用新的私钥签名，将新镜像烧入存储介质或者通过串行启动模式加载。当新镜像加载完成后，BootROM 会自动完成指定公钥的撤销。

- 通过用户程序撤销。

在镜像中使用设备配置信息块，并解锁 PUK_REVOKE 的写权限。并将新镜像用新的私钥签名，将新镜像烧入存储介质或者通过串行启动模式加载。当新镜像被成功引导后，用户可通过 OTP 驱动来写 PUK_REVOKE 实现公钥的撤销。

19.5 低功耗唤醒

设备在特定的低功耗模式下，CPU 内核会掉电，只有部分必要的模块处于上电状态，在特定的事件下（如按下唤醒键）CPU 内核可被唤醒并重新上电运行 BootROM 代码，并由 BootROM 代码实现后续的唤醒支持。ROM 支持如下模式的低功耗唤醒选项：

- 快速跳转：直接跳转到用户指定的唤醒地址执行，只做基本的地址范围合法性校验
- 强校验跳转：按用户指定的范围做完整性检验 (SHA256)
- 禁用低功耗唤醒：强制冷启动，忽略低功耗唤醒选项

19.5.1 快速跳转

用户需要在 `SYSCTL.CPU0_GPR0` 处填入合法的唤醒地址,并配置好正确的唤醒源。若地址不合法,BootROM 会进行完整的启动流程。

示例代码如下:

```
HPM_SYSCTL->CPU0_LP |= SYSCTL_CPU0_LP_STOP_MASK;
HPM_SYSCTL->RETENTION[0].VALUE = 0;
for (uint32_t i = 0; i < 4; i++) {
    HPM_SYSCTL->CPU0_WAKEUP_ENABLE[i] = ~0;
}
HPM_PMIC_WDG->WREN = 0x5AA5UL;
HPM_PMIC_WDG->CTRL = WDT_CTRL_INTTIME(2) | WDT_CTRL_RSTEN(0) | WDT_CTRL_INTEN(1) \
| WDT_CTRL_CLKSEL(1) | WDT_CTRL_EN(1);
HPM_SYSCTL->CPU0_GPR0 = (uint32_t)&lowpower_wakeup_test;
__asm("wfi");
```

19.5.2 强检验跳转

当 `FORCE_WAKEUP_ENTRY_CHK OTP` 位被置上后,BootROM 会强制执行唤醒代码的完整性检查,只有完整性检验通过后,BootROM 才会执行唤醒代码,否则 BootROM 会执行完整的启动流程。除快速跳转配置外,用户还需要将程序的起始地址,长度填入 `SYSCTL.CPU0_PARAM[0]`, `SYSCTL.CPU0_PARAM[1]` 并将以及整个 `wakeup` 代码的 SHA256 哈希值填入 `SYSCTL.CPU0_DATA[0]` - `SYSCTL.CPU0_DATA[7]`。其中 `SYSCTL.CPU_GPR0` 的地址入口必须在 `CPU0_GPR1` 和 `CPU0_GPR2` 指定的地址范围内。

当 CPU0 被唤醒后,ROM 会根据 `SYSCTL.CPU0_PARAM[0]` 以及 `SYSCTL.CPU0_PARAM[1]` 的地址范围来计算 SHA256 哈希值并与 `SYSCTL.CPU0_DATA[0]` - `SYSCTL.CPU0_DATA[7]` 中的值比对,当有当结果匹配时,BootROM 才会跳转到唤醒地址入口。

为保证安全性,用户可通过 `SYSCTL.CPU0_LOCK` 寄存器锁定上述寄存器。

开启方式:

- 在用户代码上按上述描述来配置
- 在设备配置信息块中配置,详细信息见唤醒验证信息小节。当用户需要 BootROM 确保唤醒代码也被安全启动认证时,推荐使用该方式。在该模式下,BootROM 会在跳转到用户程序前锁定上述寄存器。

19.5.3 禁用低功耗唤醒

当 `FORCE_COLD_BOOT OTP` 位被置上后,BootROM 会忽略唤醒请求,执行完整的安全启动流程。

19.6 Debug 接口权限管理

SoC 的调试端口的访问受 SoC 硬件和 ROM 共同管理。

- 当设备处于 `CREATE` 模式时,Debug 口默认处于开启状态,BootROM 的执行可以随时被打断接管。
- 当设备出厂后,Debug 口默认处于禁止状态,Debug 端口控制由 BootROM 接管。当 SoC 离开 BootROM 时,BootROM 会开启 `DEBUG` 端口的访问权限。
 - 在 `ISP/Serial boot` 模式下,当 BootROM 检测到 `DEBUG` 请求后,会打开 `DEBUG` 端口访问权限并进入 `while(1)` 循环。

- 在有正常启动镜像的情况下，BootROM 会在跳转到 APP 之前打开 DEBUG 端口访问权限并继续执行用户应用程序。

19.7 ROM API

本节详细介绍该 SoC 支持的所有 API 接口。

19.7.1 简介

BootROM 导出了常用的 FLASH 操作 API 接口、安全相关的 API 接口。用户程序可直接调用这些接口进行快速的 FLASH 和安全相关的编程，以节省开发和验证的时间。API 以模块为单位来分类，以下为当前 SoC 所支持的 API 大类：

- run_bootloader 接口
- XPI NOR 驱动接口
- XPI RAM 接口
- XPI 底层驱动接口
- OTP
- 安全启动 API 接口
- SM3 API 接口
- SM4 API 接口

本 SoC 中，BootROM 提供的 API 以位于 0x2001_FF00 的 API 根列表为基础来组织。其中 API 根的数据结构如下：

```
typedef struct {
    const uint32_t version;                /*!< offset: 0x00 */
    const char *copyright;                 /*!< offset: 0x04 */
    hpm_stat_t (*const run_bootloader)(void *arg); /*!< offset: 0x08 */
    const otp_driver_interface_t *otp_driver_if; /*!< offset: 0x0c */
    const xpi_driver_interface_t *xpi_driver_if; /*!< offset: 0x10 */
    const xpi_nor_driver_interface_t *xpi_nor_driver_if; /*!< offset: 0x14 */
    const xpi_ram_driver_interface_t *xpi_ram_driver_if; /*!< offset: 0x18 */
    const sdp_driver_interface_t *sdp_driver_if; /*!< offset: 0x1c */
    const sec_boot_api_interface_t *sec_boot_api_if; /*!< offset: 0x20 */
    const sm3_api_interface_t *sm3_api_if; /*!< offset: 0x24 */
    const sm4_api_interface_t *sm4_api_if; /*!< offset: 0x28 */
} bootloader_api_table_t;

#define ROM_API_TABLE_ROOT (const bootloader_api_table_t*)0x2001FF00U
```

19.7.2 run_bootloader API

用户程序可通过调用该 API 跳转到指定的启动模式 (如进入 ISP 模式或选择启动另一个镜像)。其原型定义为：

```
typedef struct {
    uint32_t index:8;
```

```

uint32_t peripheral:8;
uint32_t src:8;
uint32_t tag:8;
}api_boot_arg_t;

#define API_BOOT_TAG (0xEBU)
#define API_BOOT_SRC_FUSE (0U)
#define API_BOOT_SRC_PRIMARY (1U)
#define API_BOOT_SRC_SERIAL_BOOT (2U)
#define API_BOOT_SRC_ISP (3U)
#define API_BOOT_SRC_MAX (API_BOOT_SRC_ISP)
#define API_BOOT_PERIPH_AUTO (0U)
#define API_BOOT_PERIPH_UART (1U)
#define API_BOOT_PERIPH_USBHID (2U)
#define API_BOOT_PERIPH_MASK (API_BOOT_PERIPH_USBHID)

void run_bootloader(void *arg);

```

19.7.2.1 示例:

用户在应用程序中想进入在系统编程模式，可通过如下方式进入：

```

api_boot_arg_t boot_arg = {.index = 0,
    .peripheral = API_BOOT_PERIPH_AUTO,
    .src = API_BOOT_SRC_ISP,
    .tag = API_BOOT_TAG};
ROM_API_TABLE_ROOT->run_bootloader(&boot_arg);

```

19.7.3 OTP API

OTP API 提供了 OTP 的读和写操作。其原型定义如下：

```

typedef struct {
    uint32_t version;
    void (*init)(void);
    uint32_t reserved;
    uint32_t (*read_from_shadow)(uint32_t addr);
    uint32_t (*read_from_ip)(uint32_t addr)
    hpm_stat_t (*program)(uint32_t addr, const uint32_t *src, uint32_t num_of_words);
    hpm_stat_t (*reload)(efuse_region_t region);
    hpm_stat_t (*lock_otp)(uint32_t addr, otp_lock_option_t lock_option);
    hpm_stat_t (*lock_shadow)(uint32_t addr, otp_lock_option_t lock_option);
    hpm_stat_t (*set_configurable_region)(uint32_t start, uint32_t num_of_words);
    hpm_stat_t (*write_shadow_register)(uint32_t addr, uint32_t data);
} otp_driver_interface_t;

```


19.7.3.1 init

该 API 用于初始化 OTP 驱动，在调用 OTP 的读写操作前，确认该 API 已被调用过。

19.7.3.2 read_from_shadow

该 API 用于从 OTP Shadow 寄存器中读取指定的 OTP 字。

19.7.3.3 read_from_ip

该 API 用于用 IP 读的方式从 OTP 中读取指定的 OTP 字。

19.7.3.4 program

该 API 用于向指定的 OTP 地址范围内写入数据。该 API 的参数定义如下：

- addr - 指定的写入地址
- src - 要写入的数据的指针
- num_of_words - 要写入的字数 (单位 32-bit)

19.7.3.5 reload

该 API 用于重回加载指定区域的 shadow 寄存器的值。其中参数的定义如下：

```
typedef enum {  
    efuse_region0_mask = 1U, /*!< Address range: [0, 7] */  
    efuse_region1_mask = 2U, /*!< Address range: [8, 15] */  
    efuse_region2_mask = 4U, /*!< Address range: [16, 127] */  
    efuse_region3_mask = 8U, /*!< Address range: user defined */  
}otp_region_t;
```

19.7.3.6 lock_otp

该 API 可锁定指定 OTP 字的相应权限。其参数定义如下所示：

```
typedef enum {  
    efuse_no_lock = 0,  
    efuse_read_only = 1,  
    efuse_permanent_no_lock = 2,  
    efuse_disable_access = 3,  
    efuse_lock_option_max = efuse_disable_access,  
}otp_lock_option_t;
```

19.7.3.7 set_configurable_region

该 API 用于设置用户指定的可配置区域。

19.7.3.8 write_shadow_register

该 API 可直接向指定的 shadow 寄存器写入指定的值。

19.7.3.9 示例

如用户想读取 OTP 的第 26 个字。可通过如下两种方式来获取: 方式一: 通过 Shadow 寄存器获取:

```
uint32_t fuse_word = ROM_API_TABLE_ROOT->otp_driver_if->read_from_shadow(26);
```

方式二: 通过 IP 读来获取:

```
uint32_t fuse_word = ROM_API_TABLE_ROOT->otp_driver_if->read_from_ip(26);
```

19.7.4 XPI 底层驱动 API

XPI 底层 API 提供了 XPI 模块特定功能的配置以及数据的传输, 其 API 接口原型定义如下所示::

```
typedef struct {
    uint32_t version;
    hpm_stat_t (*get_default_config)(xpi_config_t *xpi_config);
    hpm_stat_t (*get_default_device_config)(xpi_device_config_t *dev_config);
    hpm_stat_t (*init)(XPI_Type *base, xpi_config_t *xpi_config);
    hpm_stat_t (*config_ahb_buffer)(XPI_Type *base, xpi_ahb_buffer_cfg_t *ahb_buf_cfg);
    hpm_stat_t (*config_device)(XPI_Type *base, xpi_device_config_t *dev_cfg, 4
        xpi_port_t port);
    hpm_stat_t (*update_instr_table)(XPI_Type *base, const uint32_t *inst_base,
        uint32_t seq_idx, uint32_t num);
    hpm_stat_t (*transfer_blocking)(XPI_Type *base, xpi_xfer_ctx_t *xfer);
    void (*software_reset)(XPI_Type *base);
    bool (*is_idle)(XPI_Type *base);
    void (*update_dllcr)(XPI_Type *base, uint32_t serial_root_clk_freq,
        uint32_t data_valid_time, xpi_port_t port, uint32_t dly_target);

    hpm_stat_t (*get_abs_apb_xfer_addr)(XPI_Type *base, xpi_xfer_port_t port,
        uint32_t in_addr, uint32_t *out_addr);
    hpm_stat_t (*iomux_init)(XPI_Type *base, const xpi_io_config_t *io_cfg);
    hpm_stat_t (*clock_init)(XPI_Type *base, const xpi_clk_config_t *clk_cfg);
} xpi_driver_interface_t;
```

19.7.4.1 get_default_config

本 API 用于获取 XPI 默认的配置参数。xpi_config_t 定义详见 SDK。

示例:

```
xpi_config_t xpi_config;
hpm_stat_t status = ROM_API_TABLE_ROOT->xpi_driver_if->get_default_config(&xpi_config);
```

19.7.4.2 get_default_device_config

本 API 用于获取设备的默认配置参数。xpi_device_config_t 定义见 SDK。

示例:

```
xpi_device_config_t device_config;
status = ROM_API_TABLE_ROOT->xpi_driver_if->get_default_default_config(&device_config);
```

19.7.4.3 init

根据 xpi_config 参数配置 XPI 控制器。

示例:

```
status = ROM_API_TABLE_ROOT->xpi_driver_if->init(HPM_XPI0, &xpi_config);
```

19.7.4.4 config_ahb_buffer

配置 AHB Buffer 的信息。xpi_ahb_buffer_cfg_t 的定义如下:

```
typedef struct
{
    struct
    {
        uint8_t priority;           /* Offset: 0x00 */
        uint8_t master_idx;        /* Offset: 0x01 */
        uint8_t buf_size_in_dword; /* Offset: 0x02 */
        bool enable_prefetch;      /* Offset: 0x03 */
    } entry[XPI_AHB_BUF_CR_COUNT];
}xpi_ahb_buffer_cfg_t;
```

示例:

```
xpi_ahb_buffer_cfg_t ahb_cfg;
for(uint32_t i=0; i<XPI_AHB_BUF_CR_COUNT; i++) {
    ahb_cfg.entry[i].enable_prefetch = false;
}
ahb_cfg.entry[0].priority = 0;
ahb_cfg.entry[0].master_idx = 0;
ahb_cfg.entry[0].buf_size_in_dword = 64;
ahb_cfg.entry[0].enable_prefetch = true;
status = ROM_API_TABLE_ROOT->xpi_driver_if->config_ahb_buffer(HPM_XPI0, &ahb_cfg);
```

19.7.4.5 config_device

将 Device 信息配置到 XPI 控制器。

示例:

```
status = ROM_API_TABLE_ROOT->xpi_driver_if->config_device(HPM_XPI0, &device_config);
```

19.7.4.6 update_instr_table

将指令表更新到 XPI 控制器。

示例:

```
uint32_t lut[4] = {XPI_INSTR_SEQ(XPI_PHASE_CMD_SDR, XPI_1PAD, 0x03,
                                XPI_PHASE_RADDR_SDR, XPI_1PAD, 0x18),
                  XPI_INSTR_SEQ(XPI_PHASE_READ_SDR, XPI_1PAD, 0x04,
                                XPI_PHASE_STOP, XPI_1PAD, 0x00),
                  0, 0};
status = ROM_API_TABLE_ROOT->xpi_driver_if->update_instr_table(HPM_XPI0,
                                                                &lut[0], 0, 1);
```

19.7.4.7 transfer_blocking

完成阻塞式的传输 (读/写/发命令)。示例:

```
uint32_t buffer[128];
xpi_xfer_ctx_t xfer = {0};
xfer.cmd_type = xpi_apb_xfer_type_read;
xfer.addr = 0x1000;
xfer.seq_idx = 0;
xfer.seq_num = 1;
xfer.port = xpi_xfer_port_auto;
xfer.buf = &buffer[0];
xfer.xfer_size = sizeof(buffer);
status = ROM_API_TABLE_ROOT->xpi_driver_if->transfer_blocking(HPM_XPI0, &xfer);
```

19.7.4.8 software_reset

对 XPI 模块进行软复位。示例:

```
ROM_API_TABLE_ROOT->xpi_driver_if->software_reset(HPM_XPI0);
```

19.7.4.9 is_idle

判断 XPI 模块是否空闲。示例:

```
bool is_idle = ROM_API_TABLE_ROOT->xpi_driver_if->is_idle(HPM_XPI0);
```

19.7.4.10 update_dllcr

更新延时线 (delay line) 设置。示例:

```
uint32_t serial_root_clk_freq = 133000000UL;
uint8_t data_valid_time = 100;
xpi_port_t port = xpi_port_a1;
uint8_t delay_target = 8;
```

```
ROM_API_TABLE_ROOT->xpi_driver_if->update_dllcr(HPM_XPI0, serial_root_clk_freq,
                                                data_valid_time, port, delay_target);
```

19.7.5 XPI NOR API

XPI NOR API 提供了对市面上大多数 FLASH 设备的支持，可以方便的进行 FLASH 的读写操作，其 API 接口原型定义如下所示：

```
typedef struct {
    uint32_t version;
    hpm_stat_t (*get_config)(XPI_Type *base,
                            xpi_nor_config_t *nor_cfg,
                            xpi_nor_config_option_t *cfg_option);
    hpm_stat_t (*init)(XPI_Type *base, xpi_nor_config_t *nor_config);
    hpm_stat_t (*enable_write)(XPI_Type *base,
                               xpi_xfer_port_t port,
                               const xpi_nor_config_t *nor_config, uint32_t addr);
    hpm_stat_t (*get_status)(XPI_Type *base, xpi_xfer_port_t port,
                             const xpi_nor_config_t *nor_config, uint32_t addr,
                             uint16_t *out_status);
    hpm_stat_t (*wait_busy)(XPI_Type *base, xpi_xfer_port_t port,
                             const xpi_nor_config_t *nor_config, uint32_t addr);
    hpm_stat_t (*erase)(XPI_Type *base, xpi_xfer_port_t port,
                        const xpi_nor_config_t *nor_config, uint32_t start,
                        uint32_t length);
    hpm_stat_t (*erase_chip)(XPI_Type *base, xpi_xfer_port_t port,
                              const xpi_nor_config_t *nor_config);
    hpm_stat_t (*erase_sector)(XPI_Type *base, xpi_xfer_port_t port,
                                const xpi_nor_config_t *nor_config, uint32_t addr);
    hpm_stat_t (*erase_block)(XPI_Type *base, xpi_xfer_port_t port,
                               const xpi_nor_config_t *nor_config, uint32_t addr);
    hpm_stat_t (*program)(XPI_Type *base, xpi_xfer_port_t port,
                           const xpi_nor_config_t *nor_config, const uint32_t *src,
                           uint32_t dst_addr, uint32_t length);
    hpm_stat_t (*read)(XPI_Type *base, xpi_xfer_port_t port,
                       const xpi_nor_config_t *nor_config, uint32_t *dst,
                       uint32_t start, uint32_t length);
    hpm_stat_t (*page_program_nonblocking)(XPI_Type *base, xpi_xfer_port_t port,
                                             const xpi_nor_config_t *nor_config, const uint32_t *src,
                                             uint32_t dst_addr, uint32_t length);
    hpm_stat_t (*erase_sector_nonblocking)(XPI_Type *base, xpi_xfer_port_t port,
                                             const xpi_nor_config_t *nor_config, uint32_t addr);
    hpm_stat_t (*erase_block_nonblocking)(XPI_Type *base, xpi_xfer_port_t port,
                                             const xpi_nor_config_t *nor_config, uint32_t addr);
```

```

hpm_stat_t (*erase_chip_nonblocking)(XPI_Type *base, xpi_xfer_port_t port,
    const xpi_nor_config_t *nor_config);
hpm_stat_t (*restore_spi_protocol)(XPI_Type *base, xpi_xfer_port_t port,
    xpi_nor_config_t *config, flash_run_context_t *run_ctx);
hpm_stat_t (*write_persistent)(const uint32_t data);
hpm_stat_t (*read_persistent)(uint32_t *data);
hpm_stat_t (*auto_config)(XPI_Type *base, xpi_nor_config_t *nor_cfg,
    xpi_nor_config_option_t *cfg_option);
hpm_stat_t (*get_property)(XPI_Type *base, xpi_nor_config_t *nor_cfg,
    uint32_t property_id, uint32_t *value);
hpm_stat_t (*set_property)(XPI_Type *base, xpi_nor_config_t *nor_cfg,
    uint32_t property_id, uint32_t value);
} xpi_nor_driver_interface_t;

```

19.7.5.1 get_config

根据 FLASH 配置选项来获取 FLASH 的配置。该 API 支持市面上大多数的 4 线和 8 线串行 NOR FLASH。详细的定义见[XPI NOR 配置信息](#)。

示例:

```

xpi_nor_config_option_t flash_option = {0};
xpi_nor_config_t flash_config;
flash_option.header.U = 0xfc90001;
flash_option.option0.U = 0x00000007;

hpm_stat_t status = ROM_API_TABLE_ROOT->xpi_nor_driver_if->get_config(HPM_XPI0,
    &flash_config, &flash_option);

```

19.7.5.2 init

根据 FLASH 配置初始化 XPI。示例:

```

status = ROM_API_TABLE_ROOT->xpi_nor_driver_if->init(HPM_XPI0, &flash_config);

```

19.7.5.3 enable_write

使能 FLASH 写操作。示例:

```

status = ROM_API_TABLE_ROOT->xpi_nor_driver_if->enable_write(HPM_XPI0,
    xpi_xfer_port_auto, &flash_config);

```

19.7.5.4 get_status

获取 FLASH 当前的状态。示例:

```

uint16_t flash_status;
status = ROM_API_TABLE_ROOT->xpi_nor_driver_if->get_status(HPM_XPI0,

```

```
xpi_xfer_port_auto , &flash_config , 0 , &flash_status );
```

19.7.5.5 wait_busy

FLASH 忙等待操作。API 在 FLASH 忙时会一直阻塞式等待。示例：

```
status = ROM_API_TABLE_ROOT->xpi_nor_driver_if->wait_busy(HPM_XPI0,  
xpi_xfer_port_auto , &flash_config , 0);
```

19.7.5.6 erase

阻塞式擦除指定的 FLASH 区间，该命令依次执行 FLASH 擦除和忙等待操作。示例：

```
status = ROM_API_TABLE_ROOT->xpi_nor_driver_if->erase(HPM_XPI0,  
xpi_xfer_port_auto , &flash_config , 0, 0x2000);
```

19.7.5.7 erase_chip

阻塞式擦除整块 FLASH。该命令依次执行 FLASH 擦除和忙等待操作。示例：

```
status = ROM_API_TABLE_ROOT->xpi_nor_driver_if->erase_chip(HPM_XPI0,  
xpi_xfer_port_auto , &flash_config );
```

19.7.5.8 erase_sector

阻塞式擦除指定的 FLASH 扇区。该命令依次执行 FLASH 擦除和忙等待操作。示例：

```
status = ROM_API_TABLE_ROOT->xpi_nor_driver_if->erase_sector(HPM_XPI0,  
xpi_xfer_port_auto , &flash_config , 0x4000);
```

19.7.5.9 erase_block

阻塞式擦除指定的 FLASH 块。该命令依次执行 FLASH 擦除和忙等待操作。示例：

```
status = ROM_API_TABLE_ROOT->xpi_nor_driver_if->erase_block(HPM_XPI0,  
xpi_xfer_port_auto , &flash_config , 0x4000);
```

19.7.5.10 program

阻塞式烧写数据到指定的 FLASH 区域。该命令依次执行 FLASH 写操作和忙等待操作示例：

```
uint32_t buffer[64];  
uint8_t *buf_8 = (uint8_t*)&buffer[0];  
for(uint32_t i=0; i<256; i++) {  
    buf_8[i] = (uint8_t)i & 0xFF;  
}  
status = ROM_API_TABLE_ROOT->xpi_nor_driver_if->program(HPM_XPI0,  
xpi_xfer_port_auto , &flash_config , buffer , 0 , sizeof(buffer));
```

19.7.5.11 read

阻塞式读 FLASH 指定的区域。示例：

```
uint32_t buffer[64];
status = ROM_API_TABLE_ROOT->xpi_nor_driver_if->read(HPM_XPI0,
            xpi_xfer_port_auto, &flash_config, buffer, 0, sizeof(buffer));
```

19.7.5.12 page_program_nonblocking

非阻塞式的写数据到指定 FLASH 页。该 API 只负责完成 PAGE Program 命令的发送，用户程序需要完成后续的忙等待操作。示例：

```
uint32_t buffer[64];
uint8_t *buf_8 = (uint8_t*)&buffer[0];
for(uint32_t i=0; i<256; i++) {
    buf_8[i] = (uint8_t)i & 0xFF;
}
status = ROM_API_TABLE_ROOT->xpi_nor_driver_if->page_program_nonblocking(HPM_XPI0,
            xpi_xfer_port_auto, &flash_config, buffer, 0, sizeof(buffer));
```

19.7.5.13 erase_sector_nonblocking

非阻塞式的擦除指定的 FLASH 扇区，该 API 只负责完成 Sector Erase 命令的发送，用户程序需要完成后续的忙等待操作。示例：

```
status = ROM_API_TABLE_ROOT->xpi_nor_driver_if->erase_sector_nonblocking(HPM_XPI0,
            xpi_xfer_port_auto, &flash_config, 0x4000);
```

19.7.5.14 erase_block_nonblocking

非阻塞式的擦除指定的 FLASH 块，该 API 只负责完成 Block Erase 命令的发送，用户程序需要完成后续的忙等待操作。示例：

```
status = ROM_API_TABLE_ROOT->xpi_nor_driver_if->erase_block_nonblocking(HPM_XPI0,
            xpi_xfer_port_auto, &flash_config, 0x4000);
```

19.7.5.15 erase_chip_nonblocking

非阻塞式的擦除整片 FLASH 空间，该 API 只负责完成 Chip Erase 命令的发送，用户程序需要完成后续的忙等待操作。示例：

```
status = ROM_API_TABLE_ROOT->xpi_nor_driver_if->erase_chip_nonblocking(HPM_XPI0,
            xpi_xfer_port_auto, &flash_config, 0x4000);
```

19.7.6 XPI RAM API

XPI RAM API 提供了对市面上常见的 HyperRAM, Octal RAM, QPI RAM 的支持。其 API 接口原型定义如下所示：

```
typedef struct {
    uint32_t version;
    hpm_stat_t (*get_config)(XPI_Type *base,
        xpi_ram_config_t *ram_cfg,
        xpi_ram_config_option_t *cfg_option);
    hpm_stat_t (*init)(XPI_Type *base, xpi_ram_config_t *ram_cfg);
} xpi_ram_driver_interface_t;
```

19.7.6.1 get_config

根据 RAM 配置选项获取 RAM 的配置参数。示例：

```
xpi_ram_config_t ram_config;
xpi_ram_config_option_t option = {0};

option.header.tag = XPI_RAM_CFG_OPTION_TAG;
option.header.words = 2;
option.option0.freq_opt = 8;
option.option0.probe_type = xpi_ram_type_apmemory_x8; //APS6408L-OBM
option.option0.misc = 1; /* 1.8V */
option.option1.port = xpi_port_a2;

hpm_stat_t status = ROM_API_TABLE_ROOT->xpi_ram_driver_if->get_config(HPM_XPI1,
    &ram_config, &option);
```

19.7.6.2 init

根据 RAM 配置信息配置 XPI。示例：

```
status = ROM_API_TABLE_ROOT->xpi_ram_driver_if->init(HPM_XPI1, &ram_config);
```

19.7.7 安全启动 API

安全启动 API 提供了对兼容 BootROM 启动镜像的数据的安全认证支持。其 API 接口原型定义如下所示：

```
typedef struct {
    uint32_t version;
    secure_status_t (*init)(rom_core_ctx_t *ctx, uint32_t core_id);
    secure_status_t (*auth_img_hdr)(rom_core_ctx_t *ctx,
        const boot_image_hdr_t *img_hdr,
        const uint8_t *blob,
        const uint8_t *srk_hash);
    secure_status_t (*auth_fw)(rom_core_ctx_t *ctx,
        const firmware_info_t *fw_info);
    secure_status_t (*hdl_img)(rom_core_ctx_t *ctx,
        const image_buf_t *img_hdr_buf,
```



```
        const boot_interface_t *boot_if ,
        uint32_t img_offset);
} sec_boot_api_interface_t;
```

详细的结构体定义见 SDK 中的示例。

19.7.8 SM3 API

SM3 API 支持基于 SM3 的数据的哈希值计算。其 API 接口原型定义如下所示：

```
typedef struct {
    uint32_t version;
    hpm_stat_t (*init)(sm3_context_t *ctx);
    hpm_stat_t (*update)(sm3_context_t *ctx , const uint8_t *input , uint32_t len);
    hpm_stat_t (*finalize)(sm3_context_t *ctx , uint8_t output[32]);
} sm3_api_interface_t;
```

详细的结构体定义见 SDK 中的示例。

19.7.9 SM4 API

SM4 API 支持基于 SM4 的 ECB,CBC,CTR, 以及 CCM 模式的加密和解密操作。其 API 接口原型定义如下所示：

```
typedef struct {
    uint32_t version;
    void (*setkey_enc)(sm4_context_t *ctx , const uint8_t key[16]);
    void (*setkey_dec)(sm4_context_t *ctx , const uint8_t key[16]);
    hpm_stat_t (*crypt_ecb)(sm4_context_t *ctx , uint32_t mode , uint32_t length ,
        const uint8_t *input , uint8_t *output);
    hpm_stat_t (*crypt_cbc)(sm4_context_t *ctx , uint32_t mode , uint32_t length ,
        const uint8_t iv[16] , const uint8_t *input , uint8_t *output);
    hpm_stat_t (*crypt_ctr)(sm4_context_t *ctx , uint8_t *nonce_counter ,
        const uint8_t *input , uint8_t *output , uint32_t length);
    hpm_stat_t (*ccm_gen_enc)(sm4_context_t *ctx , uint32_t input_len ,
        const uint8_t *iv , uint32_t iv_len ,
        const uint8_t *aad , uint32_t aad_len ,
        const uint8_t *input , uint8_t *output ,
        uint8_t *tag , uint32_t tag_len);
    hpm_stat_t (*ccm_dec_verify)(sm4_context_t *ctx , uint32_t input_len ,
        const uint8_t *iv , uint32_t iv_len ,
        const uint8_t *aad , uint32_t aad_len ,
        const uint8_t *input , uint8_t *output ,
        const uint8_t *tag , uint32_t tag_len);
} sm4_api_interface_t;
```

详细的结构体定义见 SDK 中的示例。

19.8 SoC 专有信息

19.8.1 OTP 映射表

OTP 字索引	位偏移	字段宽度 (位)	字段	描述
1	0	4	LIFE_CYCLE_A	Life Cycle(生命周期)
	8	8	PUBK_REVOKE	Public Key REVOKE(公钥撤销) 低 4 位有效, bit_n 代表撤销第 n 个公钥
	28	4	LIFE_CYCLE_B	Duplicate Life Cycle(重复的生命周期) 实际的生命周期值为 LIFE_CYCLE_A LIFE_CYCLE_B
3	0	32	SW_VER	软件最低版本号
24	0	4	XPI_FREQ_OPTION	XPI 频率选项 详见 XPI 频率选项
	4	1	XPI_INSTANCE	XPI 实例 0 - XPI0 1 - XPI1
	5	1	XPI_PIN_GROUP	XPI 引脚分组 0 - 第一组 1 - 第二组
	6	2	XPI_PORT_SEL	XPI 端口选择 0 - XPI_CA (仅支持 CS0) 1 - XPI_CB (仅支持 CS0)
	8	4	PROBE_TYPE	Serial NOR 探测类型 0 - 基于 SFDP (SDR 模式) 1 - 基于 SFDP (DDR/DTR 模式) 2 - 1-4-4 读 (命令 0xEB, 地址 24 位) 3 - 1-2-2 读 (命令 0xBB, 地址 24 位) 4 - HyperFLASH (1.8 伏) 5 - HyperFLASH (3.0 伏) 6 - OctaBus DTR 模式 8 - Xcella DDR 模式 10 - EcoXiP Octal DDR 模式 其它-保留
	12	1	ENCRYPT_XIP	加密原地执行使能 0 - 不启用加密原地执行 1 - 启用加密原地执行
	13	1	XPI_NOR_CFG_SRC	选择 XPI NOR 配置选项的位置 0 - 从 FLASH 偏移 0x400 处寻找 XPI NOR CFG OPTION 1 - 从 OTP 中寻找 XPI NOR CFG OPTION

OTP 字索引	位偏移	字段宽度 (位)	字段	描述
	14	2	XPI_DEFAULT_READ	XPI 默认读模式 0 - 1-1-1 读, 命令为 0x03,24 位地址 1 - HyperBUS 读 2 - Xcella OPI DDR 读 3 - OctaBUS OPI DDR 读
	16	4	BOOT_MODE	启动模式选择 0 - 启动模式由 BOOT_MODE 引脚决定 0 - 从 XPI NOR 启动 1 - 从 UART/USB-HID 启动 2 - 在系统编程模式 3 - 保留 1 - 从 XPI NOR 启动 2 - 从 UART/USB-HID 启动 其它 - 保留
	20	4	DRIVE_STRENGTH	IO 驱动强度选择 0 - BootROM 默认配置 其它-见 IOC 中的 PAD_CTL 中的 DS 字段定义
	24	7	DUMMY_CYCLE	Serial NOR FLASH DUMMY CYCLE 值 0 - DUMM CYCLE 值由 ROM 自动检测/使用 ROM 预置的值 其它 - 使用该字段定义的 DUMMY CYCLE 值
	31	1	IO_VOLTAGE	选择 IO 口电压 0 - 3.0 伏 1 - 1.8 伏
25	0	16	SEC_IMG_OFFSET	第二份启动镜像的地址偏移 0 - 第二份启动镜像并不存在 其它 - $SEC_IMG_OFFSET \times 256KB$
	16	16	MAX_IMG_LEN	启动镜像的最大长度 0 - $SEC_IMG_OFFSET \times 256KB$ 其它 - $MAX_IMG_LEN \times 256KB$
26	0	2	FORCE_COLD_BOOT	强制冷启动 0 - 支持低功耗唤醒 其它 - 强制冷启动
	2	2	FORCE_WAKEUP_ENTRY_CHK	强制检查唤醒入口的完整性校验 0 - 无需检查唤醒入口的完整性 1 - 强制检测唤醒入口的完整性 (基于 SHA256)
	4	1	HIGH_SPEED_BOOT	高速启动模式使能 0 - 普通启动模式 (CPU CORE 频率约为 325MHz) 1 - 高速启动模式 (CPU CORE 频率约为 650MHz)

OTP 字索引	位偏移	字段宽度 (位)	字段	描述
	5	27	保留	-
27	0	32	保留	-
80	0	32	SRK_HASH[31:0]	SRK_HASH 在 OTP 里以小端形式存储 若 SRK_HASH 以字节的形式表示为 (b0, b1, b2, b3, ..., b30, b31), 则在 OTP 的存储依次为: 0xb3b2b1b0, 0xb7b6b5b4 ..., 0xb31b30b29b28
81	0	32	SRK_HASH[63:32]	
82	0	32	SRK_HASH[95:64]	
83	0	32	SRK_HASH[127:96]	
84	0	32	SRK_HASH[159:128]	
85	0	32	SRK_HASH[191:160]	
86	0	32	SRK_HASH[223:192]	
87	0	32	SRK_HASH[255:224]	
96	0	32	EXIP0_KEK[31:0]	KEK 在 OTP 里以大端方式存储。 若 KEK 以字节的形式表示为 (b0, b1, b2, ..., b14, b15) 则在 OTP 里的存储表示为 0xb15b14b13b12, ..., 0xb3b2b1b0
97	0	32	EXIP0_KEK[63:32]	
98	0	32	EXIP0_KEK[95:64]	
99	0	32	EXIP0_KEK[127:96]	
100	0	32	OTP_KEK0[31:0]	-
101	0	32	OTP_KEK0[63:32]	
102	0	32	OTP_KEK0[95:64]	
103	0	32	OTP_KEK0[127:96]	
104	0	32	EXIP0_KEK[31:0]	KEK 在 OTP 里以大端方式存储。 若 KEK 以字节的形式表示为 (b0, b1, b2, ..., b14, b15) 则在 OTP 里的存储表示为 0xb15b14b13b12, ... , 0xb3b2b1b0
105	0	32	EXIP0_KEK[63:32]	
106	0	32	EXIP0_KEK[95:64]	
107	0	32	EXIP0_KEK[127:96]	
108	0	32	OTP_KEK1[31:0]	-
109	0	32	OTP_KEK1[63:32]	
110	0	32	OTP_KEK1[95:64]	
111	0	32	OTP_KEK1[127:96]	

表 86: BootROM 相关的 OTP 映射表

19.8.2 BootROM 支持的外设信息

19.8.2.1 XPI 信息

XPI0 引脚组

引脚分组	引脚	功能	描述
0	PA00	XPI0.CA_CS0	当 FLASH 设备支持 SPI 模式时，XPI 默认通过 加粗 的引脚来访问 FLASH
	PA06	XPI0.CA_CS1	
	PA04	XPI0.CA_SCLK	
	PA03	XPI0.CA_D[0]	
	PA01	XPI0.CA_D[1]	
	PA02	XPI0.CA_D[2]	
	PA05	XPI0.CA_D[3]	
	PA07	XPI0.CA_DQS	
	PA15	XPI0.CB_CS0	
	PA14	XPI0.CB_CS1	
	PA11	XPI0.CB_SCLK / XPI0.CA_SCLK_B	
	PA08	XPI0.CB_D[0] / XPI0.CA_D[4]	
	PA10	XPI0.CB_D[1] / XPI0.CA_D[5]	
	PA09	XPI0.CB_D[2] / XPI0.CA_D[6]	
	PA12	XPI0.CB_D[3] / XPI0.CA_D[7]	
PA13	XPI0.CB_DQS		
1	PX02	XPI0.CA_CS0	-
	PX04	XPI0.CA_SCLK	
	PX03	XPI0.CA_D[0]	
	PX01	XPI0.CA_D[1]	
	PX00	XPI0.CA_D[2]	
	PX05	XPI0.CA_D[3]	
	PX06	XPI0.CA_DQS	

表 87: XPI0 引脚信息

注意:

- 当 XPI0 CA 这组引脚连接了不支持 DQS 引脚的 FLASH 时，CA_DQS 引脚可用于其他用途
- 第二组的 XPI 引脚只有 SiP 封装的芯片才有效

XPI1 引脚组

引脚分组	引脚	功能	描述
0	PB17	XPI1.CA_CS0	当 FLASH 设备支持 SPI 模式时，XPI 默认通过 加粗 的引脚来访问 FLASH
	PB14	XPI1.CA_SCLK	
	PB12	XPI1.CA_D[0]	
	PB15	XPI1.CA_D[1]	
	PB13	XPI1.CA_D[2]	
	PB16	XPI1.CA_D[3]	
	PB11	XPI1.CA_DQS	
	PB03	XPI1.CB_CS0	
	PB08	XPI1.CB_SCLK / XPI1.CA_SCLK_B	
	PB10	XPI1.CB_D[0] / XPI1.CA_D[4]	
	PB07	XPI1.CB_D[1] / XPI1.CA_D[5]	
	PB09	XPI1.CB_D[2] / XPI1.CA_D[6]	
	PB06	XPI1.CB_D[3] / XPI1.CA_D[7]	
	PB05	XPI1.CB_DQS	
1	PD13	XPI1.CA_CS0	-
	PD01	XPI1.CA_CS1	
	PD04	XPI1.CA_SCLK	
	PD06	XPI1.CA_D[0]	
	PD12	XPI1.CA_D[1]	
	PD14	XPI1.CA_D[2]	
	PD02	XPI1.CA_D[3]	
	PD15	XPI1.CA_DQS	
	PD08	XPI1.CB_CS0	
	PD10	XPI1.CB_CS1	
	PD05	XPI1.CB_SCLK / XPI1.CA_SCLK_B	
	PD07	XPI1.CB_D[0] / XPI1.CA_D[4]	
	PD09	XPI1.CB_D[1] / XPI1.CA_D[5]	
	PD11	XPI1.CB_D[2] / XPI1.CA_D[6]	
	PD03	XPI1.CB_D[3] / XPI1.CA_D[7]	
PD00	XPI1.CB_DQS		

表 88: XPI1 引脚信息

XPI 频率选项

BootROM 支持的 XPI NOR 频率如下：

- 1 - 31MHz
- 2 - 50MHz
- 3 - 66MHz

- 4 - 80MHz
- 5 - 102MHz
- 6 - 120MHz
- 7 - 133MHz(注：SDR 模式下，该值为 133MHz, DTR/DDR 模式下，该值为 125MHz)
- 8 - 166MHz

注意: 上述频率均基于 SoC 默认的 PRESET 时钟分频而来, 若对应的时钟源 (如 PLL1CLK1) 的频率发生改变, 上述频率会发生改变, 用户需事先确认对 PLL 时钟的改变 XPI 的频率产生影响。

19.8.2.2 UART 引脚

芯片引脚	功能	功能描述
PY06	UART0.TXD	UART0 引脚
PY07	UART0.RXD	

表 89: UART0 引脚

19.8.2.3 USB 引脚

芯片引脚	功能	功能描述
USB0.DP	USB_DP	USB0 引脚
USB0.DM	USB_DM	

表 90: USB0 引脚

19.8.2.4 启动模式 (BOOT_MODE) 引脚

芯片引脚	功能	功能描述
PA20	BOOT_MODE[0]	启动模式引脚
PA21	BOOT_MODE[1]	

表 91: BOOT_MODE 引脚

19.8.3 BootROM 预占用的寄存器信息

寄存器	功能	描述/备注
SYSCTL.CPU0.GPR0	CPU0 唤醒入口	CPU0 的唤醒程序入口
SYSCTL.CPU0.PARAM0	CPU0 唤醒代码起始地址	CPU0 唤醒程序的起始地址 (用于完整性检验)
SYSCTL.CPU0.PARAM1	CPU0 唤醒代码的长度	CPU0 唤醒程序的长度 (用于完整性检验)

SYSCTL.CPU0_DATA0 - SYSCTL.CPU0_DATA7	CPU0 唤醒代码哈希值	在 FORCE_WAKEUP_ENTRY_CHK 被置 1 后, BootROM 需要根据 SYSCTL.CPU0_PARAM0 和 SYSCTL.CPU0_PARAM1 指定的地址范围做 SHA256 计算, 并与 PMIC.GPR4-PMIC.GPR11 中的值作比较, 只有当结果匹配后, 才允许跳转, 否则执行完整的启动流程
SYSCTL.CPU0_LOCK	上述寄存器的锁定寄存器	-
SYSCTL.CPU1_GPR0	CPU1 启动程序入口	-
SYSCTL.CPU1_GPR1	CPU1 启动程序入口有效标记	仅当该寄存器值为 0xc1bef1a9 时, CPU1 启动程序入口方有效
PMIC.GPR0	run_bootloader 参数	详见 ROM API 简介
PMIC.GPR1	XPI NOR FLASH 状态上下文	保存 XPI NOR 运行的上下文, 详细定义见
PMIC.GPR2	ROM 特定标记	-

表 92: BootROM 占用的寄存器

19.8.4 通用寄存器配置支持的寄存器范围

以下模块支持在通用寄存器信息中配置:

- SYSCTL
- IOC
- DRAM
- XPI0
- XPI1

19.8.5 BootROM 内存映射表

地址范围	功能
0x2000_0000 - 0x2000_1FFFF	BootROM 代码及数据
0x000B_4000 - 0x000B_FFFF	BSS,RW,Stack 等

表 93: BootROM 内存映射

19.8.6 BootROM 生命周期 (Lifecycle)

编码	生命周期	描述
4'b0000	CREATE	该模式下 BootROM 不控制 DEBUG 接口
4'b0001	NONSEC	该模式下 DEBUG 口受 BootROM 管控, BootROM 支持引导非签名的和签名的启动镜像
4'b0011	SECURE	该模式下 DEBUG 口受 BootROM 管控, BootROM 仅支持引导签名的启动镜像

4'b0111	RETURN	该模式下芯片的安全相关的信息被禁用，BootROM 可引导非签名的启动镜像
4'b1011	NONRET	该模式和封闭/部署模式下的表现一致，唯一不同的是 OEM 厂商在该模式下只能切到废弃模式
4'b1111	SCRIBE	作废模式，BootROM 在该模式下无法执行正常的启动操作

表 94: BootROM 生命周期编码

20 引脚配置及功能 PINMUX

20.1 IO 功能分配

本产品引脚配置及功能如下：

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
27	K1	PA00	GPIO_A_00(ALT0) UART1_TXD(ALT2) SPI3_CSN(ALT5) CAN2_RXD(ALT7) XPIO_CA_CSN(ALT14) SDM0_CLK_0(ALT20) XPI_SLV_CSN(ALT30)	-	VIO_00	1.8/3.3
26	K3	PA01	GPIO_A_01(ALT0) UART1_RXD(ALT2) SPI3_MISO(ALT5) CAN2_TXD(ALT7) XPIO_CA_D_1(ALT14) SDM0_DAT_0(ALT20) XPI_SLV_CLK(ALT30)	-	VIO_00	1.8/3.3
25	J3	PA02	GPIO_A_02(ALT0) UART2_TXD(ALT2) SPI3_SCLK(ALT5) CAN2_STBY(ALT7) XPIO_CA_D_2(ALT14) SDM0_CLK_1(ALT20) XPI_SLV_ADQ_0(ALT30)	-	VIO_00	1.8/3.3
24	H3	PA03	GPIO_A_03(ALT0) UART2_RXD(ALT2) SPI3_MOSI(ALT5) CAN3_STBY(ALT7) XPIO_CA_D_0(ALT14) SDM0_DAT_1(ALT20) XPI_SLV_ADQ_1(ALT30)	-	VIO_00	1.8/3.3

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

引脚配置及功能 PINMUX

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
22	H1	PA04	GPIO_A_04(ALT0) UART3_TXD(ALT2) SPI3_DAT3(ALT5) LIN3_TREN(ALT6) CAN3_TXD(ALT7) XPIO_CA_SCLK(ALT14) ACMP_COMP_1(ALT16) SDM0_CLK_2(ALT20) XPI_SLV_ADQ_2(ALT30)	-	VIO_00	1.8/3.3
21	H2	PA05	GPIO_A_05(ALT0) UART3_RXD(ALT2) SPI3_DAT2(ALT5) LIN2_TREN(ALT6) CAN3_RXD(ALT7) XPIO_CA_D_3(ALT14) ACMP_COMP_0(ALT16) SDM0_DAT_2(ALT20) ADC2_DBG(ALT24) XPI_SLV_ADQ_3(ALT30)	-	VIO_00	1.8/3.3
20	-	PA06	GPIO_A_06(ALT0) GPTMR0_CAPT_0(ALT1) UART2_DE(ALT2) UART2_RTS(ALT3) I2C0_SCL(ALT4) SPI0_CSN(ALT5) LIN2_TXD(ALT6) XPIO_CA_CS1(ALT14) ACMP_COMP_3(ALT16) SDM0_CLK_3(ALT20) ADC1_DBG(ALT24) XPI_SLV_ADQ_4(ALT30)	-	VIO_00	1.8/3.3

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

引脚配置及功能 PINMUX

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
19	-	PA07	GPIO_A_07(ALT0) GPTMR0_CAPT_1(ALT1) UART2_CTS(ALT3) I2C0_SDA(ALT4) SPI0_MISO(ALT5) LIN2_RXD(ALT6) XPI0_CA_DQS(ALT14) ACMP_COMP_2(ALT16) SDM0_DAT_3(ALT20) ADC0_DBG(ALT24) XPI_SLV_ADQ_5(ALT30)	-	VIO_00	1.8/3.3
17	-	PA08	GPIO_A_08(ALT0) GPTMR0_COMP_0(ALT1) UART3_DE(ALT2) UART3_RTS(ALT3) I2C1_SCL(ALT4) SPI0_SCLK(ALT5) LIN3_TXD(ALT6) CAN0_TXD(ALT7) XPI0_CB_D_0(ALT14) XPI_SLV_ADQ_6(ALT30)	-	VIO_01	1.8/3.3
16	-	PA09	GPIO_A_09(ALT0) GPTMR0_COMP_1(ALT1) UART3_CTS(ALT3) I2C1_SDA(ALT4) SPI0_MOSI(ALT5) LIN3_RXD(ALT6) CAN0_RXD(ALT7) XPI0_CB_D_2(ALT14) XPI_SLV_ADQ_7(ALT30)	-	VIO_01	1.8/3.3
15	-	PA10	GPIO_A_10(ALT0) GPTMR1_CAPT_0(ALT1) UART4_DE(ALT2) UART4_RTS(ALT3) SPI0_CSN(ALT5) LIN0_TXD(ALT6) CAN1_TXD(ALT7) XPI0_CB_D_1(ALT14) PWM3_FAULT_1(ALT17)	-	VIO_01	1.8/3.3

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
14	-	PA11	GPIO_A_11(ALT0) GPTMR1_CAPT_1(ALT1) UART4_CTS(ALT3) SPI0_MISO(ALT5) LIN0_RXD(ALT6) CAN1_RXD(ALT7) XPI0_CB_SCLK(ALT14) PWM3_FAULT_0(ALT17)	-	VIO_01	1.8/3.3
13	-	PA12	GPIO_A_12(ALT0) GPTMR1_COMP_0(ALT1) UART5_DE(ALT2) UART5_RTS(ALT3) SPI0_SCLK(ALT5) LIN1_TXD(ALT6) XPI0_CB_D_3(ALT14) PWM1_P_7(ALT16) TRGM3_P_7(ALT17)	-	VIO_01	1.8/3.3
11	-	PA13	GPIO_A_13(ALT0) GPTMR1_COMP_1(ALT1) UART5_CTS(ALT3) SPI0_MOSI(ALT5) LIN1_RXD(ALT6) CAN0_TXD(ALT7) XPI0_CB_DQS(ALT14) PWM1_P_6(ALT16) TRGM3_P_6(ALT17) SOC_REF1(ALT24)	-	VIO_01	1.8/3.3
10	-	PA14	GPIO_A_14(ALT0) UART4_TXD(ALT2) SPI0_DAT3(ALT5) LIN1_TREN(ALT6) CAN0_RXD(ALT7) XPI0_CB_CS1(ALT14) PWM1_P_5(ALT16) TRGM3_P_5(ALT17) SOC_REF0(ALT24)	-	VIO_01	1.8/3.3

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

引脚配置及功能 PINMUX

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
9	-	PA15	GPIO_A_15(ALT0) UART4_RXD(ALT2) SPI0_DAT2(ALT5) LIN0_TREN(ALT6) CAN0_STBY(ALT7) XPIO_CB_CS0(ALT14) PWM1_P_4(ALT16) TRGM3_P_4(ALT17) SYSCTL_CLK_OBS_3(ALT24)	-	VIO_01	1.8/3.3
8	G2	PA16	GPIO_A_16(ALT0) UART5_TXD(ALT2) SPI1_CSN(ALT5) CAN1_STBY(ALT7) PWM1_P_3(ALT16) TRGM3_P_3(ALT17) SYSCTL_CLK_OBS_2(ALT24) XPI_SLV_DQS(ALT30)	-	VIO_01	1.8/3.3
7	F2	PA17	GPIO_A_17(ALT0) UART5_RXD(ALT2) SPI1_MISO(ALT5) CAN1_TXD(ALT7) PWM1_P_2(ALT16) TRGM3_P_2(ALT17) SYSCTL_CLK_OBS_1(ALT24) XPI_SLV_RDY(ALT30)	-	VIO_01	1.8/3.3
6	F1	PA18	GPIO_A_18(ALT0) UART6_TXD(ALT2) SPI1_SCLK(ALT5) CAN1_RXD(ALT7) PWM1_P_1(ALT16) TRGM3_P_1(ALT17) SYSCTL_CLK_OBS_0(ALT24) XPI_SLV_ERR(ALT30)	-	VIO_01	1.8/3.3

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

引脚配置及功能 PINMUX

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
4	F3	PA19	GPIO_A_19(ALT0) GPTMR0_CAPT_0(ALT1) UART6_RXD(ALT2) I2C2_SCL(ALT4) SPI1_MOSI(ALT5) PWM1_P_0(ALT16) TRGM3_P_0(ALT17)	-	VIO_01	1.8/3.3
3	E3	PA20	GPIO_A_20(ALT0) GPTMR0_CAPT_1(ALT1) UART7_TXD(ALT2) I2C2_SDA(ALT4) LIN3_TREN(ALT6) TRGM1_P_00(ALT16) PWM3_P_00(ALT17)	-	VIO_01	1.8/3.3
2	D3	PA21	GPIO_A_21(ALT0) GPTMR0_COMP_0(ALT1) UART7_RXD(ALT2) I2C3_SCL(ALT4) LIN2_TREN(ALT6) CAN0_TXD(ALT7) TRGM1_P_01(ALT16) PWM3_P_01(ALT17)	-	VIO_01	1.8/3.3
1	D1	PA22	GPIO_A_22(ALT0) GPTMR0_COMP_1(ALT1) UART6_DE(ALT2) UART6_RTS(ALT3) I2C3_SDA(ALT4) LIN2_TXD(ALT6) CAN0_RXD(ALT7) TRGM1_P_02(ALT16) PWM3_P_02(ALT17)	-	VIO_01	1.8/3.3
144	D2	PA23	GPIO_A_23(ALT0) GPTMR1_CAPT_0(ALT1) UART6_CTS(ALT3) I2C0_SCL(ALT4) LIN2_RXD(ALT6) CAN0_STBY(ALT7) TRGM1_P_03(ALT16) PWM3_P_03(ALT17)	-	VIO_01	1.8/3.3

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
143	C2	PA24	GPIO_A_24(ALT0) GPTMR1_CAPT_1(ALT1) UART7_DE(ALT2) UART7_RTS(ALT3) I2C0_SDA(ALT4) LIN3_TXD(ALT6) CAN1_STBY(ALT7) TRGM1_P_04(ALT16) PWM3_P_04(ALT17)	-	VIO_01	1.8/3.3
142	B2	PA25	GPIO_A_25(ALT0) GPTMR1_COMP_0(ALT1) UART7_CTS(ALT3) I2C1_SCL(ALT4) LIN3_RXD(ALT6) CAN1_TXD(ALT7) TRGM1_P_05(ALT16) PWM3_P_05(ALT17)	-	VIO_01	1.8/3.3
141	B1	PA26	GPIO_A_26(ALT0) GPTMR1_COMP_1(ALT1) UART0_DE(ALT2) UART0_RTS(ALT3) I2C1_SDA(ALT4) LIN0_TXD(ALT6) CAN1_RXD(ALT7) TRGM1_P_06(ALT16) PWM3_P_06(ALT17)	-	VIO_01	1.8/3.3
139	A2	PA27	GPIO_A_27(ALT0) UART0_CTS(ALT3) LIN0_RXD(ALT6) TRGM1_P_07(ALT16) PWM3_P_07(ALT17)	-	VIO_01	1.8/3.3
138	B3	PA28	GPIO_A_28(ALT0) UART1_DE(ALT2) UART1_RTS(ALT3) SPI0_CSN(ALT5) LIN1_TXD(ALT6) TRGM1_P_08(ALT16) TRGM3_P_0(ALT17)	-	VIO_01	1.8/3.3

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

引脚配置及功能 PINMUX

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
137	B4	PA29	GPIO_A_29(ALT0) UART1_CTS(ALT3) SPI0_MISO(ALT5) LIN1_RXD(ALT6) CAN0_TXD(ALT7) TRGM1_P_09(ALT16) TRGM3_P_1(ALT17)	-	VIO_01	1.8/3.3
136	A4	PA30	GPIO_A_30(ALT0) UART0_TXD(ALT2) SPI0_SCLK(ALT5) LIN1_TREN(ALT6) CAN0_RXD(ALT7) TRGM1_P_10(ALT16) TRGM3_P_2(ALT17)	-	VIO_01	1.8/3.3
135	C4	PA31	GPIO_A_31(ALT0) UART0_RXD(ALT2) SPI0_MOSI(ALT5) LIN0_TREN(ALT6) CAN1_TXD(ALT7) TRGM1_P_11(ALT16) TRGM3_P_3(ALT17)	-	VIO_01	1.8/3.3
134	C5	PB00	GPIO_B_00(ALT0) UART1_TXD(ALT2) SPI0_DAT2(ALT5) CAN1_RXD(ALT7) PWM1_P_0(ALT16) TRGM3_P_4(ALT17)	-	VIO_01	1.8/3.3
132	C6	PB01	GPIO_B_01(ALT0) UART1_RXD(ALT2) SPI0_DAT3(ALT5) PWM1_P_1(ALT16) TRGM3_P_5(ALT17)	-	VIO_01	1.8/3.3
131	-	PB02	GPIO_B_02(ALT0) UART2_TXD(ALT2) SPI1_CSN(ALT5) PWM1_P_2(ALT16) TRGM3_P_6(ALT17)	-	VIO_01	1.8/3.3

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

引脚配置及功能 PINMUX

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
130	-	PB03	GPIO_B_03(ALT0) UART2_RXD(ALT2) SPI1_MISO(ALT5) PWM1_P_3(ALT16) TRGM3_P_7(ALT17)	-	VIO_01	1.8/3.3
129	-	PB04	GPIO_B_04(ALT0) UART3_TXD(ALT2) SPI1_SCLK(ALT5) CAN0_TXD(ALT7) PWM1_P_4(ALT16) TRGM3_P_8(ALT17)	-	VIO_01	1.8/3.3
128	-	PB05	GPIO_B_05(ALT0) UART3_RXD(ALT2) SPI1_MOSI(ALT5) CAN0_RXD(ALT7) PWM1_P_5(ALT16) TRGM3_P_9(ALT17)	-	VIO_01	1.8/3.3
127	-	PB06	GPIO_B_06(ALT0) UART4_TXD(ALT2) CAN0_STBY(ALT7) PWM1_P_6(ALT16) TRGM3_P_10(ALT17)	-	VIO_01	1.8/3.3
125	-	PB07	GPIO_B_07(ALT0) UART4_RXD(ALT2) SPI1_DAT2(ALT5) CAN1_STBY(ALT7) PWM1_P_7(ALT16) TRGM3_P_11(ALT17)	-	VIO_01	1.8/3.3
124	-	PB08	GPIO_B_08(ALT0) UART5_TXD(ALT2) SPI1_DAT3(ALT5) CAN1_TXD(ALT7) PWM1_FAULT_0(ALT16)	-	VIO_01	1.8/3.3
123	-	PB09	GPIO_B_09(ALT0) UART5_RXD(ALT2) SPI1_SCLK(ALT5) CAN1_RXD(ALT7) PWM1_FAULT_1(ALT16)	-	VIO_01	1.8/3.3

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

引脚配置及功能 PINMUX

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
122	-	PB10	GPIO_B_10(ALT0) UART6_TXD(ALT2) SPI1_MISO(ALT5) PWM0_FAULT_1(ALT16)	-	VIO_01	1.8/3.3
121	A6	PB11	GPIO_B_11(ALT0) UART6_RXD(ALT2) SPI1_MOSI(ALT5) PWM0_FAULT_0(ALT16)	-	VIO_01	1.8/3.3
119	B6	PB12	GPIO_B_12(ALT0) UART7_TXD(ALT2) SPI1_CSN(ALT5) LIN3_TREN(ALT6) CAN0_TXD(ALT7) PWM0_P_0(ALT16) TRGM2_P_0(ALT17)	-	VIO_01	1.8/3.3
118	B7	PB13	GPIO_B_13(ALT0) UART7_RXD(ALT2) SPI2_CSN(ALT5) LIN2_TREN(ALT6) CAN0_RXD(ALT7) PWM0_P_1(ALT16) TRGM2_P_1(ALT17)	-	VIO_01	1.8/3.3
117	B8	PB14	GPIO_B_14(ALT0) UART6_DE(ALT2) UART6_RTS(ALT3) SPI2_MISO(ALT5) LIN2_TXD(ALT6) CAN1_TXD(ALT7) PWM0_P_2(ALT16) TRGM2_P_2(ALT17)	-	VIO_01	1.8/3.3
116	A8	PB15	GPIO_B_15(ALT0) UART6_CTS(ALT3) SPI2_SCLK(ALT5) LIN2_RXD(ALT6) CAN1_RXD(ALT7) PWM0_P_3(ALT16) TRGM2_P_3(ALT17)	-	VIO_01	1.8/3.3

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

引脚配置及功能 PINMUX

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
115	C8	PB16	GPIO_B_16(ALT0) UART7_DE(ALT2) UART7_RTS(ALT3) SPI2_MOSI(ALT5) LIN3_TXD(ALT6) PWM0_P_4(ALT16) TRGM2_P_4(ALT17)	-	VIO_01	1.8/3.3
114	C9	PB17	GPIO_B_17(ALT0) UART7_CTS(ALT3) LIN3_RXD(ALT6) PWM0_P_5(ALT16) TRGM2_P_5(ALT17)	-	VIO_01	1.8/3.3
112	C10	PB18	GPIO_B_18(ALT0) GPTMR2_CAPT_0(ALT1) UART0_DE(ALT2) UART0_RTS(ALT3) I2C2_SCL(ALT4) LIN0_TXD(ALT6) CAN1_STBY(ALT7) PWM0_P_6(ALT16) TRGM2_P_6(ALT17)	-	VIO_01	1.8/3.3
111	A10	PB19	GPIO_B_19(ALT0) GPTMR2_CAPT_1(ALT1) UART0_CTS(ALT3) I2C2_SDA(ALT4) LIN0_RXD(ALT6) CAN0_STBY(ALT7) PWM0_P_7(ALT16) TRGM2_P_7(ALT17)	-	VIO_01	1.8/3.3
110	B10	PB20	GPIO_B_20(ALT0) GPTMR2_COMP_0(ALT1) UART1_DE(ALT2) UART1_RTS(ALT3) I2C3_SCL(ALT4) LIN1_TXD(ALT6) CAN0_TXD(ALT7) TRGM0_P_00(ALT16) TRGM2_P_8(ALT17)	-	VIO_01	1.8/3.3

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

引脚配置及功能 PINMUX

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
109	B11	PB21	GPIO_B_21(ALT0) GPTMR2_COMP_1(ALT1) UART1_CTS(ALT3) I2C3_SDA(ALT4) LIN1_RXD(ALT6) CAN0_RXD(ALT7) TRGM0_P_01(ALT16) TRGM2_P_9(ALT17)	-	VIO_01	1.8/3.3
108	B12	PB22	GPIO_B_22(ALT0) GPTMR3_CAPT_0(ALT1) UART0_TXD(ALT2) I2C0_SCL(ALT4) LIN1_TREN(ALT6) CAN1_TXD(ALT7) TRGM0_P_02(ALT16) TRGM2_P_10(ALT17) SDM0_CLK_0(ALT20) SOC_REF0(ALT24)	-	VIO_01	1.8/3.3
107	A12	PB23	GPIO_B_23(ALT0) GPTMR3_CAPT_1(ALT1) UART0_RXD(ALT2) I2C0_SDA(ALT4) LIN0_TREN(ALT6) CAN1_RXD(ALT7) TRGM0_P_03(ALT16) TRGM2_P_11(ALT17) SDM0_DAT_0(ALT20) SOC_REF1(ALT24)	-	VIO_01	1.8/3.3
106	B13	PB24	GPIO_B_24(ALT0) GPTMR3_COMP_0(ALT1) UART1_TXD(ALT2) I2C1_SCL(ALT4) TRGM0_P_04(ALT16) PWM2_P_00(ALT17) SDM0_CLK_1(ALT20)	-	VIO_01	1.8/3.3

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

引脚配置及功能 PINMUX

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
105	C12	PB25	GPIO_B_25(ALT0) GPTMR3_COMP_1(ALT1) UART1_RXD(ALT2) I2C1_SDA(ALT4) TRGM0_P_05(ALT16) PWM2_P_01(ALT17) SDM0_DAT_1(ALT20)	-	VIO_01	1.8/3.3
103	D12	PB26	GPIO_B_26(ALT0) UART2_TXD(ALT2) TRGM0_P_06(ALT16) PWM2_P_02(ALT17) SDM0_CLK_2(ALT20)	-	VIO_01	1.8/3.3
102	D13	PB27	GPIO_B_27(ALT0) UART2_RXD(ALT2) SPI1_CSN(ALT5) TRGM0_P_07(ALT16) PWM2_P_03(ALT17) SDM0_DAT_2(ALT20)	-	VIO_01	1.8/3.3
101	D11	PB28	GPIO_B_28(ALT0) UART3_TXD(ALT2) SPI1_MISO(ALT5) LIN3_TREN(ALT6) TRGM0_P_08(ALT16) PWM2_P_04(ALT17) SDM0_CLK_3(ALT20)	-	VIO_01	1.8/3.3
100	F12	PB29	GPIO_B_29(ALT0) UART3_RXD(ALT2) SPI1_SCLK(ALT5) LIN2_TREN(ALT6) CAN2_TXD(ALT7) TRGM0_P_09(ALT16) PWM2_P_05(ALT17) SDM0_DAT_3(ALT20)	-	VIO_01	1.8/3.3

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

引脚配置及功能 PINMUX

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
99	G12	PB30	GPIO_B_30(ALT0) UART2_DE(ALT2) UART2_RTS(ALT3) SPI1_MOSI(ALT5) LIN2_TXD(ALT6) CAN2_RXD(ALT7) TRGM0_P_10(ALT16) PWM2_P_06(ALT17)	-	VIO_01	1.8/3.3
98	F13	PB31	GPIO_B_31(ALT0) UART2_CTS(ALT3) SPI2_CSN(ALT5) LIN2_RXD(ALT6) CAN2_STBY(ALT7) TRGM0_P_11(ALT16) PWM2_P_07(ALT17)	-	VIO_01	1.8/3.3
97	-	PC00	GPIO_C_00(ALT0) UART3_DE(ALT2) UART3_RTS(ALT3) SPI2_MISO(ALT5) LIN3_TXD(ALT6) CAN3_STBY(ALT7) PWM0_P_0(ALT16) TRGM2_P_0(ALT17) USB0_ID(ALT24)	-	VIO_01	1.8/3.3
96	-	PC01	GPIO_C_01(ALT0) UART3_CTS(ALT3) SPI2_SCLK(ALT5) LIN3_RXD(ALT6) CAN3_RXD(ALT7) PWM0_P_1(ALT16) TRGM2_P_1(ALT17) USB0_PWR(ALT24)	-	VIO_01	1.8/3.3

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

引脚配置及功能 PINMUX

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
95	-	PC02	GPIO_C_02(ALT0) UART4_DE(ALT2) UART4_RTS(ALT3) SPI2_MOSI(ALT5) LIN0_TXD(ALT6) CAN3_TXD(ALT7) PWM0_P_2(ALT16) TRGM2_P_2(ALT17) USB0_OC(ALT24)	-	VIO_01	1.8/3.3
83	-	PC03	GPIO_C_03(ALT0) UART4_CTS(ALT3) SPI2_DAT2(ALT5) LIN0_RXD(ALT6) PWM0_P_3(ALT16) TRGM2_P_3(ALT17)	DAC0_OUT	VIO_02	1.8/3.3
82	-	PC04	GPIO_C_04(ALT0) UART5_DE(ALT2) UART5_RTS(ALT3) SPI2_DAT3(ALT5) LIN1_TXD(ALT6) PWM0_P_4(ALT16) TRGM2_P_4(ALT17)	ADC0_INA0 DAC1_OUT	VIO_02	1.8/3.3
81	-	PC05	GPIO_C_05(ALT0) UART5_CTS(ALT3) SPI2_SCLK(ALT5) LIN1_RXD(ALT6) PWM0_P_5(ALT16) TRGM2_P_5(ALT17) USB0_OC(ALT24)	ADC0_INA1 CMP2_INN7 CMP3__INP7	VIO_02	1.8/3.3
80	J11	PC06	GPIO_C_06(ALT0) GPTMR2_CAPT_0(ALT1) UART4_TXD(ALT2) SPI2_MISO(ALT5) LIN1_TREN(ALT6) PWM0_P_6(ALT16) TRGM2_P_6(ALT17) USB0_ID(ALT24)	ADC0_INA2 CMP2_INN6 CMP3__INP6	VIO_02	1.8/3.3

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

引脚配置及功能 PINMUX

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
79	K11	PC07	GPIO_C_07(ALT0) GPTMR2_CAPT_1(ALT1) UART4_RXD(ALT2) SPI2_MOSI(ALT5) LIN0_TREN(ALT6) PWM0_P_7(ALT16) TRGM2_P_7(ALT17) USB0_OC(ALT24)	ADC0_INA3 CMP2_INN5 CMP3__INP5	VIO_02	1.8/3.3
78	K13	PC08	GPIO_C_08(ALT0) GPTMR2_COMP_0(ALT1) UART5_TXD(ALT2) SPI2_CSN(ALT5) PWM2_FAULT_0(ALT17) USB0_PWR(ALT24)	ADC0_INA4 ADC1_INA0 CMP2_INN4 CMP3__INN7	VIO_02	1.8/3.3
76	K12	PC09	GPIO_C_09(ALT0) GPTMR2_COMP_1(ALT1) UART5_RXD(ALT2) I2C2_SCL(ALT4) CAN2_TXD(ALT7) PWM2_FAULT_1(ALT17)	ADC0_INA5 ADC1_INA1 CMP2_INN3 CMP3__INN6	VIO_02	1.8/3.3
75	L12	PC10	GPIO_C_10(ALT0) GPTMR3_CAPT_0(ALT1) UART6_TXD(ALT2) I2C2_SDA(ALT4) CAN2_RXD(ALT7)	ADC0_INA6 ADC1_INA2 CMP2_INN2 CMP3__INN5	VIO_02	1.8/3.3
74	M12	PC11	GPIO_C_11(ALT0) GPTMR3_CAPT_1(ALT1) UART6_RXD(ALT2) I2C3_SCL(ALT4) CAN2_STBY(ALT7)	ADC0_INA7 ADC1_INA3 CMP1_INP7 CMP3__INN4	VIO_02	1.8/3.3
73	M13	PC12	GPIO_C_12(ALT0) GPTMR3_COMP_0(ALT1) UART7_TXD(ALT2) I2C3_SDA(ALT4) LIN3_TREN(ALT6) CAN3_STBY(ALT7)	ADC0_INA8 ADC1_INA4 ADC2_INA0 CMP1_INP6 CMP3__INN3	VIO_02	1.8/3.3

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

引脚配置及功能 PINMUX

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
72	N12	PC13	GPIO_C_13(ALT0) GPTMR3_COMP_1(ALT1) UART7_RXD(ALT2) I2C0_SCL(ALT4) LIN2_TREN(ALT6) CAN3_TXD(ALT7) ACMP_COMP_3(ALT16)	ADC0_INA9 ADC1_INA5 ADC2_INA1 CMP1_INP5 CMP3_INN2	VIO_02	1.8/3.3
71	M11	PC14	GPIO_C_14(ALT0) UART6_DE(ALT2) UART6_RTS(ALT3) I2C0_SDA(ALT4) LIN2_TXD(ALT6) CAN3_RXD(ALT7) ACMP_COMP_0(ALT16)	ADC0_INA10 ADC1_INA6 ADC2_INA2 CMP0_INN7 CMP1_INN7 CMP2_INP7 CMP3_INP4	VIO_02	1.8/3.3
70	M10	PC15	GPIO_C_15(ALT0) UART6_CTS(ALT3) I2C1_SCL(ALT4) LIN2_RXD(ALT6) ACMP_COMP_1(ALT16)	ADC0_INA11 ADC1_INA7 ADC2_INA3 CMP0_INN6 CMP1_INN6 CMP2_INP6 CMP3_INP3	VIO_02	1.8/3.3
69	N10	PC16	GPIO_C_16(ALT0) UART7_DE(ALT2) UART7_RTS(ALT3) I2C1_SDA(ALT4) LIN3_TXD(ALT6) ACMP_COMP_2(ALT16)	ADC0_INA12 ADC1_INA8 ADC2_INA4 CMP0_INN5 CMP1_INN5 CMP2_INP5 CMP3_INP2	VIO_02	1.8/3.3
67	L10	PC17	GPIO_C_17(ALT0) UART7_CTS(ALT3) LIN3_RXD(ALT6)	ADC0_INA13 ADC1_INA9 ADC2_INA5 CMP0_INN4 CMP2_INP4	VIO_02	1.8/3.3
66	L9	PC18	GPIO_C_18(ALT0) UART0_DE(ALT2) UART0_RTS(ALT3) SPI3_CSN(ALT5) LIN0_TXD(ALT6)	ADC0_INA14 ADC1_INA10 ADC2_INA6 CMP0_INN3 CMP2_INP3	VIO_02	1.8/3.3

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

引脚配置及功能 PINMUX

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
65	L8	PC19	GPIO_C_19(ALT0) UART0_CTS(ALT3) SPI3_MISO(ALT5) LIN0_RXD(ALT6)	ADC0_INA15 ADC1_INA11 ADC2_INA7 CMP0_INN2 CMP2_INP2	VIO_02	1.8/3.3
64	N8	PC20	GPIO_C_20(ALT0) UART1_DE(ALT2) UART1_RTS(ALT3) SPI3_SCLK(ALT5) LIN1_TXD(ALT6) SDM0_DAT_3(ALT20) WDG0_RST(ALT24)	ADC1_INA12 ADC2_INA8 CMP0_INP7 CMP1_INN4	VIO_02	1.8/3.3
63	M8	PC21	GPIO_C_21(ALT0) UART1_CTS(ALT3) SPI3_MOSI(ALT5) LIN1_RXD(ALT6) SDM0_CLK_3(ALT20) WDG1_RST(ALT24)	ADC1_INA13 ADC2_INA9 CMP0_INP6 CMP1_INN3	VIO_02	1.8/3.3
62	-	PC22	GPIO_C_22(ALT0) UART0_TXD(ALT2) SPI2_CSN(ALT5) LIN1_TREN(ALT6) SDM0_DAT_2(ALT20)	ADC1_INA14 ADC2_INA10 CMP0_INP5 CMP1_INN2	VIO_02	1.8/3.3
60	-	PC23	GPIO_C_23(ALT0) UART0_RXD(ALT2) SPI2_MOSI(ALT5) LIN0_TREN(ALT6) SDM0_CLK_2(ALT20)	ADC1_INA15 ADC2_INA11 CMP0_INP4 CMP1_INP4	VIO_02	1.8/3.3
59	-	PC24	GPIO_C_24(ALT0) UART1_TXD(ALT2) SPI2_MISO(ALT5) SDM0_DAT_1(ALT20)	ADC2_INA12 CMP0_INP3 CMP1_INP3	VIO_02	1.8/3.3
58	-	PC25	GPIO_C_25(ALT0) UART1_RXD(ALT2) SPI2_SCLK(ALT5) SDM0_CLK_1(ALT20)	ADC2_INA13 CMP0_INP2 CMP1_INP2	VIO_02	1.8/3.3

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

引脚配置及功能 PINMUX

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
57	-	PC26	GPIO_C_26(ALT0) UART2_TXD(ALT2) SPI2_DAT3(ALT5) SDM0_DAT_0(ALT20)	ADC2_INA14 CMP0_INN1 CMP1_INN1 CMP2_INN1 CMP3_INN1	VIO_02	1.8/3.3
56	-	PC27	GPIO_C_27(ALT0) UART2_RXD(ALT2) SPI2_DAT2(ALT5) SDM0_CLK_0(ALT20)	ADC2_INA15 CMP0_INP1 CMP1_INP1 CMP2_INP1 CMP3_INP1	VIO_02	1.8/3.3
42	N4	PY00	GPIO_Y_00(ALT0) UART7_DE(ALT2) UART7_RTS(ALT3) SPI3_CSN(ALT5) LIN3_TXD(ALT6) CAN2_TXD(ALT7)	-	VPMC	1.8/3.3
40	M4	PY01	GPIO_Y_01(ALT0) UART7_CTS(ALT3) SPI3_MISO(ALT5) LIN3_RXD(ALT6) CAN2_RXD(ALT7) CPU0_NMI(ALT24)	-	VPMC	1.8/3.3
38	M3	PY02	GPIO_Y_02(ALT0) UART0_DE(ALT2) UART0_RTS(ALT3) SPI3_SCLK(ALT5) LIN0_TXD(ALT6) CPU1_NMI(ALT24)	-	VPMC	1.8/3.3
37	M2	PY03	GPIO_Y_03(ALT0) UART0_CTS(ALT3) SPI3_MOSI(ALT5) LIN0_RXD(ALT6)	-	VPMC	1.8/3.3
36	N2	PY04	GPIO_Y_04(ALT0) UART7_TXD(ALT2) I2C0_SCL(ALT4) LIN0_TREN(ALT6) CAN3_TXD(ALT7) WDG0_RST(ALT24)	-	VPMC	1.8/3.3

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

引脚配置及功能 PINMUX

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
35	M1	PY05	GPIO_Y_05(ALT0) UART7_RXD(ALT2) I2C0_SDA(ALT4) LIN1_TREN(ALT6) CAN3_RXD(ALT7) WDG1_RST(ALT24)	-	VPMC	1.8/3.3
34	L2	PY06	GPIO_Y_06(ALT0) UART0_TXD(ALT2) I2C1_SCL(ALT4) LIN1_TXD(ALT6)	-	VPMC	1.8/3.3
33	K2	PY07	GPIO_Y_07(ALT0) UART0_RXD(ALT2) I2C1_SDA(ALT4) LIN1_RXD(ALT6)	-	VPMC	1.8/3.3
54	M7	PZ00	GPIO_Z_00(ALT0) UART3_TXD(ALT2) CAN2_TXD(ALT7)	-	VBAT	3.3
53	L6	PZ01	GPIO_Z_01(ALT0) UART3_RXD(ALT2) CAN2_RXD(ALT7)	-	VBAT	3.3
52	L5	PZ02	GPIO_Z_02(ALT0) UART4_TXD(ALT2) I2C2_SCL(ALT4) CAN2_STBY(ALT7) CPU0_NMI(ALT24)	-	VBAT	3.3
51	L4	PZ03	GPIO_Z_03(ALT0) UART4_RXD(ALT2) I2C2_SDA(ALT4) CAN3_STBY(ALT7) CPU0_NMI(ALT24)	-	VBAT	3.3
50	-	PZ04	GPIO_Z_04(ALT0) UART5_TXD(ALT2) LIN3_TREN(ALT6) CAN3_TXD(ALT7) CPU1_NMI(ALT24)	-	VBAT	3.3

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

引脚配置及功能 PINMUX

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
49	-	PZ05	GPIO_Z_05(ALT0) UART5_RXD(ALT2) LIN2_TREN(ALT6) CAN3_RXD(ALT7) CPU1_NMI(ALT24)	-	VBAT	3.3
48	-	PZ06	GPIO_Z_06(ALT0) UART6_TXD(ALT2) I2C3_SCL(ALT4) LIN2_TXD(ALT6)	-	VBAT	3.3
47	-	PZ07	GPIO_Z_07(ALT0) UART6_RXD(ALT2) I2C3_SDA(ALT4) LIN2_RXD(ALT6)	-	VBAT	3.3
88	H11	XTALI		-		XTALI
89	H12	XTALO		-		XTALO
-	A1,N1,E5 ,E6,G6,F 7,E8,G8, E9,A13,N 13	VSS	-	-	-	-

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

引脚配置及功能 PINMUX

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
-	C1,E1,G1,J1,L1,E2,J2,A3,N3,E4,F4,H4,J4,A5,B5,D5,G5,K5,M5,N5,D6,F6,H6,K6,A7,E7,G7,J7,N7,D8,F8,H8,K8,A9,B9,D9,G9,K9,M9,N9,E10,F10,H10,J10,A11,N11,E12,J12,C13,E13,G13,J13,L13		-	-	-	-
12,94,120,133	C3,D4,D10,C11	VIO_01	-	-	-	-
29	G3	DCDC_SNS	-	-	-	-
32	L3,K4	DCDC_IN	-	-	-	-
5,18,28,55,68,77,90,104,113,126,140	G4,C7,D7,G10,G11	VDD_SOC	-	-	-	-
23	F5	VIO_00	-	-	-	-
30	H5	DCDC_GND	-	-	-	-
31	J5	DCDC_LP	-	-	-	-
43	J6	VPMC	-	-	-	-
44	M6	RTC_XTALI	-	-	-	-
45	N6	RTC_XTALO	-	-	-	-
39	H7	VDD_OTPCAP	-	-	-	-
41	K7,L7	VDD_PMCCAP	-	-	-	-

封装		PIN 名称	数字功能	模拟功能	IO 电源	IO 电压/V
LQFP_144	BGA_116					
46	J8	VBAT	-	-	-	-
87	F9	VANA	-	-	-	-
85	H9	VREFH	-	-	-	-
84	J9	VREFL	-	-	-	-
61,86	K10,L11	VIO_02	-	-	-	-
93	E11	USB_DM	-	-	-	-
92	F11	USB_DP	-	-	-	-
91	H13	USBVBUS	-	-	-	-

表 95: SOC IOMUX

20.2 电源管理域 IO 功能分配

本产品电源管理域 IO 引脚配置及功能如下：

封装		PIN 名称	数字功能	IO 电源	IO 电压/V
LQFP_144	BGA_116				
42	N4	PY00	PGPIO_Y_00(ALT0) JTAG_TDO(ALT1) PTMR_COMP_0(ALT2) SOC_GPIO_Y_00(ALT3)	VPMC	1.8/3.3
40	M4	PY01	PGPIO_Y_01(ALT0) JTAG_TDI(ALT1) PTMR_CAPT_0(ALT2) SOC_GPIO_Y_01(ALT3)	VPMC	1.8/3.3
38	M3	PY02	PGPIO_Y_02(ALT0) JTAG_TCK(ALT1) PTMR_COMP_1(ALT2) SOC_GPIO_Y_02(ALT3)	VPMC	1.8/3.3
37	M2	PY03	PGPIO_Y_03(ALT0) JTAG_TMS(ALT1) PTMR_CAPT_1(ALT2) SOC_GPIO_Y_03(ALT3)	VPMC	1.8/3.3
36	N2	PY04	PGPIO_Y_04(ALT0) JTAG_TRST(ALT1) PTMR_COMP_2(ALT2) SOC_GPIO_Y_04(ALT3)	VPMC	1.8/3.3

封装		PIN 名称	数字功能	IO 电源	IO 电压/V
LQFP_144	BGA_116				
35	M1	PY05	PGPIO_Y_05(ALT0) WDOG_RST(ALT1) PTMR_CAPT_2(ALT2) SOC_GPIO_Y_05(ALT3)	VPMC	1.8/3.3
34	L2	PY06	PGPIO_Y_06(ALT0) UART_TXD(ALT1) PTMR_COMP_3(ALT2) SOC_GPIO_Y_06(ALT3)	VPMC	1.8/3.3
33	K2	PY07	PGPIO_Y_07(ALT0) UART_RXD(ALT1) PTMR_CAPT_3(ALT2) SOC_GPIO_Y_07(ALT3)	VPMC	1.8/3.3

表 96: PMIC IOMUX

20.3 电池备份域 IO 功能分配

本产品电池备份域 IO 引脚配置及功能如下：

封装		PIN 名称	数字功能	IO 电源	IO 电压/V
LQFP_144	BGA_116				
54	M7	PZ00	BGPIO_Z_00(ALT0) BATT_PWR_ON(ALT1) BATT_TAMPER_00(ALT2) SOC_GPIO_Z_00(ALT3)	VBAT	3.3
53	L6	PZ01	BGPIO_Z_01(ALT0) BATT_RESETN(ALT1) BATT_TAMPER_01(ALT2) SOC_GPIO_Z_01(ALT3)	VBAT	3.3
52	L5	PZ02	BGPIO_Z_02(ALT0) BATT_PBTN(ALT1) BATT_TAMPER_02(ALT2) SOC_GPIO_Z_02(ALT3)	VBAT	3.3
51	L4	PZ03	BGPIO_Z_03(ALT0) BATT_WBTN(ALT1) BATT_TAMPER_03(ALT2) SOC_GPIO_Z_03(ALT3)	VBAT	3.3

封装		PIN 名称	数字功能	IO 电源	IO 电压/V
LQFP_144	BGA_116				
50	-	PZ04	BGPIO_Z_04(ALT0) BATT_PLED(ALT1) BATT_TAMPER_04(ALT2) SOC_GPIO_Z_04(ALT3)	VBAT	3.3
49	-	PZ05	BGPIO_Z_05(ALT0) BATT_WLED(ALT1) BATT_TAMPER_05(ALT2) SOC_GPIO_Z_05(ALT3)	VBAT	3.3
48	-	PZ06	BGPIO_Z_06(ALT0) BATT_TAMPER_06(ALT2) SOC_GPIO_Z_06(ALT3)	VBAT	3.3
47	-	PZ07	BGPIO_Z_07(ALT0) BATT_TAMPER_07(ALT2) SOC_GPIO_Z_07(ALT3)	VBAT	3.3

表 97: BATT IOMUX

20.4 系统电源域外设管脚分配

本产品系统电源域的外设，不同模块的引脚分配总结如下：

ACMP 信号名称	引脚
COMP_0	PA05
	PC14
	PC28
COMP_1	PA04
	PC15
	PC29
COMP_2	PA07
	PC16
	PC30
COMP_3	PA06
	PC13
	PC31

表 98: ACMP 信号引脚

ADC0 信号名称	引脚
DBG	PA07

表 99: ADC0 信号引脚

ADC1 信号名称	引脚
DBG	PA06

表 100: ADC1 信号引脚

ADC2 信号名称	引脚
DBG	PA05

表 101: ADC2 信号引脚

CAN0 信号名称	引脚
RXD	PA09
	PA14
	PA22
	PA30
	PB05
	PB13
	PB21
PD03	
STBY	PA15
	PA23
	PB06
	PB19
PD04	
TXD	PA08
	PA13
	PA21
	PA29
	PB04
	PB12
	PB20
PD02	

表 102: CAN0 信号引脚

CAN1 信号名称	引脚
RXD	PA11
	PA18
	PA26
	PB00
	PB09
	PB15
	PB23
	PD07

CAN1 信号名称	引脚
STBY	PA16
	PA24
	PB07
	PB18
	PD05
TXD	PA10
	PA17
	PA25
	PA31
	PB08
	PB14
	PB22
PD06	

表 103: CAN1 信号引脚

CAN2 信号名称	引脚
RXD	PA00
	PB30
	PC10
	PC29
	PD17
	PY01
PZ01	
STBY	PA02
	PB31
	PC11
	PD18
	PY08
PZ02	
TXD	PA01
	PB29
	PC09
	PC28
	PD16
	PY00
PZ00	

表 104: CAN2 信号引脚

CAN3 信号名称	引脚
RXD	PA05
	PC01

CAN3 信号名称	引脚
	PC14 PC31 PD20 PY05 PZ05
STBY	PA03 PC00 PC12 PD19 PY09 PZ03
TXD	PA04 PC02 PC13 PC30 PD21 PY04 PZ04

表 105: CAN3 信号引脚

CPU0 信号名称	引脚
NMI	PY01 PZ02 PZ03

表 106: CPU0 信号引脚

CPU1 信号名称	引脚
NMI	PY02 PZ04 PZ05

表 107: CPU1 信号引脚

GPIO 信号名称	引脚
A_00	PA00
A_01	PA01
A_02	PA02
A_03	PA03
A_04	PA04
A_05	PA05

GPIO 信号名称	引脚
A_06	PA06
A_07	PA07
A_08	PA08
A_09	PA09
A_10	PA10
A_11	PA11
A_12	PA12
A_13	PA13
A_14	PA14
A_15	PA15
A_16	PA16
A_17	PA17
A_18	PA18
A_19	PA19
A_20	PA20
A_21	PA21
A_22	PA22
A_23	PA23
A_24	PA24
A_25	PA25
A_26	PA26
A_27	PA27
A_28	PA28
A_29	PA29
A_30	PA30
A_31	PA31
B_00	PB00
B_01	PB01
B_02	PB02
B_03	PB03
B_04	PB04
B_05	PB05
B_06	PB06
B_07	PB07
B_08	PB08
B_09	PB09
B_10	PB10
B_11	PB11
B_12	PB12
B_13	PB13

GPIO 信号名称	引脚
B_14	PB14
B_15	PB15
B_16	PB16
B_17	PB17
B_18	PB18
B_19	PB19
B_20	PB20
B_21	PB21
B_22	PB22
B_23	PB23
B_24	PB24
B_25	PB25
B_26	PB26
B_27	PB27
B_28	PB28
B_29	PB29
B_30	PB30
B_31	PB31
C_00	PC00
C_01	PC01
C_02	PC02
C_03	PC03
C_04	PC04
C_05	PC05
C_06	PC06
C_07	PC07
C_08	PC08
C_09	PC09
C_10	PC10
C_11	PC11
C_12	PC12
C_13	PC13
C_14	PC14
C_15	PC15
C_16	PC16
C_17	PC17
C_18	PC18
C_19	PC19
C_20	PC20
C_21	PC21

GPIO 信号名称	引脚
C_22	PC22
C_23	PC23
C_24	PC24
C_25	PC25
C_26	PC26
C_27	PC27
C_28	PC28
C_29	PC29
C_30	PC30
C_31	PC31
D_00	PD00
D_01	PD01
D_02	PD02
D_03	PD03
D_04	PD04
D_05	PD05
D_06	PD06
D_07	PD07
D_08	PD08
D_09	PD09
D_10	PD10
D_11	PD11
D_12	PD12
D_13	PD13
D_14	PD14
D_15	PD15
D_16	PD16
D_17	PD17
D_18	PD18
D_19	PD19
D_20	PD20
D_21	PD21
D_22	PD22
D_23	PD23
X_00	PX00
X_01	PX01
X_02	PX02
X_03	PX03
X_04	PX04
X_05	PX05

GPIO 信号名称	引脚
X_06	PX06
X_07	PX07
Y_00	PY00
Y_01	PY01
Y_02	PY02
Y_03	PY03
Y_04	PY04
Y_05	PY05
Y_06	PY06
Y_07	PY07
Y_08	PY08
Y_09	PY09
Y_10	PY10
Y_11	PY11
Z_00	PZ00
Z_01	PZ01
Z_02	PZ02
Z_03	PZ03
Z_04	PZ04
Z_05	PZ05
Z_06	PZ06
Z_07	PZ07
Z_08	PZ08
Z_09	PZ09
Z_10	PZ10
Z_11	PZ11

表 108: GPIO 信号引脚

GPTMR0 信号名称	引脚
CAPT_0	PA06
	PA19
	PD00
	PD08
CAPT_1	PA07
	PA20
	PD01
	PD09
COMP_0	PA08
	PA21
	PD02

GPTMR0 信号名称	引脚
	PD10
COMP_1	PA09 PA22 PD03 PD11

表 109: GPTMR0 信号引脚

GPTMR1 信号名称	引脚
CAPT_0	PA10 PA23 PD04 PD12
CAPT_1	PA11 PA24 PD05 PD13
COMP_0	PA12 PA25 PD06 PD14
COMP_1	PA13 PA26 PD07 PD15

表 110: GPTMR1 信号引脚

GPTMR2 信号名称	引脚
CAPT_0	PB18 PC06 PD16
CAPT_1	PB19 PC07 PD17
COMP_0	PB20 PC08 PD18
COMP_1	PB21 PC09 PD19

表 111: GPTMR2 信号引脚

GPTMR3 信号名称	引脚
CAPT_0	PB22
	PC10
	PD20
CAPT_1	PB23
	PC11
	PD21
COMP_0	PB24
	PC12
COMP_1	PB25
	PC13

表 112: GPTMR3 信号引脚

I2C0 信号名称	引脚
SCL	PA06
	PA23
	PB22
	PC13
	PD04
	PD20
SDA	PY04
	PA07
	PA24
	PB23
	PC14
	PD05
	PD21
PY05	

表 113: I2C0 信号引脚

I2C1 信号名称	引脚
SCL	PA08
	PA25
	PB24
	PC15
	PD06
	PD22
SDA	PY06
	PA09
	PA26

I2C1 信号名称	引脚
	PB25
	PC16
	PD07
	PD23
	PY07

表 114: I2C1 信号引脚

I2C2 信号名称	引脚
SCL	PA19
	PB18
	PC09
	PC28
	PD08
	PZ02
SDA	PA20
	PB19
	PC10
	PC29
	PD09
	PZ03

表 115: I2C2 信号引脚

I2C3 信号名称	引脚
SCL	PA21
	PB20
	PC11
	PC30
	PD10
	PZ06
SDA	PA22
	PB21
	PC12
	PC31
	PD11
	PZ07

表 116: I2C3 信号引脚

LIN0 信号名称	引脚
	PA11
	PA27

LIN0 信号名称	引脚
	PB19 PC03 PC19 PD01 PY03
TREN	PA15 PA31 PB23 PC07 PC23 PD02 PY04
TXD	PA10 PA26 PB18 PC02 PC18 PD00 PY02

表 117: LIN0 信号引脚

LIN1 信号名称	引脚
RXD	PA13 PA29 PB21 PC05 PC21 PD07 PY07
TREN	PA14 PA30 PB22 PC06 PC22 PD05 PY05
TXD	PA12 PA28 PB20 PC04 PC20

LIN1 信号名称	引脚
	PD06
	PY06

表 118: LIN1 信号引脚

LIN2 信号名称	引脚
RXD	PA07
	PA23
	PB15
	PB31
	PC15
	PD09
	PD23
PZ07	
TREN	PA05
	PA21
	PB13
	PB29
	PC13
	PC31
	PD10
PZ05	
TXD	PA06
	PA22
	PB14
	PB30
	PC14
	PD08
	PD22
PZ06	

表 119: LIN2 信号引脚

LIN3 信号名称	引脚
RXD	PA09
	PA25
	PB17
	PC01
	PC17
	PD15
	PY01
	PA04
	PA20

LIN3 信号名称	引脚
	PB12
	PB28
	PC12
	PC30
	PD13
	PZ04
TXD	PA08
	PA24
	PB16
	PC00
	PC16
	PD14
	PY00

表 120: LIN3 信号引脚

PWM0 信号名称	引脚
FAULT_0	PB11
	PD17
FAULT_1	PB10
	PD16
P_0	PB12
	PC00
	PD18
P_1	PB13
	PC01
	PD19
P_2	PB14
	PC02
	PD20
P_3	PB15
	PC03
	PD21
P_4	PB16
	PC04
P_5	PB17
	PC05
P_6	PB18
	PC06
P_7	PB19
	PC07

PWM0 信号名称	引脚
-----------	----

表 121: PWM0 信号引脚

PWM1 信号名称	引脚
FAULT_0	PB08
	PD14
FAULT_1	PB09
	PD15
P_0	PA19
	PB00
	PD08
P_1	PA18
	PB01
	PD09
P_2	PA17
	PB02
	PD10
P_3	PA16
	PB03
	PD11
P_4	PA15
	PB04
	PD12
P_5	PA14
	PB05
	PD13
P_6	PA13
	PB06
P_7	PA12
	PB07

表 122: PWM1 信号引脚

PWM2 信号名称	引脚
FAULT_0	PC08
	PD17
FAULT_1	PC09
	PD16
P_00	PB24
P_01	PB25
P_02	PB26
P_03	PB27

PWM2 信号名称	引脚
P_04	PB28
P_05	PB29
P_06	PB30
P_07	PB31

表 123: PWM2 信号引脚

PWM3 信号名称	引脚
FAULT_0	PA11
	PD14
FAULT_1	PA10
	PD15
P_00	PA20
	PD00
P_01	PA21
	PD01
P_02	PA22
	PD02
P_03	PA23
	PD03
P_04	PA24
	PD04
P_05	PA25
	PD05
P_06	PA26
	PD06
P_07	PA27
	PD07

表 124: PWM3 信号引脚

SDM0 信号名称	引脚
CLK_0	PA00
	PB22
	PC27
	PD08
	PD20
CLK_1	PA02
	PB24
	PC25
	PC28
	PD10

SDM0 信号名称	引脚
CLK_2	PA04 PB26 PC23 PC30 PD12
CLK_3	PA06 PB28 PC21 PD14 PD22
DAT_0	PA01 PB23 PC26 PD09 PD21
DAT_1	PA03 PB25 PC24 PC29 PD11
DAT_2	PA05 PB27 PC22 PC31 PD13
DAT_3	PA07 PB29 PC20 PD15 PD23

表 125: SDM0 信号引脚

SOC 信号名称	引脚
REF0	PA14 PB22
REF1	PA13 PB23

表 126: SOC 信号引脚

SPI0 信号名称	引脚
CSN	PA06
	PA10
	PA28
	PD00
DAT2	PA15
	PB00
DAT3	PA14
	PB01
MISO	PA07
	PA11
	PA29
	PD01
MOSI	PA09
	PA13
	PA31
	PD03
SCLK	PA08
	PA12
	PA30
	PD02

表 127: SPI0 信号引脚

SPI1 信号名称	引脚
CSN	PA16
	PB02
	PB12
	PB27
	PD16
DAT2	PB07
DAT3	PB08
MISO	PA17
	PB03
	PB10
	PB28
	PD17
MOSI	PA19
	PB05
	PB11
	PB30
	PD19
	PA18

SCLK

SPI1 信号名称	引脚
	PB04
	PB09
	PB29
	PD18

表 128: SPI1 信号引脚

SPI2 信号名称	引脚
CSN	PB13
	PB31
	PC08
	PC22
	PD12
DAT2	PC03
	PC27
DAT3	PC04
	PC26
MISO	PB14
	PC00
	PC06
	PC24
MOSI	PD13
	PB16
	PC02
	PC07
SCLK	PC23
	PD15
	PB15
	PC01
	PC05
	PC25
	PD14

表 129: SPI2 信号引脚

SPI3 信号名称	引脚
CSN	PA00
	PC18
	PY00
DAT2	PA05
DAT3	PA04
MISO	PA01

SPI3 信号名称	引脚
MOSI	PC19
	PY01
	PA03
	PC21
SCLK	PY03
	PA02
	PC20
	PY02

表 130: SPI3 信号引脚

SYSCTL 信号名称	引脚
CLK_OBS_0	PA18
CLK_OBS_1	PA17
CLK_OBS_2	PA16
CLK_OBS_3	PA15

表 131: SYSCTL 信号引脚

TRGM0 信号名称	引脚
P_00	PB20
P_01	PB21
P_02	PB22
P_03	PB23
P_04	PB24
P_05	PB25
P_06	PB26
P_07	PB27
P_08	PB28
P_09	PB29
P_10	PB30
P_11	PB31

表 132: TRGM0 信号引脚

TRGM1 信号名称	引脚
P_00	PA20
	PD00
P_01	PA21
	PD01
P_02	PA22
	PD02
P_03	PA23

TRGM1 信号名称	引脚
	PD03
P_04	PA24 PD04
P_05	PA25 PD05
P_06	PA26 PD06
P_07	PA27 PD07
P_08	PA28
P_09	PA29
P_10	PA30
P_11	PA31

表 133: TRGM1 信号引脚

TRGM2 信号名称	引脚
P_0	PB12 PC00 PD18
P_1	PB13 PC01 PD19
P_10	PB22
P_11	PB23
P_2	PB14 PC02 PD20
P_3	PB15 PC03 PD21
P_4	PB16 PC04
P_5	PB17 PC05
P_6	PB18 PC06
P_7	PB19 PC07
P_8	PB20
P_9	PB21

TRGM2 信号名称	引脚
------------	----

表 134: TRGM2 信号引脚

TRGM3 信号名称	引脚
P_0	PA19
	PA28
	PD08
P_1	PA18
	PA29
	PD09
P_10	PB06
P_11	PB07
P_2	PA17
	PA30
	PD10
P_3	PA16
	PA31
	PD11
P_4	PA15
	PB00
	PD12
P_5	PA14
	PB01
	PD13
P_6	PA13
	PB02
P_7	PA12
	PB03
P_8	PB04
P_9	PB05

表 135: TRGM3 信号引脚

UART0 信号名称	引脚
CTS	PA27
	PB19
	PC19
	PD01
	PY03
DE	PA26
	PB18
	PC18

UART0 信号名称	引脚
	PD00 PY02
RTS	PA26 PB18 PC18 PD00 PY02
RXD	PA31 PB23 PC23 PD03 PY07
TXD	PA30 PB22 PC22 PD02 PY06

表 136: UART0 信号引脚

UART1 信号名称	引脚
CTS	PA29 PB21 PC21 PD07
DE	PA28 PB20 PC20 PD06
RTS	PA28 PB20 PC20 PD06
RXD	PA01 PB01 PB25 PC25 PD05
TXD	PA00 PB00 PB24 PC24

UART1 信号名称	引脚
	PD04

表 137: UART1 信号引脚

UART2 信号名称	引脚
CTS	PA07
	PB31
	PD09
DE	PA06
	PB30
	PD08
RTS	PA06
	PB30
	PD08
RXD	PA03
	PB03
	PB27
	PC27
TXD	PD11
	PA02
	PB02
	PB26
	PC26
	PD10

表 138: UART2 信号引脚

UART3 信号名称	引脚
CTS	PA09
	PC01
	PD15
DE	PA08
	PC00
	PD14
RTS	PA08
	PC00
	PD14
RXD	PA05
	PB05
	PB29
	PD13
	PZ01

UART3 信号名称	引脚
TXD	PA04
	PB04
	PB28
	PD12
	PZ00

表 139: UART3 信号引脚

UART4 信号名称	引脚
CTS	PA11
	PC03
	PD17
DE	PA10
	PC02
	PD16
RTS	PA10
	PC02
	PD16
RXD	PA15
	PB07
	PC07
	PD19
TXD	PZ03
	PA14
	PB06
	PC06
	PD18
PZ02	

表 140: UART4 信号引脚

UART5 信号名称	引脚
CTS	PA13
	PC05
DE	PA12
	PC04
RTS	PA12
	PC04
RXD	PA17
	PB09
	PC09
	PD21

UART5 信号名称	引脚
	PZ05
TXD	PA16 PB08 PC08 PD20 PZ04

表 141: UART5 信号引脚

UART6 信号名称	引脚
CTS	PA23 PB15 PC15
DE	PA22 PB14 PC14
RTS	PA22 PB14 PC14
RXD	PA19 PB11 PC11 PZ07
TXD	PA18 PB10 PC10 PZ06

表 142: UART6 信号引脚

UART7 信号名称	引脚
CTS	PA25 PB17 PC17 PY01
DE	PA24 PB16 PC16 PY00
RTS	PA24 PB16 PC16

UART7 信号名称	引脚
	PY00
RXD	PA21
	PB13
	PC13
	PY05
TXD	PA20
	PB12
	PC12
	PY04

表 143: UART7 信号引脚

USB0 信号名称	引脚
ID	PC00
	PC06
	PD18
OC	PC02
	PC05
	PC07
	PD16
PWR	PC01
	PC08
	PD17

表 144: USB0 信号引脚

WDG0 信号名称	引脚
RST	PC20
	PY04

表 145: WDG0 信号引脚

WDG1 信号名称	引脚
RST	PC21
	PY05

表 146: WDG1 信号引脚

XPI 信号名称	引脚
SLV_ADQ_0	PA02
SLV_ADQ_1	PA03
SLV_ADQ_2	PA04
SLV_ADQ_3	PA05

XPI 信号名称	引脚
SLV_ADQ_4	PA06
SLV_ADQ_5	PA07
SLV_ADQ_6	PA08
SLV_ADQ_7	PA09
SLV_CLK	PA01
SLV_CSN	PA00
SLV_DQS	PA16
SLV_ERR	PA18
SLV_RDY	PA17

表 147: XPI 信号引脚

XPI0 信号名称	引脚
CA_CS0	PA00 PX02
CA_CS1	PA06
CA_DQS	PA07 PX06
CA_D_0	PA03 PX03
CA_D_1	PA01 PX01
CA_D_2	PA02 PX00
CA_D_3	PA05 PX05
CA_SCLK	PA04 PX04
CB_CS0	PA15
CB_CS1	PA14
CB_DQS	PA13 PX07
CB_D_0	PA08
CB_D_1	PA10
CB_D_2	PA09
CB_D_3	PA12
CB_SCLK	PA11

表 148: XPI0 信号引脚

20.5 电源管理域外设管脚分配

本产品电源管理域的外设，不同模块的引脚分配总结如下：

JTAG 信号名称	引脚
TCK	PY02
TDI	PY01
TDO	PY00
TMS	PY03
TRST	PY04

表 149: JTAG 信号引脚

PGPIO 信号名称	引脚
Y_00	PY00
Y_01	PY01
Y_02	PY02
Y_03	PY03
Y_04	PY04
Y_05	PY05
Y_06	PY06
Y_07	PY07
Y_08	PY08
Y_09	PY09
Y_10	PY10
Y_11	PY11

表 150: PGPIO 信号引脚

PTMR 信号名称	引脚
CAPT_0	PY01
CAPT_1	PY03
CAPT_2	PY05 PY09
CAPT_3	PY07 PY11
COMP_0	PY00
COMP_1	PY02
COMP_2	PY04 PY08
COMP_3	PY06 PY10

表 151: PTMR 信号引脚

SOC 信号名称	引脚
GPIO_Y_00	PY00
GPIO_Y_01	PY01
GPIO_Y_02	PY02
GPIO_Y_03	PY03
GPIO_Y_04	PY04
GPIO_Y_05	PY05
GPIO_Y_06	PY06
GPIO_Y_07	PY07
GPIO_Y_08	PY08
GPIO_Y_09	PY09
GPIO_Y_10	PY10
GPIO_Y_11	PY11

表 152: SOC 信号引脚

UART 信号名称	引脚
CTS	PY09
RTS	PY08
RXD	PY07
TXD	PY06

表 153: UART 信号引脚

WDOG 信号名称	引脚
RST	PY05

表 154: WDOG 信号引脚

20.6 电池备份域外设管脚分配

本产品电池备份域的外设，不同模块的引脚分配总结如下：

BATT 信号名称	引脚
HIBERNATE	PZ10
PBTN	PZ02
PLED	PZ04
PWR_ON	PZ00
RESETN	PZ01
STANDBY	PZ11
TAMPER_00	PZ00
TAMPER_01	PZ01
TAMPER_02	PZ02
TAMPER_03	PZ03

BATT 信号名称	引脚
TAMPER_04	PZ04
TAMPER_05	PZ05
TAMPER_06	PZ06
TAMPER_07	PZ07
TAMPER_08	PZ08
TAMPER_09	PZ09
TAMPER_10	PZ10
TAMPER_11	PZ11
WBUTN	PZ03
WLED	PZ05

表 155: BATT 信号引脚

BGPIO 信号名称	引脚
Z_00	PZ00
Z_01	PZ01
Z_02	PZ02
Z_03	PZ03
Z_04	PZ04
Z_05	PZ05
Z_06	PZ06
Z_07	PZ07
Z_08	PZ08
Z_09	PZ09
Z_10	PZ10
Z_11	PZ11

表 156: BGPIO 信号引脚

SOC 信号名称	引脚
GPIO_Z_00	PZ00
GPIO_Z_01	PZ01
GPIO_Z_02	PZ02
GPIO_Z_03	PZ03
GPIO_Z_04	PZ04
GPIO_Z_05	PZ05
GPIO_Z_06	PZ06
GPIO_Z_07	PZ07
GPIO_Z_08	PZ08
GPIO_Z_09	PZ09
GPIO_Z_10	PZ10
GPIO_Z_11	PZ11

SOC 信号名称	引脚
----------	----

表 157: SOC 信号引脚

20.7 特殊功能引脚

芯片默认是通过 BOOT_MODE[1:0]=[PA21:PA20] 引脚选择三种不同的启动模式，启动配置如表 158。其他特殊引脚配置如表 159。

启动模式选择引脚		启动模式	说明
BOOT_MODE1	BOOT_MODE0		
0	0	XPI NOR 启动	从连接在 XPI0/1 上的串行 NOR FLASH 启动
0	1	串行启动 UART0/USB-HID	从 UART0/USB0 上启动
1	0	在系统编程 (ISP)	从 UART0/USB0 上烧写固件， OTP
1	1	保留模式	保留模式

表 158: 启动配置表

引脚名称	描述	建议用法
XTAL_IN	24MHz 时钟输入	接 24MHz 晶体或有源时钟
XTAL_OUT	24MHz 时钟输出	接 24MHz 晶体或悬空
RTC_XTAL_IN	32.768kHz 时钟输入	接 32.768kHz 晶体或有源时钟
RTC_XTAL_OUT	32.768kHz 时钟输出	接 32.768kHz 晶体或悬空

表 159: 特殊功能引脚配置

20.8 IO 复位状态

表 160 总结了本产品所有 IO 在系统复位后的状态：

名称	复位后状态
PY00	输入内部上拉
PY01	输入内部上拉
PY02	输入内部下拉
PY03	输入内部上拉
PY04	输入内部上拉
PY05	输出高电平
PY06	输入内部下拉
PY07	输入内部下拉
PZ00	输出高电平
PZ01	输入内部上拉
PZ02	输入内部上拉
PZ03	输入内部上拉
PZ04	开漏高阻

名称	复位后状态
PZ05	开漏高阻
PZ06	输入内部下拉
PZ07	输入内部下拉
其余 IO	输入高阻

表 160: IO 复位状态表

21 输入输出模块概述

本章节介绍了本产品的输入输出 IO 相关模块。本产品的输入输出相关控制模块包含通用 IO 控制模块 IOC，电源管理域 IO 控制模块 PIOC，电池备份域 IO 控制模块 BIOC。GPIO 控制器，快速 GPIO 控制，GPIO 管理器以及电源管理域 GPIO 控制器 PGPIO，电池备份域 GPIO 控制器 BGPIO。

21.1 IO 控制器

IO 控制器模块包括通用 IO 控制器 IOC，电源管理域 IO 控制器 PIOC 和电池备份域 IO 控制器 BIOC。

通用 IO 控制器 IOC 可以控制通用 IO（PA，PB，PC）。

电源管理域 IO 控制器 PIOC 可以控制电源管理域 IO（PY）。它的功能和通用 IOC 一致，可以配置电源管理域 IO 的基本属性以及外设功能。

电池备份域 IO 控制器 BIOC 可以控制电池备份域 IO（PZ）。它的功能和通用 IOC 一致，可以配置电池备份域 IO 的基本属性以及外设功能。

PIOC 和 BIOC 可以把电源管理域 IO（PY）和电池备份域 IO（PZ）中的一个或者多个 IO 映射到系统电源域。之后，这些 IO 就可以由 IOC 控制。

IO 控制器支持对任意 IO 进行配置，如开漏控制，内部上下拉控制，施密特触发器，压摆率，驱动能力等。还可以配置每一个 IO 的外设复用功能映射，模拟输入和 IO 状态监测功能。通用 IO 的外设复用功能由 IOC 配置，如图 21。

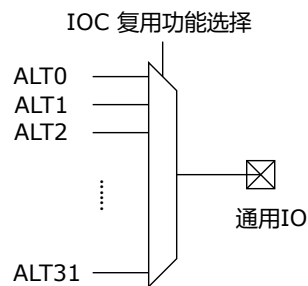


图 21: 通用 IO 外设复用功能选择

电源管理域 IO（PY）的外设复用功能由 PIOC 和 IOC 配置，如图 22。

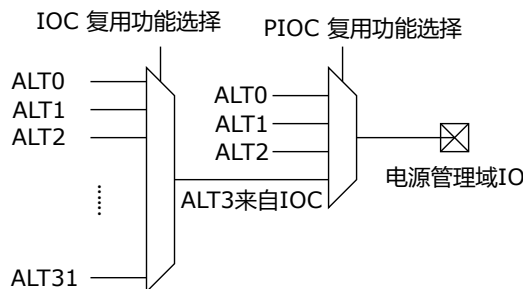


图 22: 电源管理域 IO 外设复用功能选择

当电源管理域 IO（PY）的外设复用功能由 PIOC 设置为 ALT3 时，IOC 针对该 IO 的配置生效，而 PIOC 的配置不再生效。

电池备份域 IO（PZ）的外设复用功能由 BIOC 和 IOC 配置，如图 23。

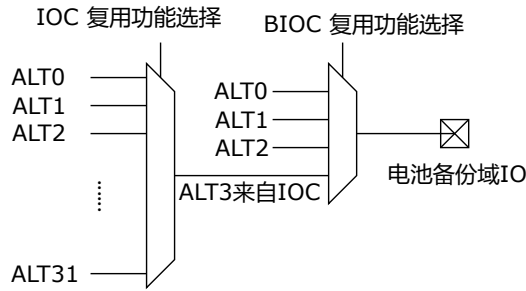


图 23: 电池备份域 IO 外设复用功能选择

当电池备份域 IO (PZ) 的外设复用功能由 BIOC 设置为 ALT3 时, IOC 针对该 IO 的配置生效, 而 BIOC 的配置不再生效。

21.2 GPIO 控制器

GPIO 控制器包括: GPIO 控制器 (GPIO0/1), 快速 GPIO 控制器 (FGPIO0/1), 电源管理域 GPIO 控制器 (PGPIO) 和电池备份域 GPIO 控制器 (BGPIO)。

GPIO0 和 FGPIO0 可以控制通用 IO (PA, PB, PC)。对任一 IO, 由 GPIO 管理器 GPIOM 配置决定具体哪个控制器生效。

电源管理域 GPIO 控制器 PGPIO 可以控制电源管理域 IO (PY)。

电源管理域 GPIO 控制器 BGPIO 可以控制电池备份域 IO (PZ)。

PIOC 和 BIOC 可以把电源管理域 IO (PY) 和电池备份域 IO (PZ) 中的一个或者多个 IO 映射到系统电源域。之后, 这些 IO 就可以由 GPIO0 或 FGPIO0 控制。

GPIO 控制器 GPIO0/1 和快速 GPIO 控制器 FGPIO0/1, 可以控制片上的通用 IO (PA, PB, PC)。

通用 IO 的 GPIO 控制如图 24。

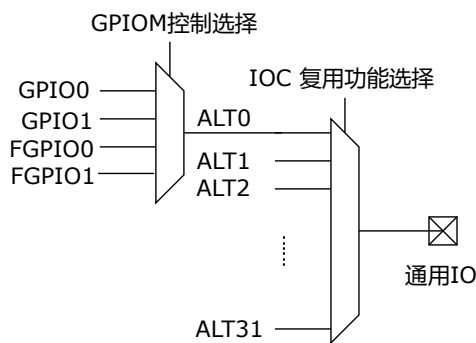


图 24: 通用 IO GPIO 控制选择

经过适当的 PIOC 和 IOC 配置, 2 个 GPIO 控制器 GPIO0, GPIO1 和 2 个快速 GPIO 控制器 FGPIO0, FGPIO1 可以控制电源管理域 IO (PY)。

电源管理域 IO 的 GPIO 控制如图 25。

经过适当的 BIOC 和 IOC 配置, 2 个 GPIO 控制器 GPIO0, GPIO1 和 2 个快速 GPIO 控制器 FGPIO0, FGPIO1 可以控制电池备份域 IO (PZ)。

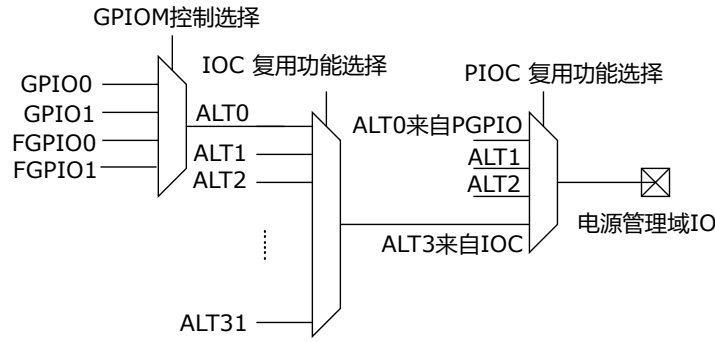


图 25: 电源管理域 IO GPIO 控制选择

电池备份域 IO 的 GPIO 控制如图 26。

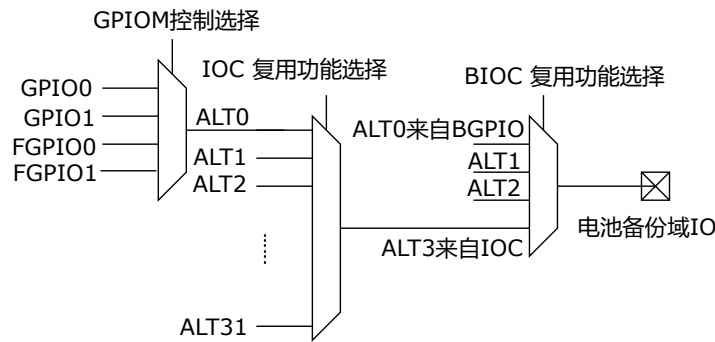


图 26: 电池备份域 IO GPIO 控制选择

快速 GPIO 控制器 (FGPI00) 是处理器 CPU0 的私有外设，快速 GPIO 控制器 (FGPI01) 是处理器 CPU1 的私有外设，只能由 RISC-V 处理器访问。处理器支持以零等待周期访问自己的快速 GPIO 控制器。

GPIO 控制器与快速 GPIO 控制器功能基本相同，可以按照 IO 端口 Port 读取输入，配置 IO 的方向（输入或者输出），设置 IO 输出，或者同时把一个或者多个 IO 输出设置高，设置低或者翻转。

GPIO 控制器支持配置和生成 GPIO 中断。快速 GPIO 控制器不支持中断。

电源管理域 GPIO 控制器 PGPIO 是电源管理域 IO (PY) 的 GPIO 控制器，和 GPIO 控制器一样具有读取 IO 输入和配置 IO 输出的功能。此外 PGPIO 作为电源管理域外设，它能在系统电源域掉电时保持工作，PGPIO 中断能在系统电源域掉电时把系统唤醒。

电池备份域 GPIO 控制器 BGPIO 是电池备份域 IO (PZ) 的 GPIO 控制器，和 GPIO 控制器一样具有读取 IO 输入和配置 IO 输出的功能。此外 BGPIO 作为电池备份域外设，它能在系统电源域和电源管理域掉电时保持工作，BGPIO 中断能在系统电源域和电源管理域掉电时把系统唤醒。

21.3 GPIO 管理器 GPIOM

GPIO 管理器用来管理所有的 IO。它的主要功能是配置 IO 的管理权限。GPIO 管理器为每一个 IO 选择快速 GPIO 控制器和 GPIO 控制器中的一个，作为这个 IO 的控制器。

GPIO 管理器支持配置任意 IO 输入的可见度，即快速 GPIO 控制器和 GPIO 控制器的输入寄存器可否读取到 IO 的输入。

复位后，GPIO 管理器默认 GPIO0 控制所有的通用 IO。所有的 GPIO 控制器和快速 GPIO 控制器都可以读取到 IO 的输入。

注意，系统电源域的复位不会复位 GPIO 端口 Y 和 GPIO 端口 Z 的 IO 状态。因为这两个 IO 端口分别位于电源管理域和电池备份域。

22 IO 控制器 IOC, PIOC, BIOC

本章节描述了 IO 控制器 IOC 的主要特性和功能。

22.1 特性总结

IO 控制器 IOC 的主要特性如下：

- 外设复用功能映射
- 输出回送控制 (loopback)
- 模拟功能配置
- 压摆率配置
- 开漏设置
- 施密特触发器
- 上下拉配置
- 驱动能力配置

22.2 功能描述

本章节描述 IO 控制器 IOC 的功能。

22.2.1 IO 基本配置

IO 控制器 IOC 可以用来配置 IO 的基本属性，这些属性包括 IO 的开漏选择，施密特触发器开关，压摆率内部上下拉电阻，以及驱动强度。用户可以通过 IOC_X_PAD_CTL 寄存器，配置任意 IO 的基本属性。

本产品的 IO 支持 3.3V 和 1.8V 两种工作电压，其中电池域的 IO 只工作在 3.3V。

IO 的开漏选择是指，用户可以把 IO 配置成开漏输出 (open drain)。如果 IO 配置成开漏输出，那么输出低电平时，正常输出；输出高电平时，IO 不会驱动高电平，而是输出高阻，需要用户配置外部上拉电阻。

IO 的施密特触发器是指，用户可以打开 IO 的输入施密特触发器，即打开输入滞回 (hysteresis)，增加抗干扰能力。

IO 还可以打开内部的上下拉电阻，即可以配置成内部上拉，也可以配置成下拉。

IO 支持配置压摆率。

IO 支持配置驱动能力。

22.2.2 IO 外设功能配置

用户可以通过 IOC 的 IOC_X_FUNC_CTL 寄存器配置 IO 的外设功能，包括输出回送功能，模拟功能和外设功能映射。

用户打开 IO 的输出回送功能后，即可在输入端读取到输出信号。

用户打开 IO 的模拟功能后，这个 IO 就可以用作模拟外设的引脚，如 ADC，ACMP 等。

用户可以通过 IO 的外设功能复选器，选择映射到这个 IO 上的外设功能。有关 IO 和外设功能的映射表，请查阅 PINMUX 相关章节。

22.3 IOC 寄存器

22.3.1 寄存器说明

IOC 的寄存器列表如下:

IOC base address: 0xF4040000

PIOC base address: 0xF40D8000

BIOC base address: 0xF5010000

地址偏移	名称	描述	复位值
0x0000	PAD[PA00][FUNC_CTL]	ALT SELECT	0x00000000
0x0004	PAD[PA00][PAD_CTL]	PAD SETTINGS	0x01010056
0x0008	PAD[PA01][FUNC_CTL]	ALT SELECT	0x00000000
0x000C	PAD[PA01][PAD_CTL]	PAD SETTINGS	0x01010056
0x0010	PAD[PA02][FUNC_CTL]	ALT SELECT	0x00000000
0x0014	PAD[PA02][PAD_CTL]	PAD SETTINGS	0x01010056
0x0018	PAD[PA03][FUNC_CTL]	ALT SELECT	0x00000000
0x001C	PAD[PA03][PAD_CTL]	PAD SETTINGS	0x01010056
0x0020	PAD[PA04][FUNC_CTL]	ALT SELECT	0x00000000
0x0024	PAD[PA04][PAD_CTL]	PAD SETTINGS	0x01010056
0x0028	PAD[PA05][FUNC_CTL]	ALT SELECT	0x00000000
0x002C	PAD[PA05][PAD_CTL]	PAD SETTINGS	0x01010056
0x0030	PAD[PA06][FUNC_CTL]	ALT SELECT	0x00000000
0x0034	PAD[PA06][PAD_CTL]	PAD SETTINGS	0x01010056
0x0038	PAD[PA07][FUNC_CTL]	ALT SELECT	0x00000000
0x003C	PAD[PA07][PAD_CTL]	PAD SETTINGS	0x01010056
0x0040	PAD[PA08][FUNC_CTL]	ALT SELECT	0x00000000
0x0044	PAD[PA08][PAD_CTL]	PAD SETTINGS	0x01010056
0x0048	PAD[PA09][FUNC_CTL]	ALT SELECT	0x00000000
0x004C	PAD[PA09][PAD_CTL]	PAD SETTINGS	0x01010056
0x0050	PAD[PA10][FUNC_CTL]	ALT SELECT	0x00000000
0x0054	PAD[PA10][PAD_CTL]	PAD SETTINGS	0x01010056
0x0058	PAD[PA11][FUNC_CTL]	ALT SELECT	0x00000000
0x005C	PAD[PA11][PAD_CTL]	PAD SETTINGS	0x01010056
0x0060	PAD[PA12][FUNC_CTL]	ALT SELECT	0x00000000
0x0064	PAD[PA12][PAD_CTL]	PAD SETTINGS	0x01010056
0x0068	PAD[PA13][FUNC_CTL]	ALT SELECT	0x00000000
0x006C	PAD[PA13][PAD_CTL]	PAD SETTINGS	0x01010056
0x0070	PAD[PA14][FUNC_CTL]	ALT SELECT	0x00000000
0x0074	PAD[PA14][PAD_CTL]	PAD SETTINGS	0x01010056
0x0078	PAD[PA15][FUNC_CTL]	ALT SELECT	0x00000000
0x007C	PAD[PA15][PAD_CTL]	PAD SETTINGS	0x01010056
0x0080	PAD[PA16][FUNC_CTL]	ALT SELECT	0x00000000
0x0084	PAD[PA16][PAD_CTL]	PAD SETTINGS	0x01010056

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

IO 控制器 IOC, PIOC, BIOC

地址偏移	名称	描述	复位值
0x0088	PAD[PA17][FUNC_CTL]	ALT SELECT	0x00000000
0x008C	PAD[PA17][PAD_CTL]	PAD SETTINGS	0x01010056
0x0090	PAD[PA18][FUNC_CTL]	ALT SELECT	0x00000000
0x0094	PAD[PA18][PAD_CTL]	PAD SETTINGS	0x01010056
0x0098	PAD[PA19][FUNC_CTL]	ALT SELECT	0x00000000
0x009C	PAD[PA19][PAD_CTL]	PAD SETTINGS	0x01010056
0x00A0	PAD[PA20][FUNC_CTL]	ALT SELECT	0x00000000
0x00A4	PAD[PA20][PAD_CTL]	PAD SETTINGS	0x01010056
0x00A8	PAD[PA21][FUNC_CTL]	ALT SELECT	0x00000000
0x00AC	PAD[PA21][PAD_CTL]	PAD SETTINGS	0x01010056
0x00B0	PAD[PA22][FUNC_CTL]	ALT SELECT	0x00000000
0x00B4	PAD[PA22][PAD_CTL]	PAD SETTINGS	0x01010056
0x00B8	PAD[PA23][FUNC_CTL]	ALT SELECT	0x00000000
0x00BC	PAD[PA23][PAD_CTL]	PAD SETTINGS	0x01010056
0x00C0	PAD[PA24][FUNC_CTL]	ALT SELECT	0x00000000
0x00C4	PAD[PA24][PAD_CTL]	PAD SETTINGS	0x01010056
0x00C8	PAD[PA25][FUNC_CTL]	ALT SELECT	0x00000000
0x00CC	PAD[PA25][PAD_CTL]	PAD SETTINGS	0x01010056
0x00D0	PAD[PA26][FUNC_CTL]	ALT SELECT	0x00000000
0x00D4	PAD[PA26][PAD_CTL]	PAD SETTINGS	0x01010056
0x00D8	PAD[PA27][FUNC_CTL]	ALT SELECT	0x00000000
0x00DC	PAD[PA27][PAD_CTL]	PAD SETTINGS	0x01010056
0x00E0	PAD[PA28][FUNC_CTL]	ALT SELECT	0x00000000
0x00E4	PAD[PA28][PAD_CTL]	PAD SETTINGS	0x01010056
0x00E8	PAD[PA29][FUNC_CTL]	ALT SELECT	0x00000000
0x00EC	PAD[PA29][PAD_CTL]	PAD SETTINGS	0x01010056
0x00F0	PAD[PA30][FUNC_CTL]	ALT SELECT	0x00000000
0x00F4	PAD[PA30][PAD_CTL]	PAD SETTINGS	0x01010056
0x00F8	PAD[PA31][FUNC_CTL]	ALT SELECT	0x00000000
0x00FC	PAD[PA31][PAD_CTL]	PAD SETTINGS	0x01010056
0x0100	PAD[PB00][FUNC_CTL]	ALT SELECT	0x00000000
0x0104	PAD[PB00][PAD_CTL]	PAD SETTINGS	0x01010056
0x0108	PAD[PB01][FUNC_CTL]	ALT SELECT	0x00000000
0x010C	PAD[PB01][PAD_CTL]	PAD SETTINGS	0x01010056
0x0110	PAD[PB02][FUNC_CTL]	ALT SELECT	0x00000000
0x0114	PAD[PB02][PAD_CTL]	PAD SETTINGS	0x01010056
0x0118	PAD[PB03][FUNC_CTL]	ALT SELECT	0x00000000
0x011C	PAD[PB03][PAD_CTL]	PAD SETTINGS	0x01010056
0x0120	PAD[PB04][FUNC_CTL]	ALT SELECT	0x00000000
0x0124	PAD[PB04][PAD_CTL]	PAD SETTINGS	0x01010056

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

IO 控制器 IOC, PIOC, BIOC

地址偏移	名称	描述	复位值
0x0128	PAD[PB05][FUNC_CTL]	ALT SELECT	0x00000000
0x012C	PAD[PB05][PAD_CTL]	PAD SETTINGS	0x01010056
0x0130	PAD[PB06][FUNC_CTL]	ALT SELECT	0x00000000
0x0134	PAD[PB06][PAD_CTL]	PAD SETTINGS	0x01010056
0x0138	PAD[PB07][FUNC_CTL]	ALT SELECT	0x00000000
0x013C	PAD[PB07][PAD_CTL]	PAD SETTINGS	0x01010056
0x0140	PAD[PB08][FUNC_CTL]	ALT SELECT	0x00000000
0x0144	PAD[PB08][PAD_CTL]	PAD SETTINGS	0x01010056
0x0148	PAD[PB09][FUNC_CTL]	ALT SELECT	0x00000000
0x014C	PAD[PB09][PAD_CTL]	PAD SETTINGS	0x01010056
0x0150	PAD[PB10][FUNC_CTL]	ALT SELECT	0x00000000
0x0154	PAD[PB10][PAD_CTL]	PAD SETTINGS	0x01010056
0x0158	PAD[PB11][FUNC_CTL]	ALT SELECT	0x00000000
0x015C	PAD[PB11][PAD_CTL]	PAD SETTINGS	0x01010056
0x0160	PAD[PB12][FUNC_CTL]	ALT SELECT	0x00000000
0x0164	PAD[PB12][PAD_CTL]	PAD SETTINGS	0x01010056
0x0168	PAD[PB13][FUNC_CTL]	ALT SELECT	0x00000000
0x016C	PAD[PB13][PAD_CTL]	PAD SETTINGS	0x01010056
0x0170	PAD[PB14][FUNC_CTL]	ALT SELECT	0x00000000
0x0174	PAD[PB14][PAD_CTL]	PAD SETTINGS	0x01010056
0x0178	PAD[PB15][FUNC_CTL]	ALT SELECT	0x00000000
0x017C	PAD[PB15][PAD_CTL]	PAD SETTINGS	0x01010056
0x0180	PAD[PB16][FUNC_CTL]	ALT SELECT	0x00000000
0x0184	PAD[PB16][PAD_CTL]	PAD SETTINGS	0x01010056
0x0188	PAD[PB17][FUNC_CTL]	ALT SELECT	0x00000000
0x018C	PAD[PB17][PAD_CTL]	PAD SETTINGS	0x01010056
0x0190	PAD[PB18][FUNC_CTL]	ALT SELECT	0x00000000
0x0194	PAD[PB18][PAD_CTL]	PAD SETTINGS	0x01010056
0x0198	PAD[PB19][FUNC_CTL]	ALT SELECT	0x00000000
0x019C	PAD[PB19][PAD_CTL]	PAD SETTINGS	0x01010056
0x01A0	PAD[PB20][FUNC_CTL]	ALT SELECT	0x00000000
0x01A4	PAD[PB20][PAD_CTL]	PAD SETTINGS	0x01010056
0x01A8	PAD[PB21][FUNC_CTL]	ALT SELECT	0x00000000
0x01AC	PAD[PB21][PAD_CTL]	PAD SETTINGS	0x01010056
0x01B0	PAD[PB22][FUNC_CTL]	ALT SELECT	0x00000000
0x01B4	PAD[PB22][PAD_CTL]	PAD SETTINGS	0x01010056
0x01B8	PAD[PB23][FUNC_CTL]	ALT SELECT	0x00000000
0x01BC	PAD[PB23][PAD_CTL]	PAD SETTINGS	0x01010056
0x01C0	PAD[PB24][FUNC_CTL]	ALT SELECT	0x00000000
0x01C4	PAD[PB24][PAD_CTL]	PAD SETTINGS	0x01010056

地址偏移	名称	描述	复位值
0x01C8	PAD[PB25][FUNC_CTL]	ALT SELECT	0x00000000
0x01CC	PAD[PB25][PAD_CTL]	PAD SETTINGS	0x01010056
0x01D0	PAD[PB26][FUNC_CTL]	ALT SELECT	0x00000000
0x01D4	PAD[PB26][PAD_CTL]	PAD SETTINGS	0x01010056
0x01D8	PAD[PB27][FUNC_CTL]	ALT SELECT	0x00000000
0x01DC	PAD[PB27][PAD_CTL]	PAD SETTINGS	0x01010056
0x01E0	PAD[PB28][FUNC_CTL]	ALT SELECT	0x00000000
0x01E4	PAD[PB28][PAD_CTL]	PAD SETTINGS	0x01010056
0x01E8	PAD[PB29][FUNC_CTL]	ALT SELECT	0x00000000
0x01EC	PAD[PB29][PAD_CTL]	PAD SETTINGS	0x01010056
0x01F0	PAD[PB30][FUNC_CTL]	ALT SELECT	0x00000000
0x01F4	PAD[PB30][PAD_CTL]	PAD SETTINGS	0x01010056
0x01F8	PAD[PB31][FUNC_CTL]	ALT SELECT	0x00000000
0x01FC	PAD[PB31][PAD_CTL]	PAD SETTINGS	0x01010056
0x0200	PAD[PC00][FUNC_CTL]	ALT SELECT	0x00000000
0x0204	PAD[PC00][PAD_CTL]	PAD SETTINGS	0x01010056
0x0208	PAD[PC01][FUNC_CTL]	ALT SELECT	0x00000000
0x020C	PAD[PC01][PAD_CTL]	PAD SETTINGS	0x01010056
0x0210	PAD[PC02][FUNC_CTL]	ALT SELECT	0x00000000
0x0214	PAD[PC02][PAD_CTL]	PAD SETTINGS	0x01010056
0x0218	PAD[PC03][FUNC_CTL]	ALT SELECT	0x00000000
0x021C	PAD[PC03][PAD_CTL]	PAD SETTINGS	0x01010056
0x0220	PAD[PC04][FUNC_CTL]	ALT SELECT	0x00000000
0x0224	PAD[PC04][PAD_CTL]	PAD SETTINGS	0x01010056
0x0228	PAD[PC05][FUNC_CTL]	ALT SELECT	0x00000000
0x022C	PAD[PC05][PAD_CTL]	PAD SETTINGS	0x01010056
0x0230	PAD[PC06][FUNC_CTL]	ALT SELECT	0x00000000
0x0234	PAD[PC06][PAD_CTL]	PAD SETTINGS	0x01010056
0x0238	PAD[PC07][FUNC_CTL]	ALT SELECT	0x00000000
0x023C	PAD[PC07][PAD_CTL]	PAD SETTINGS	0x01010056
0x0240	PAD[PC08][FUNC_CTL]	ALT SELECT	0x00000000
0x0244	PAD[PC08][PAD_CTL]	PAD SETTINGS	0x01010056
0x0248	PAD[PC09][FUNC_CTL]	ALT SELECT	0x00000000
0x024C	PAD[PC09][PAD_CTL]	PAD SETTINGS	0x01010056
0x0250	PAD[PC10][FUNC_CTL]	ALT SELECT	0x00000000
0x0254	PAD[PC10][PAD_CTL]	PAD SETTINGS	0x01010056
0x0258	PAD[PC11][FUNC_CTL]	ALT SELECT	0x00000000
0x025C	PAD[PC11][PAD_CTL]	PAD SETTINGS	0x01010056
0x0260	PAD[PC12][FUNC_CTL]	ALT SELECT	0x00000000
0x0264	PAD[PC12][PAD_CTL]	PAD SETTINGS	0x01010056

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

IO 控制器 IOC, PIOC, BIOC

地址偏移	名称	描述	复位值
0x0268	PAD[PC13][FUNC_CTL]	ALT SELECT	0x00000000
0x026C	PAD[PC13][PAD_CTL]	PAD SETTINGS	0x01010056
0x0270	PAD[PC14][FUNC_CTL]	ALT SELECT	0x00000000
0x0274	PAD[PC14][PAD_CTL]	PAD SETTINGS	0x01010056
0x0278	PAD[PC15][FUNC_CTL]	ALT SELECT	0x00000000
0x027C	PAD[PC15][PAD_CTL]	PAD SETTINGS	0x01010056
0x0280	PAD[PC16][FUNC_CTL]	ALT SELECT	0x00000000
0x0284	PAD[PC16][PAD_CTL]	PAD SETTINGS	0x01010056
0x0288	PAD[PC17][FUNC_CTL]	ALT SELECT	0x00000000
0x028C	PAD[PC17][PAD_CTL]	PAD SETTINGS	0x01010056
0x0290	PAD[PC18][FUNC_CTL]	ALT SELECT	0x00000000
0x0294	PAD[PC18][PAD_CTL]	PAD SETTINGS	0x01010056
0x0298	PAD[PC19][FUNC_CTL]	ALT SELECT	0x00000000
0x029C	PAD[PC19][PAD_CTL]	PAD SETTINGS	0x01010056
0x02A0	PAD[PC20][FUNC_CTL]	ALT SELECT	0x00000000
0x02A4	PAD[PC20][PAD_CTL]	PAD SETTINGS	0x01010056
0x02A8	PAD[PC21][FUNC_CTL]	ALT SELECT	0x00000000
0x02AC	PAD[PC21][PAD_CTL]	PAD SETTINGS	0x01010056
0x02B0	PAD[PC22][FUNC_CTL]	ALT SELECT	0x00000000
0x02B4	PAD[PC22][PAD_CTL]	PAD SETTINGS	0x01010056
0x02B8	PAD[PC23][FUNC_CTL]	ALT SELECT	0x00000000
0x02BC	PAD[PC23][PAD_CTL]	PAD SETTINGS	0x01010056
0x02C0	PAD[PC24][FUNC_CTL]	ALT SELECT	0x00000000
0x02C4	PAD[PC24][PAD_CTL]	PAD SETTINGS	0x01010056
0x02C8	PAD[PC25][FUNC_CTL]	ALT SELECT	0x00000000
0x02CC	PAD[PC25][PAD_CTL]	PAD SETTINGS	0x01010056
0x02D0	PAD[PC26][FUNC_CTL]	ALT SELECT	0x00000000
0x02D4	PAD[PC26][PAD_CTL]	PAD SETTINGS	0x01010056
0x02D8	PAD[PC27][FUNC_CTL]	ALT SELECT	0x00000000
0x02DC	PAD[PC27][PAD_CTL]	PAD SETTINGS	0x01010056
0x02E0	PAD[PC28][FUNC_CTL]	ALT SELECT	0x00000000
0x02E4	PAD[PC28][PAD_CTL]	PAD SETTINGS	0x01010056
0x02E8	PAD[PC29][FUNC_CTL]	ALT SELECT	0x00000000
0x02EC	PAD[PC29][PAD_CTL]	PAD SETTINGS	0x01010056
0x02F0	PAD[PC30][FUNC_CTL]	ALT SELECT	0x00000000
0x02F4	PAD[PC30][PAD_CTL]	PAD SETTINGS	0x01010056
0x02F8	PAD[PC31][FUNC_CTL]	ALT SELECT	0x00000000
0x02FC	PAD[PC31][PAD_CTL]	PAD SETTINGS	0x01010056
0x0300	PAD[PD00][FUNC_CTL]	ALT SELECT	0x00000000
0x0304	PAD[PD00][PAD_CTL]	PAD SETTINGS	0x01010056

地址偏移	名称	描述	复位值
0x0308	PAD[PD01][FUNC_CTL]	ALT SELECT	0x00000000
0x030C	PAD[PD01][PAD_CTL]	PAD SETTINGS	0x01010056
0x0310	PAD[PD02][FUNC_CTL]	ALT SELECT	0x00000000
0x0314	PAD[PD02][PAD_CTL]	PAD SETTINGS	0x01010056
0x0318	PAD[PD03][FUNC_CTL]	ALT SELECT	0x00000000
0x031C	PAD[PD03][PAD_CTL]	PAD SETTINGS	0x01010056
0x0320	PAD[PD04][FUNC_CTL]	ALT SELECT	0x00000000
0x0324	PAD[PD04][PAD_CTL]	PAD SETTINGS	0x01010056
0x0328	PAD[PD05][FUNC_CTL]	ALT SELECT	0x00000000
0x032C	PAD[PD05][PAD_CTL]	PAD SETTINGS	0x01010056
0x0330	PAD[PD06][FUNC_CTL]	ALT SELECT	0x00000000
0x0334	PAD[PD06][PAD_CTL]	PAD SETTINGS	0x01010056
0x0338	PAD[PD07][FUNC_CTL]	ALT SELECT	0x00000000
0x033C	PAD[PD07][PAD_CTL]	PAD SETTINGS	0x01010056
0x0340	PAD[PD08][FUNC_CTL]	ALT SELECT	0x00000000
0x0344	PAD[PD08][PAD_CTL]	PAD SETTINGS	0x01010056
0x0348	PAD[PD09][FUNC_CTL]	ALT SELECT	0x00000000
0x034C	PAD[PD09][PAD_CTL]	PAD SETTINGS	0x01010056
0x0350	PAD[PD10][FUNC_CTL]	ALT SELECT	0x00000000
0x0354	PAD[PD10][PAD_CTL]	PAD SETTINGS	0x01010056
0x0358	PAD[PD11][FUNC_CTL]	ALT SELECT	0x00000000
0x035C	PAD[PD11][PAD_CTL]	PAD SETTINGS	0x01010056
0x0360	PAD[PD12][FUNC_CTL]	ALT SELECT	0x00000000
0x0364	PAD[PD12][PAD_CTL]	PAD SETTINGS	0x01010056
0x0368	PAD[PD13][FUNC_CTL]	ALT SELECT	0x00000000
0x036C	PAD[PD13][PAD_CTL]	PAD SETTINGS	0x01010056
0x0370	PAD[PD14][FUNC_CTL]	ALT SELECT	0x00000000
0x0374	PAD[PD14][PAD_CTL]	PAD SETTINGS	0x01010056
0x0378	PAD[PD15][FUNC_CTL]	ALT SELECT	0x00000000
0x037C	PAD[PD15][PAD_CTL]	PAD SETTINGS	0x01010056
0x0380	PAD[PD16][FUNC_CTL]	ALT SELECT	0x00000000
0x0384	PAD[PD16][PAD_CTL]	PAD SETTINGS	0x01010056
0x0388	PAD[PD17][FUNC_CTL]	ALT SELECT	0x00000000
0x038C	PAD[PD17][PAD_CTL]	PAD SETTINGS	0x01010056
0x0390	PAD[PD18][FUNC_CTL]	ALT SELECT	0x00000000
0x0394	PAD[PD18][PAD_CTL]	PAD SETTINGS	0x01010056
0x0398	PAD[PD19][FUNC_CTL]	ALT SELECT	0x00000000
0x039C	PAD[PD19][PAD_CTL]	PAD SETTINGS	0x01010056
0x03A0	PAD[PD20][FUNC_CTL]	ALT SELECT	0x00000000
0x03A4	PAD[PD20][PAD_CTL]	PAD SETTINGS	0x01010056

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

IO 控制器 IOC, PIOC, BIOC

地址偏移	名称	描述	复位值
0x03A8	PAD[PD21][FUNC_CTL]	ALT SELECT	0x00000000
0x03AC	PAD[PD21][PAD_CTL]	PAD SETTINGS	0x01010056
0x03B0	PAD[PD22][FUNC_CTL]	ALT SELECT	0x00000000
0x03B4	PAD[PD22][PAD_CTL]	PAD SETTINGS	0x01010056
0x03B8	PAD[PD23][FUNC_CTL]	ALT SELECT	0x00000000
0x03BC	PAD[PD23][PAD_CTL]	PAD SETTINGS	0x01010056
0x0D00	PAD[PX00][FUNC_CTL]	ALT SELECT	0x00000000
0x0D04	PAD[PX00][PAD_CTL]	PAD SETTINGS	0x01010056
0x0D08	PAD[PX01][FUNC_CTL]	ALT SELECT	0x00000000
0x0D0C	PAD[PX01][PAD_CTL]	PAD SETTINGS	0x01010056
0x0D10	PAD[PX02][FUNC_CTL]	ALT SELECT	0x00000000
0x0D14	PAD[PX02][PAD_CTL]	PAD SETTINGS	0x01010056
0x0D18	PAD[PX03][FUNC_CTL]	ALT SELECT	0x00000000
0x0D1C	PAD[PX03][PAD_CTL]	PAD SETTINGS	0x01010056
0x0D20	PAD[PX04][FUNC_CTL]	ALT SELECT	0x00000000
0x0D24	PAD[PX04][PAD_CTL]	PAD SETTINGS	0x01010056
0x0D28	PAD[PX05][FUNC_CTL]	ALT SELECT	0x00000000
0x0D2C	PAD[PX05][PAD_CTL]	PAD SETTINGS	0x01010056
0x0D30	PAD[PX06][FUNC_CTL]	ALT SELECT	0x00000000
0x0D34	PAD[PX06][PAD_CTL]	PAD SETTINGS	0x01010056
0x0D38	PAD[PX07][FUNC_CTL]	ALT SELECT	0x00000000
0x0D3C	PAD[PX07][PAD_CTL]	PAD SETTINGS	0x01010056
0x0E00	PAD[PY00][FUNC_CTL]	ALT SELECT	0x00000000
0x0E04	PAD[PY00][PAD_CTL]	PAD SETTINGS	0x01010056
0x0E08	PAD[PY01][FUNC_CTL]	ALT SELECT	0x00000000
0x0E0C	PAD[PY01][PAD_CTL]	PAD SETTINGS	0x01010056
0x0E10	PAD[PY02][FUNC_CTL]	ALT SELECT	0x00000000
0x0E14	PAD[PY02][PAD_CTL]	PAD SETTINGS	0x01010056
0x0E18	PAD[PY03][FUNC_CTL]	ALT SELECT	0x00000000
0x0E1C	PAD[PY03][PAD_CTL]	PAD SETTINGS	0x01010056
0x0E20	PAD[PY04][FUNC_CTL]	ALT SELECT	0x00000000
0x0E24	PAD[PY04][PAD_CTL]	PAD SETTINGS	0x01010056
0x0E28	PAD[PY05][FUNC_CTL]	ALT SELECT	0x00000000
0x0E2C	PAD[PY05][PAD_CTL]	PAD SETTINGS	0x01010056
0x0E30	PAD[PY06][FUNC_CTL]	ALT SELECT	0x00000000
0x0E34	PAD[PY06][PAD_CTL]	PAD SETTINGS	0x01010056
0x0E38	PAD[PY07][FUNC_CTL]	ALT SELECT	0x00000000
0x0E3C	PAD[PY07][PAD_CTL]	PAD SETTINGS	0x01010056
0x0E40	PAD[PY08][FUNC_CTL]	ALT SELECT	0x00000000
0x0E44	PAD[PY08][PAD_CTL]	PAD SETTINGS	0x01010056

地址偏移	名称	描述	复位值
0x0E48	PAD[PY09][FUNC_CTL]	ALT SELECT	0x00000000
0x0E4C	PAD[PY09][PAD_CTL]	PAD SETTINGS	0x01010056
0x0E50	PAD[PY10][FUNC_CTL]	ALT SELECT	0x00000000
0x0E54	PAD[PY10][PAD_CTL]	PAD SETTINGS	0x01010056
0x0E58	PAD[PY11][FUNC_CTL]	ALT SELECT	0x00000000
0x0E5C	PAD[PY11][PAD_CTL]	PAD SETTINGS	0x01010056
0x0F00	PAD[PZ00][FUNC_CTL]	ALT SELECT	0x00000000
0x0F04	PAD[PZ00][PAD_CTL]	PAD SETTINGS	0x01010056
0x0F08	PAD[PZ01][FUNC_CTL]	ALT SELECT	0x00000000
0x0F0C	PAD[PZ01][PAD_CTL]	PAD SETTINGS	0x01010056
0x0F10	PAD[PZ02][FUNC_CTL]	ALT SELECT	0x00000000
0x0F14	PAD[PZ02][PAD_CTL]	PAD SETTINGS	0x01010056
0x0F18	PAD[PZ03][FUNC_CTL]	ALT SELECT	0x00000000
0x0F1C	PAD[PZ03][PAD_CTL]	PAD SETTINGS	0x01010056
0x0F20	PAD[PZ04][FUNC_CTL]	ALT SELECT	0x00000000
0x0F24	PAD[PZ04][PAD_CTL]	PAD SETTINGS	0x01010056
0x0F28	PAD[PZ05][FUNC_CTL]	ALT SELECT	0x00000000
0x0F2C	PAD[PZ05][PAD_CTL]	PAD SETTINGS	0x01010056
0x0F30	PAD[PZ06][FUNC_CTL]	ALT SELECT	0x00000000
0x0F34	PAD[PZ06][PAD_CTL]	PAD SETTINGS	0x01010056
0x0F38	PAD[PZ07][FUNC_CTL]	ALT SELECT	0x00000000
0x0F3C	PAD[PZ07][PAD_CTL]	PAD SETTINGS	0x01010056
0x0F40	PAD[PZ08][FUNC_CTL]	ALT SELECT	0x00000000
0x0F44	PAD[PZ08][PAD_CTL]	PAD SETTINGS	0x01010056
0x0F48	PAD[PZ09][FUNC_CTL]	ALT SELECT	0x00000000
0x0F4C	PAD[PZ09][PAD_CTL]	PAD SETTINGS	0x01010056
0x0F50	PAD[PZ10][FUNC_CTL]	ALT SELECT	0x00000000
0x0F54	PAD[PZ10][PAD_CTL]	PAD SETTINGS	0x01010056
0x0F58	PAD[PZ11][FUNC_CTL]	ALT SELECT	0x00000000
0x0F5C	PAD[PZ11][PAD_CTL]	PAD SETTINGS	0x01010056

表 161: IOC 寄存器列表

IOC 的寄存器详细说明如下:

22.3.2 PAD[FUNC_CTL] (0x0 + 0x8 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																LOOP_BACK	RSVD						ANALOG	RSVD		ALT_SELECT					

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
N/A																RW	N/A						RW	N/A			RW					
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	x	x	x	x	0	x	x	x	0	0	0	0	0	0

PAD[FUNC_CTL] [31:0]

位域	名称	描述
16	LOOP_BACK	force input on 0: disable 1: enable
8	ANALOG	select analog pin in pad 0: disable 1: enable
4-0	ALT_SELECT	alt select 0: ALT0 1: ALT1 ... 31:ALT31

PAD[FUNC_CTL] 位域

22.3.3 PAD[PAD_CTL] (0x4 + 0x8 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD							HYS	RSVD	PRS	RSVD	PS	PE	KE	RSVD								OD	RSVD	SR	SPD	RSVD	DS					
N/A							RW	N/A	RW	N/A	RW	RW	RW	N/A								RW	N/A	RW	RW	N/A	RW					
x	x	x	x	x	x	x	1	x	x	0	0	x	0	0	1	x	x	x	x	x	x	x	x	0	x	1	0	1	x	1	1	0

PAD[PAD_CTL] [31:0]

位域	名称	描述
24	HYS	schmitt trigger enable 0: disable 1: enable
21-20	PRS	select pull up/down internal resistance strength: For pull down, only have 100 Kohm resistance For pull up: 00: 100 KOhm 01: 47 KOhm 10: 22 KOhm 11: 22 KOhm

位域	名称	描述
18	PS	pull select 0: pull down 1: pull up
17	PE	pull enable 0: pull disable 1: pull enable
16	KE	keeper capability enable 0: keeper disable 1: keeper enable
8	OD	open drain 0: open drain disable 1: open drain enable
6	SR	slew rate 0: Slow slew rate 1: Fast slew rate
5-4	SPD	additional 2-bit slew rate to select IO cell operation frequency range with reduced switching noise 00: Slow frequency slew rate(50Mhz) 01: Medium frequency slew rate(100 Mhz) 10: Fast frequency slew rate(150 Mhz) 11: Max frequency slew rate(200Mhz)
2-0	DS	drive strength 1.8V Mode: 000: 260 Ohm 001: 260 Ohm 010: 130 Ohm 011: 88 Ohm 100: 65 Ohm 101: 52 Ohm 110: 43 Ohm 111: 37 Ohm 3.3V Mode: 000: 157 Ohm 001: 157 Ohm 010: 78 Ohm 011: 53 Ohm 100: 39 Ohm 101: 32 Ohm 110: 26 Ohm 111: 23 Ohm

PAD[PAD_CTL] 位域

23 GPIO 控制器

本章节描述了 GPIO 控制器的主要特性和功能。GPIO 控制器包括：GPIO 控制器 GPIO0 和 GPIO1，快速 GPIO 控制器 FGPI00 和 FGPI01，电源管理域 GPIO 控制器（PGPIO）和电池备份域 GPIO 控制器 (BGPIO)。

23.1 特性总结

本章节介绍 GPIO 控制器的主要特性：

- 配置 IO 作为输入或者输出
- 读取 IO 输入的状态
- 设置 IO 的输出
- 原子化操作设置 IO 输出高，输出低，翻转

GPIO, PGPIO, BGPIO 支持配置 GPIO 中断，FGPI00 和 FGPI01 不支持生成中断。

23.2 功能描述

23.2.1 GPIO 控制

GPIO 控制器支持 OE 寄存器，每一个 IO 都有对应的 DIRECTION 控制位。用户把该位置 1 就可以把对应的 IO 配置为 GPIO 输出，反之该 IO 即为 GPIO 输入。

用户可以通过 GPIO 控制器的 DO 寄存器配置 GPIO 的输出。

GPIO 输出支持原子化操作寄存器：

- 输出高寄存器 SET，把此寄存器里对应位置 1，会把对应 IO 输出置高；置 0 则 IO 输出不变。
- 输出低寄存器 CLEAR，把此寄存器里对应位置 1，会把对应 IO 输出置低；置 0 则 IO 输出不变。
- 翻转寄存器 TOGGLE，把此寄存器里对应位置 1，会把对应 IO 输出翻转；置 0 则 IO 输出不变。

用户可以通过 GPIO 控制器的 DI 寄存器读取 IO 的电平状态。

注意，DI 寄存器可以实现 IO 监听。即无论 GPIO 配置为输入还是输出，或者对应的 IO 控制器 IOC 是否将 IO 功能映射为 GPIO，用户总能从 DI 读取到 IO 的状态。

23.2.2 GPIO 中断

用户可以通过 GPIO 控制器的 IE 寄存器打开 GPIO 中断，IE 寄存器内的对应位置 1 就可以使能对应 IO 的中断。

用户可以通过 GPIO 控制器的 TP 寄存器来指定中断的类型，对应位置 1，表示中断由边沿触发，对应位置 0，表示中断由电平触发。

用户可以通过 GPIO 控制器的 PL 寄存器来指定中断的极性，对应位置 1，表示中断由下降沿或者低电平触发，对应位置 0，表示中断由上升沿或高电平触发。

用户可以通过 GPIO 控制器的 IF 寄存器来查询中断的状态，对应标志位置 1，表示对应 IO 有中断待处理。对标志位写 1，可以清除这个标志位。

23.3 GPIO 寄存器列表

GPIO 的寄存器列表如下：

FGPIO base address: 0x000C0000

GPIO0 base address: 0xF0000000

GPIO1 base address: 0xF0004000

PGPIO base address: 0xF40DC000

BGPIO base address: 0xF5014000

地址偏移	名称	描述	复位值
0x0000	DI[GPIOA][VALUE]	GPIOA 状态寄存器	0x00000000
0x0004	DI[GPIOA][SET]		0x00000000
0x0008	DI[GPIOA][CLEAR]		0x00000000
0x000C	DI[GPIOA][TOGGLE]		0x00000000
0x0010	DI[GPIOB][VALUE]	GPIOB 状态寄存器	0x00000000
0x0014	DI[GPIOB][SET]		0x00000000
0x0018	DI[GPIOB][CLEAR]		0x00000000
0x001C	DI[GPIOB][TOGGLE]		0x00000000
0x0020	DI[GPIOC][VALUE]	GPIOC 状态寄存器	0x00000000
0x0024	DI[GPIOC][SET]		0x00000000
0x0028	DI[GPIOC][CLEAR]		0x00000000
0x002C	DI[GPIOC][TOGGLE]		0x00000000
0x0030	DI[GPIOD][VALUE]	GPIOD 状态寄存器	0x00000000
0x0034	DI[GPIOD][SET]		0x00000000
0x0038	DI[GPIOD][CLEAR]		0x00000000
0x003C	DI[GPIOD][TOGGLE]		0x00000000
0x0040	DI[GPIOE][VALUE]	GPIOE 状态寄存器	0x00000000
0x0044	DI[GPIOE][SET]		0x00000000
0x0048	DI[GPIOE][CLEAR]		0x00000000
0x004C	DI[GPIOE][TOGGLE]		0x00000000
0x0050	DI[GPIOF][VALUE]	GPIOF 状态寄存器	0x00000000
0x0054	DI[GPIOF][SET]		0x00000000
0x0058	DI[GPIOF][CLEAR]		0x00000000
0x005C	DI[GPIOF][TOGGLE]		0x00000000
0x00D0	DI[GPIOX][VALUE]	GPIOX 状态寄存器	0x00000000
0x00D4	DI[GPIOX][SET]		0x00000000
0x00D8	DI[GPIOX][CLEAR]		0x00000000
0x00DC	DI[GPIOX][TOGGLE]		0x00000000
0x00E0	DI[GPIOY][VALUE]	GPIOY 状态寄存器	0x00000000
0x00E4	DI[GPIOY][SET]		0x00000000
0x00E8	DI[GPIOY][CLEAR]		0x00000000
0x00EC	DI[GPIOY][TOGGLE]		0x00000000
0x00F0	DI[GPIOZ][VALUE]	GPIOZ 状态寄存器	0x00000000
0x00F4	DI[GPIOZ][SET]		0x00000000

地址偏移	名称	描述	复位值
0x00F8	DI[GPIOZ][CLEAR]		0x00000000
0x00FC	DI[GPIOZ][TOGGLE]		0x00000000
0x0100	DO[GPIOA][VALUE]	GPIOA 输出寄存器	0x00000000
0x0104	DO[GPIOA][SET]		0x00000000
0x0108	DO[GPIOA][CLEAR]		0x00000000
0x010C	DO[GPIOA][TOGGLE]		0x00000000
0x0110	DO[GPIOB][VALUE]	GPIOB 输出寄存器	0x00000000
0x0114	DO[GPIOB][SET]		0x00000000
0x0118	DO[GPIOB][CLEAR]		0x00000000
0x011C	DO[GPIOB][TOGGLE]		0x00000000
0x0120	DO[GPIOC][VALUE]	GPIOC 输出寄存器	0x00000000
0x0124	DO[GPIOC][SET]		0x00000000
0x0128	DO[GPIOC][CLEAR]		0x00000000
0x012C	DO[GPIOC][TOGGLE]		0x00000000
0x0130	DO[GPIOD][VALUE]	GPIOD 输出寄存器	0x00000000
0x0134	DO[GPIOD][SET]		0x00000000
0x0138	DO[GPIOD][CLEAR]		0x00000000
0x013C	DO[GPIOD][TOGGLE]		0x00000000
0x0140	DO[GPIOE][VALUE]	GPIOE 输出寄存器	0x00000000
0x0144	DO[GPIOE][SET]		0x00000000
0x0148	DO[GPIOE][CLEAR]		0x00000000
0x014C	DO[GPIOE][TOGGLE]		0x00000000
0x0150	DO[GPIOF][VALUE]	GPIOF 输出寄存器	0x00000000
0x0154	DO[GPIOF][SET]		0x00000000
0x0158	DO[GPIOF][CLEAR]		0x00000000
0x015C	DO[GPIOF][TOGGLE]		0x00000000
0x01D0	DO[GPIOX][VALUE]	GPIOX 输出寄存器	0x00000000
0x01D4	DO[GPIOX][SET]		0x00000000
0x01D8	DO[GPIOX][CLEAR]		0x00000000
0x01DC	DO[GPIOX][TOGGLE]		0x00000000
0x01E0	DO[GPIOY][VALUE]	GPIOY 输出寄存器	0x00000000
0x01E4	DO[GPIOY][SET]		0x00000000
0x01E8	DO[GPIOY][CLEAR]		0x00000000
0x01EC	DO[GPIOY][TOGGLE]		0x00000000
0x01F0	DO[GPIOZ][VALUE]	GPIOZ 输出寄存器	0x00000000
0x01F4	DO[GPIOZ][SET]		0x00000000
0x01F8	DO[GPIOZ][CLEAR]		0x00000000
0x01FC	DO[GPIOZ][TOGGLE]		0x00000000
0x0200	OE[GPIOA][VALUE]	GPIOA 方向控制寄存器	0x00000000
0x0204	OE[GPIOA][SET]		0x00000000

地址偏移	名称	描述	复位值
0x0208	OE[GPIOA][CLEAR]		0x00000000
0x020C	OE[GPIOA][TOGGLE]		0x00000000
0x0210	OE[GPIOB][VALUE]	GPIOB 方向控制寄存器	0x00000000
0x0214	OE[GPIOB][SET]		0x00000000
0x0218	OE[GPIOB][CLEAR]		0x00000000
0x021C	OE[GPIOB][TOGGLE]		0x00000000
0x0220	OE[GPIOC][VALUE]	GPIOC 方向控制寄存器	0x00000000
0x0224	OE[GPIOC][SET]		0x00000000
0x0228	OE[GPIOC][CLEAR]		0x00000000
0x022C	OE[GPIOC][TOGGLE]		0x00000000
0x0230	OE[GPIOD][VALUE]	GPIOD 方向控制寄存器	0x00000000
0x0234	OE[GPIOD][SET]		0x00000000
0x0238	OE[GPIOD][CLEAR]		0x00000000
0x023C	OE[GPIOD][TOGGLE]		0x00000000
0x0240	OE[GPIOE][VALUE]	GPIOE 方向控制寄存器	0x00000000
0x0244	OE[GPIOE][SET]		0x00000000
0x0248	OE[GPIOE][CLEAR]		0x00000000
0x024C	OE[GPIOE][TOGGLE]		0x00000000
0x0250	OE[GPIOF][VALUE]	GPIOF 方向控制寄存器	0x00000000
0x0254	OE[GPIOF][SET]		0x00000000
0x0258	OE[GPIOF][CLEAR]		0x00000000
0x025C	OE[GPIOF][TOGGLE]		0x00000000
0x02D0	OE[GPIOX][VALUE]	GPIOX 方向控制寄存器	0x00000000
0x02D4	OE[GPIOX][SET]		0x00000000
0x02D8	OE[GPIOX][CLEAR]		0x00000000
0x02DC	OE[GPIOX][TOGGLE]		0x00000000
0x02E0	OE[GPIOY][VALUE]	GPIOY 方向控制寄存器	0x00000000
0x02E4	OE[GPIOY][SET]		0x00000000
0x02E8	OE[GPIOY][CLEAR]		0x00000000
0x02EC	OE[GPIOY][TOGGLE]		0x00000000
0x02F0	OE[GPIOZ][VALUE]	GPIOZ 方向控制寄存器	0x00000000
0x02F4	OE[GPIOZ][SET]		0x00000000
0x02F8	OE[GPIOZ][CLEAR]		0x00000000
0x02FC	OE[GPIOZ][TOGGLE]		0x00000000
0x0300	IF[GPIOA][VALUE]	GPIOA 中断标志	0x00000000
0x0304	IF[GPIOA][SET]		0x00000000
0x0308	IF[GPIOA][CLEAR]		0x00000000
0x030C	IF[GPIOA][TOGGLE]		0x00000000
0x0310	IF[GPIOB][VALUE]	GPIOB 中断标志	0x00000000
0x0314	IF[GPIOB][SET]		0x00000000

地址偏移	名称	描述	复位值
0x0318	IF[GPIOB][CLEAR]		0x00000000
0x031C	IF[GPIOB][TOGGLE]		0x00000000
0x0320	IF[GPIOC][VALUE]	GPIOC 中断标志	0x00000000
0x0324	IF[GPIOC][SET]		0x00000000
0x0328	IF[GPIOC][CLEAR]		0x00000000
0x032C	IF[GPIOC][TOGGLE]		0x00000000
0x0330	IF[GPIOD][VALUE]	GPIOD 中断标志	0x00000000
0x0334	IF[GPIOD][SET]		0x00000000
0x0338	IF[GPIOD][CLEAR]		0x00000000
0x033C	IF[GPIOD][TOGGLE]		0x00000000
0x0340	IF[GPIOE][VALUE]	GPIOE 中断标志	0x00000000
0x0344	IF[GPIOE][SET]		0x00000000
0x0348	IF[GPIOE][CLEAR]		0x00000000
0x034C	IF[GPIOE][TOGGLE]		0x00000000
0x0350	IF[GPIOF][VALUE]	GPIOF 中断标志	0x00000000
0x0354	IF[GPIOF][SET]		0x00000000
0x0358	IF[GPIOF][CLEAR]		0x00000000
0x035C	IF[GPIOF][TOGGLE]		0x00000000
0x03D0	IF[GPIOX][VALUE]	GPIOX 中断标志	0x00000000
0x03D4	IF[GPIOX][SET]		0x00000000
0x03D8	IF[GPIOX][CLEAR]		0x00000000
0x03DC	IF[GPIOX][TOGGLE]		0x00000000
0x03E0	IF[GPIOY][VALUE]	GPIOY 中断标志	0x00000000
0x03E4	IF[GPIOY][SET]		0x00000000
0x03E8	IF[GPIOY][CLEAR]		0x00000000
0x03EC	IF[GPIOY][TOGGLE]		0x00000000
0x03F0	IF[GPIOZ][VALUE]	GPIOZ 中断标志	0x00000000
0x03F4	IF[GPIOZ][SET]		0x00000000
0x03F8	IF[GPIOZ][CLEAR]		0x00000000
0x03FC	IF[GPIOZ][TOGGLE]		0x00000000
0x0400	IE[GPIOA][VALUE]	GPIOA 中断使能	0x00000000
0x0404	IE[GPIOA][SET]		0x00000000
0x0408	IE[GPIOA][CLEAR]		0x00000000
0x040C	IE[GPIOA][TOGGLE]		0x00000000
0x0410	IE[GPIOB][VALUE]	GPIOB 中断使能	0x00000000
0x0414	IE[GPIOB][SET]		0x00000000
0x0418	IE[GPIOB][CLEAR]		0x00000000
0x041C	IE[GPIOB][TOGGLE]		0x00000000
0x0420	IE[GPIOC][VALUE]	GPIOC 中断使能	0x00000000
0x0424	IE[GPIOC][SET]		0x00000000

地址偏移	名称	描述	复位值
0x0428	IE[GPIOC][CLEAR]		0x00000000
0x042C	IE[GPIOC][TOGGLE]		0x00000000
0x0430	IE[GPIOD][VALUE]	GPIOD 中断使能	0x00000000
0x0434	IE[GPIOD][SET]		0x00000000
0x0438	IE[GPIOD][CLEAR]		0x00000000
0x043C	IE[GPIOD][TOGGLE]		0x00000000
0x0440	IE[GPIOE][VALUE]	GPIOE 中断使能	0x00000000
0x0444	IE[GPIOE][SET]		0x00000000
0x0448	IE[GPIOE][CLEAR]		0x00000000
0x044C	IE[GPIOE][TOGGLE]		0x00000000
0x0450	IE[GPIOF][VALUE]	GPIOF 中断使能	0x00000000
0x0454	IE[GPIOF][SET]		0x00000000
0x0458	IE[GPIOF][CLEAR]		0x00000000
0x045C	IE[GPIOF][TOGGLE]		0x00000000
0x04D0	IE[GPIOX][VALUE]	GPIOX 中断使能	0x00000000
0x04D4	IE[GPIOX][SET]		0x00000000
0x04D8	IE[GPIOX][CLEAR]		0x00000000
0x04DC	IE[GPIOX][TOGGLE]		0x00000000
0x04E0	IE[GPIOY][VALUE]	GPIOY 中断使能	0x00000000
0x04E4	IE[GPIOY][SET]		0x00000000
0x04E8	IE[GPIOY][CLEAR]		0x00000000
0x04EC	IE[GPIOY][TOGGLE]		0x00000000
0x04F0	IE[GPIOZ][VALUE]	GPIOZ 中断使能	0x00000000
0x04F4	IE[GPIOZ][SET]		0x00000000
0x04F8	IE[GPIOZ][CLEAR]		0x00000000
0x04FC	IE[GPIOZ][TOGGLE]		0x00000000
0x0500	PL[GPIOA][VALUE]	GPIOA 中断极性	0x00000000
0x0504	PL[GPIOA][SET]		0x00000000
0x0508	PL[GPIOA][CLEAR]		0x00000000
0x050C	PL[GPIOA][TOGGLE]		0x00000000
0x0510	PL[GPIOB][VALUE]	GPIOB 中断极性	0x00000000
0x0514	PL[GPIOB][SET]		0x00000000
0x0518	PL[GPIOB][CLEAR]		0x00000000
0x051C	PL[GPIOB][TOGGLE]		0x00000000
0x0520	PL[GPIOC][VALUE]	GPIOC 中断极性	0x00000000
0x0524	PL[GPIOC][SET]		0x00000000
0x0528	PL[GPIOC][CLEAR]		0x00000000
0x052C	PL[GPIOC][TOGGLE]		0x00000000
0x0530	PL[GPIOD][VALUE]	GPIOD 中断极性	0x00000000
0x0534	PL[GPIOD][SET]		0x00000000

地址偏移	名称	描述	复位值
0x0538	PL[GPIOD][CLEAR]		0x00000000
0x053C	PL[GPIOD][TOGGLE]		0x00000000
0x0540	PL[GPIOE][VALUE]	GPIOE 中断极性	0x00000000
0x0544	PL[GPIOE][SET]		0x00000000
0x0548	PL[GPIOE][CLEAR]		0x00000000
0x054C	PL[GPIOE][TOGGLE]		0x00000000
0x0550	PL[GPIOF][VALUE]	GPIOF 中断极性	0x00000000
0x0554	PL[GPIOF][SET]		0x00000000
0x0558	PL[GPIOF][CLEAR]		0x00000000
0x055C	PL[GPIOF][TOGGLE]		0x00000000
0x05D0	PL[GPIOX][VALUE]	GPIOX 中断极性	0x00000000
0x05D4	PL[GPIOX][SET]		0x00000000
0x05D8	PL[GPIOX][CLEAR]		0x00000000
0x05DC	PL[GPIOX][TOGGLE]		0x00000000
0x05E0	PL[GPIOY][VALUE]	GPIOY 中断极性	0x00000000
0x05E4	PL[GPIOY][SET]		0x00000000
0x05E8	PL[GPIOY][CLEAR]		0x00000000
0x05EC	PL[GPIOY][TOGGLE]		0x00000000
0x05F0	PL[GPIOZ][VALUE]	GPIOZ 中断极性	0x00000000
0x05F4	PL[GPIOZ][SET]		0x00000000
0x05F8	PL[GPIOZ][CLEAR]		0x00000000
0x05FC	PL[GPIOZ][TOGGLE]		0x00000000
0x0600	TP[GPIOA][VALUE]	GPIOA 中断类型	0x00000000
0x0604	TP[GPIOA][SET]		0x00000000
0x0608	TP[GPIOA][CLEAR]		0x00000000
0x060C	TP[GPIOA][TOGGLE]		0x00000000
0x0610	TP[GPIOB][VALUE]	GPIOB 中断类型	0x00000000
0x0614	TP[GPIOB][SET]		0x00000000
0x0618	TP[GPIOB][CLEAR]		0x00000000
0x061C	TP[GPIOB][TOGGLE]		0x00000000
0x0620	TP[GPIOC][VALUE]	GPIOC 中断类型	0x00000000
0x0624	TP[GPIOC][SET]		0x00000000
0x0628	TP[GPIOC][CLEAR]		0x00000000
0x062C	TP[GPIOC][TOGGLE]		0x00000000
0x0630	TP[GPIOD][VALUE]	GPIOD 中断类型	0x00000000
0x0634	TP[GPIOD][SET]		0x00000000
0x0638	TP[GPIOD][CLEAR]		0x00000000
0x063C	TP[GPIOD][TOGGLE]		0x00000000
0x0640	TP[GPIOE][VALUE]	GPIOE 中断类型	0x00000000
0x0644	TP[GPIOE][SET]		0x00000000

地址偏移	名称	描述	复位值
0x0648	TP[GPIOE][CLEAR]		0x00000000
0x064C	TP[GPIOE][TOGGLE]		0x00000000
0x0650	TP[GPIOF][VALUE]	GPIOF 中断类型	0x00000000
0x0654	TP[GPIOF][SET]		0x00000000
0x0658	TP[GPIOF][CLEAR]		0x00000000
0x065C	TP[GPIOF][TOGGLE]		0x00000000
0x06D0	TP[GPIOX][VALUE]	GPIOX 中断类型	0x00000000
0x06D4	TP[GPIOX][SET]		0x00000000
0x06D8	TP[GPIOX][CLEAR]		0x00000000
0x06DC	TP[GPIOX][TOGGLE]		0x00000000
0x06E0	TP[GPIOY][VALUE]	GPIOY 中断类型	0x00000000
0x06E4	TP[GPIOY][SET]		0x00000000
0x06E8	TP[GPIOY][CLEAR]		0x00000000
0x06EC	TP[GPIOY][TOGGLE]		0x00000000
0x06F0	TP[GPIOZ][VALUE]	GPIOZ 中断类型	0x00000000
0x06F4	TP[GPIOZ][SET]		0x00000000
0x06F8	TP[GPIOZ][CLEAR]		0x00000000
0x06FC	TP[GPIOZ][TOGGLE]		0x00000000
0x0700	AS[GPIOA][VALUE]	GPIOA 异步中断	0x00000000
0x0704	AS[GPIOA][SET]		0x00000000
0x0708	AS[GPIOA][CLEAR]		0x00000000
0x070C	AS[GPIOA][TOGGLE]		0x00000000
0x0710	AS[GPIOB][VALUE]	GPIOB 异步中断	0x00000000
0x0714	AS[GPIOB][SET]		0x00000000
0x0718	AS[GPIOB][CLEAR]		0x00000000
0x071C	AS[GPIOB][TOGGLE]		0x00000000
0x0720	AS[GPIOC][VALUE]	GPIOC 异步中断	0x00000000
0x0724	AS[GPIOC][SET]		0x00000000
0x0728	AS[GPIOC][CLEAR]		0x00000000
0x072C	AS[GPIOC][TOGGLE]		0x00000000
0x0730	AS[GPIOD][VALUE]	GPIOD 异步中断	0x00000000
0x0734	AS[GPIOD][SET]		0x00000000
0x0738	AS[GPIOD][CLEAR]		0x00000000
0x073C	AS[GPIOD][TOGGLE]		0x00000000
0x0740	AS[GPIOE][VALUE]	GPIOE 异步中断	0x00000000
0x0744	AS[GPIOE][SET]		0x00000000
0x0748	AS[GPIOE][CLEAR]		0x00000000
0x074C	AS[GPIOE][TOGGLE]		0x00000000
0x0750	AS[GPIOF][VALUE]	GPIOF 异步中断	0x00000000
0x0754	AS[GPIOF][SET]		0x00000000

地址偏移	名称	描述	复位值
0x0758	AS[GPIOF][CLEAR]		0x00000000
0x075C	AS[GPIOF][TOGGLE]		0x00000000
0x07D0	AS[GPIOX][VALUE]	GPIOX 异步中断	0x00000000
0x07D4	AS[GPIOX][SET]		0x00000000
0x07D8	AS[GPIOX][CLEAR]		0x00000000
0x07DC	AS[GPIOX][TOGGLE]		0x00000000
0x07E0	AS[GPIOY][VALUE]	GPIOY 异步中断	0x00000000
0x07E4	AS[GPIOY][SET]		0x00000000
0x07E8	AS[GPIOY][CLEAR]		0x00000000
0x07EC	AS[GPIOY][TOGGLE]		0x00000000
0x07F0	AS[GPIOZ][VALUE]	GPIOZ 异步中断	0x00000000
0x07F4	AS[GPIOZ][SET]		0x00000000
0x07F8	AS[GPIOZ][CLEAR]		0x00000000
0x07FC	AS[GPIOZ][TOGGLE]		0x00000000

表 162: GPIO 寄存器列表

23.4 GPIO 寄存器描述

GPIO 的寄存器详细说明如下:

23.4.1 DI[VALUE] (0x0 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
INPUT																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

DI[VALUE] [31:0]

位域	名称	描述
31-0	INPUT	GPIO 输入值，每一位代表一个引脚 0: 引脚上为低电平 1: 引脚上为高电平

DI[VALUE] 位域

23.4.2 DI[SET] (0x4 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
INPUT																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

DI[SET] [31:0]

位域	名称	描述
31-0	INPUT	GPIO 输入值，每一位代表一个引脚 0: 引脚上为低电平 1: 引脚上为高电平

DI[SET] 位域

23.4.3 DI[CLEAR] (0x8 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
INPUT																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

DI[CLEAR] [31:0]

位域	名称	描述
31-0	INPUT	GPIO 输入值，每一位代表一个引脚 0: 引脚上为低电平 1: 引脚上为高电平

DI[CLEAR] 位域

23.4.4 DI[TOGGLE] (0xC + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
INPUT																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

DI[TOGGLE] [31:0]

位域	名称	描述
31-0	INPUT	GPIO 输入值，每一位代表一个引脚 0: 引脚上为低电平 1: 引脚上为高电平

DI[TOGGLE] 位域

23.4.5 DO[VALUE] (0x100 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
OUTPUT																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

DO[VALUE] [31:0]

位域	名称	描述
31-0	OUTPUT	GPIO 输出值，每一位代表一个引脚 0: 引脚输出低电平 1: 引脚输出高电平

DO[VALUE] 位域

23.4.6 DO[SET] (0x104 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OUTPUT																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

DO[SET] [31:0]

位域	名称	描述
31-0	OUTPUT	GPIO 输出值置位，每一位代表一个引脚，写 1 则置位，写 0 没有影响 0: 引脚输出不变 1: 引脚输出高电平

DO[SET] 位域

23.4.7 DO[CLEAR] (0x108 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
OUTPUT																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

DO[**CLEAR**] [31:0]

位域	名称	描述
31-0	OUTPUT	GPIO 输出值清零，每一位代表一个引脚，写 1 则清零，写 0 没有影响 0: 引脚输出不变 1: 引脚输出低电平

DO[**CLEAR**] 位域

23.4.8 DO[**TOGGLE**] (0x10C + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OUTPUT																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

DO[**TOGGLE**] [31:0]

位域	名称	描述
31-0	OUTPUT	GPIO 输出值翻转，每一位代表一个引脚，写 1 则翻转，写 0 没有影响 0: 引脚输出不变 1: 引脚输出翻转

DO[**TOGGLE**] 位域

23.4.9 OE[**VALUE**] (0x200 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DIRECTION																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

OE[**VALUE**] [31:0]

位域	名称	描述
31-0	DIRECTION	GPIO 方向，每一位代表一个引脚 0: 输入 1: 输出

OE[VALUE] 位域

23.4.10 OE[SET] (0x204 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
DIRECTION																																	
RW																																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

OE[SET] [31:0]

位域	名称	描述
31-0	DIRECTION	GPIO 方向置位，每一位代表一个引脚 0: OE 不变 1: OE 置 1

OE[SET] 位域

23.4.11 OE[CLEAR] (0x208 + 0x10 * n)

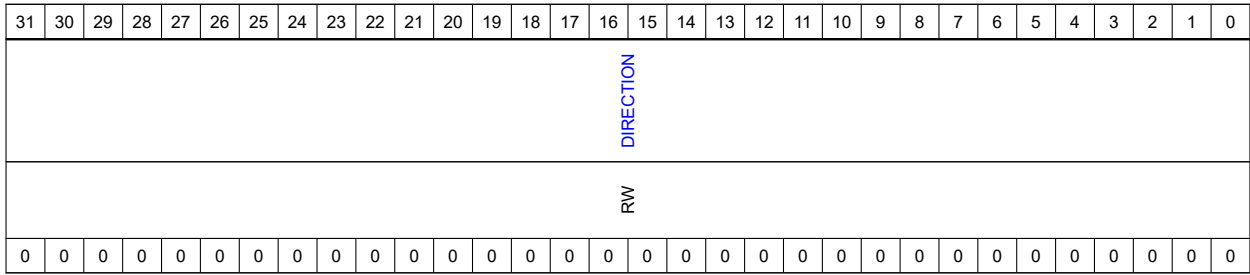
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
DIRECTION																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

OE[CLEAR] [31:0]

位域	名称	描述
31-0	DIRECTION	GPIO 方向清零，每一位代表一个引脚 0: OE 不变 1: OE 置 0

OE[CLEAR] 位域

23.4.12 OE[TOGGLE] (0x20C + 0x10 * n)

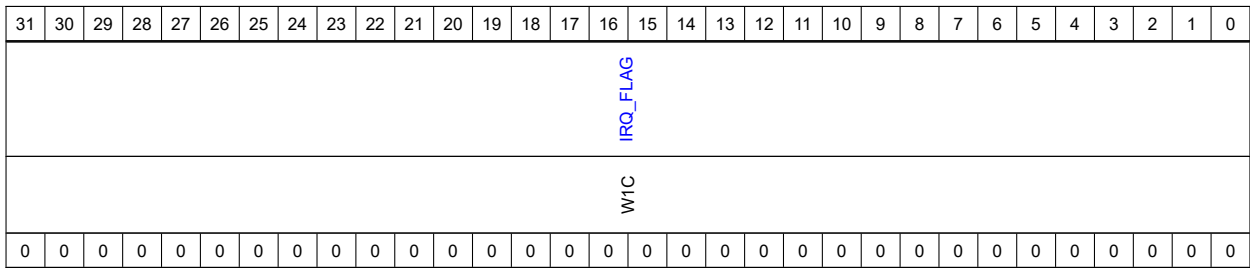


OE[TOGGLE] [31:0]

位域	名称	描述
31-0	DIRECTION	GPIO 方向翻转，每一位代表一个引脚 0: OE 不变 1: OE 翻转

OE[TOGGLE] 位域

23.4.13 IF[VALUE] (0x300 + 0x10 * n)

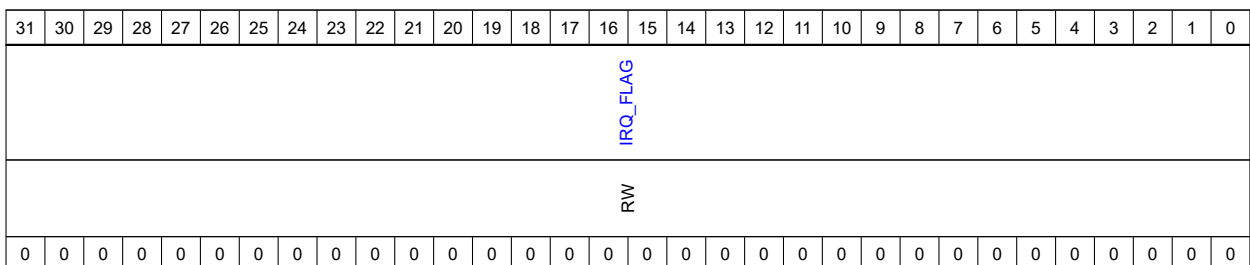


IF[VALUE] [31:0]

位域	名称	描述
31-0	IRQ_FLAG	GPIO 中断标志，每一位代表一个引脚，写 1 清零，写 0 无影响 0: 没有产生中断 1: 产生中断

IF[VALUE] 位域

23.4.14 IF[SET] (0x304 + 0x10 * n)



IF[SET] [31:0]

位域	名称	描述
31-0	IRQ_FLAG	GPIO 中断标志，每一位代表一个引脚，写入 0 和 1 均会清零 0: 没有产生中断 1: 产生中断

IF[SET] 位域

23.4.15 IF[CLEAR] (0x308 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
IRQ_FLAG																																	
RW																																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

IF[CLEAR] [31:0]

位域	名称	描述
31-0	IRQ_FLAG	GPIO 中断标志，每一位代表一个引脚，写 0 清零，写 1 无影响 0: 没有产生中断 1: 产生中断

IF[CLEAR] 位域

23.4.16 IF[TOGGLE] (0x30C + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
IRQ_FLAG																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

IF[TOGGLE] [31:0]

位域	名称	描述
31-0	IRQ_FLAG	GPIO 中断标志，每一位代表一个引脚，写 0 清零，写 1 无影响 0: 没有产生中断 1: 产生中断

IF[TOGGLE] 位域

23.4.17 IE[VALUE] (0x400 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
IRQ_EN																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

IE[VALUE] [31:0]

位域	名称	描述
31-0	IRQ_EN	GPIO 中断使能，每一位代表一个引脚 0: 禁止中断 1: 使能中断

IE[VALUE] 位域

23.4.18 IE[SET] (0x404 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
IRQ_EN																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

IE[SET] [31:0]

位域	名称	描述
31-0	IRQ_EN	GPIO 中断使能置位，每一位代表一个引脚 0: 禁止中断 1: 使能中断

IE[SET] 位域

23.4.19 IE[CLEAR] (0x408 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
IRQ_EN																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

IE[CLEAR] [31:0]

位域	名称	描述
31-0	IRQ_EN	GPIO 中断使能清零，每一位代表一个引脚 0: 禁止中断 1: 使能中断

IE[CLEAR] 位域

23.4.20 IE[TOGGLE] (0x40C + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
IRQ_EN																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

IE[TOGGLE] [31:0]

位域	名称	描述
31-0	IRQ_EN	GPIO 中断使能翻转，每一位代表一个引脚 0: 禁止中断 1: 使能中断

IE[TOGGLE] 位域

23.4.21 PL[VALUE] (0x500 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
IRQ_POL																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

PL[VALUE] [31:0]

位域	名称	描述
31-0	IRQ_POL	GPIO 中断极性，每一位代表一个引脚 0: 中断在高电平或上升沿产生 1: 中断在低电平或下降沿产生

PL[VALUE] 位域

23.4.22 PL[SET] (0x504 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
IRQ_POL																																	
RW																																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PL[SET] [31:0]

位域	名称	描述
31-0	IRQ_POL	GPIO 中断极性置位，每一位代表一个引脚 0: 中断在高电平或上升沿产生 1: 中断在低电平或下降沿产生

PL[SET] 位域

23.4.23 PL[CLEAR] (0x508 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
IRQ_POL																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PL[CLEAR] [31:0]

位域	名称	描述
31-0	IRQ_POL	GPIO 中断极性清零，每一位代表一个引脚 0: 中断在高电平或上升沿产生 1: 中断在低电平或下降沿产生

PL[CLEAR] 位域

23.4.24 PL[TOGGLE] (0x50C + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
IRQ_POL																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PL[TOGGLE] [31:0]

位域	名称	描述
31-0	IRQ_POL	GPIO 中断极性翻转，每一位代表一个引脚 0: 中断在高电平或上升沿产生 1: 中断在低电平或下降沿产生

PL[TOGGLE] 位域

23.4.25 TP[VALUE] (0x600 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
IRQ_TYPE																																	
RW																																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TP[VALUE] [31:0]

位域	名称	描述
31-0	IRQ_TYPE	GPIO 中断类型，每一位代表一个引脚 0: 中断以电平方式产生 1: 中断以边沿方式产生

TP[VALUE] 位域

23.4.26 TP[SET] (0x604 + 0x10 * n)

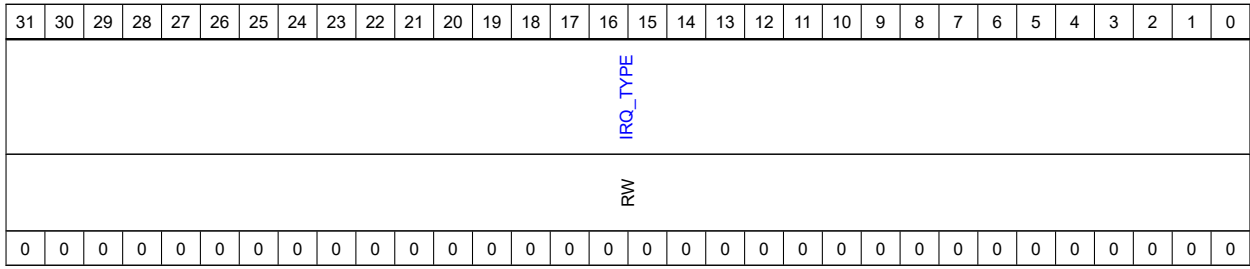
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
IRQ_TYPE																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TP[SET] [31:0]

位域	名称	描述
31-0	IRQ_TYPE	GPIO 中断类型置位，每一位代表一个引脚 0: 中断以电平方式产生 1: 中断以边沿方式产生

TP[SET] 位域

23.4.27 TP[CLEAR] (0x608 + 0x10 * n)

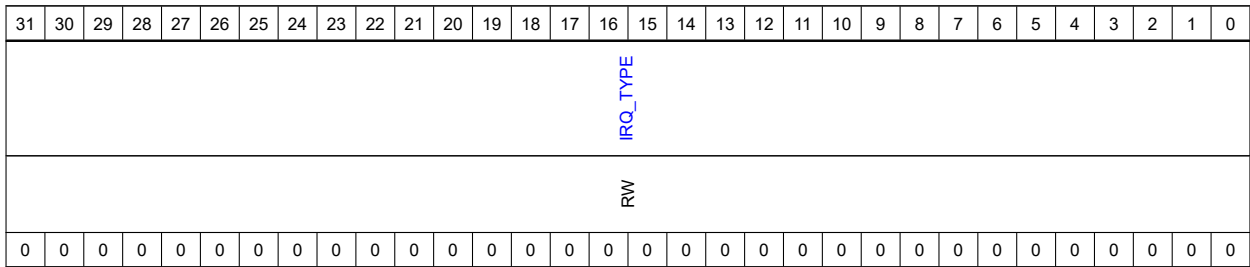


TP[CLEAR] [31:0]

位域	名称	描述
31-0	IRQ_TYPE	GPIO 中断类型清零，每一位代表一个引脚 0: 中断以电平方式产生 1: 中断以边沿方式产生

TP[CLEAR] 位域

23.4.28 TP[TOGGLE] (0x60C + 0x10 * n)

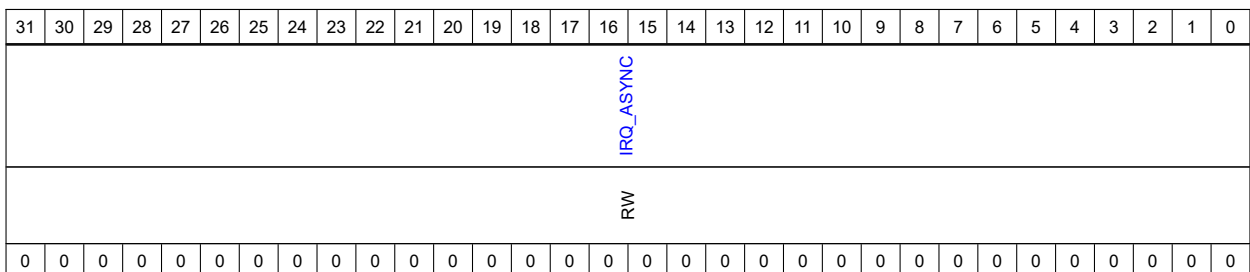


TP[TOGGLE] [31:0]

位域	名称	描述
31-0	IRQ_TYPE	GPIO 中断类型翻转，每一位代表一个引脚 0: 中断以电平方式产生 1: 中断以边沿方式产生

TP[TOGGLE] 位域

23.4.29 AS[VALUE] (0x700 + 0x10 * n)



AS[VALUE] [31:0]

位域	名称	描述
31-0	IRQ_ASYNC	GPIO 以异步方式产生中断，每一位代表一个引脚。 0: 使用系统时钟产生中断 1: 利用组合逻辑产生中断 注：异步方式可以在没有时钟的条件下产生中断，但中断信号的产生对环境干扰较敏感。

AS[VALUE] 位域

23.4.30 AS[SET] (0x704 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
																IRQ_ASYNC																	
RW																																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

AS[SET] [31:0]

位域	名称	描述
31-0	IRQ_ASYNC	GPIO 以异步方式产生中断置位，每一位代表一个引脚。 0: 使用系统时钟产生中断 1: 利用组合逻辑产生中断 注：异步方式可以在没有时钟的条件下产生中断，但中断信号的产生对环境干扰较敏感。

AS[SET] 位域

23.4.31 AS[CLEAR] (0x708 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
																IRQ_ASYNC																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

AS[CLEAR] [31:0]

位域	名称	描述
31-0	IRQ_ASYNC	GPIO 以异步方式产生中断清零，每一位代表一个引脚。 0: 使用系统时钟产生中断 1: 利用组合逻辑产生中断 注：异步方式可以在没有时钟的条件下产生中断，但中断信号的产生对环境干扰较敏感。

AS[CLEAR] 位域

23.4.32 AS[TOGGLE] (0x70C + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
																IRQ_ASYNC																	
RW																																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

AS[TOGGLE] [31:0]

位域	名称	描述
31-0	IRQ_ASYNC	GPIO 以异步方式产生中断翻转，每一位代表一个引脚。 0: 使用系统时钟产生中断 1: 利用组合逻辑产生中断 注：异步方式可以在没有时钟的条件下产生中断，但中断信号的产生对环境干扰较敏感。

AS[TOGGLE] 位域

24 GPIO 管理器 GPIOM

本章节描述了 GPIO 管理器 GPIOM 的主要特性和功能。GPIO 管理器的主要功能是为任一 IO 指定 GPIO 配置生效的模块，每个 IO 都可以单独地从 GPIO 控制器（GPIO0）和快速 GPIO 控制器（FGPIO0）中指定作为其控制器。

24.1 特性总结

本章节介绍 GPIO 管理器 GPIOM 的主要特性：

- 分配 IO 给指定的 GPIO 控制器
- 配置 IO 输入是否对特定 GPIO 控制器可见
- GPIOM 寄存器访问控制
- GPIOM 寄存器锁定

24.2 功能描述

本章节介绍 GPIO 管理器 GPIOM 的功能。

24.2.1 GPIO 分配

本产品支持多个 GPIO 控制器，其目的是为了更方便多核，多任务间实现 GPIO 资源隔离。GPIO 管理器的主要功能是管理所有的 IO，每一个 IO 都可以单独地指定由某一个 GPIO 控制器控制，其他 GPIO 控制器无法控制 GPIO。

用户可以通过 GPIOxASSIGNy 寄存器实现管理 Px 的 y 引脚。该寄存器的 SELECT 位域可以选择这个 IO 收到哪个 GPIO 控制器控制：

- 0'b0, GPIO0
- 0'b01, GPIO1
- 0'b1, FGPIO0
- 0'b11, FGPIO1

GPIOxASSIGNy 寄存器的 HIDE 位域，由 4 个 HIDE 位组成，每一位置 1，即表示这个 IO 的输入在对应的 GPIO 控制器 DI 寄存器内不可见，即 GPIO 控制器无法读取到这个 IO 的输入。

- HIDE[0]，置 1 表示 IO 对 GPIO0 不可见
- HIDE[1]，置 1 表示 IO 对 GPIO1 不可见
- HIDE[2]，置 1 表示 IO 对 FGPIO0 不可见
- HIDE[3]，置 1 表示 IO 对 FGPIO1 不可见

24.2.2 访问控制

GPIOxASSIGNy 寄存器的 LOCK 位，可以用来锁定这个 IO 的对应寄存器。一旦置 1，这个寄存器的配置直到下次复位前都不能再更改。

GPIOxASSIGNy 寄存器的 NON_SEC 位，可以按照系统安全状态进行访问权限控制。一旦置 1，寄存器只能在安全状态下访问。请访问系统安全的相关章节获取系统安全状态的详细信息。

24.3 GPIOM 寄存器列表

GPIOM 的寄存器列表如下：

GPIOM base address: 0xF0008000

地址偏移	名称	描述	复位值
0x0000	ASSIGN[GPIOA][PIN][PIN00]	GPIOA 管理寄存器	0x00000000
0x0004	ASSIGN[GPIOA][PIN][PIN01]	GPIOA 管理寄存器	0x00000000
0x0008	ASSIGN[GPIOA][PIN][PIN02]	GPIOA 管理寄存器	0x00000000
0x000C	ASSIGN[GPIOA][PIN][PIN03]	GPIOA 管理寄存器	0x00000000
0x0010	ASSIGN[GPIOA][PIN][PIN04]	GPIOA 管理寄存器	0x00000000
0x0014	ASSIGN[GPIOA][PIN][PIN05]	GPIOA 管理寄存器	0x00000000
0x0018	ASSIGN[GPIOA][PIN][PIN06]	GPIOA 管理寄存器	0x00000000
0x001C	ASSIGN[GPIOA][PIN][PIN07]	GPIOA 管理寄存器	0x00000000
0x0020	ASSIGN[GPIOA][PIN][PIN08]	GPIOA 管理寄存器	0x00000000
0x0024	ASSIGN[GPIOA][PIN][PIN09]	GPIOA 管理寄存器	0x00000000
0x0028	ASSIGN[GPIOA][PIN][PIN10]	GPIOA 管理寄存器	0x00000000
0x002C	ASSIGN[GPIOA][PIN][PIN11]	GPIOA 管理寄存器	0x00000000
0x0030	ASSIGN[GPIOA][PIN][PIN12]	GPIOA 管理寄存器	0x00000000
0x0034	ASSIGN[GPIOA][PIN][PIN13]	GPIOA 管理寄存器	0x00000000
0x0038	ASSIGN[GPIOA][PIN][PIN14]	GPIOA 管理寄存器	0x00000000
0x003C	ASSIGN[GPIOA][PIN][PIN15]	GPIOA 管理寄存器	0x00000000
0x0040	ASSIGN[GPIOA][PIN][PIN16]	GPIOA 管理寄存器	0x00000000
0x0044	ASSIGN[GPIOA][PIN][PIN17]	GPIOA 管理寄存器	0x00000000
0x0048	ASSIGN[GPIOA][PIN][PIN18]	GPIOA 管理寄存器	0x00000000
0x004C	ASSIGN[GPIOA][PIN][PIN19]	GPIOA 管理寄存器	0x00000000
0x0050	ASSIGN[GPIOA][PIN][PIN20]	GPIOA 管理寄存器	0x00000000
0x0054	ASSIGN[GPIOA][PIN][PIN21]	GPIOA 管理寄存器	0x00000000
0x0058	ASSIGN[GPIOA][PIN][PIN22]	GPIOA 管理寄存器	0x00000000
0x005C	ASSIGN[GPIOA][PIN][PIN23]	GPIOA 管理寄存器	0x00000000
0x0060	ASSIGN[GPIOA][PIN][PIN24]	GPIOA 管理寄存器	0x00000000
0x0064	ASSIGN[GPIOA][PIN][PIN25]	GPIOA 管理寄存器	0x00000000
0x0068	ASSIGN[GPIOA][PIN][PIN26]	GPIOA 管理寄存器	0x00000000
0x006C	ASSIGN[GPIOA][PIN][PIN27]	GPIOA 管理寄存器	0x00000000
0x0070	ASSIGN[GPIOA][PIN][PIN28]	GPIOA 管理寄存器	0x00000000
0x0074	ASSIGN[GPIOA][PIN][PIN29]	GPIOA 管理寄存器	0x00000000
0x0078	ASSIGN[GPIOA][PIN][PIN30]	GPIOA 管理寄存器	0x00000000
0x007C	ASSIGN[GPIOA][PIN][PIN31]	GPIOA 管理寄存器	0x00000000
0x0080	ASSIGN[GPIOB][PIN][PIN00]	GPIOB 管理寄存器	0x00000000
0x0084	ASSIGN[GPIOB][PIN][PIN01]	GPIOB 管理寄存器	0x00000000
0x0088	ASSIGN[GPIOB][PIN][PIN02]	GPIOB 管理寄存器	0x00000000
0x008C	ASSIGN[GPIOB][PIN][PIN03]	GPIOB 管理寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0090	ASSIGN[GPIOB][PIN][PIN04]	GPIOB 管理寄存器	0x00000000
0x0094	ASSIGN[GPIOB][PIN][PIN05]	GPIOB 管理寄存器	0x00000000
0x0098	ASSIGN[GPIOB][PIN][PIN06]	GPIOB 管理寄存器	0x00000000
0x009C	ASSIGN[GPIOB][PIN][PIN07]	GPIOB 管理寄存器	0x00000000
0x00A0	ASSIGN[GPIOB][PIN][PIN08]	GPIOB 管理寄存器	0x00000000
0x00A4	ASSIGN[GPIOB][PIN][PIN09]	GPIOB 管理寄存器	0x00000000
0x00A8	ASSIGN[GPIOB][PIN][PIN10]	GPIOB 管理寄存器	0x00000000
0x00AC	ASSIGN[GPIOB][PIN][PIN11]	GPIOB 管理寄存器	0x00000000
0x00B0	ASSIGN[GPIOB][PIN][PIN12]	GPIOB 管理寄存器	0x00000000
0x00B4	ASSIGN[GPIOB][PIN][PIN13]	GPIOB 管理寄存器	0x00000000
0x00B8	ASSIGN[GPIOB][PIN][PIN14]	GPIOB 管理寄存器	0x00000000
0x00BC	ASSIGN[GPIOB][PIN][PIN15]	GPIOB 管理寄存器	0x00000000
0x00C0	ASSIGN[GPIOB][PIN][PIN16]	GPIOB 管理寄存器	0x00000000
0x00C4	ASSIGN[GPIOB][PIN][PIN17]	GPIOB 管理寄存器	0x00000000
0x00C8	ASSIGN[GPIOB][PIN][PIN18]	GPIOB 管理寄存器	0x00000000
0x00CC	ASSIGN[GPIOB][PIN][PIN19]	GPIOB 管理寄存器	0x00000000
0x00D0	ASSIGN[GPIOB][PIN][PIN20]	GPIOB 管理寄存器	0x00000000
0x00D4	ASSIGN[GPIOB][PIN][PIN21]	GPIOB 管理寄存器	0x00000000
0x00D8	ASSIGN[GPIOB][PIN][PIN22]	GPIOB 管理寄存器	0x00000000
0x00DC	ASSIGN[GPIOB][PIN][PIN23]	GPIOB 管理寄存器	0x00000000
0x00E0	ASSIGN[GPIOB][PIN][PIN24]	GPIOB 管理寄存器	0x00000000
0x00E4	ASSIGN[GPIOB][PIN][PIN25]	GPIOB 管理寄存器	0x00000000
0x00E8	ASSIGN[GPIOB][PIN][PIN26]	GPIOB 管理寄存器	0x00000000
0x00EC	ASSIGN[GPIOB][PIN][PIN27]	GPIOB 管理寄存器	0x00000000
0x00F0	ASSIGN[GPIOB][PIN][PIN28]	GPIOB 管理寄存器	0x00000000
0x00F4	ASSIGN[GPIOB][PIN][PIN29]	GPIOB 管理寄存器	0x00000000
0x00F8	ASSIGN[GPIOB][PIN][PIN30]	GPIOB 管理寄存器	0x00000000
0x00FC	ASSIGN[GPIOB][PIN][PIN31]	GPIOB 管理寄存器	0x00000000
0x0100	ASSIGN[GPIOC][PIN][PIN00]	GPIOC 管理寄存器	0x00000000
0x0104	ASSIGN[GPIOC][PIN][PIN01]	GPIOC 管理寄存器	0x00000000
0x0108	ASSIGN[GPIOC][PIN][PIN02]	GPIOC 管理寄存器	0x00000000
0x010C	ASSIGN[GPIOC][PIN][PIN03]	GPIOC 管理寄存器	0x00000000
0x0110	ASSIGN[GPIOC][PIN][PIN04]	GPIOC 管理寄存器	0x00000000
0x0114	ASSIGN[GPIOC][PIN][PIN05]	GPIOC 管理寄存器	0x00000000
0x0118	ASSIGN[GPIOC][PIN][PIN06]	GPIOC 管理寄存器	0x00000000
0x011C	ASSIGN[GPIOC][PIN][PIN07]	GPIOC 管理寄存器	0x00000000
0x0120	ASSIGN[GPIOC][PIN][PIN08]	GPIOC 管理寄存器	0x00000000
0x0124	ASSIGN[GPIOC][PIN][PIN09]	GPIOC 管理寄存器	0x00000000
0x0128	ASSIGN[GPIOC][PIN][PIN10]	GPIOC 管理寄存器	0x00000000
0x012C	ASSIGN[GPIOC][PIN][PIN11]	GPIOC 管理寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0130	ASSIGN[GPIOC][PIN][PIN12]	GPIOC 管理寄存器	0x00000000
0x0134	ASSIGN[GPIOC][PIN][PIN13]	GPIOC 管理寄存器	0x00000000
0x0138	ASSIGN[GPIOC][PIN][PIN14]	GPIOC 管理寄存器	0x00000000
0x013C	ASSIGN[GPIOC][PIN][PIN15]	GPIOC 管理寄存器	0x00000000
0x0140	ASSIGN[GPIOC][PIN][PIN16]	GPIOC 管理寄存器	0x00000000
0x0144	ASSIGN[GPIOC][PIN][PIN17]	GPIOC 管理寄存器	0x00000000
0x0148	ASSIGN[GPIOC][PIN][PIN18]	GPIOC 管理寄存器	0x00000000
0x014C	ASSIGN[GPIOC][PIN][PIN19]	GPIOC 管理寄存器	0x00000000
0x0150	ASSIGN[GPIOC][PIN][PIN20]	GPIOC 管理寄存器	0x00000000
0x0154	ASSIGN[GPIOC][PIN][PIN21]	GPIOC 管理寄存器	0x00000000
0x0158	ASSIGN[GPIOC][PIN][PIN22]	GPIOC 管理寄存器	0x00000000
0x015C	ASSIGN[GPIOC][PIN][PIN23]	GPIOC 管理寄存器	0x00000000
0x0160	ASSIGN[GPIOC][PIN][PIN24]	GPIOC 管理寄存器	0x00000000
0x0164	ASSIGN[GPIOC][PIN][PIN25]	GPIOC 管理寄存器	0x00000000
0x0168	ASSIGN[GPIOC][PIN][PIN26]	GPIOC 管理寄存器	0x00000000
0x016C	ASSIGN[GPIOC][PIN][PIN27]	GPIOC 管理寄存器	0x00000000
0x0170	ASSIGN[GPIOC][PIN][PIN28]	GPIOC 管理寄存器	0x00000000
0x0174	ASSIGN[GPIOC][PIN][PIN29]	GPIOC 管理寄存器	0x00000000
0x0178	ASSIGN[GPIOC][PIN][PIN30]	GPIOC 管理寄存器	0x00000000
0x017C	ASSIGN[GPIOC][PIN][PIN31]	GPIOC 管理寄存器	0x00000000
0x0180	ASSIGN[GPIOD][PIN][PIN00]	GPIOD 管理寄存器	0x00000000
0x0184	ASSIGN[GPIOD][PIN][PIN01]	GPIOD 管理寄存器	0x00000000
0x0188	ASSIGN[GPIOD][PIN][PIN02]	GPIOD 管理寄存器	0x00000000
0x018C	ASSIGN[GPIOD][PIN][PIN03]	GPIOD 管理寄存器	0x00000000
0x0190	ASSIGN[GPIOD][PIN][PIN04]	GPIOD 管理寄存器	0x00000000
0x0194	ASSIGN[GPIOD][PIN][PIN05]	GPIOD 管理寄存器	0x00000000
0x0198	ASSIGN[GPIOD][PIN][PIN06]	GPIOD 管理寄存器	0x00000000
0x019C	ASSIGN[GPIOD][PIN][PIN07]	GPIOD 管理寄存器	0x00000000
0x01A0	ASSIGN[GPIOD][PIN][PIN08]	GPIOD 管理寄存器	0x00000000
0x01A4	ASSIGN[GPIOD][PIN][PIN09]	GPIOD 管理寄存器	0x00000000
0x01A8	ASSIGN[GPIOD][PIN][PIN10]	GPIOD 管理寄存器	0x00000000
0x01AC	ASSIGN[GPIOD][PIN][PIN11]	GPIOD 管理寄存器	0x00000000
0x01B0	ASSIGN[GPIOD][PIN][PIN12]	GPIOD 管理寄存器	0x00000000
0x01B4	ASSIGN[GPIOD][PIN][PIN13]	GPIOD 管理寄存器	0x00000000
0x01B8	ASSIGN[GPIOD][PIN][PIN14]	GPIOD 管理寄存器	0x00000000
0x01BC	ASSIGN[GPIOD][PIN][PIN15]	GPIOD 管理寄存器	0x00000000
0x01C0	ASSIGN[GPIOD][PIN][PIN16]	GPIOD 管理寄存器	0x00000000
0x01C4	ASSIGN[GPIOD][PIN][PIN17]	GPIOD 管理寄存器	0x00000000
0x01C8	ASSIGN[GPIOD][PIN][PIN18]	GPIOD 管理寄存器	0x00000000
0x01CC	ASSIGN[GPIOD][PIN][PIN19]	GPIOD 管理寄存器	0x00000000

地址偏移	名称	描述	复位值
0x01D0	ASSIGN[GPIOD][PIN][PIN20]	GPIOD 管理寄存器	0x00000000
0x01D4	ASSIGN[GPIOD][PIN][PIN21]	GPIOD 管理寄存器	0x00000000
0x01D8	ASSIGN[GPIOD][PIN][PIN22]	GPIOD 管理寄存器	0x00000000
0x01DC	ASSIGN[GPIOD][PIN][PIN23]	GPIOD 管理寄存器	0x00000000
0x0680	ASSIGN[GPIOX][PIN][PIN00]	GPIOX 管理寄存器	0x00000000
0x0684	ASSIGN[GPIOX][PIN][PIN01]	GPIOX 管理寄存器	0x00000000
0x0688	ASSIGN[GPIOX][PIN][PIN02]	GPIOX 管理寄存器	0x00000000
0x068C	ASSIGN[GPIOX][PIN][PIN03]	GPIOX 管理寄存器	0x00000000
0x0690	ASSIGN[GPIOX][PIN][PIN04]	GPIOX 管理寄存器	0x00000000
0x0694	ASSIGN[GPIOX][PIN][PIN05]	GPIOX 管理寄存器	0x00000000
0x0698	ASSIGN[GPIOX][PIN][PIN06]	GPIOX 管理寄存器	0x00000000
0x069C	ASSIGN[GPIOX][PIN][PIN07]	GPIOX 管理寄存器	0x00000000
0x0700	ASSIGN[GPIOY][PIN][PIN00]	GPIOY 管理寄存器	0x00000000
0x0704	ASSIGN[GPIOY][PIN][PIN01]	GPIOY 管理寄存器	0x00000000
0x0708	ASSIGN[GPIOY][PIN][PIN02]	GPIOY 管理寄存器	0x00000000
0x070C	ASSIGN[GPIOY][PIN][PIN03]	GPIOY 管理寄存器	0x00000000
0x0710	ASSIGN[GPIOY][PIN][PIN04]	GPIOY 管理寄存器	0x00000000
0x0714	ASSIGN[GPIOY][PIN][PIN05]	GPIOY 管理寄存器	0x00000000
0x0718	ASSIGN[GPIOY][PIN][PIN06]	GPIOY 管理寄存器	0x00000000
0x071C	ASSIGN[GPIOY][PIN][PIN07]	GPIOY 管理寄存器	0x00000000
0x0720	ASSIGN[GPIOY][PIN][PIN08]	GPIOY 管理寄存器	0x00000000
0x0724	ASSIGN[GPIOY][PIN][PIN09]	GPIOY 管理寄存器	0x00000000
0x0728	ASSIGN[GPIOY][PIN][PIN10]	GPIOY 管理寄存器	0x00000000
0x072C	ASSIGN[GPIOY][PIN][PIN11]	GPIOY 管理寄存器	0x00000000
0x0780	ASSIGN[GPIOZ][PIN][PIN00]	GPIOZ 管理寄存器	0x00000000
0x0784	ASSIGN[GPIOZ][PIN][PIN01]	GPIOZ 管理寄存器	0x00000000
0x0788	ASSIGN[GPIOZ][PIN][PIN02]	GPIOZ 管理寄存器	0x00000000
0x078C	ASSIGN[GPIOZ][PIN][PIN03]	GPIOZ 管理寄存器	0x00000000
0x0790	ASSIGN[GPIOZ][PIN][PIN04]	GPIOZ 管理寄存器	0x00000000
0x0794	ASSIGN[GPIOZ][PIN][PIN05]	GPIOZ 管理寄存器	0x00000000
0x0798	ASSIGN[GPIOZ][PIN][PIN06]	GPIOZ 管理寄存器	0x00000000
0x079C	ASSIGN[GPIOZ][PIN][PIN07]	GPIOZ 管理寄存器	0x00000000
0x07A0	ASSIGN[GPIOZ][PIN][PIN08]	GPIOZ 管理寄存器	0x00000000
0x07A4	ASSIGN[GPIOZ][PIN][PIN09]	GPIOZ 管理寄存器	0x00000000
0x07A8	ASSIGN[GPIOZ][PIN][PIN10]	GPIOZ 管理寄存器	0x00000000
0x07AC	ASSIGN[GPIOZ][PIN][PIN11]	GPIOZ 管理寄存器	0x00000000

表 163: GPIOM 寄存器列表

24.4 GPIO 寄存器描述

GPIOM 的寄存器详细说明如下：

24.4.1 ASSIGN[PIN] (0x0 + 0x80 * n + 0x4 * m)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LOCK	RSVD																			HIDE	RSVD							SELECT			
RW	N/A																			RW	N/A							RW			
0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	x	x	x	x	x	x	x	0

ASSIGN[PIN] [31:0]

位域	名称	描述
31	LOCK	锁定该寄存器的设置，锁定后无法解锁，锁定只能由复位清零 0: 寄存器字段可以修改 1: 寄存器字段不可修改
9-8	HIDE	引脚状态对 GPIO 可见 0 位: 1, GPIO0 不可见; 0: GPIO0 可见 1 位: 1, CPU0 快速 GPIO0 不可见; 0: CPU0 快速 GPIO0 可见
0	SELECT	选择引脚控制来源 0: GPIO0; 1: CPU0 快速 GPIO

ASSIGN[PIN] 位域

25 存储器概述

本章节介绍了本产品的内部存储器和外部存储外设相关接口。

25.1 内部 SRAM

本产品集成了总共 800 KB 内部 RAM，其中包括处理器的本地存储器和通用内存。

25.1.1 本地存储器 Local Memory

本地存储器 LM 包括指令本地存储器 ILM 和数据本地存储器 DLM，是指可以与内核工作在相同时钟频率，可以供内核实现零等待周期访问的内存。本产品上 RISC-V CPU0 配置有 256 KB 的本地存储器。本地存储器 LM 可被处理器直接访问，也能通过处理器的总线从接口被片上的其他主设备访问，其对应系统地址映射表上的 LM 和 LM_SLV。

ILD 和 DLM 的分配如下：

- ILM0, RISC-V CPU0 的指令本地存储器, 128KB;
- DLM0, RISC-V CPU0 的数据本地存储器, 128KB;
- ILM1, RISC-V CPU1 的指令本地存储器, 128KB;
- DLM1, RISC-V CPU1 的数据本地存储器, 128KB;

25.1.2 通用内存

本产品支持通用内存如下：

- AXI SRAM0, 256KB, 位于 AXI 总线;
- AHB SRAM, 32KB, 位于 AHB 总线;

25.2 通用寄存器

本产品包含一定容量的通用寄存器 GPR(General Purpose Register), 可供用户存放数据供特殊用途。

- 电源管理域通用寄存器 PGPR, 容量 64 Byte, 位于电源管理域, 可以在系统电源域掉电时保存数据。并且不受系统电源域复位影响。
- 电池备份域通用寄存器 BGPR, 容量 32 Byte, 位于电池备份域, 可以在系统电源域, 电源管理域掉电时保存数据。并且不受系统电源域, 电源管理域复位影响。

25.3 串行总线控制器 XPI

串行总线控制器 XPI 支持连接各类可串行访问的外部存储器, 也可以与一些支持串行总线的器件互联。

XPI 支持的外部存储器包括串行 NOR Flash, 串行 NAND Flash, 串行 PSRAM 等, 也支持 HyperBus 器件, 如 HyperRAM, HyperFlash。

XPI0 连接外部 NOR Flash 时, 支持代码在线执行 XIP。并可以通过在线解密模块 EXIP 实现代码和数据的在线解密, 即数据和代码可以以密文的形式存放在外部 NOR Flash 中。

25.4 只读存储器 ROM

本产品支持 128KB 内部只读存储器 ROM。

ROM 存放本产品的启动代码, Flashloader 和部分外设驱动程序。

25.5 一次性可编程存储器 OTP

本产品支持 4096 bit 熔丝作为片上一次性可编程存储器 OTP。

OTP 用于存储以下信息：

- 产品的独特序列号 Unique ID
- 产品的启动配置信息
- 产品的安全配置信息
- 一部分安全密钥。
- 产品出厂时存放的片上模拟模块校正数据
- 供用户使用的通用数据

一次性可编程存储器 OTP 的管理由 OTP 控制器实现。用户可以通过 OTP 控制器实现对 OTP 的读和烧写操作。此外，OTP 控制器还负责实现 OTP 的读保护和写保护。

本产品上，用户在烧写 OTP 熔丝阵列时，需要打开 LDOOTP，在烧写完成后，必须关闭 LDOOTP。

26 OTP 和 OTP 控制器

本章节介绍片上一次性可编程存储器 OTP 和 OTP 控制器的主要功能和特点。

26.1 特性总结

片上一次性可编程存储器 OTP 的特性如下：

- OTP 基于熔丝阵列实现，熔丝阵列内的每个位可以烧写一次，烧写之后不可更改
- OTP 熔丝阵列包含 128 个字 (word)，每个字包含 32 位 (bit) 熔丝，容量共 4096 位
- OTP 字按功能和特性分为以下不同类型：
 - 识别 (IDENTITY)：芯片的出厂信息，UUID 等信息归为识别类型，此类信息由原厂烧写，安全启动的公钥 HASH 也归为识别类型，可由客户烧写
 - 安全 (SECURE)：芯片的生命周期，OTP 硬件锁定位等 OTP 字归为安全类型
 - 密钥 (SECRET)：各类密钥，如 Debug Key，EXIP 的 KEK，密钥管理器的 FMK 等归为密钥类型
 - 通用 (GENERAL)：用户可自由烧录通用数据，归为通用类型。保留给 BOOT ROM 使用的控制 OTP 字，也归为通用类型
- 支持 32 位 OTP 硬件锁定位，每个锁定位对应 4 个 OTP 字，结合 OTP 控制器的影子锁定位和熔丝锁定位，实现 OTP 读和烧写保护

26.1.1 OTP 控制器特性总结

本产品的一次性可编程存储器 OTP 管理由 OTP 控制器实现。用户可以通过 OTP 控制器实现对 OTP 的读和烧写操作。此外，OTP 控制器还负责实现 OTP 的读保护和写保护。

OTP 控制器在系统地址映射上分为 2 部分：

- 本体部分 (内存映射表上命名为 OTP)
- 影子部分 (内存映射表上命名为 OTPSHW)

OTP 控制器的特性，以及本体部分 (OTP) 和影子部分 (OTPSHW) 的不同配置如下：

- 支持 128 个影子寄存器，对应 OTP 的 128 个字
 - 本体部分 (OTP) 包含影子寄存器 0~15，对应 OTP 字 0~15
 - 影子部分 (OTPSHW) 包含影子寄存器 16~127，对应 OTP 字 16~127
- 影子锁定寄存器，OTP 每个字对应 2 位锁定位，影子锁定寄存器可配置影子寄存器的读写保护
 - 本体部分 (OTP) 包含影子锁定寄存器 0，对应 OTP 字 0~15
 - 影子部分 (OTPSHW) 包含影子锁定寄存器 1~7，对应 OTP 字 16~127
- 支持 128 个熔丝寄存器，对应 OTP 的 128 个字，熔丝寄存器是 OTP 的直接读写接口
 - 本体部分 (OTP) 包含熔丝寄存器 0~127，对应 OTP 字 0~127
 - 影子部分 (OTPSHW) 不支持熔丝寄存器
- 熔丝锁定寄存器，OTP 每个字对应 2 个锁定位，熔丝锁定寄存器可配置熔丝阵列的读写保护
 - 本体部分 (OTP) 包含熔丝锁定寄存器 0~7，对应 OTP 字 0~127
 - 影子部分 (OTPSHW) 不支持熔丝锁定寄存器
- 支持 OTP 操作引擎，支持读，写 OTP，及 OTP 影子寄存器重载，支持生成中断
 - 本体部分 (OTP) 的操作引擎支持 OTP 字 0~127
 - 影子部分 (OTPSHW) 不支持操作引擎

26.2 OTP 控制器功能描述

26.2.1 OTP 影子寄存器

OTP 控制器包含 128 个影子寄存器，每个影子寄存器对应 OTP 的一个字 (Word)。OTP 控制器会在芯片从复位中释放的时候，把 OTP 的熔丝阵列的全部数据载入影子寄存器。

用户也可以通过 OTP 操作引擎，手动重载特定的 OTP 字到对应的影子寄存器，细节请查阅节 26.4。

如果某个影子寄存器没有配置读，写保护的话，用户可以任意读取并修改影子寄存器的值。注意，一些保存在 OTP 中的系统配置相关控制位，实际上是载入影子寄存器后生效的。因此，修改 OTP 影子寄存器可以在不烧录 OTP 的情况下，直接修改对应配置。比如，把 OTP 影子寄存器的 `DEBUG_DISABLE` 位置 1，可以立即关闭调试端口。

OTP 影子寄存器包含一套影子锁定寄存器。锁定寄存器用来配置影子寄存器的读保护，写保护以及是否允许影子寄存器从 OTP 的熔丝阵列重载对应字的值。

每个 OTP 影子寄存器 (32 位) 对应 2 位锁定控制位。锁定位 LOCK 位域定义如下：

- 2'b00，不锁定，不限制用户读写影子寄存器
- 2'b01，单重锁定，用户可以读影子寄存器，但不允许写影子寄存器，并且不允许再修改锁定位 LOCK 本身
- 2'b10，不锁定，不限制用户读写影子寄存器，并且不允许再修改锁定位 LOCK 本身
- 2'b11，双重锁定，用户即不允许读也不允许写影子寄存器，并且不允许再修改锁定位 LOCK 本身

对于 OTP 的不同类型字对应的影子寄存器，实际的读保护，写，重载保护效果，同时受影子锁定寄存器和 OTP 硬件锁定位影响。具体效果，请查阅节 26.5。

26.3 OTP 熔丝寄存器

OTP 控制器包含 128 个熔丝寄存器，每个熔丝寄存器对应 OTP 的一个字 (Word)。熔丝寄存器实质上是 OTP 熔丝阵列的读写接口。对熔丝寄存器读操作，可以绕过 OTP 影子寄存器直接读取到 OTP 熔丝阵列对应字的值。

为了防止用户误操作，熔丝寄存器包含一个解锁寄存器 UNLOCK，对解锁寄存器写入 `0x4F50454E` (对应 ASCII 字符串“OPEN”)，可以解锁熔丝寄存器的写保护。解锁以后，对熔丝寄存器写操作，可以直接启动对 OTP 对应字的烧录。如果用户对解锁寄存器写入 `0x4F50454E` 以外的任意值，会直接激活熔丝寄存器的写保护。

OTP 熔丝寄存器包含一套熔丝锁定寄存器。锁定寄存器可以配置熔丝阵列对应字的读保护和烧写保护。

每个 OTP 字 (32 位) 对应 2 位锁定控制位。锁定位 LOCK 位域定义如下：

- 2'b00，不锁定，不限制用户读写熔丝寄存器
- 2'b01，单重锁定，用户可以读熔丝，但不允许烧写熔丝，并且不允许再修改锁定位 LOCK 本身
- 2'b10，不锁定，不限制用户读写熔丝寄存器，并且不允许再修改锁定位 LOCK 本身
- 2'b11，双重锁定，用户即不允许读也不允许烧写熔丝，并且不允许再修改锁定位 LOCK 本身

对于 OTP 熔丝阵列内的不同类型的字，实际的读保护，烧写保护效果，同时受熔丝锁定寄存器和 OTP 硬件锁定位影响。具体效果，请查阅节 26.5。

26.4 OTP 操作引擎

OTP 控制器支持通过读写熔丝寄存器，直接读写 OTP 的熔丝阵列。不过，如果处理器直接读写熔丝寄存器的话，由于熔丝阵列本身的读写延时较长，可能会阻塞处理器工作。因此，OTP 控制器支持一套操作引擎，用户可以通过操作引擎实现 OTP 熔丝阵列的读，烧写，还可以把 OTP 熔丝阵列重载入对应的影子寄存器。

通过操作引擎读取 OTP 步骤如下：

- 对 ADDR 寄存器写入目标字的子地址，即 0 代表 Word 0，1 代表 Word 1，以此类推。
- 对 CMD 寄存器写入 0x52454144（对应 ASCII 字符串“READ”）
- 等待 INT_FLAG[READ] 标志位置 1
- 从 DATA 寄存器读取目标字的值

通过操作引擎烧录 OTP 步骤如下：

- 对 ADDR 寄存器写入目标字的子地址，即 0 代表 Word 0，1 代表 Word 1，以此类推。
- 对 DATA 寄存器写入目标字的烧录值
- 对 CMD 寄存器写入 0x424C4F57（对应 ASCII 字符串“BLOW”）
- 等待 INT_FLAG[WRITE] 标志位置 1

用户可以通过操作引擎重载 OTP 影子寄存器，操作引擎支持 4 个重载区域：

- REGION[LOAD_REGION0]，重载 OTP Word 0 ~ Word7 至 SHAWD0 ~ SHADOW7
- REGION[LOAD_REGION1]，重载 OTP Word 8 ~ Word15 至 SHAWD7 ~ SHADOW15
- REGION[LOAD_REGION2]，重载 OTP Word 16 ~ Word127 至 SHAWD16 ~ SHADOW127
- REGION[LOAD_REGION3]，用户自定义 OTP Word 的起始和结尾字地址

用户对 LOAD_REQ 寄存器的位 0~3 置 1，即可启动 LOAD_REGION0~3 的重载。

注意，在启动 REGION[LOAD_REGION3] 之前，用户需要配置 REGION[LOAD_REGION3] 寄存器的 START 位域和 REGION[LOAD_REGION3] 寄存器的 STOP 位域，来指定一段连续的 OTP 字。START 位域定义了需要重载的第一个 OTP 字地址，STOP 位域定义了重载的截止字地址，即重载 OTP Word (START) ~ OTP Word (STOP -1) 至 SHAWD (START) ~ SHADOW (STOP -1)。

用户可以通过 LOAD_COMP 寄存器，查询重载进程，对应的重载区域重载完成时，标志位置 1。

注意，OTP 操作引擎对 OTP 的读，写和重载，会受到 OTP 硬件锁定位，影子寄存器锁定位和熔丝寄存器锁定位的限制。如果对应的 OTP 字，或者 OTP 影子寄存器被读或写保护，那么 OTP 操作引擎的读，写，重载操作就不会成功。

26.5 OTP 读写保护

OTP 控制器支持对 OTP 内不同类型的字配置不同的读，写保护策略。OTP 熔丝阵列，熔丝寄存器，和影子寄存器的实际读写保护效果，同时受到 OTP 硬件锁定位，影子寄存器锁定位和熔丝寄存器锁定位的影响。

OTP 熔丝阵列的字 0，即 32 位硬件锁定位 HARD_LOCK[31:0]，烧写 HARD_LOCK 可以对 OTP 的指定区域加以读或写保护。把 HARD_LOCK 中的若干位烧写为 1，就对对应的 OTP 区域加以硬件锁定。

注意，OTP 支持 32 位硬件锁定位 HARD_LOCK[31:0]，每位对应 OTP 的 4 个字。OTP 熔丝寄存器和影子寄存器的锁定位，每 2 位对应 OTP 的一个字或一个 32 位影子寄存器。

全部 OTP 数据按字可分为以下 4 个类型，不同类型的 OTP 字，设置对应的硬件锁定位后，读保护或写保护的效果有所不同：

- 识别 (IDENTITY)
- 安全 (SECURE)

- 密钥 (SECRET)
- 通用 (GENERAL)

用户可以查阅 OTP 映射表，了解 OTP 每个字的类型归属。

总结 OTP 的读写保护策略如下：

- 影子寄存器定位的效果
 - 影子寄存器的锁定控制位设置为不锁定时，影子寄存器可以自由读写，或者重载 OTP 阵列的值到影子寄存器
 - 影子寄存器的锁定控制位设置为单重锁定时，影子寄存器被写保护，不允许重载 OTP 阵列的值到影子寄存器
 - 影子寄存器的锁定控制位设置为双重锁定时，影子寄存器被读保护和写保护，不允许重载 OTP 阵列的值到影子寄存器
- 熔丝寄存器定位的效果
 - 熔丝寄存器的锁定控制位设置为不锁定时，熔丝寄存器可以自由读写
 - 熔丝寄存器的锁定控制位设置为单重锁定时，熔丝阵列被写保护，即不允许通过写熔丝寄存器或者 OTP 操作引擎烧写熔丝阵列
 - 熔丝寄存器的锁定控制位设置为双重锁定时，熔丝阵列被读保护和写保护，即不允许通过熔丝寄存器或者 OTP 操作引擎读取或者烧写熔丝阵列
- OTP 硬件定位的效果
 - 识别类型的 OTP 字，当其对应的硬件定位为 1 时，只施加写保护，即允许通过熔丝寄存器或者 OTP 操作引擎读取该 OTP 字，也允许读取该 OTP 字对应的影子寄存器。但是不允许通过熔丝寄存器或者 OTP 操作引擎烧写该 OTP 字，也不允许写或者重载该 OTP 字对应的影子寄存器。
 - 安全类型的 OTP 字，当其对应的硬件定位为 1 时，只施加写保护，即允许通过熔丝寄存器或者 OTP 操作引擎读取该 OTP 字，也允许读取该 OTP 字对应的影子寄存器。但是不允许通过熔丝寄存器或者 OTP 操作引擎烧写该 OTP 字，也不允许写或者重载该 OTP 字对应的影子寄存器。注意，安全类型 OTP 字中，对应产品生命周期的影子寄存器为例外，允许用户写该影子寄存器，使当前生命周期前进（把产品生命周期的位由 0 置 1），但不允许生命周期回退（把产品生命周期的位由 1 清 0）
 - 密钥类型的 OTP 字，当其对应的硬件定位为 1 时，同时施加读保护和写保护，即不允许通过熔丝寄存器或者 OTP 操作引擎读取该 OTP 字，也不允许读取该 OTP 字对应的影子寄存器。也不允许通过熔丝寄存器或者 OTP 操作引擎烧写该 OTP 字，也不允许写或者重载该 OTP 字对应的影子寄存器。
 - 通用类型的 OTP 字，当其对应的硬件定位为 1 时，只对熔丝阵列施加写保护，即允许通过熔丝寄存器或者 OTP 操作引擎读取该 OTP 字，也允许读取该 OTP 字对应的影子寄存器。不允许通过熔丝寄存器或者 OTP 操作引擎烧写该 OTP 字，但是允许写或者重载该 OTP 字对应的影子寄存器。
- 对于 OTP 阵列中某个字，如果硬件定位和熔丝定位配置的读保护或者烧写保护冲突，则保护总是生效。同样的，对于某个 OTP 影子寄存器，如果硬件定位和影子定位配置的读保护或者写保护冲突，则保护总是生效。

以下表格汇总了 OTP 不同类型字的读写保护效果：

识别类型	硬件锁定	熔丝单重锁定	熔丝双重锁定	影子单重锁定	影子双重锁定
读熔丝	Y	Y	N	Y	Y
写熔丝	N	N	N	Y	Y
影子寄存器重载	Y	Y	Y	N	N
读影子寄存器	Y	Y	Y	Y	N
写影子寄存器	N	Y	Y	N	N

表 164: 识别类型 OTP 字读写保护总结

安全类型	硬件锁定	熔丝单重锁定	熔丝双重锁定	影子单重锁定	影子双重锁定
读熔丝	Y	Y	N	Y	Y
写熔丝	N	N	N	Y	Y
影子寄存器重载	Y	Y	Y	N	N
读影子寄存器	Y	Y	Y	Y	N
写影子寄存器	N	Y	Y	N	N

表 165: 安全类型 OTP 字读写保护总结

密钥类型	硬件锁定	熔丝单重锁定	熔丝双重锁定	影子单重锁定	影子双重锁定
读熔丝	N	Y	N	Y	Y
写熔丝	N	N	N	Y	Y
影子寄存器重载	Y	Y	Y	N	N
读影子寄存器	N	Y	Y	Y	N
写影子寄存器	N	Y	Y	N	N

表 166: 密钥类型 OTP 字读写保护总结

通用类型	硬件锁定	熔丝单重锁定	熔丝双重锁定	影子单重锁定	影子双重锁定
读熔丝	Y	Y	N	Y	Y
写熔丝	N	N	N	Y	Y
影子寄存器重载	Y	Y	Y	N	N
读影子寄存器	Y	Y	Y	Y	N
写影子寄存器	Y	Y	Y	N	N

表 167: 通用类型 OTP 字读写保护总结

26.6 OTP 控制器寄存器

OTP 的寄存器列表如下:

OTPSHW base address: 0xF4080000

OTP base address: 0xF40C8000

地址偏移	名称	描述	复位值
0x0000	SHADOW[SHADOW000]	熔丝加载寄存器	0x00000000
0x0004	SHADOW[SHADOW001]	熔丝加载寄存器	0x00000000
0x0008	SHADOW[SHADOW002]	熔丝加载寄存器	0x00000000

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

OTP 和 OTP 控制器

地址偏移	名称	描述	复位值
0x000C	SHADOW[SHADOW003]	熔丝加载寄存器	0x00000000
0x0010	SHADOW[SHADOW004]	熔丝加载寄存器	0x00000000
0x0014	SHADOW[SHADOW005]	熔丝加载寄存器	0x00000000
0x0018	SHADOW[SHADOW006]	熔丝加载寄存器	0x00000000
0x001C	SHADOW[SHADOW007]	熔丝加载寄存器	0x00000000
0x0020	SHADOW[SHADOW008]	熔丝加载寄存器	0x00000000
0x0024	SHADOW[SHADOW009]	熔丝加载寄存器	0x00000000
0x0028	SHADOW[SHADOW010]	熔丝加载寄存器	0x00000000
0x002C	SHADOW[SHADOW011]	熔丝加载寄存器	0x00000000
0x0030	SHADOW[SHADOW012]	熔丝加载寄存器	0x00000000
0x0034	SHADOW[SHADOW013]	熔丝加载寄存器	0x00000000
0x0038	SHADOW[SHADOW014]	熔丝加载寄存器	0x00000000
0x003C	SHADOW[SHADOW015]	熔丝加载寄存器	0x00000000
0x0040	SHADOW[SHADOW016]	熔丝加载寄存器	0x00000000
0x0044	SHADOW[SHADOW017]	熔丝加载寄存器	0x00000000
0x0048	SHADOW[SHADOW018]	熔丝加载寄存器	0x00000000
0x004C	SHADOW[SHADOW019]	熔丝加载寄存器	0x00000000
0x0050	SHADOW[SHADOW020]	熔丝加载寄存器	0x00000000
0x0054	SHADOW[SHADOW021]	熔丝加载寄存器	0x00000000
0x0058	SHADOW[SHADOW022]	熔丝加载寄存器	0x00000000
0x005C	SHADOW[SHADOW023]	熔丝加载寄存器	0x00000000
0x0060	SHADOW[SHADOW024]	熔丝加载寄存器	0x00000000
0x0064	SHADOW[SHADOW025]	熔丝加载寄存器	0x00000000
0x0068	SHADOW[SHADOW026]	熔丝加载寄存器	0x00000000
0x006C	SHADOW[SHADOW027]	熔丝加载寄存器	0x00000000
0x0070	SHADOW[SHADOW028]	熔丝加载寄存器	0x00000000
0x0074	SHADOW[SHADOW029]	熔丝加载寄存器	0x00000000
0x0078	SHADOW[SHADOW030]	熔丝加载寄存器	0x00000000
0x007C	SHADOW[SHADOW031]	熔丝加载寄存器	0x00000000
0x0080	SHADOW[SHADOW032]	熔丝加载寄存器	0x00000000
0x0084	SHADOW[SHADOW033]	熔丝加载寄存器	0x00000000
0x0088	SHADOW[SHADOW034]	熔丝加载寄存器	0x00000000
0x008C	SHADOW[SHADOW035]	熔丝加载寄存器	0x00000000
0x0090	SHADOW[SHADOW036]	熔丝加载寄存器	0x00000000
0x0094	SHADOW[SHADOW037]	熔丝加载寄存器	0x00000000
0x0098	SHADOW[SHADOW038]	熔丝加载寄存器	0x00000000
0x009C	SHADOW[SHADOW039]	熔丝加载寄存器	0x00000000
0x00A0	SHADOW[SHADOW040]	熔丝加载寄存器	0x00000000
0x00A4	SHADOW[SHADOW041]	熔丝加载寄存器	0x00000000
0x00A8	SHADOW[SHADOW042]	熔丝加载寄存器	0x00000000

地址偏移	名称	描述	复位值
0x00AC	SHADOW[SHADOW043]	熔丝加载寄存器	0x00000000
0x00B0	SHADOW[SHADOW044]	熔丝加载寄存器	0x00000000
0x00B4	SHADOW[SHADOW045]	熔丝加载寄存器	0x00000000
0x00B8	SHADOW[SHADOW046]	熔丝加载寄存器	0x00000000
0x00BC	SHADOW[SHADOW047]	熔丝加载寄存器	0x00000000
0x00C0	SHADOW[SHADOW048]	熔丝加载寄存器	0x00000000
0x00C4	SHADOW[SHADOW049]	熔丝加载寄存器	0x00000000
0x00C8	SHADOW[SHADOW050]	熔丝加载寄存器	0x00000000
0x00CC	SHADOW[SHADOW051]	熔丝加载寄存器	0x00000000
0x00D0	SHADOW[SHADOW052]	熔丝加载寄存器	0x00000000
0x00D4	SHADOW[SHADOW053]	熔丝加载寄存器	0x00000000
0x00D8	SHADOW[SHADOW054]	熔丝加载寄存器	0x00000000
0x00DC	SHADOW[SHADOW055]	熔丝加载寄存器	0x00000000
0x00E0	SHADOW[SHADOW056]	熔丝加载寄存器	0x00000000
0x00E4	SHADOW[SHADOW057]	熔丝加载寄存器	0x00000000
0x00E8	SHADOW[SHADOW058]	熔丝加载寄存器	0x00000000
0x00EC	SHADOW[SHADOW059]	熔丝加载寄存器	0x00000000
0x00F0	SHADOW[SHADOW060]	熔丝加载寄存器	0x00000000
0x00F4	SHADOW[SHADOW061]	熔丝加载寄存器	0x00000000
0x00F8	SHADOW[SHADOW062]	熔丝加载寄存器	0x00000000
0x00FC	SHADOW[SHADOW063]	熔丝加载寄存器	0x00000000
0x0100	SHADOW[SHADOW064]	熔丝加载寄存器	0x00000000
0x0104	SHADOW[SHADOW065]	熔丝加载寄存器	0x00000000
0x0108	SHADOW[SHADOW066]	熔丝加载寄存器	0x00000000
0x010C	SHADOW[SHADOW067]	熔丝加载寄存器	0x00000000
0x0110	SHADOW[SHADOW068]	熔丝加载寄存器	0x00000000
0x0114	SHADOW[SHADOW069]	熔丝加载寄存器	0x00000000
0x0118	SHADOW[SHADOW070]	熔丝加载寄存器	0x00000000
0x011C	SHADOW[SHADOW071]	熔丝加载寄存器	0x00000000
0x0120	SHADOW[SHADOW072]	熔丝加载寄存器	0x00000000
0x0124	SHADOW[SHADOW073]	熔丝加载寄存器	0x00000000
0x0128	SHADOW[SHADOW074]	熔丝加载寄存器	0x00000000
0x012C	SHADOW[SHADOW075]	熔丝加载寄存器	0x00000000
0x0130	SHADOW[SHADOW076]	熔丝加载寄存器	0x00000000
0x0134	SHADOW[SHADOW077]	熔丝加载寄存器	0x00000000
0x0138	SHADOW[SHADOW078]	熔丝加载寄存器	0x00000000
0x013C	SHADOW[SHADOW079]	熔丝加载寄存器	0x00000000
0x0140	SHADOW[SHADOW080]	熔丝加载寄存器	0x00000000
0x0144	SHADOW[SHADOW081]	熔丝加载寄存器	0x00000000
0x0148	SHADOW[SHADOW082]	熔丝加载寄存器	0x00000000

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

OTP 和 OTP 控制器

地址偏移	名称	描述	复位值
0x014C	SHADOW[SHADOW083]	熔丝加载寄存器	0x00000000
0x0150	SHADOW[SHADOW084]	熔丝加载寄存器	0x00000000
0x0154	SHADOW[SHADOW085]	熔丝加载寄存器	0x00000000
0x0158	SHADOW[SHADOW086]	熔丝加载寄存器	0x00000000
0x015C	SHADOW[SHADOW087]	熔丝加载寄存器	0x00000000
0x0160	SHADOW[SHADOW088]	熔丝加载寄存器	0x00000000
0x0164	SHADOW[SHADOW089]	熔丝加载寄存器	0x00000000
0x0168	SHADOW[SHADOW090]	熔丝加载寄存器	0x00000000
0x016C	SHADOW[SHADOW091]	熔丝加载寄存器	0x00000000
0x0170	SHADOW[SHADOW092]	熔丝加载寄存器	0x00000000
0x0174	SHADOW[SHADOW093]	熔丝加载寄存器	0x00000000
0x0178	SHADOW[SHADOW094]	熔丝加载寄存器	0x00000000
0x017C	SHADOW[SHADOW095]	熔丝加载寄存器	0x00000000
0x0180	SHADOW[SHADOW096]	熔丝加载寄存器	0x00000000
0x0184	SHADOW[SHADOW097]	熔丝加载寄存器	0x00000000
0x0188	SHADOW[SHADOW098]	熔丝加载寄存器	0x00000000
0x018C	SHADOW[SHADOW099]	熔丝加载寄存器	0x00000000
0x0190	SHADOW[SHADOW100]	熔丝加载寄存器	0x00000000
0x0194	SHADOW[SHADOW101]	熔丝加载寄存器	0x00000000
0x0198	SHADOW[SHADOW102]	熔丝加载寄存器	0x00000000
0x019C	SHADOW[SHADOW103]	熔丝加载寄存器	0x00000000
0x01A0	SHADOW[SHADOW104]	熔丝加载寄存器	0x00000000
0x01A4	SHADOW[SHADOW105]	熔丝加载寄存器	0x00000000
0x01A8	SHADOW[SHADOW106]	熔丝加载寄存器	0x00000000
0x01AC	SHADOW[SHADOW107]	熔丝加载寄存器	0x00000000
0x01B0	SHADOW[SHADOW108]	熔丝加载寄存器	0x00000000
0x01B4	SHADOW[SHADOW109]	熔丝加载寄存器	0x00000000
0x01B8	SHADOW[SHADOW110]	熔丝加载寄存器	0x00000000
0x01BC	SHADOW[SHADOW111]	熔丝加载寄存器	0x00000000
0x01C0	SHADOW[SHADOW112]	熔丝加载寄存器	0x00000000
0x01C4	SHADOW[SHADOW113]	熔丝加载寄存器	0x00000000
0x01C8	SHADOW[SHADOW114]	熔丝加载寄存器	0x00000000
0x01CC	SHADOW[SHADOW115]	熔丝加载寄存器	0x00000000
0x01D0	SHADOW[SHADOW116]	熔丝加载寄存器	0x00000000
0x01D4	SHADOW[SHADOW117]	熔丝加载寄存器	0x00000000
0x01D8	SHADOW[SHADOW118]	熔丝加载寄存器	0x00000000
0x01DC	SHADOW[SHADOW119]	熔丝加载寄存器	0x00000000
0x01E0	SHADOW[SHADOW120]	熔丝加载寄存器	0x00000000
0x01E4	SHADOW[SHADOW121]	熔丝加载寄存器	0x00000000
0x01E8	SHADOW[SHADOW122]	熔丝加载寄存器	0x00000000

地址偏移	名称	描述	复位值
0x01EC	SHADOW[SHADOW123]	熔丝加载寄存器	0x00000000
0x01F0	SHADOW[SHADOW124]	熔丝加载寄存器	0x00000000
0x01F4	SHADOW[SHADOW125]	熔丝加载寄存器	0x00000000
0x01F8	SHADOW[SHADOW126]	熔丝加载寄存器	0x00000000
0x01FC	SHADOW[SHADOW127]	熔丝加载寄存器	0x00000000
0x0200	SHADOW_LOCK[LOCK00]	加载寄存器锁定	0x00000000
0x0204	SHADOW_LOCK[LOCK01]	加载寄存器锁定	0x00000000
0x0208	SHADOW_LOCK[LOCK02]	加载寄存器锁定	0x00000000
0x020C	SHADOW_LOCK[LOCK03]	加载寄存器锁定	0x00000000
0x0210	SHADOW_LOCK[LOCK04]	加载寄存器锁定	0x00000000
0x0214	SHADOW_LOCK[LOCK05]	加载寄存器锁定	0x00000000
0x0218	SHADOW_LOCK[LOCK06]	加载寄存器锁定	0x00000000
0x021C	SHADOW_LOCK[LOCK07]	加载寄存器锁定	0x00000000
0x0400	FUSE[FUSE000]	熔丝	0x00000000
0x0404	FUSE[FUSE001]	熔丝	0x00000000
0x0408	FUSE[FUSE002]	熔丝	0x00000000
0x040C	FUSE[FUSE003]	熔丝	0x00000000
0x0410	FUSE[FUSE004]	熔丝	0x00000000
0x0414	FUSE[FUSE005]	熔丝	0x00000000
0x0418	FUSE[FUSE006]	熔丝	0x00000000
0x041C	FUSE[FUSE007]	熔丝	0x00000000
0x0420	FUSE[FUSE008]	熔丝	0x00000000
0x0424	FUSE[FUSE009]	熔丝	0x00000000
0x0428	FUSE[FUSE010]	熔丝	0x00000000
0x042C	FUSE[FUSE011]	熔丝	0x00000000
0x0430	FUSE[FUSE012]	熔丝	0x00000000
0x0434	FUSE[FUSE013]	熔丝	0x00000000
0x0438	FUSE[FUSE014]	熔丝	0x00000000
0x043C	FUSE[FUSE015]	熔丝	0x00000000
0x0440	FUSE[FUSE016]	熔丝	0x00000000
0x0444	FUSE[FUSE017]	熔丝	0x00000000
0x0448	FUSE[FUSE018]	熔丝	0x00000000
0x044C	FUSE[FUSE019]	熔丝	0x00000000
0x0450	FUSE[FUSE020]	熔丝	0x00000000
0x0454	FUSE[FUSE021]	熔丝	0x00000000
0x0458	FUSE[FUSE022]	熔丝	0x00000000
0x045C	FUSE[FUSE023]	熔丝	0x00000000
0x0460	FUSE[FUSE024]	熔丝	0x00000000
0x0464	FUSE[FUSE025]	熔丝	0x00000000
0x0468	FUSE[FUSE026]	熔丝	0x00000000

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

OTP 和 OTP 控制器

地址偏移	名称	描述	复位值
0x046C	FUSE[FUSE027]	熔丝	0x00000000
0x0470	FUSE[FUSE028]	熔丝	0x00000000
0x0474	FUSE[FUSE029]	熔丝	0x00000000
0x0478	FUSE[FUSE030]	熔丝	0x00000000
0x047C	FUSE[FUSE031]	熔丝	0x00000000
0x0480	FUSE[FUSE032]	熔丝	0x00000000
0x0484	FUSE[FUSE033]	熔丝	0x00000000
0x0488	FUSE[FUSE034]	熔丝	0x00000000
0x048C	FUSE[FUSE035]	熔丝	0x00000000
0x0490	FUSE[FUSE036]	熔丝	0x00000000
0x0494	FUSE[FUSE037]	熔丝	0x00000000
0x0498	FUSE[FUSE038]	熔丝	0x00000000
0x049C	FUSE[FUSE039]	熔丝	0x00000000
0x04A0	FUSE[FUSE040]	熔丝	0x00000000
0x04A4	FUSE[FUSE041]	熔丝	0x00000000
0x04A8	FUSE[FUSE042]	熔丝	0x00000000
0x04AC	FUSE[FUSE043]	熔丝	0x00000000
0x04B0	FUSE[FUSE044]	熔丝	0x00000000
0x04B4	FUSE[FUSE045]	熔丝	0x00000000
0x04B8	FUSE[FUSE046]	熔丝	0x00000000
0x04BC	FUSE[FUSE047]	熔丝	0x00000000
0x04C0	FUSE[FUSE048]	熔丝	0x00000000
0x04C4	FUSE[FUSE049]	熔丝	0x00000000
0x04C8	FUSE[FUSE050]	熔丝	0x00000000
0x04CC	FUSE[FUSE051]	熔丝	0x00000000
0x04D0	FUSE[FUSE052]	熔丝	0x00000000
0x04D4	FUSE[FUSE053]	熔丝	0x00000000
0x04D8	FUSE[FUSE054]	熔丝	0x00000000
0x04DC	FUSE[FUSE055]	熔丝	0x00000000
0x04E0	FUSE[FUSE056]	熔丝	0x00000000
0x04E4	FUSE[FUSE057]	熔丝	0x00000000
0x04E8	FUSE[FUSE058]	熔丝	0x00000000
0x04EC	FUSE[FUSE059]	熔丝	0x00000000
0x04F0	FUSE[FUSE060]	熔丝	0x00000000
0x04F4	FUSE[FUSE061]	熔丝	0x00000000
0x04F8	FUSE[FUSE062]	熔丝	0x00000000
0x04FC	FUSE[FUSE063]	熔丝	0x00000000
0x0500	FUSE[FUSE064]	熔丝	0x00000000
0x0504	FUSE[FUSE065]	熔丝	0x00000000
0x0508	FUSE[FUSE066]	熔丝	0x00000000

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

OTP 和 OTP 控制器

地址偏移	名称	描述	复位值
0x050C	FUSE[FUSE067]	熔丝	0x00000000
0x0510	FUSE[FUSE068]	熔丝	0x00000000
0x0514	FUSE[FUSE069]	熔丝	0x00000000
0x0518	FUSE[FUSE070]	熔丝	0x00000000
0x051C	FUSE[FUSE071]	熔丝	0x00000000
0x0520	FUSE[FUSE072]	熔丝	0x00000000
0x0524	FUSE[FUSE073]	熔丝	0x00000000
0x0528	FUSE[FUSE074]	熔丝	0x00000000
0x052C	FUSE[FUSE075]	熔丝	0x00000000
0x0530	FUSE[FUSE076]	熔丝	0x00000000
0x0534	FUSE[FUSE077]	熔丝	0x00000000
0x0538	FUSE[FUSE078]	熔丝	0x00000000
0x053C	FUSE[FUSE079]	熔丝	0x00000000
0x0540	FUSE[FUSE080]	熔丝	0x00000000
0x0544	FUSE[FUSE081]	熔丝	0x00000000
0x0548	FUSE[FUSE082]	熔丝	0x00000000
0x054C	FUSE[FUSE083]	熔丝	0x00000000
0x0550	FUSE[FUSE084]	熔丝	0x00000000
0x0554	FUSE[FUSE085]	熔丝	0x00000000
0x0558	FUSE[FUSE086]	熔丝	0x00000000
0x055C	FUSE[FUSE087]	熔丝	0x00000000
0x0560	FUSE[FUSE088]	熔丝	0x00000000
0x0564	FUSE[FUSE089]	熔丝	0x00000000
0x0568	FUSE[FUSE090]	熔丝	0x00000000
0x056C	FUSE[FUSE091]	熔丝	0x00000000
0x0570	FUSE[FUSE092]	熔丝	0x00000000
0x0574	FUSE[FUSE093]	熔丝	0x00000000
0x0578	FUSE[FUSE094]	熔丝	0x00000000
0x057C	FUSE[FUSE095]	熔丝	0x00000000
0x0580	FUSE[FUSE096]	熔丝	0x00000000
0x0584	FUSE[FUSE097]	熔丝	0x00000000
0x0588	FUSE[FUSE098]	熔丝	0x00000000
0x058C	FUSE[FUSE099]	熔丝	0x00000000
0x0590	FUSE[FUSE100]	熔丝	0x00000000
0x0594	FUSE[FUSE101]	熔丝	0x00000000
0x0598	FUSE[FUSE102]	熔丝	0x00000000
0x059C	FUSE[FUSE103]	熔丝	0x00000000
0x05A0	FUSE[FUSE104]	熔丝	0x00000000
0x05A4	FUSE[FUSE105]	熔丝	0x00000000
0x05A8	FUSE[FUSE106]	熔丝	0x00000000

地址偏移	名称	描述	复位值
0x05AC	FUSE[FUSE107]	熔丝	0x00000000
0x05B0	FUSE[FUSE108]	熔丝	0x00000000
0x05B4	FUSE[FUSE109]	熔丝	0x00000000
0x05B8	FUSE[FUSE110]	熔丝	0x00000000
0x05BC	FUSE[FUSE111]	熔丝	0x00000000
0x05C0	FUSE[FUSE112]	熔丝	0x00000000
0x05C4	FUSE[FUSE113]	熔丝	0x00000000
0x05C8	FUSE[FUSE114]	熔丝	0x00000000
0x05CC	FUSE[FUSE115]	熔丝	0x00000000
0x05D0	FUSE[FUSE116]	熔丝	0x00000000
0x05D4	FUSE[FUSE117]	熔丝	0x00000000
0x05D8	FUSE[FUSE118]	熔丝	0x00000000
0x05DC	FUSE[FUSE119]	熔丝	0x00000000
0x05E0	FUSE[FUSE120]	熔丝	0x00000000
0x05E4	FUSE[FUSE121]	熔丝	0x00000000
0x05E8	FUSE[FUSE122]	熔丝	0x00000000
0x05EC	FUSE[FUSE123]	熔丝	0x00000000
0x05F0	FUSE[FUSE124]	熔丝	0x00000000
0x05F4	FUSE[FUSE125]	熔丝	0x00000000
0x05F8	FUSE[FUSE126]	熔丝	0x00000000
0x05FC	FUSE[FUSE127]	熔丝	0x00000000
0x0600	FUSE_LOCK[LOCK00]	Fuse lock	0x00000000
0x0604	FUSE_LOCK[LOCK01]	Fuse lock	0x00000000
0x0608	FUSE_LOCK[LOCK02]	Fuse lock	0x00000000
0x060C	FUSE_LOCK[LOCK03]	Fuse lock	0x00000000
0x0610	FUSE_LOCK[LOCK04]	Fuse lock	0x00000000
0x0614	FUSE_LOCK[LOCK05]	Fuse lock	0x00000000
0x0618	FUSE_LOCK[LOCK06]	Fuse lock	0x00000000
0x061C	FUSE_LOCK[LOCK07]	Fuse lock	0x00000000
0x0800	UNLOCK	UNLOCK	0x00000000
0x0804	DATA	DATA	0x00000000
0x0808	ADDR	ADDR	0x00000000
0x080C	CMD	CMD	0x00000000
0x0A00	LOAD_REQ	LOAD Request	0x00000007
0x0A04	LOAD_COMP	LOAD complete	0x00000007
0x0A20	REGION[LOAD_REGION0]	LOAD region	0x00000800
0x0A24	REGION[LOAD_REGION1]	LOAD region	0x00001008
0x0A28	REGION[LOAD_REGION2]	LOAD region	0x00000010
0x0A2C	REGION[LOAD_REGION3]	LOAD region	0x00000000
0x0C00	INT_FLAG	interrupt flag	0x00000000

地址偏移	名称	描述	复位值
0x0C04	INT_EN	interrupt enable	0x00000000

表 168: OTP 寄存器列表

26.7 OTP 控制器寄存器详细信息

OTP 的寄存器详细说明如下:

26.7.1 SHADOW (0x0 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
SHADOW																																	
RW																																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

SHADOW [31:0]

位域	名称	描述
31-0	SHADOW	熔丝加载寄存器 电源域 0-15 有效, 数字域 16-128 有效

SHADOW 位域

26.7.2 SHADOW_LOCK (0x200 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
LOCK																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

SHADOW_LOCK [31:0]

位域	名称	描述
31-0	LOCK	加载寄存器锁定, 每两位控制一个 32 位字, 只有该字段为 0 的时候可以写入, 不同类型的熔丝的锁定行为具有差异 00: 未锁定 01: 锁定 10: 不锁定, 禁止锁定 11: 双重锁定

SHADOW_LOCK 位域

26.7.3 FUSE (0x400 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
FUSE																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

FUSE [31:0]

位域	名称	描述
31-0	FUSE	熔丝，仅电源域有效 写操作可读出熔丝值 写操作写入熔丝 (写入前需并开启 2.5V 电源，并对熔丝解锁)

FUSE 位域

26.7.4 FUSE_LOCK (0x600 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LOCK																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

FUSE_LOCK [31:0]

位域	名称	描述
31-0	LOCK	熔丝锁定，每两位控制一个 32 位字，只有该字段为 0 的时候可以写入，不同类型的熔丝的锁定行为具有差异 00: 未锁定 01: 锁定 10: 不锁定，禁止锁定 11: 双重锁定

FUSE_LOCK 位域

26.7.5 UNLOCK (0x800)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
UNLOCK																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

UNLOCK [31:0]

位域	名称	描述
31-0	UNLOCK	解锁熔丝写入功能 写入"OPEN" 可解锁，写入其他值将锁定熔丝 写入熔丝前需打开 2.5V 电源，24M OSC

UNLOCK 位域

26.7.6 DATA (0x804)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATA																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

DATA [31:0]

位域	名称	描述
31-0	DATA	非阻塞工作模式下的读写数据

DATA 位域

26.7.7 ADDR (0x808)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																ADDR															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0

ADDR [31:0]

位域	名称	描述
6-0	ADDR	读写的 32 位字地址

ADDR 位域

26.7.8 CMD (0x80C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
CMD																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CMD [31:0]

位域	名称	描述
31-0	CMD	熔丝命令 "BLOW" 将 DATA 寄存器写入位于 ADDR 的字 "READ" 将位于 ADDR 的字读出到 DATA 寄存器

CMD 位域

26.7.9 LOAD_REQ (0xA00)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
RSVD																												REQUEST					
N/A																												RW					
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	1	1	1

LOAD_REQ [31:0]

位域	名称	描述
3-0	REQUEST	4 个区域的加载请求 bit0: 区域 0 bit1: 区域 1 bit2: 区域 2 bit3: 区域 3

LOAD_REQ 位域

26.7.10 LOAD_COMP (0xA04)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
RSVD																												COMPLETE					
N/A																												RW					
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	1	1	1

LOAD_COMP [31:0]

位域	名称	描述
3-0	COMPLETE	4 个区域的加载完成标志，写 1 清零 bit0: 区域 0 bit1: 区域 1 bit2: 区域 2 bit3: 区域 3

LOAD_COMP 位域

26.7.11 REGION (0xA20 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD														STOP				RSVD	START												
N/A														RW				N/A	RW												
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	x	0	0	0	0	0	0	0

REGION [31:0]

位域	名称	描述
14-8	STOP	加载区域的末尾地址，末尾地址不会被加载
6-0	START	加载区域的开始地址，开始地址会被加载

REGION 位域

26.7.12 INT_FLAG (0xC00)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																WRITE			READ	LOAD											
N/A																RW	RW	RW													
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0

INT_FLAG [31:0]

位域	名称	描述
2	WRITE	熔丝写入完成标志 0: 未写入或写入未完成 1: 写入完成
1	READ	熔丝读取完成标志 0: 未读取或读取未完成 1: 读取完成

位域	名称	描述
0	LOAD	熔丝加载完成标志 0: 未加载或未完成 1: 加载完成

INT_FLAG 位域

26.7.13 INT_EN (0xC04)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																WRITE	READ	LOAD													
N/A																RW	RW	RW													
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0

INT_EN [31:0]

位域	名称	描述
2	WRITE	熔丝写入完成中断使能 0: 禁止 1: 使能
1	READ	熔丝读取完成中断使能 0: 禁止 1: 使能
0	LOAD	熔丝加载完成中断使能 0: 禁止 1: 使能

INT_EN 位域

27 串行总线控制器 XPI

本章节介绍串行总线控制器 XPI 的主要特性和功能。

27.1 特性总结

串行总线控制器 XPI 支持连接各类外部存储器，也可以与一些支持串行总线的器件互联。

XPI 支持的外部存储器包括串行 NOR Flash，串行 NAND Flash，串行 PSRAM 等，也支持 HyperBus 器件，如 HyperRAM。HyperFlash。

XPI 的特性如下：

- 支持 1/2/4/8 位数据模式；
- 两个端口 CA 和 CB，每个端口有 2 个 CS 片选，两个端口可连接四个数据位宽为 4 或者两个数据位宽为 8 的外部器件；
- 支持 SDR 和 DDR 的数据传输模式；
- 支持总线直接寻址访问外部存储器件；
- 支持 Quad-SPI 和 Octal-SPI 的串行 NOR Flash；
- 支持串行 NAND Flash；
- 支持 HyperBus，HyperRAM 和 HyperFlash；
- 支持 Quad/Oct SPI PSRAM。

27.2 功能描述

本章节描述串行总线控制器 XPI 的功能。

27.2.1 外部器件连接配置

XPI 支持连接不同外部存储器，可配置成：外部端口独立模式，外部端口组合模式；简称独立模式和组合模式。

XPI 配置为独立模式时，端口 CA 和端口 CB 分别，管脚如下：

- 端口 CA: CA_CS0, CA_CS1, CA_SCLK, CA_DQS, CA_D[3:0];
- 端口 CB: CB_CS0, CB_CS1, CB_SCLK, CB_DQS, CB_D[3:0];

独立模式时，可连接四个外部器件（比如 nor flash）：

- 器件 1: CA_CS0, CA_SCLK, CA_DQS, CA_D[3:0];
- 器件 2: CA_CS1, CA_SCLK, CA_DQS, CA_D[3:0];
- 器件 3: CB_CS0, CB_SCLK, CB_DQS, CB_D[3:0];
- 器件 4: CB_CS1, CB_SCLK, CB_DQS, CB_D[3:0];

XPI 配置为组合模式时，可连接两个 8 位数数据位宽的存储器，如 Octal-SPI NOR Flash 或者 Octal-SPI PSRAM。

- 器件 1: CA_CS0, CA_SCLK, CA_DQS, CA_D[3:0], CB_D[3:0];
- 器件 2: CB_CS0, CB_SCLK, CB_DQS, CA_D[3:0], CB_D[3:0];

XPI 支持的数据位宽：经典 SPI 模式，Dual-SPI 模式，Quad-SPI 模式和 Octal-SPI 模式。

- 经典 SPI 模式，D0 作为 MOSI(Master OUT Slave IN)，D1 作为 MISO(Master IN Slave OUT);
- Dual-SPI 模式，D0 和 D1 用作 2 线双向数据信号；

- Qual-SPI 模式，D0~D3 用作 4 线双向数据信号；
- Octal-SPI 模式，端口 A 的 D0~D3 和端口 B 的 D0~D3 用作 8 线双向数据信号。

XPI 的数据传输模式，可以配置 SDR(Single Data Rate) 模式或 DDR(Double Data Rate) 模式；SDR 模式在数据传输以时钟上升沿对准；DDR 模式，在时钟的上升沿和下降沿传输数据。传输时采样哪种数据传输模式，可由 XPI 的 INSTGRP 里的访问指令决定。

27.2.2 XPI 地址映射

XPI 支持连接至多 4 个外部串行存储设备，不同存储设备按照地址区分。当访问地址落在某个存储设备地址范围内时，会通过对应的片选信号，选中这个外部器件。用户通过各个外部器件的 CR0 寄存器 FLSHSZ 位配置每个外部器件的地址范围，以字节 Byte 为单位。

- CA_CS0，地址范围为 $0 \sim DEVSIZE[0].SIZE_KB$
- CA_CS1，地址范围为 $DEVSIZE[0].SIZE_KB \sim DEVSIZE[0].SIZE_KB + DEVSIZE[1].SIZE_KB$
- CB_CS0，地址范围为 $DEVSIZE[0].SIZE_KB + DEVSIZE[1].SIZE_KB \sim DEVSIZE[0].SIZE_KB + DEVSIZE[1].SIZE_KB + DEVSIZE[2].SIZE_KB$
- CB_CS1，地址范围为 $DEVSIZE[0].SIZE_KB + DEVSIZE[1].SIZE_KB + DEVSIZE[2].SIZE_KB \sim DEVSIZE[0].SIZE_KB + DEVSIZE[1].SIZE_KB + DEVSIZE[2].SIZE_KB + DEVSIZE[3].SIZE_KB$

27.2.3 外部器件地址转换

XPI 支持总线寻址范围，总线上的主设备可以直接通过 XPI 系统存储器映射的地址来访问 XPI 连接的外部器件。此时，XPI 会在收到的系统地址上自动去掉 XPI 在系统存储器映射表上的基地址，仅以地址偏移来访问外部器件。

XPI 支持把地址再分为行地址和列地址，把 DEVATTR[x].CAS 位置为非 0 值时，XPI 支持向外部器件分别发送行地址和列地址。否则全部地址以行地址发送。

27.2.4 指令表

XPI 支持通过指令表配置向外部存储器发送指令，地址和数据的格式。XPI 支持 16 组指令表，每组指令表支持最多 8 条指令，每条指令长 16 位。

指令可以配置 XPI 与外部器件通讯的一个特定阶段，如指令段，地址段，Dummy 段，数据读/写段等，若干条指令组合构成一个完整的 XPI 读或者写操作。

16 位的指令格式如下：

- 位 [15]，为 0 时，SDR 模式传输数据，为 1 时 DDR 模式传输数据；
- 位 [14]，保留位；
- 位 [13:10]，操作码 *opcode*；
- 位 [9:8]，数据位数 *numpad*；
- 位 [7:0]，操作数 *operand*。

指令表支持以下操作码 *opcode*：

- 4'h1，发送 CMD，发送的 CMD 值等于操作数 *operand*；
- 4'h2，发送行地址 (row addr)，操作数 *operand* 代表地址长度，以位 (bit) 为单位；
- 4'h3，发送列地址 (col addr)，操作数 *operand* 代表地址长度，以位 (bit) 为单位；
- 4'h4，发送 1 位 MODE，MODE 等于操作数 *operand*[0]，数据位数只能为 1 位；

- 4'h5, 发送 2 位 MODE, MODE 等于操作数 operand[1:0], 数据位数不能超过 2 位;
- 4'h6, 发送 4 位 MODE, MODE 等于操作数 operand[3:0], 数据位数不能超过 4 位;
- 4'h7, 发送 8 位 MODE, MODE 等于操作数 operand[7:0];
- 4'h8, 写数据;
- 4'h9, 读数据;
- 4'hC, 发送 Dummy 周期, 发送 Dummy 时, XPI 不驱动数据线。Dummy 周期数等于操作数 operand;
- 4'hD, 发送 Dummy RWDS, 与 Dummy 类似, 用于 HyperBus 器件。读操作时, 如果 RWDS 高, Dummy 周期数为 $(operand \times 4 - 1)$, 否则为 $(operand \times 2 - 1)$; 写操作时, 如果 RWDS 高, Dummy 周期数为 $(operand \times 4 - 2)$, 否则为 $(operand \times 2 - 2)$;
- 4'h0, 停止执行指令。

指令表支持以下数据位数 numpad, 数据位数代表该指令用到的数据线路数目:

- 2'h0, 1 线数据线传输数据;
- 2'h1, 2 线数据线传输数据;
- 2'h2, 4 位数据线传输数据;
- 2'h3, 8 位数据线传输数据;

当 XPI 通过总线寻址访问时, 按照 DEVMACR[x] 寄存器的配置, 决定执行指令表中的哪段指令, 完成相应的读或者写操作。

当 XPI 通过寄存器指令访问时, 按照 APBINSR 寄存器的配置, 执行指令表中指定的指令。

27.2.5 总线寻址访问

XPI 支持总线寻址访问。总线寻址访问是指, 总线上的主设备, 比如处理器, DMA 等, 将 XPI 作为总线从设备, 按照内存映射表上分配给 XPI 的地址, 对 XPI 连接的外部器件直接访问。XPI 在线执行代码即通过总线寻址访问实现。

系统上总线主设备对 XPI 地址的任意读或者写访问, 即对 XPI 发出总线寻址访问请求。XPI 在收到此类请求时, 会将请求转换为对外部器件的读或者写访问。转换通过执行指令表中的一条或者多条指令实现。

用户需要预先编辑指令表, 通过指令实现对外部器件的读或者写操作。再配置 DEVMACR[x] 寄存器, WRINS-GRPIND 位配置收到总线寻址访问写操作时, 执行的指令索引。

27.2.6 寄存器指令访问

XPI 支持寄存器指令访问。用户可以编辑指令表, 并通过配置 XPI 的寄存器来执行指令表中的任意指令。

用户编辑完成指令表后, 通过 APBINSR 寄存器 PINSGRPIND 位指定需要执行的指令在指令表中的索引。之后对 APBCMD 寄存器的 TRG 位置 1, 来触发指令的执行。

XPI 通过寄存器指令访问, 操作外部器件时, 读取到的数据存放到寄存器 RX 缓存中, 软件可以通过 PRX 寄存器直接读取缓存。对外部器件写操作时, 要把待发送的数据预先写入寄存器 TX 缓存, 软件可以通过 PTX 寄存器直接写 TX 缓存。

XPI 寄存器指令访问外部器件时, 目标地址存放在 APBDAR 寄存器的 DAR 位。

27.2.7 XPI 时间特性

XPI 支持调整 IO 输入输出的时间特性。

CSx 信号与 SCLK 间的信号建立时间和保持时间, 可通过 DEVATTR[x] 寄存器的 TCSS 位和 TCSH 位调节。

- SDR 模式下，建立时间为 $TCSS + 0.5$ 个周期，保持时间为 $TCSS$ 个周期；
- DDR 模式下，建立时间为 $TCSS + 0.5$ 个周期，保持时间为 $TCSS + 0.5$ 个周期。

XPI 支持配置 CSx 信号由有效翻转为无效到下一次再翻转为有效之间的间隔。用户可以配置 DEVATTR[x] 寄存器，间隔为

$CSINTVAL \times 1$ 个时钟周期， $CSINTVU = 1'b0$ ；

$CSINTVAL \times 256$ 个时钟周期， $CSINTVU = 1'b1$ 。

XPI 支持设置数据的采样选项，可以通过 GCR0 寄存器的 RXCLKSRC 位配置

- 2'b00，发送时钟，内部回环；
- 2'b01，通过芯片的 DQS 引脚回环；
- 2'b10，保留待用；
- 2'b11，通过外部器件提供的 DQS 信号。

27.2.8 中断

XPI 支持生成以下中断请求：

- 寄存器指令访问触发的指令执行完毕；
- 寄存器指令访问触发的指令执行超时；
- 总线寻址访问触发的指令执行超时；
- 寄存器指令访问触发的指令执行错误；
- 总线寻址访问触发的指令执行错误；
- 寄存器指令访问的 RX 缓存内有效数据数目达到或超过警戒线；
- 寄存器指令访问的 TX 缓存内有效数据数目达到或低于警戒线；
- 总线超时。

27.3 XPI 配置和使用

建议用户通过调用本产品的 ROM API，对 XPI 进行初始化及配置。

本产品 ROM API 的详情，请查阅[节 19.7](#)。

28 DMA、CRC 和信箱概述

本章节介绍了圆周冗余检测 CRC，DMA 控制器，DMAMUX 和通讯信箱 MBX。

28.1 DMA 控制器

本产品包括 2 个 DMA 控制器。

- XDMA，作为主设备连接到 AXI 系统总线。它可以实现高效的内存之间，内存与外部存储器之间的数据搬移。
- HDMA，作为主设备连接到 AHB 外设总线。它可以实现实时的外设寄存器与内存，内存之间的数据搬移。

注意，当 XDMA 的 destination 为 DRAM 时，如果 burst 大于等于 16，那 destsize 必须为 64bit。

XDMA 和 HDMA 的编程模型相同。XDMA 和 HDMA 分别有 8 个 DMA 请求输入信号，这些 16 个 DMA 的请求源来自 DMA 请求路由器（DMAMUX）。

28.2 DMA 请求路由器

DMA 请求路由器 (DMAMUX)。将来自各个外设模块的 DMA 请求分配到 16 输出信号，作为 XDMA 和 HDMA 的 DMA 传输请求源。

DMAMUX 的输出 0~7 连接到外设总线 DMA 控制器 HDMA，DMAMUX 的输出 8~15 连接到系统总线 DMA 控制器 XDMA。

用户可以通过配置 DMAMUX 寄存器，把来自特定外设的 DMA 请求，连接到 XDMA 或者 HDMA 的各个通道。

DMAMUX 的输入具体分配如下：

DMA MUX 编号	DMA MUX SOURCE 名称	描述
0	SPI0_RX	
1	SPI0_TX	
2	SPI1_RX	
3	SPI1_TX	
4	SPI2_RX	
5	SPI2_TX	
6	SPI3_RX	
7	SPI3_TX	
8	UART0_RX	
9	UART0_TX	
10	UART1_RX	
11	UART1_TX	
12	UART2_RX	
13	UART2_TX	
14	UART3_RX	
15	UART3_TX	
16	UART4_RX	
17	UART4_TX	

DMA MUX 编号	DMA MUX SOURCE 名称	描述
18	UART5_RX	
19	UART5_TX	
20	UART6_RX	
21	UART6_TX	
22	UART7_RX	
23	UART7_TX	
24	MOT0_0	
25	MOT0_1	
26	MOT0_2	
27	MOT0_3	
28	MOT1_0	
29	MOT1_1	
30	MOT1_2	
31	MOT1_3	
32	MOT2_0	
33	MOT2_1	
34	MOT2_2	
35	MOT2_3	
36	MOT3_0	
37	MOT3_1	
38	MOT3_2	
39	MOT3_3	
40	GPTMR0_0	
41	GPTMR0_1	
42	GPTMR0_2	
43	GPTMR0_3	
44	GPTMR1_0	
45	GPTMR1_1	
46	GPTMR1_2	
47	GPTMR1_3	
48	GPTMR2_0	
49	GPTMR2_1	
50	GPTMR2_2	
51	GPTMR2_3	
52	GPTMR3_0	
53	GPTMR3_1	
54	GPTMR3_2	
55	GPTMR3_3	
56	I2C0	
57	I2C1	

DMA MUX 编号	DMA MUX SOURCE 名称	描述
58	I2C2	
59	I2C3	
60	XPI0_RX	
61	XPI0_TX	
62	DAC0	
63	DAC1	
64	ACMP_0	
65	ACMP_1	
66	ACMP_2	
67	ACMP_3	
68	MCAN0	
69	MCAN1	
70	MCAN2	
71	MCAN3	

表 169: DMA MUX 列表

28.3 通讯信箱 MBX

本产品支持通讯信箱 MBX，用于进程间通信。处理器可以利用 MBX 互相发送数据，MBX 支持生成中断。

MBX0A 支持发送数据到 MBX0B，支持接收 MBX0B 发送的数据。

MBX1A 支持发送数据到 MBX1B，支持接收 MBX1B 发送的数据。

28.4 圆周冗余检测 CRC

本产品圆周冗余检测 CRC 模块。

29 DMA 控制器

本章节介绍 DMA 控制器的功能和特性。

29.1 特性总结

DMA 控制器的主要特性有：

- 支持 8 个可配置的通道
- 通道支持 2 级优先级配置
- 相同优先级通道使用 Round-Robin 仲裁
- 支持链式连接多个 DMA 任务

29.2 功能描述

DMA 控制器支持 8 个通道，每个通道都可独立配置数据传输的参数。用户可以同时使用多个 DMA 通道，DMA 控制器会交替执行不同通道的数据传输任务。DMA 控制器可能分多次完成单个通道的数据传输，再这个通道全部任务完成后，将状态寄存器内的相应标志位置位。

某个 DMA 通道的数据传输可能因为数据传输错误而中断，也可以由软件中止。此种情况下，DMA 控制器会停止传输数据，并将状态寄存器内的相应标志位置位。

29.2.1 DMA 硬件握手

DMA 控制器支持 8 对请求-响应的握手信号，请求信号来自功能模块并经由 DMAMUX 路由至 DMA 控制器，DMA 控制器根据配置使用某个通道执行将该请求，完成长度为 SrcBurstSize 的数据传输后发送响应信号给 DMAMUX，完成硬件握手。

29.2.2 DMA 链式传输

DMA 支持链式传输，可以在处理器不介入的情况下，连续完成多个不同配置的传输任务。

要想使用 DMA 的链式传输功能，用户需要预先在内存中构建一系列相互链接的 DMA 任务描述符列表。列表的第一个元素就是 DMA 通道的控制寄存器，其余的任务描述符存放在内存中。DMA 任务描述符中的 ChnLLPointer 控制字就是 DMA 通道 n 下一个任务描述符的指针。如果 ChnLLPointer 值非零，DMA 控制器会在完成当前任务描述符的相应任务后，从 ChnLLPointer 指向地址取下一个任务描述符。如果 ChnLLPointer 的值为 0，表示此任务描述符为列表中最后一个，链条中止。

表 170 列举了任务描述符的格式，描述符的存储地址需要 8 字节对齐，并且描述符本身不要跨越 4K 的边界。

29.2.3 数据顺序

DMA 控制器支持 3 种地址模式：递增模式，递减模式和不变模式。

- 递增模式是指，在 DMA 每次访问源或者目标地址后，DMA 下次访问此次源或者目标之后的地址
- 递减模式是指，在 DMA 每次访问源或者目标地址后，DMA 下次访问此次源或者目标之前的地址
- 不变模式是指，在 DMA 每次访问源或者目标地址后，DMA 下次访问的源或者目标地址固定不变

在源和目标地址的模式配置相同时，DMA 会保持源与目标区数据的字节顺序不变。但是如果源与目标的地址配置相反，那么源与目标地址间数据的字节顺序也会相反。其中不变模式字节顺序于递增模式相同。

名称	地址偏移	描述
Ctrl	0x00	通道控制, 格式同 CTRL 寄存器
TranSize	0x04	总传输长度, 格式同 TRANSIZE 寄存器
SrcAddrL	0x08	源地址 L, 格式同 SRCADDRL 寄存器
SrcAddrH	0x0C	源地址 H, 格式同 SRCADDRH 寄存器
DstAddrL	0x10	目标地址 L, 格式同 DSTADDRL 寄存器
DstAddrH	0x14	目标地址 H, 格式同 DSTADDRH 寄存器
LLPointerL	0x18	链表指针 L, 格式同 LLPOINTERL 寄存器
LLPointerH	0x1C	链表指针 H, 格式同 LLPOINTERH 寄存器

表 170: DMA 链式任务描述符

29.3 DMA 寄存器

DMA 的寄存器列表如下:

HDMA base address: 0xF00C4000

XDMA base address: 0xF3048000

地址偏移	名称	描述	复位值
0x0004	IDMISC	ID Misc	0x00000000
0x0010	DMACFG	配置查询寄存器	0x00000000
0x0020	DMACTRL	软件复位寄存器	0x00000000
0x0024	CHABORT	通道中止寄存器	0x00000000
0x0030	INTSTATUS	中断状态寄存器	0x00000000
0x0034	CHEN	通道使能状态寄存器	0x00000000
0x0040	CHCTRL[CH0][CTRL]	通道 0 控制寄存器	0x00000000
0x0044	CHCTRL[CH0][TRANSIZE]	通道 0 传输数据量	0x00000000
0x0048	CHCTRL[CH0][SRCADDR]	通道 0 源数据低位地址	0x00000001
0x004C	CHCTRL[CH0][SRCADDRH]	通道 0 源数据高位地址	0x00000001
0x0050	CHCTRL[CH0][DSTADDR]	通道 0 目标数据低位地址	0x00000001
0x0054	CHCTRL[CH0][DSTADDRH]	通道 0 目标数据高位地址	0x00000001
0x0058	CHCTRL[CH0][LLPOINTER]	通道 0 链式传输指针低位地址	0x00000000
0x005C	CHCTRL[CH0][LLPOINTERH]	通道 0 链式传输指针高位地址	0x00000000
0x0060	CHCTRL[CH1][CTRL]	通道 1 控制寄存器	0x00000000
0x0064	CHCTRL[CH1][TRANSIZE]	通道 1 传输数据量	0x00000000
0x0068	CHCTRL[CH1][SRCADDR]	通道 1 源数据低位地址	0x00000001
0x006C	CHCTRL[CH1][SRCADDRH]	通道 1 源数据高位地址	0x00000001
0x0070	CHCTRL[CH1][DSTADDR]	通道 1 目标数据低位地址	0x00000001
0x0074	CHCTRL[CH1][DSTADDRH]	通道 1 目标数据高位地址	0x00000001
0x0078	CHCTRL[CH1][LLPOINTER]	通道 1 链式传输指针低位地址	0x00000000
0x007C	CHCTRL[CH1][LLPOINTERH]	通道 1 链式传输指针高位地址	0x00000000
0x0080	CHCTRL[CH2][CTRL]	通道 2 控制寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0084	CHCTRL[CH2][TRANSIZE]	通道 2 传输数据量	0x00000000
0x0088	CHCTRL[CH2][SRCADDR]	通道 2 源数据低位地址	0x00000001
0x008C	CHCTRL[CH2][SRCADDRH]	通道 2 源数据高位地址	0x00000001
0x0090	CHCTRL[CH2][DSTADDR]	通道 2 目标数据低位地址	0x00000001
0x0094	CHCTRL[CH2][DSTADDRH]	通道 2 目标数据高位地址	0x00000001
0x0098	CHCTRL[CH2][LLPOINTER]	通道 2 链式传输指针低位地址	0x00000000
0x009C	CHCTRL[CH2][LLPOINTERH]	通道 2 链式传输指针高位地址	0x00000000
0x00A0	CHCTRL[CH3][CTRL]	通道 3 控制寄存器	0x00000000
0x00A4	CHCTRL[CH3][TRANSIZE]	通道 3 传输数据量	0x00000000
0x00A8	CHCTRL[CH3][SRCADDR]	通道 3 源数据低位地址	0x00000001
0x00AC	CHCTRL[CH3][SRCADDRH]	通道 3 源数据高位地址	0x00000001
0x00B0	CHCTRL[CH3][DSTADDR]	通道 3 目标数据低位地址	0x00000001
0x00B4	CHCTRL[CH3][DSTADDRH]	通道 3 目标数据高位地址	0x00000001
0x00B8	CHCTRL[CH3][LLPOINTER]	通道 3 链式传输指针低位地址	0x00000000
0x00BC	CHCTRL[CH3][LLPOINTERH]	通道 3 链式传输指针高位地址	0x00000000
0x00C0	CHCTRL[CH4][CTRL]	通道 4 控制寄存器	0x00000000
0x00C4	CHCTRL[CH4][TRANSIZE]	通道 4 传输数据量	0x00000000
0x00C8	CHCTRL[CH4][SRCADDR]	通道 4 源数据低位地址	0x00000001
0x00CC	CHCTRL[CH4][SRCADDRH]	通道 4 源数据高位地址	0x00000001
0x00D0	CHCTRL[CH4][DSTADDR]	通道 4 目标数据低位地址	0x00000001
0x00D4	CHCTRL[CH4][DSTADDRH]	通道 4 目标数据高位地址	0x00000001
0x00D8	CHCTRL[CH4][LLPOINTER]	通道 4 链式传输指针低位地址	0x00000000
0x00DC	CHCTRL[CH4][LLPOINTERH]	通道 4 链式传输指针高位地址	0x00000000
0x00E0	CHCTRL[CH5][CTRL]	通道 5 控制寄存器	0x00000000
0x00E4	CHCTRL[CH5][TRANSIZE]	通道 5 传输数据量	0x00000000
0x00E8	CHCTRL[CH5][SRCADDR]	通道 5 源数据低位地址	0x00000001
0x00EC	CHCTRL[CH5][SRCADDRH]	通道 5 源数据高位地址	0x00000001
0x00F0	CHCTRL[CH5][DSTADDR]	通道 5 目标数据低位地址	0x00000001
0x00F4	CHCTRL[CH5][DSTADDRH]	通道 5 目标数据高位地址	0x00000001
0x00F8	CHCTRL[CH5][LLPOINTER]	通道 5 链式传输指针低位地址	0x00000000
0x00FC	CHCTRL[CH5][LLPOINTERH]	通道 5 链式传输指针高位地址	0x00000000
0x0100	CHCTRL[CH6][CTRL]	通道 6 控制寄存器	0x00000000
0x0104	CHCTRL[CH6][TRANSIZE]	通道 6 传输数据量	0x00000000
0x0108	CHCTRL[CH6][SRCADDR]	通道 6 源数据低位地址	0x00000001
0x010C	CHCTRL[CH6][SRCADDRH]	通道 6 源数据高位地址	0x00000001
0x0110	CHCTRL[CH6][DSTADDR]	通道 6 目标数据低位地址	0x00000001
0x0114	CHCTRL[CH6][DSTADDRH]	通道 6 目标数据高位地址	0x00000001
0x0118	CHCTRL[CH6][LLPOINTER]	通道 6 链式传输指针低位地址	0x00000000
0x011C	CHCTRL[CH6][LLPOINTERH]	通道 6 链式传输指针高位地址	0x00000000
0x0120	CHCTRL[CH7][CTRL]	通道 7 控制寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0124	CHCTRL[CH7][TRANSIZE]	通道 7 传输数据量	0x00000000
0x0128	CHCTRL[CH7][SRCADDR]	通道 7 源数据低位地址	0x00000001
0x012C	CHCTRL[CH7][SRCADDRH]	通道 7 源数据高位地址	0x00000001
0x0130	CHCTRL[CH7][DSTADDR]	通道 7 目标数据低位地址	0x00000001
0x0134	CHCTRL[CH7][DSTADDRH]	通道 7 目标数据高位地址	0x00000001
0x0138	CHCTRL[CH7][LLPOINTER]	通道 7 链式传输指针低位地址	0x00000000
0x013C	CHCTRL[CH7][LLPOINTERH]	通道 7 链式传输指针高位地址	0x00000000

表 171: DMA 寄存器列表

29.4 DMA 寄存器详细信息

DMA 的寄存器详细说明如下：

29.4.1 IDMISC (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD																IDLE_FLAG	RSVD															
N/A																RO	N/A															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	

IDMISC [31:0]

位域	名称	描述
15	IDLE_FLAG	DMA 空闲标志 0 - DMA 忙 1 - DMA 空闲

IDMISC 位域

29.4.2 DMACFG (0x10)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CHAINXFR	REQSYNC	RSVD				DATAWIDTH	ADDRWIDTH				CORENUM	BUSNUM	REQNUM				FIFODEPTH				CHANNELNUM										
RO	RO	N/A				RO	RO				RO	RO	RO				RO				RO										
0	0	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

DMACFG [31:0]

位域	名称	描述
31	CHAINXFR	0: 不支持链式传输 1: 支持链式传输
30	REQSYNC	DMA 请求是否被同步
25-24	DATAWIDTH	AXI 总线位宽
23-17	ADDRWIDTH	AXI 地址位宽
16	CORENUM	DMA 核心数量
15	BUSNUM	AXI 总线数量
14-10	REQNUM	请求/响应支持数量
9-4	FIFODEPTH	FIFO 深度
3-0	CHANNELNUM	通道数量

DMACFG 位域

29.4.3 DMACTRL (0x20)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																RESET															
N/A																WO															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0

DMACTRL [31:0]

位域	名称	描述
0	RESET	软件复位，将该位置 1 则复位 DMA 控制器并禁止所有通道

DMACTRL 位域

29.4.4 CHABORT (0x24)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CHABORT																WO															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CHABORT [31:0]

位域	名称	描述
31-0	CHABORT	每个通道对应一位，写 1 表示将该通道的传输中止，仅对已使能的通道有效。

CHABORT 位域

29.4.5 INTSTATUS (0x30)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD								TC								ABORT								ERROR							
N/A								W1C								W1C								W1C							
x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

INTSTATUS [31:0]

位域	名称	描述
23-16	TC	通道传输结束标志，每一位对应一个通道。
15-8	ABORT	通道传输中止标志，每一位对应一个通道。
7-0	ERROR	通道传输错误标志，每一位对应一个通道。 错误事件包括： - 总线错误 - 非对齐地址 - 非对齐位宽

INTSTATUS 位域

29.4.6 CHEN (0x34)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CHEN																															
RO																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CHEN [31:0]

位域	名称	描述
31-0	CHEN	通道使能状态查询

CHEN 位域

29.4.7 CHCTRL[CTRL] (0x40 + 0x20 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SRCBUSINFIDX	DSTBUSINFIDX	PRIORITY	RSVD	SRCBURSTSIZE				SRCWIDTH	DSTWIDTH	SRCMODE	DSTMODE	SRCADDRCTRL	DSTADDRCTRL	SRCREQSEL				DSTREQSEL				INTBTMASK	INTERRMASK	INTTCMASK	ENABLE						
RW	RW	RW	N/A	RW				RW	RW	RW	RW	RW	RW	RW				RW				RW	RW	RW	RW						

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

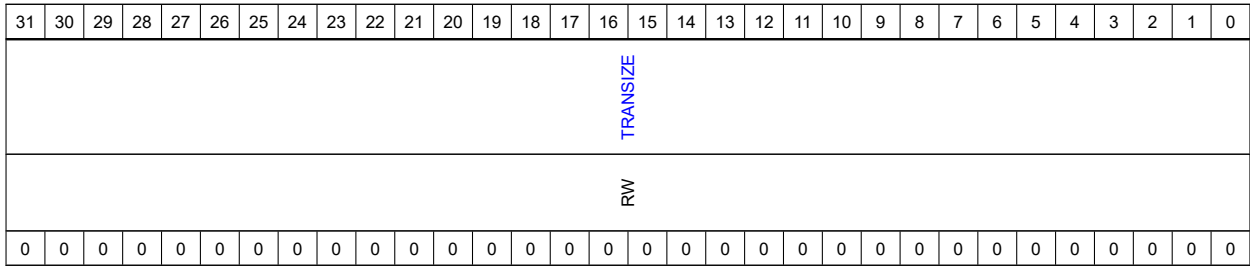
CHCTRL[CTRL] [31:0]

位域	名称	描述
31	SRCBUSINFIDX	源数据总线接口选择，对于单总线配置的 DMA 控制器，该位必须是 0
30	DSTBUSINFIDX	目标数据总线接口选择，对于单总线配置的 DMA 控制器，该位必须是 0
29	PRIORITY	通道优先级： 0: 低优先级 1: 高优先级
27-24	SRCBURSTSIZE	源数据 burst 数量，burst 传输的字节数等于（SrcBurstSize * SrcWidth）。 0x0: 1 transfer 0x1: 2 transfers 0x2: 4 transfers 0x3: 8 transfers 0x4: 16 transfers 0x5: 32 transfers 0x6: 64 transfers 0x7: 128 transfers 0x8: 256 transfers 0x9:512 transfers 0xa: 1024 transfers 0xb - 0xf: 非法值 对于 XDMA，允许设置的最大值为 0xa，对于 HDMA，允许设置的最大值为 0x7
23-21	SRCWIDTH	源数据传输位宽： 0x0: 8 位 0x1: 16 位 0x2: 32 位 0x3: 64 位 0x4 - 0x7: 非法值 对于 XDMA，允许设置的最大值为 0x3，对于 HDMA，允许设置的最大值为 0x2

位域	名称	描述
20-18	DSTWIDTH	目标数据传输位宽： 0x0: 8 位 0x1: 16 位 0x2: 32 位 0x3: 64 位 0x4 - 0x7: 非法值 对于 XDMA，允许设置的最大值为 0x3，对于 HDMA，允许设置的最大值为 0x2
17	SRCMODE	源数据 DMA 握手模式： 0: 普通模式 1: 握手模式
16	DSTMODE	目标数据 DMA 握手模式： 0: 普通模式 1: 握手模式
15-14	SRCADDRCTRL	源数据地址访问控制： 0x0: 地址递增 0x1: 地址递减 0x2: 固定地址 0x3: 非法设置
13-12	DSTADDRCTRL	目标数据地址访问控制： 0x0: 地址递增 0x1: 地址递减 0x2: 固定地址 0x3: 非法设置
11-8	SRCREQSEL	源数据 DMA 请求选择
7-4	DSTREQSEL	目标数据 DMA 请求选择
3	INTABTMASK	数据中止中断屏蔽： 0: 允许数据中止时发出中断 1: 禁止数据中止时发出中断
2	INTERRMASK	数据错误中断屏蔽： 0: 允许数据错误时发出中断 1: 禁止数据错误时发出中断
1	INTTCMASK	数据传输完成中断屏蔽： 0: 允许数据传输完成时发出中断 1: 禁止数据传输完成时发出中断
0	ENABLE	通道使能

CHCTRL[CTRL] 位域

29.4.8 CHCTRL[TRANSIZE] (0x44 + 0x20 * n)

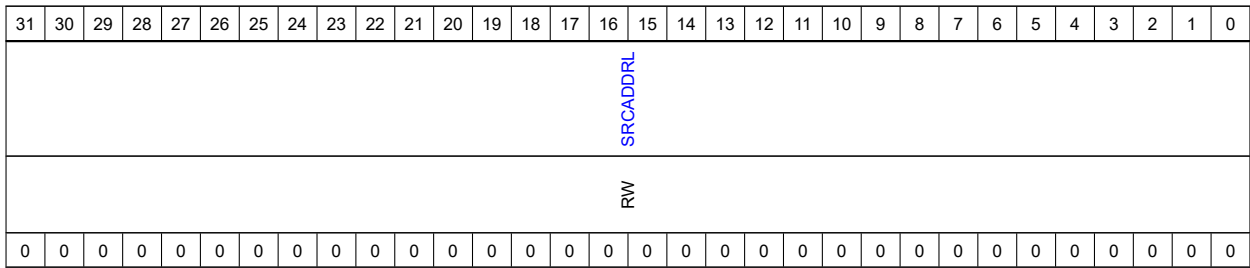


CHCTRL[TRANSIZE] [31:0]

位域	名称	描述
31-0	TRANSIZE	源数据的数据量，总传输数据量为 (TranSize * SrcWidth)

CHCTRL[TRANSIZE] 位域

29.4.9 CHCTRL[SRCADDR] (0x48 + 0x20 * n)

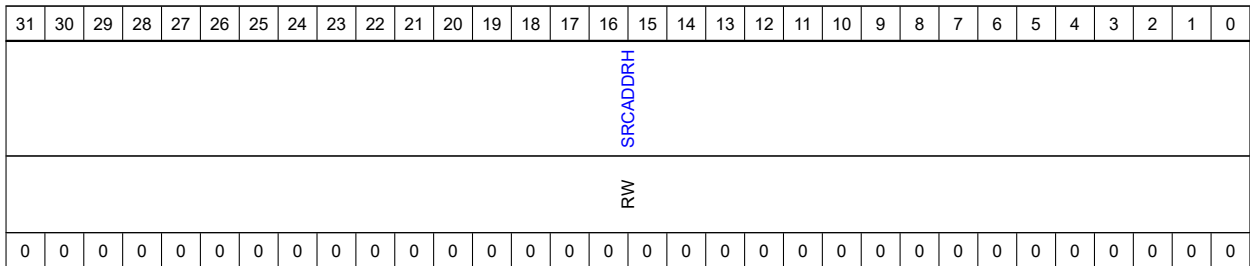


CHCTRL[SRCADDR] [31:0]

位域	名称	描述
31-0	SRCADDRL	源数据地址的低 32 位

CHCTRL[SRCADDR] 位域

29.4.10 CHCTRL[SRCADDRH] (0x4C + 0x20 * n)



CHCTRL[SRCADDRH] [31:0]

位域	名称	描述
31-0	SRCADDRH	源数据地址的高 32 位，该寄存器仅在总线地址位宽高于 32 位时有效

CHCTRL[SRCADDRH] 位域

29.4.11 CHCTRL[DSTADDR] (0x50 + 0x20 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
DSTADDRL																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CHCTRL[DSTADDR] [31:0]

位域	名称	描述
31-0	DSTADDRL	目标数据地址的低 32 位

CHCTRL[DSTADDR] 位域

29.4.12 CHCTRL[DSTADDRH] (0x54 + 0x20 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
DSTADDRH																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

CHCTRL[DSTADDRH] [31:0]

位域	名称	描述
31-0	DSTADDRH	目标数据地址的高 32 位，该寄存器仅在总线地址位宽高于 32 位时有效

CHCTRL[DSTADDRH] 位域

29.4.13 CHCTRL[LLPOINTER] (0x58 + 0x20 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LLPOINTERL																										RSVD		LLDBUSFIDX			
RW																										N/A		RW			
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	0

CHCTRL[LLPOINTER] [31:0]

位域	名称	描述
31-3	LLPOINTERL	链式传输的描述符低位地址，地址为 64 位对齐。
0	LLDBUSINFIDX	获取描述符使用的总线端口选择，对于单总线配置的 DMA 控制器，该位必须是 0

CHCTRL[LLPOINTER] 位域

29.4.14 CHCTRL[LLPOINTERH] (0x5C + 0x20 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
LLPOINTERH																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CHCTRL[LLPOINTERH] [31:0]

位域	名称	描述
31-0	LLPOINTERH	链式传输的描述符高位地址，该寄存器仅在总线地址位宽高于 32 位时有效

CHCTRL[LLPOINTERH] 位域

30 DMA 请求路由器 DMAMUX

本章节介绍 DMA 请求路由器 DMAMUX 的功能和特性。

本产品所有支持生成 DMA 请求的外设，及其在 DMA 请求路由器 DMAMUX 上的分配详情，请查阅节 28.2。

30.1 特性总结

本章节介绍 DMA 请求路由器 DMAMUX 的主要特性：

- 支持多达 128 个外设 DMA 请求
- 支持 16 个输出通道

30.2 功能描述

DMA 请求路由器的功能是实现外设 DMA 请求对 DMA 控制器各个通道的灵活动态映射，使得任意外设可以发送 DMA 请求给任意 DMA 控制器的任意通道。

通过 DMAMUX 的各个通道的配置寄存器 CHCFGx 配置 DMAMUX 的步骤如下：

- 通过 MUXCFGx 的 SOURCE 位选择外设的 DMA 请求
- MUXCFGx 的 ENABLE 位置 1，打开 DMAMUX 的通道 x

30.3 DMAMUX 寄存器

DMAMUX 的寄存器列表如下：

DMAMUX base address: 0xF00C0000

地址偏移	名称	描述	复位值
0x0000	MUXCFG[HDMA_MUX0]	HDMA 端口 0 配置寄存器	0x00000000
0x0004	MUXCFG[HDMA_MUX1]	HDMA 端口 1 配置寄存器	0x00000000
0x0008	MUXCFG[HDMA_MUX2]	HDMA 端口 2 配置寄存器	0x00000000
0x000C	MUXCFG[HDMA_MUX3]	HDMA 端口 3 配置寄存器	0x00000000
0x0010	MUXCFG[HDMA_MUX4]	HDMA 端口 4 配置寄存器	0x00000000
0x0014	MUXCFG[HDMA_MUX5]	HDMA 端口 5 配置寄存器	0x00000000
0x0018	MUXCFG[HDMA_MUX6]	HDMA 端口 6 配置寄存器	0x00000000
0x001C	MUXCFG[HDMA_MUX7]	HDMA 端口 7 配置寄存器	0x00000000
0x0020	MUXCFG[XDMA_MUX0]	XDMA 端口 0 配置寄存器	0x00000000
0x0024	MUXCFG[XDMA_MUX1]	XDMA 端口 1 配置寄存器	0x00000000
0x0028	MUXCFG[XDMA_MUX2]	XDMA 端口 2 配置寄存器	0x00000000
0x002C	MUXCFG[XDMA_MUX3]	XDMA 端口 3 配置寄存器	0x00000000
0x0030	MUXCFG[XDMA_MUX4]	XDMA 端口 4 配置寄存器	0x00000000
0x0034	MUXCFG[XDMA_MUX5]	XDMA 端口 5 配置寄存器	0x00000000
0x0038	MUXCFG[XDMA_MUX6]	XDMA 端口 6 配置寄存器	0x00000000
0x003C	MUXCFG[XDMA_MUX7]	XDMA 端口 7 配置寄存器	0x00000000

表 172: DMAMUX 寄存器列表

30.4 DMAMUX 寄存器详细信息

DMAMUX 的寄存器详细说明如下：

30.4.1 MUXCFG (0x0 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ENABLE	RSVD																	SOURCE													
	N/A																	RW													
0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0

MUXCFG [31:0]

位域	名称	描述
31	ENABLE	使能 DMA 端口
6-0	SOURCE	将选定的 DMA 请求路由到 DMA 端口

MUXCFG 位域

31 通信信箱 MBX

本章节介绍通信信箱 MBX 的功能和特性。

31.1 特性总结

通信信箱 MBX 支持进行处理器核间通信，以及处理器的进程间通信。主要特性如下：

- 支持 2 个寄存器访问接口
- 每个接口支持 TX FIFO 和 RX FIFO
- 支持标志位反映 TX FIFO 和 RX FIFO 状态
- 支持生成中断

31.2 功能描述

本章节描述通信信箱 MBX 的功能。

31.2.1 MBX 寄存器访问接口

通信信箱 MBX 有 2 套寄存器访问接口，接口 A 和接口 B。A 和 B 接口都具有一套 TX FIFO 寄存器、RX FIFO 寄存器、控制寄存器和状态寄存器。

用户从 A 接口的发送端 TX 发送的数据，可以在 B 接口的接收端 RX 接收到。同理，A 接口的接收端 RX 可以接收到 B 接口发送端 TX 发送的数据。

31.2.2 FIFO 管理

MBX 的发送端 TX FIFO 深度为 4 个字 (4×32 位)，TX FIFO 的写入接口为 TXREG 寄存器。MBX 支持提示 TX FIFO 的各类状态，即 TX FIFO 是否为空，TX FIFO 是否已满，以及 TX FIFO 中空的字数目。

MBX 的接收端 RX FIFO 深度为 4 个字 (4×32 位)。RX FIFO 的读取接口为 RXREG 寄存器。MBX 支持提示 RX FIFO 的各类状态，即 RX FIFO 是否为空，RX FIFO 是否已满，以及 RX FIFO 中有效的字数目。

31.2.3 中断

MBX 支持生成以下中断：

- TX FIFO 为空时，
- TX FIFO 为满时，
- RX FIFO 非空时，
- RX FIFO 已满时

31.3 MBX 寄存器

MBX 的寄存器列表如下：

MBX0A base address: 0xF00A0000

MBX0B base address: 0xF00A4000

MBX1A base address: 0xF00A8000

MBX1B base address: 0xF00AC000

地址偏移	名称	描述	复位值
0x0000	CR	控制寄存器	0x00000000
0x0004	SR	状态寄存器	0x000000E2
0x0008	TXREG	消息字发送寄存器	0x00000000
0x000C	RXREG	消息字接收寄存器	0x00000000
0x0010	TXWRD[TXFIFO0]	消息队列发送 FIFO	0x00000000
0x0020	RXWRD[RXFIFO0]	消息队列接收 FIFO	0x00000000

表 173: MBX 寄存器列表

31.4 MBX 寄存器详细信息

MBX 的寄存器详细说明如下：

31.4.1 CR (0x0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
TXRESET								RSVD								BARCTL			RSVD					BEIE	TFMAIE	TFMEIE	RFMAIE	RFMEIE		RSVD	TWMEIE	RWMVIE
RW								N/A								RW			N/A					RW	RW	RW	RW	RW		N/A	RW	RW
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

CR [31:0]

位域	名称	描述
31	TXRESET	复位发送消息字和发送消息队列。 写 1 复位。
15-14	BARCTL	总线访问响应控制： 0x0：不产生任何错误响应 0x1：以下情况会产生总线访问错误响应 - (1) 访问无效地址，(2) 向只读寄存器发出写操作，(3) 当发送消息队列 FIFO 已满或发送消息字未被读取时对其进行写操作，(4) 当接收消息队列 FIFO 为空或接收消息字无效时对其进行读操作。 0x2：保留值 0x3：保留值 本寄存器配置不影响以下结果：对已满的发送消息队列的写操作不会生效，对未被读取的发送消息字的写操作会覆盖之前的消息字，对空的接收消息队列或无效的接收消息字的读操作，会返回上次读取的数据或复位值。
8	BEIE	总线访问错误中断使能，其对应的错误状态包括 SR[13:8] 的各个位域。
7	TFMAIE	发送消息队列非空中断使能
6	TFMEIE	发送消息队列空中断使能

位域	名称	描述
5	RFMAIE	接收消息队列非空中断使能
4	RFMFIE	接收消息队列满中断使能
1	TWMEIE	发送消息字已被读取中断使能
0	RWMVIE	接收消息字有效中断使能

CR 位域

31.4.2 SR (0x4)

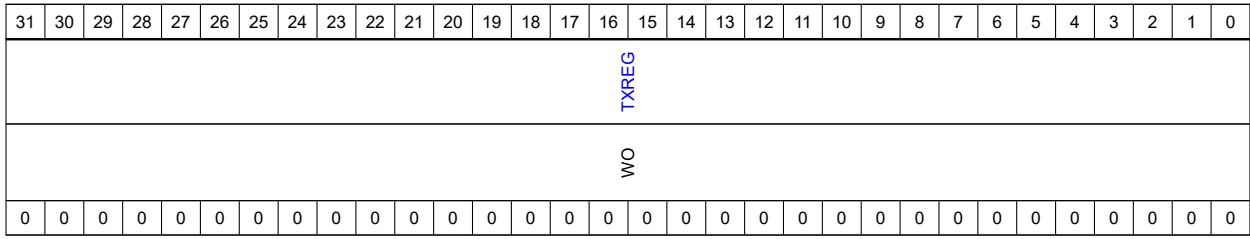
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD				RFVC				TFEC				RSVD		ERRRE	EWTRF	ERRFE	EWTFE	EAIVA	EW2RO	TFMA	TFME	RFMA	RFMF	RSVD	TWME	RWMV						
N/A				RO				RO				N/A		WTC	WTC	WTC	WTC	WTC	WTC	RW	RW	RO	RO	N/A	RO	RO						
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	0	0	0	0	0	0	0	1	1	1	0	0	0	1	0

SR [31:0]

位域	名称	描述
23-20	RFVC	接收消息队列中的有效消息数量
19-16	TFEC	发送消息队列中的剩余空间数量
13	ERRRE	访问错误状态标志：在接收消息字无效时对其进行读取
12	EWTRF	访问错误状态标志：在发送消息字未被读取时对其进行写入
11	ERRFE	访问错误状态标志：在接收消息队列为空时对其进行读取
10	EWTFE	访问错误状态标志：在发送消息队列满时对其进行写入
9	EAIVA	访问错误状态标志：访问了不存在的寄存器地址
8	EW2RO	访问错误状态标志：对接收消息字和接收消息队列进行了写操作
7	TFMA	状态标志：发送消息队列未满
6	TFME	状态标志：发送消息队列空
5	RFMA	状态标志：接收消息队列非空 在相关寄存器使能时能够触发中断
4	RFMF	状态标志：发送消息队列非空 在相关寄存器使能时能够触发中断
1	TWME	状态标志：发送消息字为空（已被读取） 在相关寄存器使能时能够触发中断
0	RWMV	状态标志：接收消息字有效 在相关寄存器使能时能够触发中断

SR 位域

31.4.3 TXREG (0x8)

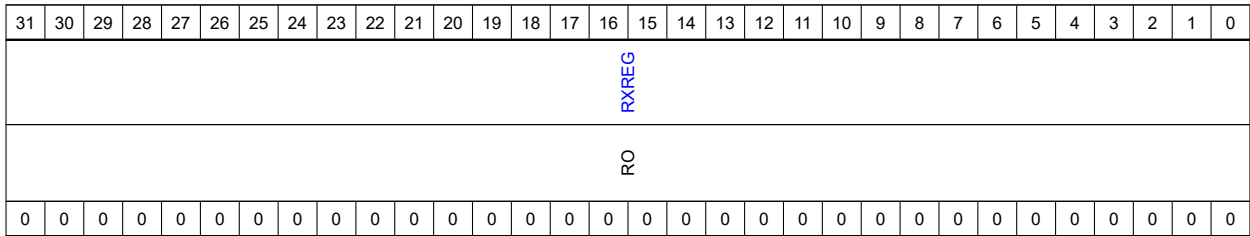


TXREG [31:0]

位域	名称	描述
31-0	TXREG	发送消息字

TXREG 位域

31.4.4 RXREG (0xC)

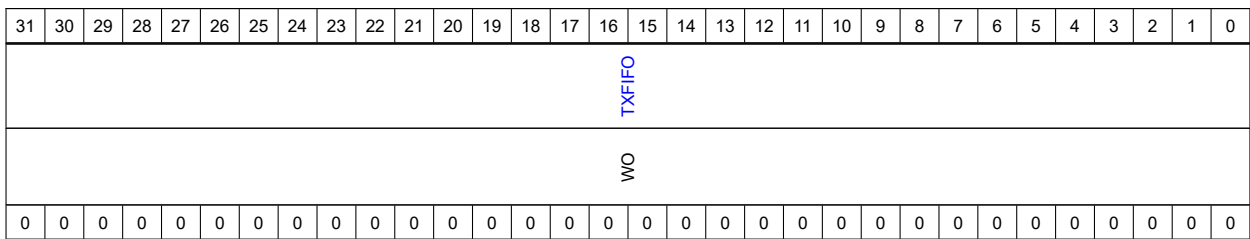


RXREG [31:0]

位域	名称	描述
31-0	RXREG	接收消息字

RXREG 位域

31.4.5 TXWRD (0x10 + 0x4 * n)

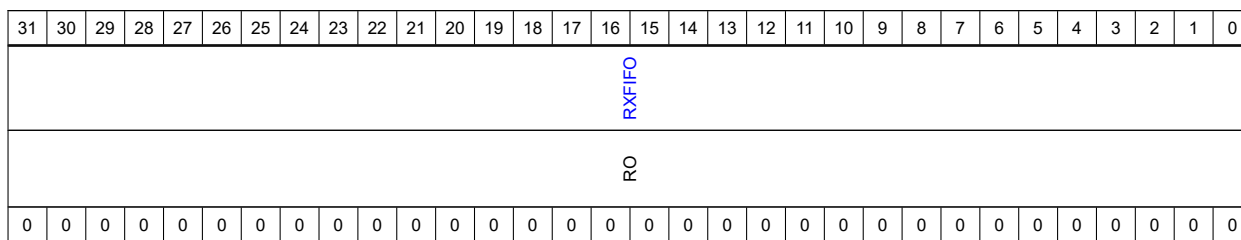


TXWRD [31:0]

位域	名称	描述
31-0	TXFIFO	发送消息队列 FIFO 写入寄存器，FIFO 深度为 4，FIFO 位宽为 32bit，向该寄存器的写操作会向 FIFO 中 push 一个 word。

TXWRD 位域

31.4.6 RXWRD (0x20 + 0x4 * n)



RXWRD [31:0]

位域	名称	描述
31-0	RXFIFO	接收消息队列 FIFO 读出寄存器，FIFO 深度为 4，FIFO 位宽为 32bit，向该寄存器的读操作会从 FIFO 中 pop 一个 word。

RXWRD 位域

32 循环冗余检测 CRC

本章节介绍循环冗余检测 CRC 的功能和特性。

32.1 特性总结

循环冗余检测 CRC 的主要特性如下：

- 支持 8 个通道独立计算
- 支持可编程 CRC 算法（可支持所有最高次幂小于等于 32 的 CRC 算法）
- 支持按字节、双字节、全字传输
- 支持常见的 15 种 CRC 算法快速配置

32.2 功能描述

循环冗余检测 CRC 模块做为系统 APB 总线上的从设备，用户可以通过总线配置，输入码流和读取 CRC 校验码。CRC 模块可以根据用户自定义的 CRC 算法，向 CHN[n][DATA] 寄存器输入待检验的码流，即可从 CHN[n][result] 得到其对应的 CRC 校验码，CRC 模块提供了 8 个独立计算的通道，每个通道均可以独立配置其 CRC 算法并独立完成计算。输入的码流支持按字节、双字节和全字传输，同时还支持码流配置成按字节或按位翻转次序。每个通道都支持常见的 15 种 CRC 算法的快速预配置。

CRC 使用前需进行 CRC 算法的配置，可以通过详细配置各个算法寄存器或配置预配置寄存器来快速完成。支持码流断续传输，码流断续传输和连续传输的计算结果一致。CHN[n][result] 内的计算结果始终为当前已累计传输码流的校验码。

32.3 CRC 算法配置

- CHN[n][POLY]: CRC 算法多项式的表达式，例如：CRC-32 对应的多项式表达为 0x04C11DB7。若 CRC 多项式低于 32 位时，此配置寄存器高位写 0 即可。
- CHN[n][INIT_DATA]: CRC 初始值。
- CHN[n][XOROUT]: CRC 输出值的异或值，即 CRC 计算结果与此参数异或后得到最终的校验码。
- CHN[n][MISC_SETTING]: CRC 的杂项配置，包含：POLY_WIDTH(CRC 校验码的长度)、REV_IN(是否将码流按位翻转)、REV_OUT(是否将输出结果按位翻转)、BYTE_REV(是否将输入码流按字节翻转)。
- CHN[n][PRE_SET]: CRC 快速预配置寄存器。预配置寄存器对应的 CRC 算法优先级高于上述详细算法参数寄存器的配置，即当用户配置了预配置寄存器后，之前若有已配置的算法参数将会被预配置的对应参数覆盖。

32.4 CRC 寄存器

CRC 的寄存器列表如下：

CRC base address: 0xF00B8000

地址偏移	名称	描述	复位值
0x0000	CHN[0][PRE_SET]	0 crc 预配置寄存器	0x00000000
0x0004	CHN[0][CLR]	chn0 复位 CRC 通道配置和结果	0x00000000
0x0008	CHN[0][POLY]	chn0 多项式表达式	0x00000000
0x000C	CHN[0][INIT_DATA]	chn0 CRC 初始值	0x00000000

地址偏移	名称	描述	复位值
0x0010	CHN[0][XOROUT]	chn0 CRC 输出异或值	0x00000000
0x0014	CHN[0][MISC_SETTING]	chn0 CRC 的杂项配置	0x00000000
0x0018	CHN[0][DATA]	chn0 CRC 输入字节流	0x00000000
0x001C	CHN[0][RESULT]	chn0 CRC 结果	0x00000000
0x0040	CHN[1][PRE_SET]	1 crc 预配置寄存器	0x00000000
0x0044	CHN[1][CLR]	chn1 复位 CRC 通道配置和结果	0x00000000
0x0048	CHN[1][POLY]	chn1 多项式表达式	0x00000000
0x004C	CHN[1][INIT_DATA]	chn1 CRC 初始值	0x00000000
0x0050	CHN[1][XOROUT]	chn1 CRC 输出异或值	0x00000000
0x0054	CHN[1][MISC_SETTING]	chn1 CRC 的杂项配置	0x00000000
0x0058	CHN[1][DATA]	chn1 CRC 输入字节流	0x00000000
0x005C	CHN[1][RESULT]	chn1 CRC 结果	0x00000000
0x0080	CHN[2][PRE_SET]	2 crc 预配置寄存器	0x00000000
0x0084	CHN[2][CLR]	chn2 复位 CRC 通道配置和结果	0x00000000
0x0088	CHN[2][POLY]	chn2 多项式表达式	0x00000000
0x008C	CHN[2][INIT_DATA]	chn2 CRC 初始值	0x00000000
0x0090	CHN[2][XOROUT]	chn2 CRC 输出异或值	0x00000000
0x0094	CHN[2][MISC_SETTING]	chn2 CRC 的杂项配置	0x00000000
0x0098	CHN[2][DATA]	chn2 CRC 输入字节流	0x00000000
0x009C	CHN[2][RESULT]	chn2 CRC 结果	0x00000000
0x00C0	CHN[3][PRE_SET]	3 crc 预配置寄存器	0x00000000
0x00C4	CHN[3][CLR]	chn3 复位 CRC 通道配置和结果	0x00000000
0x00C8	CHN[3][POLY]	chn3 多项式表达式	0x00000000
0x00CC	CHN[3][INIT_DATA]	chn3 CRC 初始值	0x00000000
0x00D0	CHN[3][XOROUT]	chn3 CRC 输出异或值	0x00000000
0x00D4	CHN[3][MISC_SETTING]	chn3 CRC 的杂项配置	0x00000000
0x00D8	CHN[3][DATA]	chn3 CRC 输入字节流	0x00000000
0x00DC	CHN[3][RESULT]	chn3 CRC 结果	0x00000000
0x0100	CHN[4][PRE_SET]	4 crc 预配置寄存器	0x00000000
0x0104	CHN[4][CLR]	chn4 复位 CRC 通道配置和结果	0x00000000
0x0108	CHN[4][POLY]	chn4 多项式表达式	0x00000000
0x010C	CHN[4][INIT_DATA]	chn4 CRC 初始值	0x00000000
0x0110	CHN[4][XOROUT]	chn4 CRC 输出异或值	0x00000000
0x0114	CHN[4][MISC_SETTING]	chn4 CRC 的杂项配置	0x00000000
0x0118	CHN[4][DATA]	chn4 CRC 输入字节流	0x00000000
0x011C	CHN[4][RESULT]	chn4 CRC 结果	0x00000000
0x0140	CHN[5][PRE_SET]	5 crc 预配置寄存器	0x00000000
0x0144	CHN[5][CLR]	chn5 复位 CRC 通道配置和结果	0x00000000
0x0148	CHN[5][POLY]	chn5 多项式表达式	0x00000000
0x014C	CHN[5][INIT_DATA]	chn5 CRC 初始值	0x00000000

地址偏移	名称	描述	复位值
0x0150	CHN[5][XOROUT]	chn5 CRC 输出异或值	0x00000000
0x0154	CHN[5][MISC_SETTING]	chn5 CRC 的杂项配置	0x00000000
0x0158	CHN[5][DATA]	chn5 CRC 输入字节流	0x00000000
0x015C	CHN[5][RESULT]	chn5 CRC 结果	0x00000000
0x0180	CHN[6][PRE_SET]	6 crc 预配置寄存器	0x00000000
0x0184	CHN[6][CLR]	chn6 复位 CRC 通道配置和结果	0x00000000
0x0188	CHN[6][POLY]	chn6 多项式表达式	0x00000000
0x018C	CHN[6][INIT_DATA]	chn6 CRC 初始值	0x00000000
0x0190	CHN[6][XOROUT]	chn6 CRC 输出异或值	0x00000000
0x0194	CHN[6][MISC_SETTING]	chn6 CRC 的杂项配置	0x00000000
0x0198	CHN[6][DATA]	chn6 CRC 输入字节流	0x00000000
0x019C	CHN[6][RESULT]	chn6 CRC 结果	0x00000000
0x01C0	CHN[7][PRE_SET]	7 crc 预配置寄存器	0x00000000
0x01C4	CHN[7][CLR]	chn7 复位 CRC 通道配置和结果	0x00000000
0x01C8	CHN[7][POLY]	chn7 多项式表达式	0x00000000
0x01CC	CHN[7][INIT_DATA]	chn7 CRC 初始值	0x00000000
0x01D0	CHN[7][XOROUT]	chn7 CRC 输出异或值	0x00000000
0x01D4	CHN[7][MISC_SETTING]	chn7 CRC 的杂项配置	0x00000000
0x01D8	CHN[7][DATA]	chn7 CRC 输入字节流	0x00000000
0x01DC	CHN[7][RESULT]	chn7 CRC 结果	0x00000000

表 174: CRC 寄存器列表

32.5 CRC 寄存器详细信息

CRC 的寄存器详细说明如下：

32.5.1 CHN[PRE_SET] (0x0 + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																								PRE_SET							
NA																								RW							
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

CHN[PRE_SET] [31:0]

位域	名称	描述
7-0	PRE_SET	0: 不使能预设值 1: CRC32 2: CRC32-AUTOSAR 3: CRC16-CCITT 4: CRC16-XMODEM 5: CRC16-MODBUS 1: CRC32 2: CRC32-autosar 3: CRC16-ccitt 4: CRC16-xmodem 5: CRC16-modbus 6: crc16_dnp 7: crc16_x25 8: crc16_usb 9: crc16_maxim 10: crc16_ibm 11: crc8_maxim 12: crc8_rohc 13: crc8_itu 14: crc8 15: crc5_usb

CHN[PRE_SET] 位域

32.5.2 CHN[CLR] (0x4 + 0x40 * n)

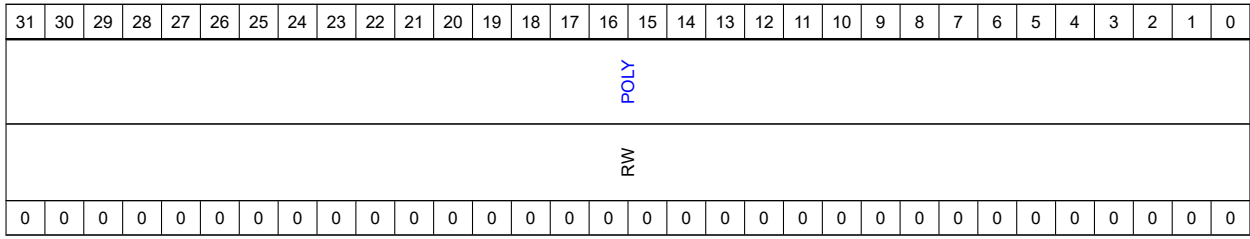
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																CLR															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0

CHN[CLR] [31:0]

位域	名称	描述
0	CLR	写 1 复位 crc 通道配置和结果，读操作一直读到 0

CHN[CLR] 位域

32.5.3 CHN[POLY] (0x8 + 0x40 * n)

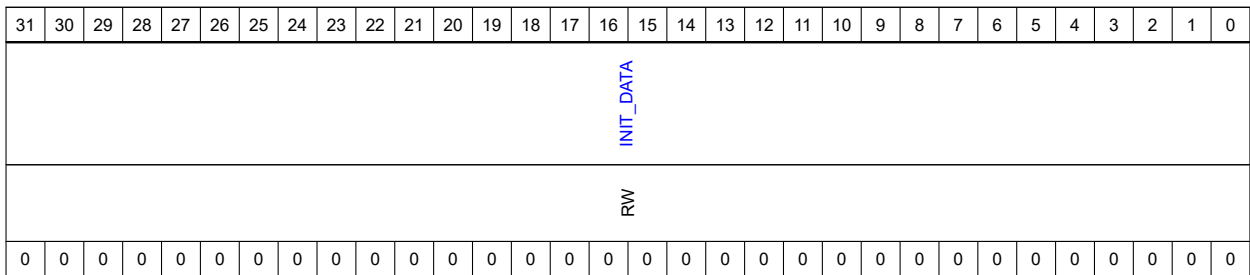


CHN[POLY] [31:0]

位域	名称	描述
31-0	POLY	CRC 配置多项式表达式，比如配置 CRC32 时，需写入 0x4C11DB7

CHN[POLY] 位域

32.5.4 CHN[INIT_DATA] (0xC + 0x40 * n)

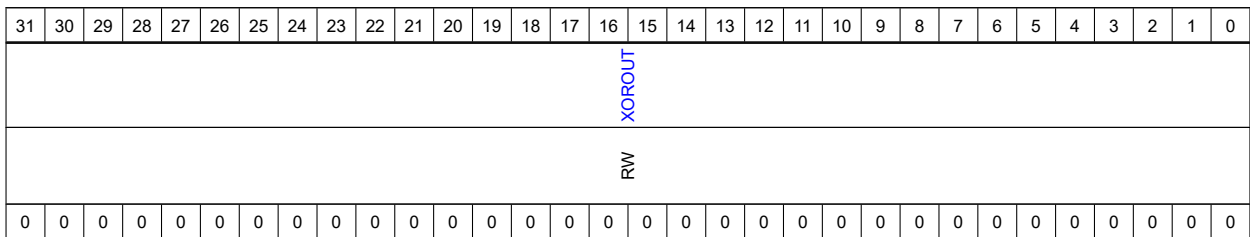


CHN[INIT_DATA] [31:0]

位域	名称	描述
31-0	INIT_DATA	CRC 的初始值

CHN[INIT_DATA] 位域

32.5.5 CHN[XOROUT] (0x10 + 0x40 * n)



CHN[XOROUT] [31:0]

位域	名称	描述
31-0	XOROUT	CRC 的结果会和本寄存器进行异或

CHN[XOROUT] 位域

32.5.6 CHN[MISC_SETTING] (0x14 + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD							BYTE_REV	RSVD							REV_OUT	RSVD							REV_IN	RSVD		POLY_WIDTH						
N/A							RW	N/A							RW	N/A							RW	N/A		RW						
x	x	x	x	x	x	x	0	x	x	x	x	x	x	x	0	x	x	x	x	x	x	x	0	x	x	0	0	0	0	0	0	

CHN[MISC_SETTING] [31:0]

位域	名称	描述
24	BYTE_REV	0: 不反转输入字节次序 1: 输入字节流按字节次序反转
16	REV_OUT	0: 不反转输出结果次序 1: 输出结果按位反转
8	REV_IN	0: 不反转输入字节流的位次序 1: 输入字节流按位反转
5-0	POLY_WIDTH	crc 长度

CHN[MISC_SETTING] 位域

32.5.7 CHN[DATA] (0x18 + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
DATA																RW																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

CHN[DATA] [31:0]

位域	名称	描述
31-0	DATA	待计算 CRC 的数据

CHN[DATA] 位域

32.5.8 CHN[RESULT] (0x1C + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RESULT																RW																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

CHN[RESULT] [31:0]

位域	名称	描述
31-0	RESULT	CRC 结果

CHN[RESULT] 位域

33 增强运动控制系统概述

本章节介绍了本产品的增强运动控制系统。本产品支持 4 套高性能电机和电源控制单元，每个单元包括 1 个 PWM 定时器，1 个正交编码器接口，1 个霍尔传感器接口和 1 个互联管理器。配合片上的模拟外设如模数转换器 ADC，比较器 ACMP 等外设，可以实现同时控制 4 个电机或者电源的功率变换电路。

本产品包括一个同步定时器，用于 4 套增强运动控制单元间同步。

所有增强运动控制单元和同步定时器均工作在外总线时钟 (CLK_TOP_AHB), 以实现最小 cpu 访问延时。

本产品的增强运动控制系统如图 27。

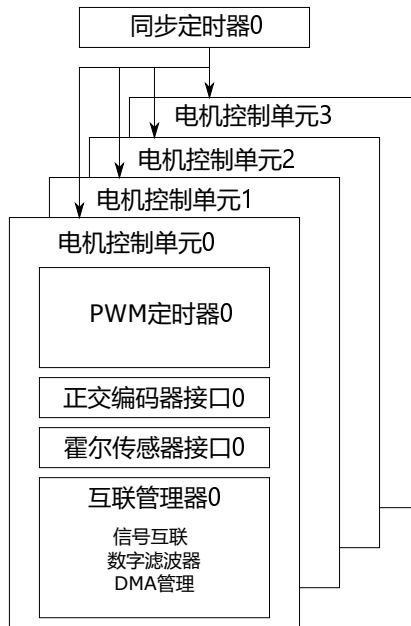


图 27: 增强运动控制系统框图

33.1 PWM 定时器 PWM

本产品支持 4 个 PWM 定时器。其中 PWM 定时器 0 和 PWM 定时器 1 为高分辨率 PWM 定时器，支持输出分辨率达 100ps 的高精度 PWM。

单个 PWM 支持高达 28 位计数器，支持 24 个通道，其中通道 0~7 用于生成 8 路独立或者 4 对互补 PWM 输出，支持死区控制和故障保护。其余 16 路通道支持输出比较，可以通过互联管理器输出到 IO，或者其他片上模块。PWM 定时器支持输入捕获。

本产品上，单个 PWM 定时器信号连接如下：

- 通道 0~7 输出经过 PWM 控制逻辑，连接到 IO 上
- 通道 8~23 输出连接到电机控制单元内的互联管理器
- 输入捕获 0~7 来自 IO
- 输入捕获 8~23 来自电机控制单元内的互联管理器
- 计数器同步触发输入 SYNCI 来自电机控制单元内的互联管理器
- 强制输出的使能输入 FRCI 来自电机控制单元内的互联管理器
- 强制输出影子寄存器的生效的触发输入 SHSYNCI 来自电机控制单元内的互联管理器
- 外部故障保护输入 FAULTE0~1 来自 IO，可在无时钟状态实现故障保护

- 内部故障保护输入 FAULTI0~3 来自电机控制单元内的互联管理器，需在电机系统时钟正常工作时实现故障保护

各个 PWM 模块信号与电机控制单元内的互联管理器内信号连接请查阅节 33.5。

33.2 可编程逻辑阵列 PLA

本产品支持 2 个可编程逻辑阵列 PLA。可编程逻辑阵列 PLA0 与互联管理器 TRGM0 紧密耦合，可编程逻辑阵列 PLA1 与互联管理器 TRGM1 紧密耦合。PLA 可用于其输入信号进行灵活可配置的逻辑运算，并结合时序电路，生成独特的输出信号。

33.3 正交编码器接口 QEI

本产品支持 4 个正交编码器接口 QEI。QEI 支持外部的各种类型的正交编码器，用以感应电机的位置信息，并提供电机的转向，转速信息。

本产品上，单个正交编码器接口 QEI 的信号连接如下：

- A 相输入 APH，来自电机控制单元内的互联管理器
- B 相输入 BPH，来自电机控制单元内的互联管理器
- Z 相输入 ZPH，来自电机控制单元内的互联管理器
- H 相输入 HPH，也称位 HOME，来自电机控制单元内的互联管理器
- 快照输入 SNAPI，来自电机控制单元内的互联管理器
- 触发输出 TRGO，连接到电机控制单元内的互联管理器

正交编码器接口 QEI 的各个信号支持通过电机控制单元内互联管理器灵活地分配，可以连接到 TRGM 的各个 IO，也可以连接到片上的其他外设。具体信号连接请查阅??。

33.4 霍尔传感器接口 HALL

本产品支持 4 个霍尔传感器接口 HALL。HALL 支持外部的霍尔传感器。

本产品上，单个霍尔传感器接口 HALL 的信号连接如下：

- A 相输入 U，来自电机控制单元内的互联管理器
- B 相输入 V，来自电机控制单元内的互联管理器
- Z 相输入 W，来自电机控制单元内的互联管理器
- 快照输入 SNAPI，来自电机控制单元内的互联管理器
- 触发输出 TRGO，连接到电机控制单元内的互联管理器

霍尔传感器接口 HALL 的各个信号支持通过电机控制单元内互联管理器灵活地分配，可以连接到 TRGM 的各个 IO，也可以连接到片上的其他外设。具体信号连接请查阅??。

33.5 互联管理器 TRGM

本产品支持 4 个互联管理器 TRGM，TRGM 支持运动控制单元内外各个设备的信号间互通互联，可以把片上各个外设整合起来，实现外设间相互同步，相互配合。

互联管理器支持多个输入，输入来自于 IO，电机控制单元内外的各个外设，以及其他电机控制单元的互联管理器。各个互联管理器的输入信号，请查阅小节 33.5.1。

互联管理器支持多个输出，用户可以从互联管理器的众多输入信号中选择一个，连接到任意输出。各个互联

管理器的输出信号分配，请查阅[小节 33.5.2](#)。

注意：将电机系统内部信号连接到电机系统外时，需要考虑时钟频率和信号有效长度。

以下几个信号只有一个电机系统时钟周期，这些信号可以在电机系统内部任意连接，不建议出电机系统：

正交解码器 n 触发输出；霍尔传感器 n 接口触发输出；同步定时器通道 n。

互联管理器支持管理电机控制单元内外设的 DMA 请求，本产品上，电机控制单元内设备的 DMA 请求不直接连接到 DMAMUX，而是通过 TRGM 转接。各个 TRGM 管理的 DMA 请求，请查阅[小节 33.5.3](#)。

互联管理器支持多个数字滤波器，可以对 TRGM 的特定输入信号进行滤波。各个 TRGM 中配置有数字滤波器的输入信号，请查阅[小节 33.5.4](#)。

33.5.1 互联管理器输入分配

本章节介绍互联管理器输入信号分配。

互联管理器 0 的输入信号分配：

TRGM0_INPUT MUX 编号	TRGM0_INPUT MUX SOURCE 名称	描述
0	VSS	低电平
1	VDD	高电平
2	TRGM0_P0	互联管理器 0 输入 0 (来自 IO)
3	TRGM0_P1	互联管理器 0 输入 1 (来自 IO)
4	TRGM0_P2	互联管理器 0 输入 2 (来自 IO)
5	TRGM0_P3	互联管理器 0 输入 3 (来自 IO)
6	TRGM0_P4	互联管理器 0 输入 4 (来自 IO)
7	TRGM0_P5	互联管理器 0 输入 5 (来自 IO)
8	TRGM0_P6	互联管理器 0 输入 6 (来自 IO)
9	TRGM0_P7	互联管理器 0 输入 7 (来自 IO)
10	TRGM0_P8	互联管理器 0 输入 8 (来自 IO)
11	TRGM0_P9	互联管理器 0 输入 9 (来自 IO)
12	TRGM0_P10	互联管理器 0 输入 10 (来自 IO)
13	TRGM0_P11	互联管理器 0 输入 11 (来自 IO)
14	TRGM3_OUTX0	互联管理器 3 输出 X0
15	TRGM3_OUTX1	互联管理器 3 输出 X1
16	TRGM2_OUTX0	互联管理器 2 输出 X0
17	TRGM2_OUTX1	互联管理器 2 输出 X1
18	TRGM1_OUTX0	互联管理器 1 输出 X0
19	TRGM1_OUTX1	互联管理器 1 输出 X1
20	PWM0_CH8REF	PWM 定时器 0 通道 8 参考输出
21	PWM0_CH9REF	PWM 定时器 0 通道 9 参考输出
22	PWM0_CH10REF	PWM 定时器 0 通道 10 参考输出
23	PWM0_CH11REF	PWM 定时器 0 通道 11 参考输出
24	PWM0_CH12REF	PWM 定时器 0 通道 12 参考输出
25	PWM0_CH13REF	PWM 定时器 0 通道 13 参考输出

TRGM0_INPUT MUX 编号	TRGM0_INPUT MUX SOURCE 名称	描述
26	PWM0_CH14REF	PWM 定时器 0 通道 14 参考输出
27	PWM0_CH15REF	PWM 定时器 0 通道 15 参考输出
28	QEI0_TRGO	正交解码器 0 触发输出
29	HALL0_TRGO	霍尔传感器接口 0 触发输出
30	PTPC_CMP0	精确时间协议模块 PTPC 输出比较 0
31	PTPC_CMP1	精确时间协议模块 PTPC 输出比较 1
32	SYNT0_CH0	同步定时器 0 通道 0
33	SYNT0_CH1	同步定时器 0 通道 1
34	SYNT0_CH2	同步定时器 0 通道 2
35	SYNT0_CH3	同步定时器 0 通道 3
36	USB0_SOF	USB0 帧起始
37	DEBUG_FLAG	调试模式进入标志位
38	GPTMR0_OUT2	通用定时器 0 通道 2
39	GPTMR0_OUT3	通用定时器 0 通道 3
40	SDM_CMPL0	
41	SDM_CMPL1	
42	SDM_CMPL2	
43	SDM_CMPL3	
44	SDM_CMPH0	
45	SDM_CMPH1	
46	SDM_CMPH2	
47	SDM_CMPH3	
48	SDM_CMPHZ0	
49	SDM_CMPHZ1	
50	SDM_CMPHZ2	
51	SDM_CMPHZ3	
52	CMP0_OUT	比较器 0 输出
53	CMP1_OUT	比较器 1 输出
54	CMP2_OUT	比较器 2 输出
55	CMP3_OUT	比较器 3 输出
56	PLA0_OUT0	PLA 模块 0 输出 0
57	PLA0_OUT1	PLA 模块 0 输出 1
58	PLA0_OUT2	PLA 模块 0 输出 2
59	PLA0_OUT3	PLA 模块 0 输出 3
60	PLA0_OUT4	PLA 模块 0 输出 4
61	PLA0_OUT5	PLA 模块 0 输出 5
62	PLA0_OUT6	PLA 模块 0 输出 6
63	PLA0_OUT7	PLA 模块 0 输出 7

表 175: TRGM0_INPUT MUX 列表

互联管理器 1 的输入信号分配:

TRGM1_INPUT MUX 编号	TRGM1_INPUT MUX SOURCE 名称	描述
0	VSS	低电平
1	VDD	高电平
2	TRGM1_P0	互联管理器 1 输入 0 (来自 IO)
3	TRGM1_P1	互联管理器 1 输入 1 (来自 IO)
4	TRGM1_P2	互联管理器 1 输入 2 (来自 IO)
5	TRGM1_P3	互联管理器 1 输入 3 (来自 IO)
6	TRGM1_P4	互联管理器 1 输入 4 (来自 IO)
7	TRGM1_P5	互联管理器 1 输入 5 (来自 IO)
8	TRGM1_P6	互联管理器 1 输入 6 (来自 IO)
9	TRGM1_P7	互联管理器 1 输入 7 (来自 IO)
10	TRGM1_P8	互联管理器 1 输入 8 (来自 IO)
11	TRGM1_P9	互联管理器 1 输入 9 (来自 IO)
12	TRGM1_P10	互联管理器 1 输入 10 (来自 IO)
13	TRGM1_P11	互联管理器 1 输入 11 (来自 IO)
14	TRGM3_OUTX0	互联管理器 3 输出 X0
15	TRGM3_OUTX1	互联管理器 3 输出 X1
16	TRGM2_OUTX0	互联管理器 2 输出 X0
17	TRGM2_OUTX1	互联管理器 2 输出 X1
18	TRGM0_OUTX0	互联管理器 0 输出 X0
19	TRGM0_OUTX1	互联管理器 0 输出 X1
20	PWM1_CH8REF	PWM 定时器 1 通道 8 参考输出
21	PWM1_CH9REF	PWM 定时器 1 通道 9 参考输出
22	PWM1_CH10REF	PWM 定时器 1 通道 10 参考输出
23	PWM1_CH11REF	PWM 定时器 1 通道 11 参考输出
24	PWM1_CH12REF	PWM 定时器 1 通道 12 参考输出
25	PWM1_CH13REF	PWM 定时器 1 通道 13 参考输出
26	PWM1_CH14REF	PWM 定时器 1 通道 14 参考输出
27	PWM1_CH15REF	PWM 定时器 1 通道 15 参考输出
28	QE11_TRGO	正交解码器 1 触发输出
29	HALL1_TRGO	霍尔传感器接口 1 触发输出
30	PTPC_CMP0	精确时间协议模块 PTPC 输出比较 0
31	PTPC_CMP1	精确时间协议模块 PTPC 输出比较 1
32	SYNT1_CH0	同步定时器 1 通道 0
33	SYNT1_CH1	同步定时器 1 通道 1
34	SYNT1_CH2	同步定时器 1 通道 2
35	SYNT1_CH3	同步定时器 1 通道 3
36	USB0_SOF	USB0 帧起始
37	DEBUG_FLAG	调试模式进入标志位

TRGM1_INPUT MUX 编号	TRGM1_INPUT MUX SOURCE 名称	描述
38	GPTMR1_OUT2	通用定时器 1 通道 2
39	GPTMR1_OUT3	通用定时器 1 通道 3
40	SDM_CMPL0	
41	SDM_CMPL1	
42	SDM_CMPL2	
43	SDM_CMPL3	
44	SDM_CMPH0	
45	SDM_CMPH1	
46	SDM_CMPH2	
47	SDM_CMPH3	
48	SDM_CMPHZ0	
49	SDM_CMPHZ1	
50	SDM_CMPHZ2	
51	SDM_CMPHZ3	
52	CMP0_OUT	比较器 0 输出
53	CMP1_OUT	比较器 1 输出
54	CMP2_OUT	比较器 2 输出
55	CMP3_OUT	比较器 3 输出
56	PLA1_OUT0	PLA 模块 1 输出 0
57	PLA1_OUT1	PLA 模块 1 输出 1
58	PLA1_OUT2	PLA 模块 1 输出 2
59	PLA1_OUT3	PLA 模块 1 输出 3
60	PLA1_OUT4	PLA 模块 1 输出 4
61	PLA1_OUT5	PLA 模块 1 输出 5
62	PLA1_OUT6	PLA 模块 1 输出 6
63	PLA1_OUT7	PLA 模块 1 输出 7

表 176: TRGM1_INPUT MUX 列表

互联管理器 2 的输入信号分配:

TRGM2_INPUT MUX 编号	TRGM2_INPUT MUX SOURCE 名称	描述
0	VSS	低电平
1	VDD	高电平
2	TRGM2_P0	互联管理器 2 输入 0 (来自 IO)
3	TRGM2_P1	互联管理器 2 输入 1 (来自 IO)
4	TRGM2_P2	互联管理器 2 输入 2 (来自 IO)
5	TRGM2_P3	互联管理器 2 输入 3 (来自 IO)
6	TRGM2_P4	互联管理器 2 输入 4 (来自 IO)
7	TRGM2_P5	互联管理器 2 输入 5 (来自 IO)

TRGM2_INPUT MUX 编号	TRGM2_INPUT MUX SOURCE 名称	描述
8	TRGM2_P6	互联管理器 2 输入 6 (来自 IO)
9	TRGM2_P7	互联管理器 2 输入 7 (来自 IO)
10	TRGM2_P8	互联管理器 2 输入 8 (来自 IO)
11	TRGM2_P9	互联管理器 2 输入 9 (来自 IO)
12	TRGM2_P10	互联管理器 2 输入 10 (来自 IO)
13	TRGM2_P11	互联管理器 2 输入 11 (来自 IO)
14	TRGM3_OUTX0	互联管理器 3 输出 X0
15	TRGM3_OUTX1	互联管理器 3 输出 X1
16	TRGM1_OUTX0	互联管理器 1 输出 X0
17	TRGM1_OUTX1	互联管理器 1 输出 X1
18	TRGM0_OUTX0	互联管理器 0 输出 X0
19	TRGM0_OUTX1	互联管理器 0 输出 X1
20	PWM2_CH8REF	PWM 定时器 2 通道 8 参考输出
21	PWM2_CH9REF	PWM 定时器 2 通道 9 参考输出
22	PWM2_CH10REF	PWM 定时器 2 通道 10 参考输出
23	PWM2_CH11REF	PWM 定时器 2 通道 11 参考输出
24	PWM2_CH12REF	PWM 定时器 2 通道 12 参考输出
25	PWM2_CH13REF	PWM 定时器 2 通道 13 参考输出
26	PWM2_CH14REF	PWM 定时器 2 通道 14 参考输出
27	PWM2_CH15REF	PWM 定时器 2 通道 15 参考输出
28	QEI2_TRGO	正交解码器 2 触发输出
29	HALL2_TRGO	霍尔传感器接口 2 触发输出
30	PTPC_CMP0	精确时间协议模块 PTPC 输出比较 0
31	PTPC_CMP1	精确时间协议模块 PTPC 输出比较 1
32	SYNT2_CH0	同步定时器 2 通道 0
33	SYNT2_CH1	同步定时器 2 通道 1
34	SYNT2CH2	同步定时器 2 通道 2
35	SYNT2_CH3	同步定时器 2 通道 3
36	USB0_SOF	USB0 帧起始
37	DEBUG_FLAG	调试模式进入标志位
38	GPTMR2_OUT2	通用定时器 2 通道 2
39	GPTMR2_OUT3	通用定时器 2 通道 3
40	SDM_CMPL0	
41	SDM_CMPL1	
42	SDM_CMPL2	
43	SDM_CMPL3	
44	SDM_CMPH0	
45	SDM_CMPH1	
46	SDM_CMPH2	

TRGM2_INPUT MUX 编号	TRGM2_INPUT MUX SOURCE 名称	描述
47	SDM_CMPH3	
48	SDM_CMPHZ0	
49	SDM_CMPHZ1	
50	SDM_CMPHZ2	
51	SDM_CMPHZ3	
52	CMP0_OUT	比较器 0 输出
53	CMP1_OUT	比较器 1 输出
54	CMP2_OUT	比较器 2 输出
55	CMP3_OUT	比较器 3 输出

表 177: TRGM2_INPUT MUX 列表

互联管理器 3 的输入信号分配:

TRGM3_INPUT MUX 编号	TRGM3_INPUT MUX SOURCE 名称	描述
0	VSS	低电平
1	VDD	高电平
2	TRGM3_P0	互联管理器 3 输入 0 (来自 IO)
3	TRGM3_P1	互联管理器 3 输入 1 (来自 IO)
4	TRGM3_P2	互联管理器 3 输入 2 (来自 IO)
5	TRGM3_P3	互联管理器 3 输入 3 (来自 IO)
6	TRGM3_P4	互联管理器 3 输入 4 (来自 IO)
7	TRGM3_P5	互联管理器 3 输入 5 (来自 IO)
8	TRGM3_P6	互联管理器 3 输入 6 (来自 IO)
9	TRGM3_P7	互联管理器 3 输入 7 (来自 IO)
10	TRGM3_P8	互联管理器 3 输入 8 (来自 IO)
11	TRGM3_P9	互联管理器 3 输入 9 (来自 IO)
12	TRGM3_P10	互联管理器 3 输入 10 (来自 IO)
13	TRGM3_P11	互联管理器 3 输入 11 (来自 IO)
14	TRGM2_OUTX0	互联管理器 2 输出 X0
15	TRGM2_OUTX1	互联管理器 2 输出 X1
16	TRGM1_OUTX0	互联管理器 1 输出 X0
17	TRGM1_OUTX1	互联管理器 1 输出 X1
18	TRGM0_OUTX0	互联管理器 0 输出 X0
19	TRGM0_OUTX1	互联管理器 0 输出 X1
20	PWM3_CH8REF	PWM 定时器 3 通道 8 参考输出
21	PWM3_CH9REF	PWM 定时器 3 通道 9 参考输出
22	PWM3_CH10REF	PWM 定时器 3 通道 10 参考输出
23	PWM3_CH11REF	PWM 定时器 3 通道 11 参考输出
24	PWM3_CH12REF	PWM 定时器 3 通道 12 参考输出

TRGM3_INPUT MUX 编号	TRGM3_INPUT MUX SOURCE 名称	描述
25	PWM3_CH13REF	PWM 定时器 3 通道 13 参考输出
26	PWM3_CH14REF	PWM 定时器 3 通道 14 参考输出
27	PWM3_CH15REF	PWM 定时器 3 通道 15 参考输出
28	QEI3_TRGO	正交解码器 3 触发输出
29	HALL3_TRGO	霍尔传感器接口 3 触发输出
30	PTPC_CMP0	精确时间协议模块 PTPC 输出比较 0
31	PTPC_CMP1	精确时间协议模块 PTPC 输出比较 1
32	SYNT3_CH0	同步定时器 3 通道 0
33	SYNT3_CH1	同步定时器 3 通道 1
34	SYNT3_CH2	同步定时器 3 通道 2
35	SYNT3_CH3	同步定时器 3 通道 3
36	USB0_SOF	USB0 帧起始
37	DEBUG_FLAG	调试模式进入标志位
38	GPTMR3_OUT2	通用定时器 3 通道 2
39	GPTMR3_OUT3	通用定时器 3 通道 3
40	SDM_CMPL0	
41	SDM_CMPL1	
42	SDM_CMPL2	
43	SDM_CMPL3	
44	SDM_CMPH0	
45	SDM_CMPH1	
46	SDM_CMPH2	
47	SDM_CMPH3	
48	SDM_CMPHZ0	
49	SDM_CMPHZ1	
50	SDM_CMPHZ2	
51	SDM_CMPHZ3	
52	CMP0_OUT	比较器 0 输出
53	CMP1_OUT	比较器 1 输出
54	CMP2_OUT	比较器 2 输出
55	CMP3_OUT	比较器 3 输出

表 178: TRGM3_INPUT MUX 列表

33.5.2 互联管理器输出分配

本章节介绍互联管理器输出信号分配。

互联管理器 0 的输出信号分配：

TRGM0_OUTPUT MUX 编号	TRGM0_OUTPUT MUX SOURCE 名称	描述
0	TRGM0_P0	互联管理器 0 输出 0 (输出至 IO)
1	TRGM0_P1	互联管理器 0 输出 1 (输出至 IO)
2	TRGM0_P2	互联管理器 0 输出 2 (输出至 IO)
3	TRGM0_P3	互联管理器 0 输出 3 (输出至 IO)
4	TRGM0_P4	互联管理器 0 输出 4 (输出至 IO)
5	TRGM0_P5	互联管理器 0 输出 5 (输出至 IO)
6	TRGM0_P6	互联管理器 0 输出 6 (输出至 IO)
7	TRGM0_P7	互联管理器 0 输出 7 (输出至 IO)
8	TRGM0_P8	互联管理器 0 输出 8 (输出至 IO)
9	TRGM0_P9	互联管理器 0 输出 9 (输出至 IO)
10	TRGM0_P10	互联管理器 0 输出 10 (输出至 IO)
11	TRGM0_P11	互联管理器 0 输出 11 (输出至 IO)
12	TRGM0_OUTX0	互联管理器 0 输出 X0 (输出至其他 TRGM)
13	TRGM0_OUTX1	互联管理器 0 输出 X1 (输出至其他 TRGM)
14	PWM0_SYNCI	PWM 定时器 0 计数器同步触发输入
15	PWM0_FRCI	PWM 定时器 0 强制输出控制输入
16	PWM0_FRCSYNCI	PWM 定时器 0 强制输出控制同步生效输入
17	PWM0_SHRLDSYNCI	PWM 定时器 0 影子寄存器生效的触发输入
18	PWM0_FAULTI0	PWM 定时器 0 故障保护输入 0
19	PWM0_FAULTI1	PWM 定时器 0 故障保护输入 1
20	PWM0_FAULTI2	PWM 定时器 0 故障保护输入 2
21	PWM0_FAULTI3	PWM 定时器 0 故障保护输入 3
22	PWM0_IN8	PWM 定时器 0 输入捕获 8
23	PWM0_IN9	PWM 定时器 0 输入捕获 9
24	PWM0_IN10	PWM 定时器 0 输入捕获 10
25	PWM0_IN11	PWM 定时器 0 输入捕获 11
26	PWM0_IN12	PWM 定时器 0 输入捕获 12
27	PWM0_IN13	PWM 定时器 0 输入捕获 13
28	PWM0_IN14	PWM 定时器 0 输入捕获 14
29	PWM0_IN15	PWM 定时器 0 输入捕获 15
30	PLA0_IN0	PLA 模块 0 输入 0
31	PLA0_IN1	PLA 模块 0 输入 1
32	PLA0_IN2	PLA 模块 0 输入 2
33	PLA0_IN3	PLA 模块 0 输入 3
34	PLA0_IN4	PLA 模块 0 输入 4

TRGM0_OUTPUT MUX 编号	TRGM0_OUTPUT MUX SOURCE 名称	描述
35	PLA0_IN5	PLA 模块 0 输入 5
36	PLA0_IN6	PLA 模块 0 输入 6
37	PLA0_IN7	PLA 模块 0 输入 7
38	QEIO_A	正交编码器接口 0 A 相输入
39	QEIO_B	正交编码器接口 0 B 相输入
40	QEIO_Z	正交编码器接口 0 Z 相输入
41	QEIO_H	正交编码器接口 0 H 相输入
42	QEIO_PAUSE	正交编码器接口 0 计数器暂停
43	QEIO_SNAPI	正交编码器接口 0 快照触发输入
44	HALL0_U	霍尔传感器接口 0 U 相输入
45	HALL0_V	霍尔传感器接口 0 V 相输入
46	HALL0_W	霍尔传感器接口 0 W 相输入
47	HALL0_SNAPI	霍尔传感器接口 0 快照触发输入
48	ADC0_STRGI	ADC0 的序列转换触发输入
49	ADC1_STRGI	ADC1 的序列转换触发输入
50	ADC2_STRGI	ADC2 的序列转换触发输入
51	RESERVED	无效
52	ADCX_PTRGI0A	ADC0, 1, 2 的抢占转换触发输入 0A
53	ADCX_PTRGI0B	ADC0, 1, 2 的抢占转换触发输入 0B
54	ADCX_PTRGI0C	ADC0, 1, 2 的抢占转换触发输入 0C
55	GPTMR0_SYNCI	通用定时器 0 计数器同步输入
56	GPTMR0_IN2	通用定时器 0 通道 2 输入
57	GPTMR0_IN3	通用定时器 0 通道 3 输入
58	DAC0_BUF_TRG	DAC0 缓存模式启动触发，此位和电机系统 2 的同一位同时生效，如果都配置了会产生两次触发
59	DAC0_STP_TRG	DAC0 阶梯模式启动触发，每个 DAC 有四个阶梯模式启动触发，分别来自于四个电机系统
60	DAC1_STP_TRG	DAC1 阶梯模式启动触发，每个 DAC 有四个阶梯模式启动触发，分别来自于四个电机系统
61	ACMP0_WIN	比较器 0 窗口模式输入
62	PTPC_CAP0	精确时间协议模块 PTPC 输入捕获 0，此位和其他电机系统同时生效，如果都配置了会产生多个信号
63	PTPC_CAP1	精确时间协议模块 PTPC 输入捕获 1，此位和其他电机系统同时生效，如果都配置了会产生多个信号

TRGM0_OUTPUT MUX 编号	TRGM0_OUTPUT MUX SOURCE 名称	描述
64	SDM_TRG0	连接到 SDM 模块的 pwm_soc 端口 bit0
65	SDM_TRG1	连接到 SDM 模块的 pwm_soc 端口 bit1
66	SDM_TRG2	连接到 SDM 模块的 pwm_soc 端口 bit2
67	SDM_TRG3	连接到 SDM 模块的 pwm_soc 端口 bit3

表 179: TRGM0_OUTPUT MUX 列表

互联管理器 1 的输出信号分配:

TRGM1_OUTPUT MUX 编号	TRGM1_OUTPUT MUX SOURCE 名称	描述
0	TRGM1_P0	互联管理器 1 输出 0 (输出至 IO)
1	TRGM1_P1	互联管理器 1 输出 1 (输出至 IO)
2	TRGM1_P2	互联管理器 1 输出 2 (输出至 IO)
3	TRGM1_P3	互联管理器 1 输出 3 (输出至 IO)
4	TRGM1_P4	互联管理器 1 输出 4 (输出至 IO)
5	TRGM1_P5	互联管理器 1 输出 5 (输出至 IO)
6	TRGM1_P6	互联管理器 1 输出 6 (输出至 IO)
7	TRGM1_P7	互联管理器 1 输出 7 (输出至 IO)
8	TRGM1_P8	互联管理器 1 输出 8 (输出至 IO)
9	TRGM1_P9	互联管理器 1 输出 9 (输出至 IO)
10	TRGM1_P10	互联管理器 1 输出 10 (输出至 IO)
11	TRGM1_P11	互联管理器 1 输出 11 (输出至 IO)
12	TRGM1_OUTX0	互联管理器 1 输出 X0 (输出至其他 TRGM)
13	TRGM1_OUTX1	互联管理器 1 输出 X1 (输出至其他 TRGM)
14	PWM1_SYNCI	PWM 定时器 1 计数器同步触发输入
15	PWM1_FRCI	PWM 定时器 1 强制输出控制输入
16	PWM1_FRCSYNCI	PWM 定时器 1 强制输出控制同步生效输入
17	PWM1_SHRLDSYNCI	PWM 定时器 1 影子寄存器生效的触发输入
18	PWM1_FAULTI0	PWM 定时器 1 故障保护输入 0
19	PWM1_FAULTI1	PWM 定时器 1 故障保护输入 1
20	PWM1_FAULTI2	PWM 定时器 1 故障保护输入 2
21	PWM1_FAULTI3	PWM 定时器 1 故障保护输入 3

TRGM1_OUTPUT MUX 编号	TRGM1_OUTPUT MUX SOURCE 名称	描述
22	PWM1_IN8	PWM 定时器 1 输入捕获 8
23	PWM1_IN9	PWM 定时器 1 输入捕获 9
24	PWM1_IN10	PWM 定时器 1 输入捕获 10
25	PWM1_IN11	PWM 定时器 1 输入捕获 11
26	PWM1_IN12	PWM 定时器 1 输入捕获 12
27	PWM1_IN13	PWM 定时器 1 输入捕获 13
28	PWM1_IN14	PWM 定时器 1 输入捕获 14
29	PWM1_IN15	PWM 定时器 1 输入捕获 15
30	PLA1_IN0	PLA 模块 1 输入 0
31	PLA1_IN1	PLA 模块 1 输入 1
32	PLA1_IN2	PLA 模块 1 输入 2
33	PLA1_IN3	PLA 模块 1 输入 3
34	PLA1_IN4	PLA 模块 1 输入 4
35	PLA1_IN5	PLA 模块 1 输入 5
36	PLA1_IN6	PLA 模块 1 输入 6
37	PLA1_IN7	PLA 模块 1 输入 7
38	QE11_A	正交编码器接口 1 A 相输入
39	QE11_B	正交编码器接口 1 B 相输入
40	QE11_Z	正交编码器接口 1 Z 相输入
41	QE11_H	正交编码器接口 1 H 相输入
42	QE11_PAUSE	正交编码器接口 1 计数器暂停
43	QE11_SNAPI	正交编码器接口 1 快照触发输入
44	HALL1_U	霍尔传感器接口 1 U 相输入
45	HALL1_V	霍尔传感器接口 1 V 相输入
46	HALL1_W	霍尔传感器接口 1 W 相输入
47	HALL1_SNAPI	霍尔传感器接口 1 快照触发输入
48	ADC0_STRGI	ADC0 的序列转换触发输入
49	ADC1_STRGI	ADC1 的序列转换触发输入
50	ADC2_STRGI	ADC2 的序列转换触发输入
51	RESERVED	无效
52	ADCX_PTRGI1A	ADC0, 1, 2 的抢占转换触发输入 1A
53	ADCX_PTRGI1B	ADC0, 1, 2 的抢占转换触发输入 1B
54	ADCX_PTRGI1C	ADC0, 1, 2 的抢占转换触发输入 1C
55	GPTMR1_SYNCI	通用定时器 1 计数器同步输入
56	GPTMR1_IN2	通用定时器 1 通道 2 输入
57	GPTMR1_IN3	通用定时器 1 通道 3 输入
58	DAC1_BUF_TRG	DAC1 缓存模式启动触发，此位和电机系统 3 的同一位同时生效，如果都配置了会产生两次触发

TRGM1_OUTPUT MUX 编号	TRGM1_OUTPUT MUX SOURCE 名称	描述
59	DAC0_STP_TRG	DAC0 阶梯模式启动触发，每个 DAC 有四个阶梯模式启动触发，分别来自于四个电机系统
60	DAC1_STP_TRG	DAC1 阶梯模式启动触发，每个 DAC 有四个阶梯模式启动触发，分别来自于四个电机系统
61	ACMP1_WIN	比较器 1 窗口模式输入
62	PTPC_CAP0	精确时间协议模块 PTPC 输入捕获 0，此位和其他电机系统同时生效，如果都配置了会产生多个信号
63	PTPC_CAP1	精确时间协议模块 PTPC 输入捕获 1，此位和其他电机系统同时生效，如果都配置了会产生多个信号
64	SDM_TRG4	连接到 SDM 模块的 pwm_soc 端口 bit4
65	SDM_TRG5	连接到 SDM 模块的 pwm_soc 端口 bit5
66	SDM_TRG6	连接到 SDM 模块的 pwm_soc 端口 bit6
67	SDM_TRG7	连接到 SDM 模块的 pwm_soc 端口 bit7

表 180: TRGM1_OUTPUT MUX 列表

互联管理器 2 的输出信号分配:

TRGM2_OUTPUT MUX 编号	TRGM2_OUTPUT MUX SOURCE 名称	描述
0	TRGM2_P0	互联管理器 2 输出 0 (输出至 IO)
1	TRGM2_P1	互联管理器 2 输出 1 (输出至 IO)
2	TRGM2_P2	互联管理器 2 输出 2 (输出至 IO)
3	TRGM2_P3	互联管理器 2 输出 3 (输出至 IO)
4	TRGM2_P4	互联管理器 2 输出 4 (输出至 IO)
5	TRGM2_P5	互联管理器 2 输出 5 (输出至 IO)
6	TRGM2_P6	互联管理器 2 输出 6 (输出至 IO)
7	TRGM2_P7	互联管理器 2 输出 7 (输出至 IO)
8	TRGM2_P8	互联管理器 2 输出 8 (输出至 IO)
9	TRGM2_P9	互联管理器 2 输出 9 (输出至 IO)
10	TRGM2_P10	互联管理器 2 输出 10 (输出至 IO)
11	TRGM2_P11	互联管理器 2 输出 11 (输出至 IO)

TRGM2_OUTPUT MUX 编号	TRGM2_OUTPUT MUX SOURCE 名称	描述
12	TRGM2_OUTX0	互联管理器 2 输出 X0 (输出至其他 TRGM)
13	TRGM2_OUTX1	互联管理器 2 输出 X1 (输出至其他 TRGM)
14	PWM2_SYNCI	PWM 定时器 2 计数器同步触发输入
15	PWM2_FRCI	PWM 定时器 2 强制输出控制输入
16	PWM2_FRCSYNCI	PWM 定时器 2 强制输出控制同步生效输入
17	PWM2_SHRLDSYNCI	PWM 定时器 2 影子寄存器生效的触发输入
18	PWM2_FAULTI0	PWM 定时器 2 故障保护输入 0
19	PWM2_FAULTI1	PWM 定时器 2 故障保护输入 1
20	PWM2_FAULTI2	PWM 定时器 2 故障保护输入 2
21	PWM2_FAULTI3	PWM 定时器 2 故障保护输入 3
22	PWM2_IN8	PWM 定时器 2 输入捕获 8
23	PWM2_IN9	PWM 定时器 2 输入捕获 9
24	PWM2_IN10	PWM 定时器 2 输入捕获 10
25	PWM2_IN11	PWM 定时器 2 输入捕获 11
26	PWM2_IN12	PWM 定时器 2 输入捕获 12
27	PWM2_IN13	PWM 定时器 2 输入捕获 13
28	PWM2_IN14	PWM 定时器 2 输入捕获 14
29	PWM2_IN15	PWM 定时器 2 输入捕获 15
30	RESERVED	无效
31	RESERVED	无效
32	RESERVED	无效
33	RESERVED	无效
34	RESERVED	无效
35	RESERVED	无效
36	RESERVED	无效
37	RESERVED	无效
38	QEI2_A	正交编码器接口 2 A 相输入
39	QEI2_B	正交编码器接口 2 B 相输入
40	QEI2_Z	正交编码器接口 2 Z 相输入
41	QEI2_H	正交编码器接口 2 H 相输入
42	QEI2_PAUSE	正交编码器接口 2 计数器暂停
43	QEI2_SNAPI	正交编码器接口 2 快照触发输入
44	HALL2_U	霍尔传感器接口 2 U 相输入
45	HALL2_V	霍尔传感器接口 2 V 相输入
46	HALL2_W	霍尔传感器接口 2 W 相输入

TRGM2_OUTPUT MUX 编号	TRGM2_OUTPUT MUX SOURCE 名称	描述
47	HALL2_SNAPI	霍尔传感器接口 2 快照触发输入
48	ADC0_STRGI	ADC0 的序列转换触发输入
49	ADC1_STRGI	ADC1 的序列转换触发输入
50	ADC2_STRGI	ADC2 的序列转换触发输入
51	RESERVED	无效
52	ADCX_PTRGI2A	ADC0, 1, 2 的抢占转换触发输入 2A
53	ADCX_PTRGI2B	ADC0, 1, 2 的抢占转换触发输入 2B
54	ADCX_PTRGI2C	ADC0, 1, 2 的抢占转换触发输入 2C
55	GPTMR2_SYNCI	通用定时器 2 计数器同步输入
56	GPTMR2_IN2	通用定时器 2 通道 2 输入
57	GPTMR2_IN3	通用定时器 2 通道 3 输入
58	DAC0_BUF_TRG	DAC0 缓存模式启动触发，此位和电机系统 0 的同一位同时生效，如果都配置了会产生两次触发
59	DAC0_STP_TRG	DAC0 阶梯模式启动触发，每个 DAC 有四个阶梯模式启动触发，分别来自于四个电机系统
60	DAC1_STP_TRG	DAC1 阶梯模式启动触发，每个 DAC 有四个阶梯模式启动触发，分别来自于四个电机系统
61	ACMP2_WIN	比较器 2 窗口模式输入
62	PTPC_CAP0	精确时间协议模块 PTPC 输入捕获 0，此位和其他电机系统同时生效，如果都配置了会产生多个信号
63	PTPC_CAP1	精确时间协议模块 PTPC 输入捕获 1，此位和其他电机系统同时生效，如果都配置了会产生多个信号
64	SDM_TRG8	连接到 SDM 模块的 pwm_soc 端口 bit8
65	SDM_TRG9	连接到 SDM 模块的 pwm_soc 端口 bit9
66	SDM_TRG10	连接到 SDM 模块的 pwm_soc 端口 bit10
67	SDM_TRG11	连接到 SDM 模块的 pwm_soc 端口 bit11

表 181: TRGM2_OUTPUT MUX 列表

互联管理器 3 的输出信号分配:

TRGM3_OUTPUT MUX 编号	TRGM3_OUTPUT MUX SOURCE 名称	描述
0	TRGM3_P0	互联管理器 3 输出 0 (输出至 IO)
1	TRGM3_P1	互联管理器 3 输出 1 (输出至 IO)
2	TRGM3_P2	互联管理器 3 输出 2 (输出至 IO)
3	TRGM3_P3	互联管理器 3 输出 3 (输出至 IO)
4	TRGM3_P4	互联管理器 3 输出 4 (输出至 IO)
5	TRGM3_P5	互联管理器 3 输出 5 (输出至 IO)
6	TRGM3_P6	互联管理器 3 输出 6 (输出至 IO)
7	TRGM3_P7	互联管理器 3 输出 7 (输出至 IO)
8	TRGM3_P8	互联管理器 3 输出 8 (输出至 IO)
9	TRGM3_P9	互联管理器 3 输出 9 (输出至 IO)
10	TRGM3_P10	互联管理器 3 输出 10 (输出至 IO)
11	TRGM3_P11	互联管理器 3 输出 11 (输出至 IO)
12	TRGM3_OUTX0	互联管理器 3 输出 X0 (输出至其他 TRGM)
13	TRGM3_OUTX1	互联管理器 3 输出 X1 (输出至其他 TRGM)
14	PWM3_SYNCI	PWM 定时器 3 计数器同步触发输入
15	PWM3_FRCI	PWM 定时器 3 强制输出控制输入
16	PWM3_FRCSYNCI	PWM 定时器 3 强制输出控制同步生效输入
17	PWM3_SHRLDSYNCI	PWM 定时器 3 影子寄存器生效的触发输入
18	PWM3_FAULTI0	PWM 定时器 3 故障保护输入 0
19	PWM3_FAULTI1	PWM 定时器 3 故障保护输入 1
20	PWM3_FAULTI2	PWM 定时器 3 故障保护输入 2
21	PWM3_FAULTI3	PWM 定时器 3 故障保护输入 3
22	PWM3_IN8	PWM 定时器 3 输入捕获 8
23	PWM3_IN9	PWM 定时器 3 输入捕获 9
24	PWM3_IN10	PWM 定时器 3 输入捕获 10
25	PWM3_IN11	PWM 定时器 3 输入捕获 11
26	PWM3_IN12	PWM 定时器 3 输入捕获 12
27	PWM3_IN13	PWM 定时器 3 输入捕获 13
28	PWM3_IN14	PWM 定时器 3 输入捕获 14
29	PWM3_IN15	PWM 定时器 3 输入捕获 15
30	RESERVED	无效
31	RESERVED	无效
32	RESERVED	无效
33	RESERVED	无效
34	RESERVED	无效

TRGM3_OUTPUT MUX 编号	TRGM3_OUTPUT MUX SOURCE 名称	描述
35	RESERVED	无效
36	RESERVED	无效
37	RESERVED	无效
38	QEI3_A	正交编码器接口 3 A 相输入
39	QEI3_B	正交编码器接口 3 B 相输入
40	QEI3_Z	正交编码器接口 3 Z 相输入
41	QEI3_H	正交编码器接口 3 H 相输入
42	QEI3_PAUSE	正交编码器接口 3 计数器暂停
43	QEI3_SNAPI	正交编码器接口 3 快照触发输入
44	HALL3_U	霍尔传感器接口 3 U 相输入
45	HALL3_V	霍尔传感器接口 3 V 相输入
46	HALL3_W	霍尔传感器接口 3 W 相输入
47	HALL3_SNAPI	霍尔传感器接口 3 快照触发输入
48	ADC0_STRGI	ADC0 的序列转换触发输入
49	ADC1_STRGI	ADC1 的序列转换触发输入
50	ADC2_STRGI	ADC2 的序列转换触发输入
51	RESERVED	无效
52	ADCX_PTRGI3A	ADC0, 1, 2 的抢占转换触发输入 3A
53	ADCX_PTRGI3B	ADC0, 1, 2 的抢占转换触发输入 3B
54	ADCX_PTRGI3C	ADC0, 1, 2 的抢占转换触发输入 3C
55	GPTMR3_SYNCI	通用定时器 3 计数器同步输入
56	GPTMR3_IN2	通用定时器 3 通道 2 输入
57	GPTMR3_IN3	通用定时器 3 通道 3 输入
58	DAC1_BUF_TRG	DAC1 缓存模式启动触发，此位和电机系统 1 的同一位同时生效，如果都配置了会产生两次触发
59	DAC0_STP_TRG	DAC0 阶梯模式启动触发，每个 DAC 有四个阶梯模式启动触发，分别来自于四个电机系统
60	DAC1_STP_TRG	DAC1 阶梯模式启动触发，每个 DAC 有四个阶梯模式启动触发，分别来自于四个电机系统
61	ACMP3_WIN	比较器 0 窗口模式输入
62	PTPC_CAP0	精确时间协议模块 PTPC 输入捕获 0，此位和其他电机系统同时生效，如果都配置了会产生多个信号
63	PTPC_CAP1	精确时间协议模块 PTPC 输入捕获 1，此位和其他电机系统同时生效，如果都配置了会产生多个信号

TRGM3_OUTPUT MUX 编号	TRGM3_OUTPUT MUX SOURCE 名称	描述
64	SDFM_TRG12	连接到 SDFM 模块的 pwm_soc 端口 bit12
65	SDFM_TRG13	连接到 SDFM 模块的 pwm_soc 端口 bit13
66	SDFM_TRG14	连接到 SDFM 模块的 pwm_soc 端口 bit14
67	SDFM_TRG15	连接到 SDFM 模块的 pwm_soc 端口 bit15

表 182: TRGM3_OUTPUT MUX 列表

33.5.3 互联管理器 DMA 请求

本章节介绍互联管理器 DMA 请求分配。TRGM 支持 4 个 DMA 请求输出，用户可以配置 TRGM，从多个 DMA 请求输入中，选择 4 个连接到 DMAMUX。

互联管理器 0 的 DMA 请求分配：

TRGM0_DMA MUX 编号	TRGM0_DMA MUX SOURCE 名称	描述
0	PWM0_CMP0	PWM 定时器 0 比较器 0 的输入捕获或者输出比较匹配
1	PWM0_CMP1	PWM 定时器 0 比较器 1 的输入捕获或者输出比较匹配
2	PWM0_CMP2	PWM 定时器 0 比较器 2 的输入捕获或者输出比较匹配
3	PWM0_CMP3	PWM 定时器 0 比较器 3 的输入捕获或者输出比较匹配
4	PWM0_CMP4	PWM 定时器 0 比较器 4 的输入捕获或者输出比较匹配
5	PWM0_CMP5	PWM 定时器 0 比较器 5 的输入捕获或者输出比较匹配
6	PWM0_CMP6	PWM 定时器 0 比较器 6 的输入捕获或者输出比较匹配
7	PWM0_CMP7	PWM 定时器 0 比较器 7 的输入捕获或者输出比较匹配
8	PWM0_CMP8	PWM 定时器 0 比较器 8 的输入捕获或者输出比较匹配
9	PWM0_CMP9	PWM 定时器 0 比较器 9 的输入捕获或者输出比较匹配
10	PWM0_CMP10	PWM 定时器 0 比较器 10 的输入捕获或者输出比较匹配

TRGM0_DMA MUX 编号	TRGM0_DMA MUX SOURCE 名称	描述
11	PWM0_CMP11	PWM 定时器 0 比较器 11 的输入捕获或者输出比较匹配
12	PWM0_CMP12	PWM 定时器 0 比较器 12 的输入捕获或者输出比较匹配
13	PWM0_CMP13	PWM 定时器 0 比较器 13 的输入捕获或者输出比较匹配
14	PWM0_CMP14	PWM 定时器 0 比较器 14 的输入捕获或者输出比较匹配
15	PWM0_CMP15	PWM 定时器 0 比较器 15 的输入捕获或者输出比较匹配
16	PWM0_CMP16	PWM 定时器 0 比较器 16 的输入捕获或者输出比较匹配
17	PWM0_CMP17	PWM 定时器 0 比较器 17 的输入捕获或者输出比较匹配
18	PWM0_CMP18	PWM 定时器 0 比较器 18 的输入捕获或者输出比较匹配
19	PWM0_CMP19	PWM 定时器 0 比较器 19 的输入捕获或者输出比较匹配
20	PWM0_CMP20	PWM 定时器 0 比较器 20 的输入捕获或者输出比较匹配
21	PWM0_CMP21	PWM 定时器 0 比较器 21 的输入捕获或者输出比较匹配
22	PWM0_CMP22	PWM 定时器 0 比较器 22 的输入捕获或者输出比较匹配
23	PWM0_CMP23	PWM 定时器 0 比较器 23 的输入捕获或者输出比较匹配
24	PWM0_RLD	PWM 定时器 0 计数器重载
25	PWM0_HALFRLD	PWM 定时器 0 半周期器重载
26	PWM0_XRLD	PWM 定时器 0 扩展计数器重载
27	QEI0	正交解码器 0 的 DMA 请求
28	HALL0	霍尔传感器 0 的 DMA 请求

表 183: TRGM0_DMA MUX 列表

互连管理器 1 的 DMA 请求分配:

TRGM1_DMA MUX 编号	TRGM1_DMA MUX SOURCE 名称	描述
0	PWM1_CMP0	PWM 定时器 1 比较器 0 的输入捕获或者输出比较匹配

TRGM1_DMA MUX 编号	TRGM1_DMA MUX SOURCE 名称	描述
1	PWM1_CMP1	PWM 定时器 1 比较器 1 的输入捕获或者输出比较匹配
2	PWM1_CMP2	PWM 定时器 1 比较器 2 的输入捕获或者输出比较匹配
3	PWM1_CMP3	PWM 定时器 1 比较器 3 的输入捕获或者输出比较匹配
4	PWM1_CMP4	PWM 定时器 1 比较器 4 的输入捕获或者输出比较匹配
5	PWM1_CMP5	PWM 定时器 1 比较器 5 的输入捕获或者输出比较匹配
6	PWM1_CMP6	PWM 定时器 1 比较器 6 的输入捕获或者输出比较匹配
7	PWM1_CMP7	PWM 定时器 1 比较器 7 的输入捕获或者输出比较匹配
8	PWM1_CMP8	PWM 定时器 1 比较器 8 的输入捕获或者输出比较匹配
9	PWM1_CMP9	PWM 定时器 1 比较器 9 的输入捕获或者输出比较匹配
10	PWM1_CMP10	PWM 定时器 1 比较器 10 的输入捕获或者输出比较匹配
11	PWM1_CMP11	PWM 定时器 1 比较器 11 的输入捕获或者输出比较匹配
12	PWM1_CMP12	PWM 定时器 1 比较器 12 的输入捕获或者输出比较匹配
13	PWM1_CMP13	PWM 定时器 1 比较器 13 的输入捕获或者输出比较匹配
14	PWM1_CMP14	PWM 定时器 1 比较器 14 的输入捕获或者输出比较匹配
15	PWM1_CMP15	PWM 定时器 1 比较器 15 的输入捕获或者输出比较匹配
16	PWM1_CMP16	PWM 定时器 1 比较器 16 的输入捕获或者输出比较匹配
17	PWM1_CMP17	PWM 定时器 1 比较器 17 的输入捕获或者输出比较匹配
18	PWM1_CMP18	PWM 定时器 1 比较器 18 的输入捕获或者输出比较匹配
19	PWM1_CMP19	PWM 定时器 1 比较器 19 的输入捕获或者输出比较匹配
20	PWM1_CMP20	PWM 定时器 1 比较器 20 的输入捕获或者输出比较匹配

TRGM1_DMA MUX 编号	TRGM1_DMA MUX SOURCE 名称	描述
21	PWM1_CMP21	PWM 定时器 1 比较器 21 的输入捕获或者输出比较匹配
22	PWM1_CMP22	PWM 定时器 1 比较器 22 的输入捕获或者输出比较匹配
23	PWM1_CMP23	PWM 定时器 1 比较器 23 的输入捕获或者输出比较匹配
24	PWM1_RLD	PWM 定时器 1 计数器重载
25	PWM1_HALFRLD	PWM 定时器 1 半周期器重载
26	PWM1_XRLD	PWM 定时器 1 扩展计数器重载
27	QE11	正交解码器 1 的 DMA 请求
28	HALL1	霍尔传感器 1 的 DMA 请求

表 184: TRGM1_DMA MUX 列表

互联管理器 2 的 DMA 请求分配:

TRGM2_DMA MUX 编号	TRGM2_DMA MUX SOURCE 名称	描述
0	PWM2_CMP0	PWM 定时器 2 比较器 0 的输入捕获或者输出比较匹配
1	PWM2_CMP1	PWM 定时器 2 比较器 1 的输入捕获或者输出比较匹配
2	PWM2_CMP2	PWM 定时器 2 比较器 2 的输入捕获或者输出比较匹配
3	PWM2_CMP3	PWM 定时器 2 比较器 3 的输入捕获或者输出比较匹配
4	PWM2_CMP4	PWM 定时器 2 比较器 4 的输入捕获或者输出比较匹配
5	PWM2_CMP5	PWM 定时器 2 比较器 5 的输入捕获或者输出比较匹配
6	PWM2_CMP6	PWM 定时器 2 比较器 6 的输入捕获或者输出比较匹配
7	PWM2_CMP7	PWM 定时器 2 比较器 7 的输入捕获或者输出比较匹配
8	PWM2_CMP8	PWM 定时器 2 比较器 8 的输入捕获或者输出比较匹配
9	PWM2_CMP9	PWM 定时器 2 比较器 9 的输入捕获或者输出比较匹配
10	PWM2_CMP10	PWM 定时器 2 比较器 10 的输入捕获或者输出比较匹配

TRGM2_DMA MUX 编号	TRGM2_DMA MUX SOURCE 名称	描述
11	PWM2_CMP11	PWM 定时器 2 比较器 11 的输入捕获或者输出比较匹配
12	PWM2_CMP12	PWM 定时器 2 比较器 12 的输入捕获或者输出比较匹配
13	PWM2_CMP13	PWM 定时器 2 比较器 13 的输入捕获或者输出比较匹配
14	PWM2_CMP14	PWM 定时器 2 比较器 14 的输入捕获或者输出比较匹配
15	PWM2_CMP15	PWM 定时器 2 比较器 15 的输入捕获或者输出比较匹配
16	PWM2_CMP16	PWM 定时器 2 比较器 16 的输入捕获或者输出比较匹配
17	PWM2_CMP17	PWM 定时器 2 比较器 17 的输入捕获或者输出比较匹配
18	PWM2_CMP18	PWM 定时器 2 比较器 18 的输入捕获或者输出比较匹配
19	PWM2_CMP19	PWM 定时器 2 比较器 19 的输入捕获或者输出比较匹配
20	PWM2_CMP20	PWM 定时器 2 比较器 20 的输入捕获或者输出比较匹配
21	PWM2_CMP21	PWM 定时器 2 比较器 21 的输入捕获或者输出比较匹配
22	PWM2_CMP22	PWM 定时器 2 比较器 22 的输入捕获或者输出比较匹配
23	PWM2_CMP23	PWM 定时器 2 比较器 23 的输入捕获或者输出比较匹配
24	PWM2_RLD	PWM 定时器 2 计数器重载
25	PWM2_HALFRLD	PWM 定时器 2 半周期器重载
26	PWM2_XRLD	PWM 定时器 2 扩展计数器重载
27	QE12	正交解码器 2 的 DMA 请求
28	HALL2	霍尔传感器 2 的 DMA 请求

表 185: TRGM2_DMA MUX 列表

互连管理器 3 的 DMA 请求分配:

TRGM3_DMA MUX 编号	TRGM3_DMA MUX SOURCE 名称	描述
0	PWM3_CMP0	PMW 定时器 3 比较器 0 的输入捕获或者输出比较匹配

TRGM3_DMA MUX 编号	TRGM3_DMA MUX SOURCE 名称	描述
1	PWM3_CMP1	PMW 定时器 3 比较器 1 的输入捕获或者输出比较匹配
2	PWM3_CMP2	PMW 定时器 3 比较器 2 的输入捕获或者输出比较匹配
3	PWM3_CMP3	PMW 定时器 3 比较器 3 的输入捕获或者输出比较匹配
4	PWM3_CMP4	PMW 定时器 3 比较器 4 的输入捕获或者输出比较匹配
5	PWM3_CMP5	PMW 定时器 3 比较器 5 的输入捕获或者输出比较匹配
6	PWM3_CMP6	PMW 定时器 3 比较器 6 的输入捕获或者输出比较匹配
7	PWM3_CMP7	PMW 定时器 3 比较器 7 的输入捕获或者输出比较匹配
8	PWM3_CMP8	PMW 定时器 3 比较器 8 的输入捕获或者输出比较匹配
9	PWM3_CMP9	PMW 定时器 3 比较器 9 的输入捕获或者输出比较匹配
10	PWM3_CMP10	PMW 定时器 3 比较器 10 的输入捕获或者输出比较匹配
11	PWM3_CMP11	PMW 定时器 3 比较器 11 的输入捕获或者输出比较匹配
12	PWM3_CMP12	PMW 定时器 3 比较器 12 的输入捕获或者输出比较匹配
13	PWM3_CMP13	PMW 定时器 3 比较器 13 的输入捕获或者输出比较匹配
14	PWM3_CMP14	PMW 定时器 3 比较器 14 的输入捕获或者输出比较匹配
15	PWM3_CMP15	PMW 定时器 3 比较器 15 的输入捕获或者输出比较匹配
16	PWM3_CMP16	PMW 定时器 3 比较器 16 的输入捕获或者输出比较匹配
17	PWM3_CMP17	PMW 定时器 3 比较器 17 的输入捕获或者输出比较匹配
18	PWM3_CMP18	PMW 定时器 3 比较器 18 的输入捕获或者输出比较匹配
19	PWM3_CMP19	PMW 定时器 3 比较器 19 的输入捕获或者输出比较匹配
20	PWM3_CMP20	PMW 定时器 3 比较器 20 的输入捕获或者输出比较匹配

TRGM3_DMA MUX 编号	TRGM3_DMA MUX SOURCE 名称	描述
21	PWM3_CMP21	PMW 定时器 3 比较器 21 的输入捕获或者输出比较匹配
22	PWM3_CMP22	PMW 定时器 3 比较器 22 的输入捕获或者输出比较匹配
23	PWM3_CMP23	PMW 定时器 3 比较器 23 的输入捕获或者输出比较匹配
24	PWM3_RLD	PWM 定时器 3 计数器重载
25	PWM3_HALFRD	PWM 定时器 3 半周期器重载
26	PWM3_XRLD	PWM 定时器 3 扩展计数器重载
27	QE13	正交解码器 3 的 DMA 请求
28	HALL3	霍尔传感器 3 的 DMA 请求

表 186: TRGM3_DMA MUX 列表

33.5.4 互联管理器数字滤波器

本章节介绍互联管理器数字滤波器和输入信号对应情况。

互联管理器 0 的数字滤波器分配:

TRGM0_FILTER MUX 编号	TRGM0_FILTER MUX SOURCE 名称	描述
0	PWM0_IN0	PWM 定时器 0 输入捕获 0
1	PWM0_IN1	PWM 定时器 0 输入捕获 1
2	PWM0_IN2	PWM 定时器 0 输入捕获 2
3	PWM0_IN3	PWM 定时器 0 输入捕获 3
4	PWM0_IN4	PWM 定时器 0 输入捕获 4
5	PWM0_IN5	PWM 定时器 0 输入捕获 5
6	PWM0_IN6	PWM 定时器 0 输入捕获 6
7	PWM0_IN7	PWM 定时器 0 输入捕获 7
8	TRGM0_IN0	互联管理器 0 输入 0
9	TRGM0_IN1	互联管理器 0 输入 1
10	TRGM0_IN2	互联管理器 0 输入 2
11	TRGM0_IN3	互联管理器 0 输入 3
12	TRGM0_IN4	互联管理器 0 输入 4
13	TRGM0_IN5	互联管理器 0 输入 5
14	TRGM0_IN6	互联管理器 0 输入 6
15	TRGM0_IN7	互联管理器 0 输入 7
16	TRGM0_IN8	互联管理器 0 输入 8
17	TRGM0_IN9	互联管理器 0 输入 9
18	TRGM0_IN10	互联管理器 0 输入 10
19	TRGM0_IN11	互联管理器 0 输入 11

TRGM0_FILTER MUX 编号	TRGM0_FILTER MUX SOURCE 名称	描述
------------------------	-------------------------------	----

表 187: TRGM0_FILTER MUX 列表

互联管理器 1 的数字滤波器分配:

TRGM1_FILTER MUX 编号	TRGM1_FILTER MUX SOURCE 名称	描述
0	PWM1_IN0	PWM 定时器 1 输入捕获 0
1	PWM1_IN1	PWM 定时器 1 输入捕获 1
2	PWM1_IN2	PWM 定时器 1 输入捕获 2
3	PWM1_IN3	PWM 定时器 1 输入捕获 3
4	PWM1_IN4	PWM 定时器 1 输入捕获 4
5	PWM1_IN5	PWM 定时器 1 输入捕获 5
6	PWM1_IN6	PWM 定时器 1 输入捕获 6
7	PWM1_IN7	PWM 定时器 1 输入捕获 7
8	TRGM1_IN0	互联管理器 1 输入 0
9	TRGM1_IN1	互联管理器 1 输入 1
10	TRGM1_IN2	互联管理器 1 输入 2
11	TRGM1_IN3	互联管理器 1 输入 3
12	TRGM1_IN4	互联管理器 1 输入 4
13	TRGM1_IN5	互联管理器 1 输入 5
14	TRGM1_IN6	互联管理器 1 输入 6
15	TRGM1_IN7	互联管理器 1 输入 7
16	TRGM1_IN8	互联管理器 1 输入 8
17	TRGM1_IN9	互联管理器 1 输入 9
18	TRGM1_IN10	互联管理器 1 输入 10
19	TRGM1_IN11	互联管理器 1 输入 11

表 188: TRGM1_FILTER MUX 列表

互联管理器 2 的数字滤波器分配:

TRGM2_FILTER MUX 编号	TRGM2_FILTER MUX SOURCE 名称	描述
0	PWM2_IN0	PWM 定时器 2 输入捕获 0
1	PWM2_IN1	PWM 定时器 2 输入捕获 1
2	PWM2_IN2	PWM 定时器 2 输入捕获 2
3	PWM2_IN3	PWM 定时器 2 输入捕获 3
4	PWM2_IN4	PWM 定时器 2 输入捕获 4
5	PWM2_IN5	PWM 定时器 2 输入捕获 5
6	PWM2_IN6	PWM 定时器 2 输入捕获 6

TRGM2_FILTER MUX 编号	TRGM2_FILTER MUX SOURCE 名称	描述
7	PWM2_IN7	PWM 定时器 2 输入捕获 7
8	TRGM2_IN0	互联管理器 2 输入 0
9	TRGM2_IN1	互联管理器 2 输入 1
10	TRGM2_IN2	互联管理器 2 输入 2
11	TRGM2_IN3	互联管理器 2 输入 3
12	TRGM2_IN4	互联管理器 2 输入 4
13	TRGM2_IN5	互联管理器 2 输入 5
14	TRGM2_IN6	互联管理器 2 输入 6
15	TRGM2_IN7	互联管理器 2 输入 7
16	TRGM2_IN8	互联管理器 2 输入 8
17	TRGM2_IN9	互联管理器 2 输入 9
18	TRGM2_IN10	互联管理器 2 输入 10
19	TRGM2_IN11	互联管理器 2 输入 11

表 189: TRGM2_FILTER MUX 列表

互联管理器 3 的数字滤波器分配:

TRGM3_FILTER MUX 编号	TRGM3_FILTER MUX SOURCE 名称	描述
0	PWM3_IN0	PWM 定时器 3 输入捕获 0
1	PWM3_IN1	PWM 定时器 3 输入捕获 1
2	PWM3_IN2	PWM 定时器 3 输入捕获 2
3	PWM3_IN3	PWM 定时器 3 输入捕获 3
4	PWM3_IN4	PWM 定时器 3 输入捕获 4
5	PWM3_IN5	PWM 定时器 3 输入捕获 5
6	PWM3_IN6	PWM 定时器 3 输入捕获 6
7	PWM3_IN7	PWM 定时器 3 输入捕获 7
8	TRGM3_IN0	互联管理器 3 输入 0
9	TRGM3_IN1	互联管理器 3 输入 1
10	TRGM3_IN2	互联管理器 3 输入 2
11	TRGM3_IN3	互联管理器 3 输入 3
12	TRGM3_IN4	互联管理器 3 输入 4
13	TRGM3_IN5	互联管理器 3 输入 5
14	TRGM3_IN6	互联管理器 3 输入 6
15	TRGM3_IN7	互联管理器 3 输入 7
16	TRGM3_IN8	互联管理器 3 输入 8
17	TRGM3_IN9	互联管理器 3 输入 9
18	TRGM3_IN10	互联管理器 3 输入 10
19	TRGM3_IN11	互联管理器 3 输入 11

TRGM3_FILTER MUX 编号	TRGM3_FILTER MUX SOURCE 名称	描述
------------------------	-------------------------------	----

表 190: TRGM3_FILTER MUX 列表

33.6 同步定时器 SYNT

本产品支持 1 个同步定时器 SYNT，SYNT 支持 32 位计数器，和 4 个输出比较通道，输出信号连接到本产品上的 4 个运动控制单元 TRGM 的输入。用作各个电机控制单元内外设的同步。

同步定时器 SYNCT 的输出信号连接，请查阅小节 33.5.1。

33.7 可编程逻辑阵列 PLA

本产品支持 2 个可编程逻辑阵列 PLA。

其中 PLA0 的输入输出与 TRGM0 连接，PLA1 的输入输出与 TRGM1 连接。详情请查询节 33.5。

34 PWM 定时器 PWM

本章节介绍本产品 PWM 定时器的主要功能和特性。

34.1 特性总结

本章节介绍 PWM 控制器的主要特性：

- 28 (24 +4) 位分辨率计数器，支持向上计数模式
- 支持计数器同步
- 多达 24 个比较器，支持用作输出比较，或者输入捕获
- 多达 16 个通道，其中通道 0~7 可用于 PWM 输出
 - PWM0 和 PWM1 支持高分辨率 PWM 输出，精度可达 100ps
 - 支持 8 路独立或者 4 对互补 PWM 输出
 - 互补 PWM 支持死区插入，支持独立配置双侧死区宽度
 - 支持把 PWM 输出强制设置为指定状态
 - 支持故障保护输入，在出错时（如故障保护输入时），单独配置每个 PWM 输出通道的状态
- 支持为每个输出通道灵活地分配数目不等的比较器，灵活控制输出信号，生成例如边沿对齐 PWM、左右不对称的中央对齐 PWM 以及更复杂的输出信号
- 支持生成各类 DMA 请求和中断请求
- 部分寄存器配有影子寄存器，支持灵活的寄存器新值更新/生效时机

PWM 的框图如图 28。

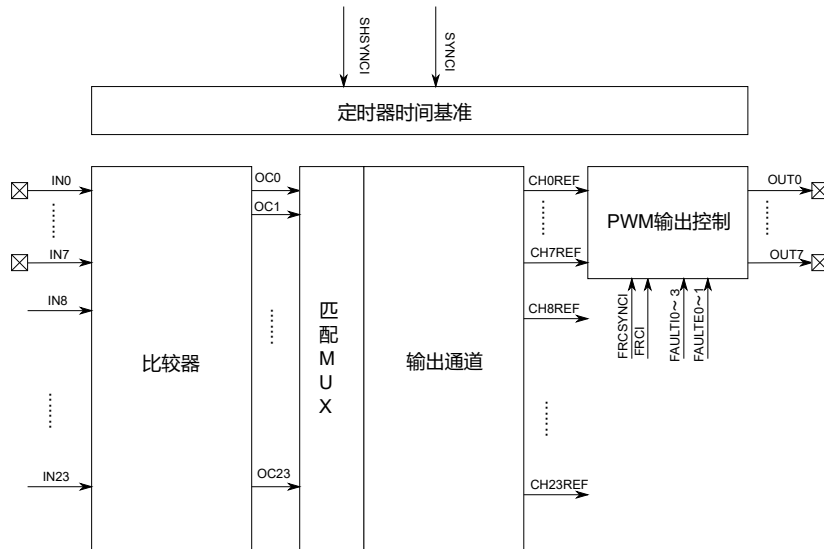


图 28: PWM 定时器框图

34.2 功能描述

本章节描述 PWM 定时器各个子模块的功能。

34.2.1 定时器时间基准

定时器时间基准模块的作用是决定 PWM 定时器运行的时间和周期。

它包含以下几部分：

- 计数器，计数器包括计数器和扩展计数两部分，计数器 24 位，扩展 4 位。可以合并成 28 位计数器使用
- 起始寄存器，可以设置计数器起始值和扩展起始值
- 重载寄存器，可以设置计数器重载值和扩展重载值

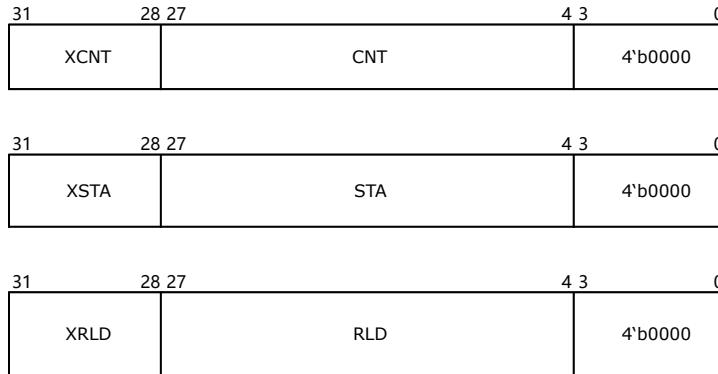


图 29: PWM 的时间基准模块

计数器是一个由 24 位计数器（CNT）和 4 位扩展计数器（XCNT）组成，可以扩展为 28 位计数器。

起始寄存器 STA 可以设置 24 位计数器的起始值（STA），以及 4 位扩展计数器的起始值（XSTA）。

重载寄存器 RLD 可以设置 24 位计数器的重载值（RLD），以及 4 位扩展计数器的重载值（XRLD）。

计数器，起始寄存器和重载寄存器分别占用 32 位的寄存器空间，其中低 4 位为 0。

计时器支持向上计数。

计数器使能 (GCR[CEN] 位置 1) 以后，总是从起始值开始计数，当计时器的值（CNT）计数至重载值（RLD）后，重载标志 RLDIF 位置 1，此时，扩展计数器值 +1，计数器的值恢复到起始值（STA）。当扩展计数器值（XCNT）也计数到扩展重载值（XRLD）后，重载标志 XRLDF 位置 1，扩展计数器恢复到起始值。

如果把计数器起始值设置为 0，重载值设置为 x，实际定时器的计时周期为 x+1 个时钟周期。如果把计数器起始值 STA 设置为 24'h000000，重载值 RLD 设置为 24'hFFFFFF，扩展起始值 XSTA 设置为 4'h0，扩展重载值 XRLD 设置为 4'hF。效果等同于把计数器由 24 位扩展为 28 位。

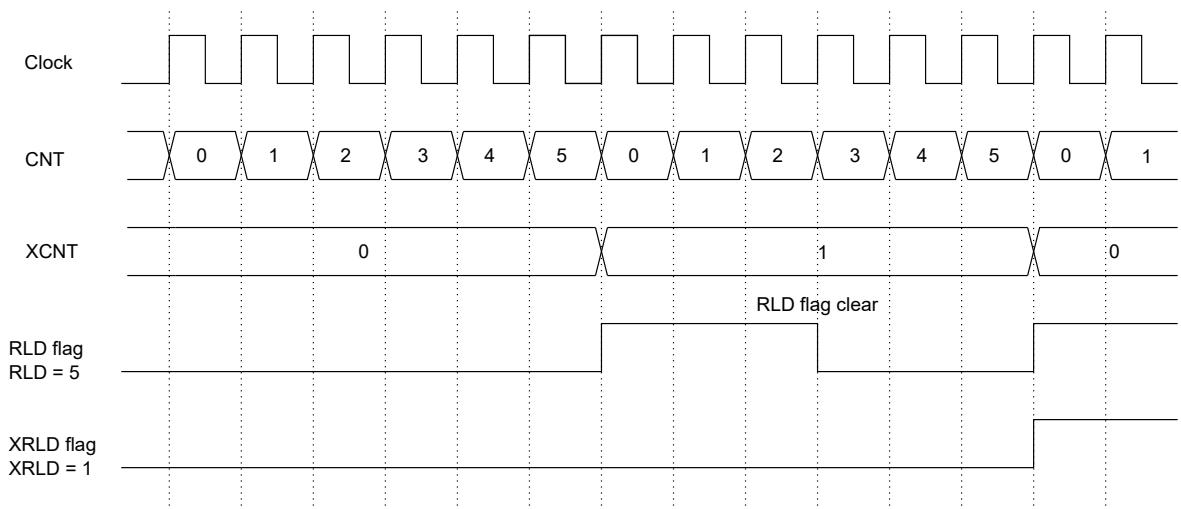


图 30: PWM 计数器计数与重载、扩展重载标志位置示意图

用户配置完成STA和RLD寄存器后，将GCR[CEN]位置1，计数器CNT开始计数。

用户也可以利用 PWM 定时器的同步触发输入（SYNCI）来同步计数器开始计数的时机。用户可以配置GCR[RLDSYNCEN]和GCR[XRLDSYNCEN]位来选择是否打开外部同步。GCR[RLDSYNCEN]位置1时，同步触发输入（SYNCI）同步触发输入可以重置计数器到起始值（CNT = STA），重载标志位RLDF置1。如果GCR[RLDSYNCEN]位置1，计数器的扩展位会充值到起始值的扩展位（XCNT = XSTA），扩展重载标志位XRLD也会置1。

多电机协同工作时，可以使用同步定时器 SYNT，产生同步脉冲，让多个 PWM 同时开始计数，或者间隔指定的时间开始计数。

计数器模块还支持一个半重载标志位HALFRLDF，当计数器计数达到（RLD - STA）一半时（注意，不包括XRLD和XSTA），该位置1。

控制模块管理如下标志位

- **RLDF**: 当计数器（不包括扩展计数位）计数至重载寄存器的值时该位置1，或者由SYNCI将计数器重置时，该位也置1
- **XRLD**: 当扩展计数器扩展计数位计数至扩展重载计数位时，该位置1，或者由SYNCI将计数器重置时，该位也置1
- **HALFRLDF**: 当计数器计数至起始值和重载值中间时，该位置1

34.2.2 PWM 生成

PWM 生成需要配合使用比较器和通道，主要功能是以通道为单位，利用比较器组合生成输出参考信号。

如下图所示，PWM 生成模块包括 24 个比较器和 24 个输出通道。

其中通道 0 到通道 7 是 PWM 输出通道，通道输出 CH0REF ~ CH7REF 连接到 PWM 控制逻辑，如互补控制，死区生成，故障保护等模块。最终输出信号 OUT0~OUT7 到芯片的管脚上。

通道 8 及之后的通道是通用输出通道，这些通道的输出参考信号不经过 PWM 控制逻辑，也可以输出信号供内外使用。

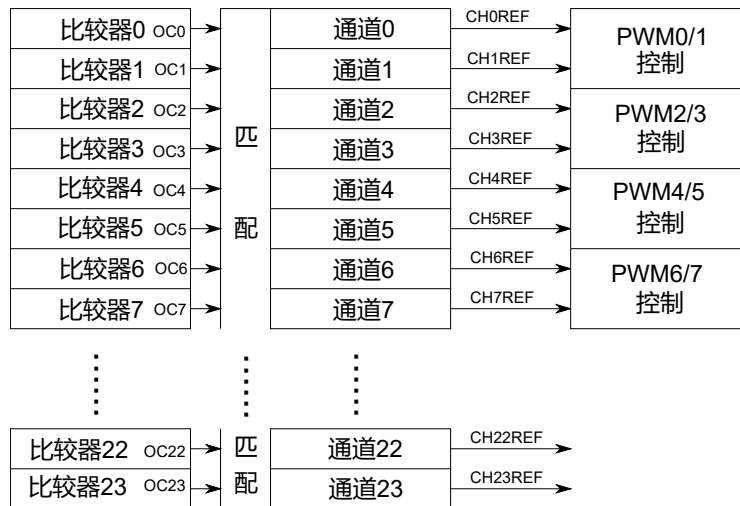


图 31: PWM 定时器的 PWM 生成模块

PWM 定时器的 24 个比较器，当它们用于 PWM 生成时，需要配置为输出比较模式（把 CMPCFGx[CMPMODE]位置 0）。此时，当计数器的值等于比较寄存器的值时，产生匹配事件。注意比较器和计时器一样，包含 24 位比

较位（**CMP**）和 4 位扩展比较位（**XCMP**）。可以设置 **CMPCFGx[XCNTCMPEN]** 位，选择 4 位扩展位是否参与比较。

- 当 **XCNTCMPEN[3:0]** 位都置 0 时，4 位扩展比较位不参与比较。24 位计数器计数达到 24 位比较位，即 **CNT == CMPx**，产生匹配事件
- 当 **XCNTCMPEN[3:0]** 位中某一位或者某几位置 1 时，对应的扩展比较位会和计时器的对应扩展计数位比较。比如 **XCNTCMPEN[3:0] = 4'b1111** 时，4 位扩展计数位达到 4 位扩展比较位，并且 24 位计数器计数达到 24 位比较位，即 **XCNT == XCMP && CNT == CMP**，产生匹配事件。

比较器寄存器还包含 4 位为小数比较位（**CMPHLF**和**CMPJIT**），设置这些位可以使得比较寄存器生成匹配事件的精度小于一个 PWM 定时器时钟周期。**CMPHLF**是半周期比较位，由 PWM 定时器时钟的下边沿实现，该位置 1，可以使匹配事件的生成时间延后 1/2 时钟周期。**CMPJIT**是抖动比较位，由 4，8，16 个周期边沿抖动，平均后实现精度达 1/4，1/8 和 1/16 时钟周期的延时效果。

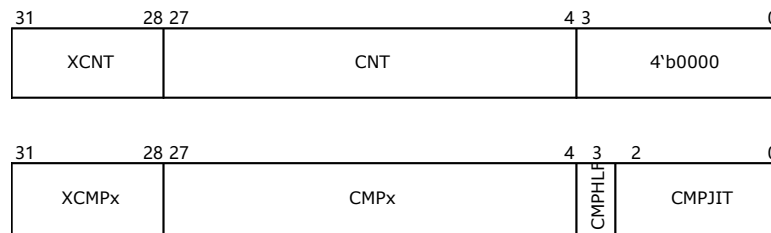


图 32: PWM 比较器对应计数器位域图

用户可以把一个或者多个连续的比较器分配给某个通道,实现灵活复杂的输出。用户通过设置 **CHCFGx [CMPSEL-BEG]** 位，选择分配给通道 x 的比较寄存器起始序号。通过设置 **CHCFGx [CMPSELEND]** 位，选择分配给通道 x 的比较寄存器末尾序号。

一个比较器可以同时分配给多个通道。

例如，以下是某个应用的配置，有 3 个 pwm 输出和两个控制信号输出：

设置 **CHCFG[0][CMPSELBEG] = 5'b00000**，**CHCFG[0][CMPSELEND] = 5'b00010**，表示把比较寄存器 0~2 分配给通道 0。

设置 **CHCFG[1][CMPSELBEG] = 5'b00011**，**CHCFG[1][CMPSELEND] = 5'b00011**，表示把比较寄存器 3 分配给通道 1。

设置 **CHCFG[5][CMPSELBEG] = 5'b00100**，**CHCFG[5][CMPSELEND] = 5'b00111**，表示把比较寄存器 4~7 分配给通道 5。

设置 **CHCFG[8][CMPSELBEG] = 5'b00100**，**CHCFG[8][CMPSELEND] = 5'b00101**，表示把比较寄存器 4~5 分配给通道 8。

设置 **CHCFG[9][CMPSELBEG] = 5'b00111**，**CHCFG[9][CMPSELEND] = 5'b00111**，表示把比较寄存器 7 分配给通道 9。

当计数器 CNT 计数达到比较器 CMPx 配置的**CMP**或者**XCMP**时，产生匹配事件，此时 **OCx** 输出置逻辑 1。当计数器 CNT 值到达重载寄存器，发生重载事件，输出重置逻辑 0。

如果比较器值 **CMPx** 等于重载值 **RLD**，**OCx** 会保持输出逻辑 1。因此设置 **CMPx = RLD** 可用来生成 100% 占空比的 PWM 输出。

当比较器值大于重载值，即 **CMPx > RLD**，由于计数器值 CNT 始终达不到 **CMPx**，比较器输出 **OCx** 会保持

逻辑 0。

注意: 比较器的输出 OCx 为 PWM 信号, PWM 的占空比由 CMPx 和 RLD 共同决定, 设置 $CMPx == RLD$ 可以得到占空比 100% 的 PWM, 设置 $CMPx > RLD$ 可以得到占空比 0% 的 PWM。

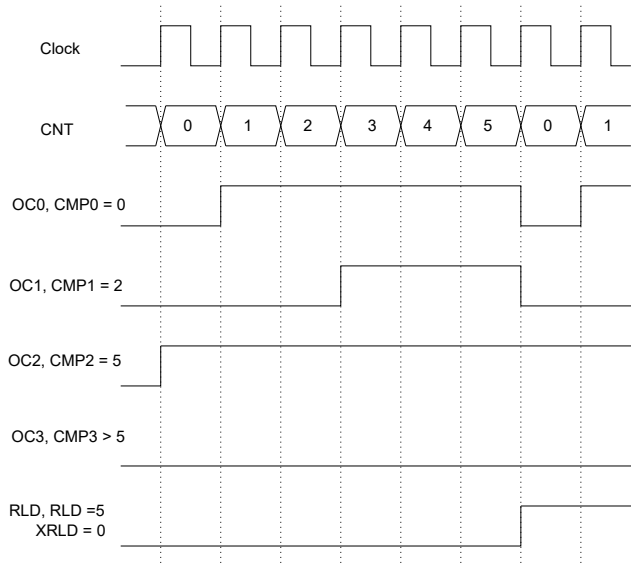


图 33: PWM 计数器计数与重载、扩展重载标志位置示意图

通道 x 的输出参考信号 CHxREF, 由分配给它的全部比较器输出 $OC_{BEG} \sim OC_{END}$ 异或后得到。即

$$CHxREF = OC_{BEG} \oplus OC_{BEG+1} \oplus OC_{BEG+2} \oplus \dots \oplus OC_{END}$$

34.2.3 PWM 生成举例

本章节给出几个通过配置比较器, 结合输出通道生成特定 PWM 输出的例子。

以下是在通道 0 (CH0REF) 和通道 1 (CH1REF) 输出上生成边沿对齐 PWM 的例子。

分配比较器 0 到通道 0, 即 $CHCFG0[CMPSELBEG] = 0$, $CHCFG0[CMPSELEND] = 0$

分配比较器 1 到通道 1, 即 $CHCFG1[CMPSELBEG] = 1$, $CHCFG1[CMPSELEND] = 1$

设置比较器 0~1 为电平输出模式。设置比较器 0~1 的值 $STA < CMP0 < CMP1 < RLD$ 。以此可以得到 CH0REF, CH1REF 输出如图 34:

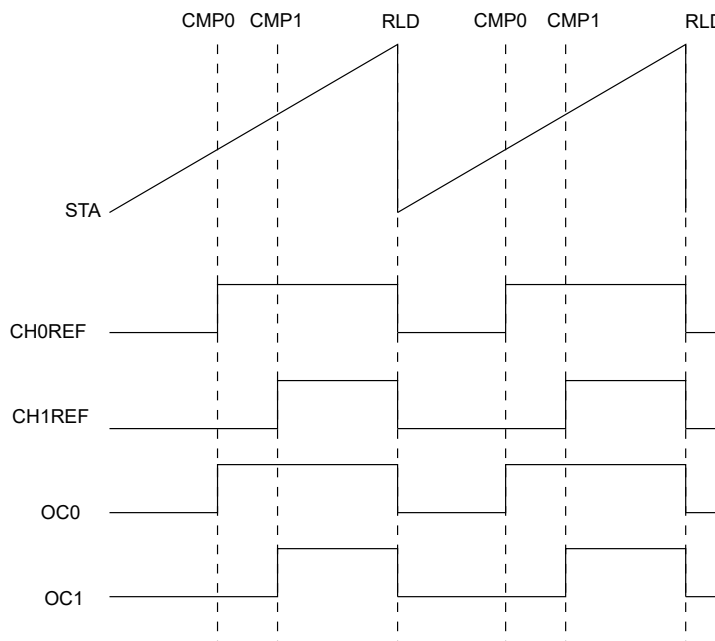


图 34: 边沿对齐 PWM 生成示例图

以下是在通道 0 (CH0REF) 和通道 1 (CH1REF) 输出上生成中心对齐相移 PWM 的例子。

分配比较器 0, 1 到通道 0, 即 $CHCFG0[CMPSELBEG] = 0$, $CHCFG0[CMPSELEND] = 1$

分配比较器 2, 3 到通道 1, 即 $CHCFG1[CMPSELBEG] = 2$, $CHCFG1[CMPSELEND] = 3$

设置比较器 0~3 为电平输出模式。

设置比较器 0~3 的值 $STA < CMP2 < CMP0 < CMP3 < CMP1 < RLD$ 。以此可以得到 CH0REF, CH1REF 输出如图 35:

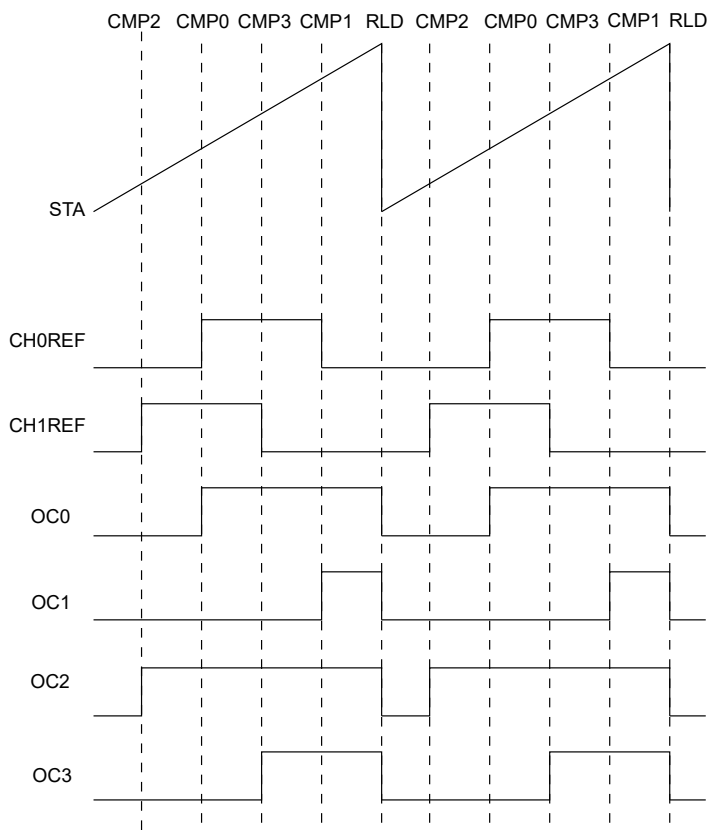


图 35: 中心对齐相移 PWM 生成示例图

以下是在通道 0 (CH0REF) 输出上生成双翻转 PWM 的例子。

分配比较器 0 ~ 比较器 3 到通道 0, 即 $CHCFG0[CMPSELBEG] = 0$, $CHCFG0[CMPSELEND] = 3$ 。

设置比较器 0~3 为电平输出模式。

设置比较器 0~3 的值 $STA < CMP0 < CMP1 < CMP2 < CMP3 < RLD$ 。

以此可以得到 CH0REF 输出如图 36:

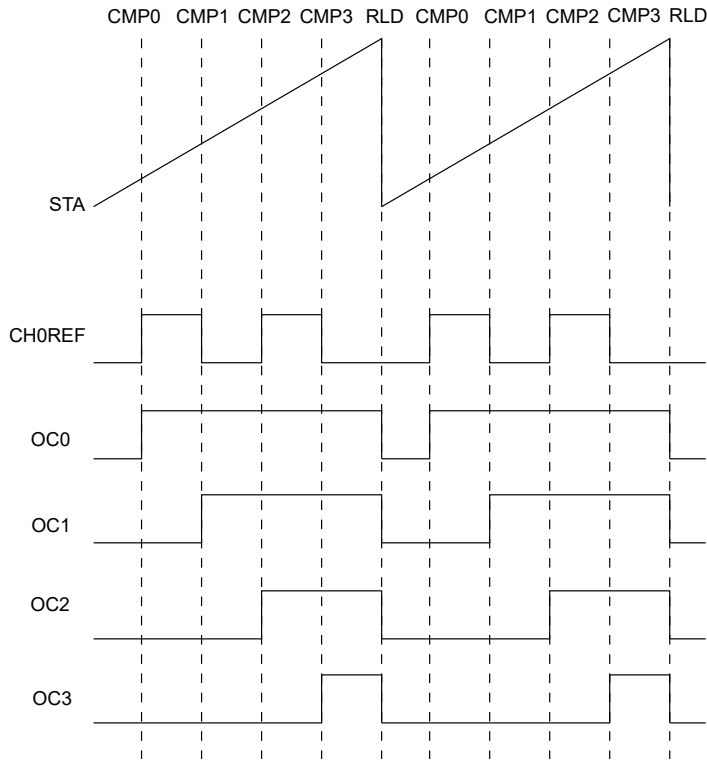


图 36: 双翻转 PWM 生成示例图

34.2.4 高分辨率 PWM 输出

对于支持高分辨率 PWM 输出的 PWM 模块，用户可以通过 GCR 寄存器的 HR_PWM_EN 位打开高分辨率 PWM 功能。

当 HR_PWM_EN 位置 1 时，PWM 模块的比较器和重载寄存器位域变化如下：

- RLD 寄存器位 [31:8] 为 RLD 位域，不再支持 XRLD 位域
- RLD 寄存器位 [7:0] 为 DLY 位域，DLY 位域配置了 RLD 的小数部分，单位为 PWM 模块时钟的 1/256。
- CMPx 寄存器位 [31:8] 为 CMP 位域，不再支持 XCMP 位域，CMPHLF 位域和 CMPJIT 位域
- RLD 寄存器位 [7:0] 为 DLY 位域，DLY 位域配置了 CMP 的小数部分，单位为 PWM 模块时钟的 1/256。

当 HR_PWM_EN 位置 0 时，PWM 模块的比较器和重载寄存器位域定义不变。

用户把 GCR 寄存器的 HR_PWM_EN 位置 1，之后通过配置 RLD 寄存器或者 CMPx 寄存器的 DLY[7:0] 就可以生成高分辨率的 PWM 周期和高分辨率的比较值。

注意，高分辨率功能打开后，每个 PWM 通道可分配的比较器数目不应当超过 4，即 CMPSELEND 位域减去 CMPSELBEG 应当小于或者等于 4。

并且这些连续的比较器值，应当满足递增关系且相邻 2 个比较值直接差距不小于 4，即：

$$CMP_n < CMP_{n+1} < CMP_{n+2} < CMP_{n+3}$$

34.2.5 PWM 输出控制概述

PWM 输出通道（通道 0~7）的参考信号（CH0REF~CH7REF）经过后续的互补控制，死区插入，取反控制，强制输出，故障保护后，形成输出信号（OUT0~OUT7）到 IO。这些 PWM 控制逻辑可以通过 PWMCFG[x] 和

CHCFG[x] 寄存器内的控制位配置。

PWM 控制逻辑，以相邻的一对 PWM 输出为例，如图 37 所示。

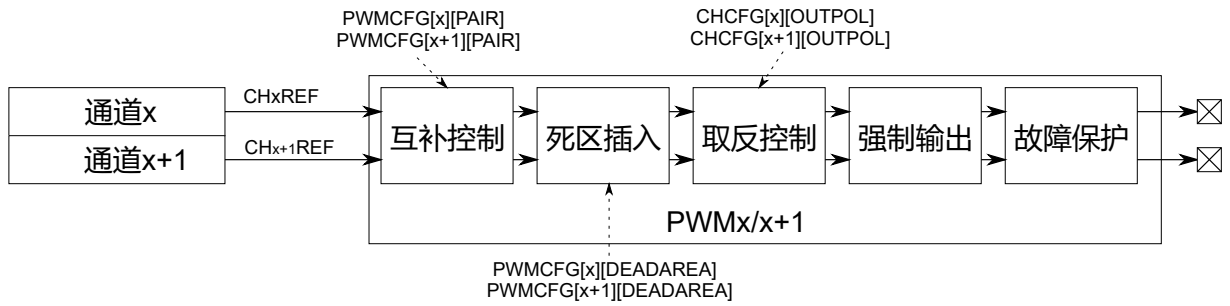


图 37: PWM 输出控制示例图

34.2.6 PWM 互补控制

PWM 定时器支持生成成对的互补 PWM 输出。当把寄存器 PwMCFGx[PAIR] 位置 1 时，可以把 PWM0 和 PWM1，PWM2 和 PWM3，PWM4 和 PWM5，PWM6 和 PWM7 设置为互补的 PWM 输出。注意，一定把成对的 PwMCFGx[PAIR] 寄存器位都置 1，互补输出才会生效。一旦设置成 PWM 互补输出，偶数序号的 PWM 通道配置会生效，奇数序号的 PWM 通道输出为偶数通道的输出取反。

比如，当 PWM0 和 PWM1 配置为互补输出时，PWM0 输出（OUT0）为通道 0 的输出参考信号（CH0REF），PWM1（OUT1）则是 PWM0 取反。

34.2.7 死区控制

PWM 定时器配置成输出一对互补的 PWM 输出时，用户可以通过死区控制模块，在成对的输出参考信号的翻转之间插入一定的延时，避免受 PWM 输出控制的外部开关同时导通。

PWM 定时器允许用户在 2 路互补的参考信号上插入的不同的延时。这样用户可以根据片外开关器件的特性，优化死区时间。

用户可以通过配置 PwMCFGx[DEADAREA] 位来配置死区的长度，必须同时配置成对的通道 x 和通道 x+1 寄存器才能正确地生成死区。

例如，当把 PWM 输出 0 和输出 1 配置成互补的 PWM 输出时，需要配置：PwMCFG0[DEADAREA] 可以把通道 0 参考信号的每一个上升沿推迟若干个时钟周期。PwMCFG1[DEADAREA] 可以把通道 1 参考信号的每一个上升沿推迟若干个时钟周期。

注意，PwMCFGx[DEADAREA] 配置死区长度的单位是 0.5 个 PWM 定时器时钟周期。死区支持的最小长度是 1 个时钟周期。

即：PwMCFGx[DEADAREA] = 20'h00003，表示死区长度为 1.5 个时钟周期

PwMCFGx[DEADAREA] = 20'h000A0，表示死区长度为 80 个时钟周期

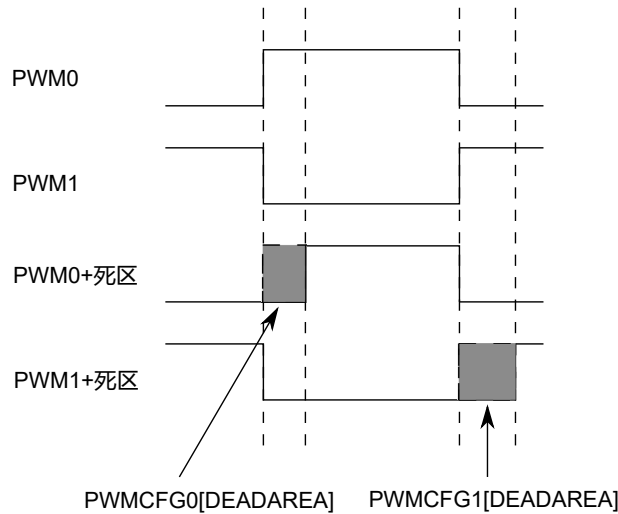


图 38: PWM 死区控制示意图

34.2.8 输出取反

外部器件打开以及关断所需要的可以是高电平也可以是低电平。为了适应各种外部器件，PWM 定时器的全部通道输出可以通过设置 $CHCFGx[OP]$ 位，来配置输出极性：

- 置 0 时，输出为 $CHxREF$ 不变
- 置 1 时，输出为 $CHxREF$ 取反

34.2.9 强制输出控制

强制输出控制模块可以作用于通道 0~7 的参考信号，允许用户把参考信号配置成指定的状态。此模块可以方便生成驱动 BLDC 电机需要的 6 步换相 PWM 输出。

通过配置 $PWMCFGx[FRCSRCSEL]$ 位，可以自由选择 PWM 输出 0~7 强制调试是由硬件触发还是由软件触发

- 该位置 0 时，表示 PWM 输出 x 强制输出由外部输入 $FRCI$ 控制，可以通过 $GCR[FRCPOL]$ 位选择 $FRCI$ 的有效极性， $GCR[FRCPOL] = 1'b0$ ，表示 $FRCI$ 逻辑 1 有效，否则逻辑 0 有效。
- 该位置 1 时，并且软件将 $GCR[SWFRC]$ 位置 1 时，强制输出有效。

通过配置寄存器 $GCR[FRCTIME]$ ，用户可以选择输出生效的时机。

- 2'b00，即时生效
- 2'b01，强制输出在使能后，计数器重载标志位 RLD 置 1 时生效
- 2'b10，强制输出在使能后，同步输入触发 ($FRCSYNCl$) 上捕获到上升沿时生效
- 2'b11，强制输出不生效

注意， $GCR[FRCTIME]$ 同样控制强制输出失效的时机。即强制输出关闭后，输出失效的时机也由其控制。

通过配置寄存器 $FRCMD[MODEx]$ ，可以配置强制输出生效时，通道 0~7 输出的状态：

- 2'b00，不进行强制输出，即输出保持通道 x 的参考信号 $CHxREF$ 不变
- 2'b01，强制输出逻辑 0
- 2'b10，强制输出逻辑 1
- 2'b11，关闭输出，引脚变为高阻 HiZ

注意，FRCMD 寄存器配备有影子寄存器，直接写 FRCMD 寄存器并不一定会立即生效。如果用户希望改变某个 PWM 输出的强制输出状态，比如从强制输出逻辑 0 改为输出逻辑 1，其生效时间由 PWMCFG[x] [FRCSHDWUPT] 决定，具体请参考小节 34.2.13。

34.2.10 故障保护

PWM 定时器允许用户在紧急情况下实时快速地切断 PWN 输出信号。

PWM 定时器支持内外部共 6 个故障保护输入信号，其中 4 个内部故障输入信号（FAULTI0~FAULTI3），和 2 个外部故障输入信号（FAULTEx0, FAULTEx1）。

PWM 定时器外部故障输入信号（FAULTEx0, FAULTEx1），在 PWM 定时器时钟丢失的情况下，也可以发挥作用。用户可以设置 GCR[FAULTExPOL] 位来选择外部故障输入信号是逻辑 1 生效，还是逻辑 0 生效。

- 1'b0, FAULTEx 逻辑 1 时生效
- 1'b1, FAULTEx 逻辑 0 时生效

用户可以通过配置 GCR[FAULTExEN] 位，打开或者关闭 PWM 定时器的外部故障输入：

- 1'b0, 关闭故障保护，PWM 输出不响应外部故障输入信号 x（FAULTEx）
- 1'b1, 使能故障保护，按照 GCR[FAULTExPOL] 位的设置，在故障输入信号（FAULTIx）为逻辑 1 或者逻辑 0 时生效

用户可以通过配置 GCR[FAULTIxEN] 位，打开或者关闭 PWM 定时器的内部故障输入。

- 1'b0, 关闭故障保护，PWM 输出不响应内部故障输入信号 x（FAULTIx）
- 1'b1, 使能故障保护，内部故障输入在逻辑 1 时生效

在故障输入生效时，PWM 定时器可以把通道 0~ 通道 7 的输出（OUT0 ~ OUT7）强制到某个安全的既定状态。

用户可以选择打开一个或者多个乃至全部故障输入信号。在打开的故障输入中，任意一个生效时，故障保护即有效。

通过配置 PWMCFGx[FAULTMODE]，PWM0~7 输出都可以独立配置为：

- 2'b0x, 当故障发生时，关闭输出，引脚变为高阻 HiZ
- 2'b10, 当故障发生时，输出变为逻辑 0
- 2'b11, 当故障发生时，输出变为逻辑 1

一旦故障发生，那么在系统状态变化之前，PWM 输出都不会恢复。

用户可以通过设置 PWMCFGx[FAULTRECTIME]，选择 PWM 恢复的时机：

- 2'b00, 故障恢复后，立即输出恢复。
- 2'b01, 故障恢复后，计数器重载标志位 RLD 置 1 时输出恢复。
- 2'b10, 故障恢复后，计数器与某一个 CMP 发生匹配后输出恢复，可以通过 GCR [FAULTRECHWSEL] 位从 24 个比较器选择其一，作为故障恢复时机。
- 2'b11, 故障恢复后，软件将 GCR[FAULTCLR] 位置 1 后输出恢复

34.2.11 Debug 模式支持

PWM 定时器允许用户进入调试模式时，断开 PWM 输出，以此来保护外部功率器件。

可以设置 GCR[DEBUGFAULT] 位，该位置 1 时，一旦芯片进入调试模式（Debug 模式），PWM 输出状态会如同故障保护一样，强制到指定的状态。管脚的具体状态如同故障保护，由 PWMCFGx[FAULTMODE] 位的设置

决定。

34.2.12 输入捕获模块

PWM 定时器的各个比较器，也可以用作输入捕获模式。

注意，一旦某个比较器配置为输入捕获模式，它就不能再被分配给通道，用作输出。

用户可以配置 `CMPCFGx[CMPMODE]` 位来选择比较器的工作模式：

- 1'b0，输出比较模式，比较器可以被分配给通道，用作输出
- 1'b1，输入捕获模式，此时，比较器用来捕获输入信号的翻转，并在翻转时保存计数器的值（CNT 和 XCNT）。

把比较器配置成输入捕获模式后，用户可以从寄存器 `CAPPOSx` 寄存器读取到 `CMPx` 在信号（`INx`）上升沿捕获到的计数器值；在 `CAPNEGx` 寄存器读取到 `CMPx` 在下降沿捕获到的计数器值。`CAPPOSx` 和 `CAPNEGx` 寄存器即会保存计数器寄存器的 24 位计数器（CNT）值，也会保存 4 位扩展计数器（XCNT）值。

注意，`CAPPOSx` 寄存器和 `CAPNEGx` 寄存器的值在捕获到新的边沿时会刷新，之前捕获的值会丢失。

34.2.13 影子寄存器

PWM 定时器的部分寄存器支持影子寄存器（shadow register）。影子寄存器的作用是给定时器的部分关键寄存器提供读写接口。在处理器访问寄存器的时候，实质上改变的是它的影子寄存器，新值并不马上生效。只有在用户指定的时刻，才把影子寄存器的值更新到寄存器，并以此改变 PWM 定时器的工作状态。

PWM 定时器的以下三组寄存器支持影子寄存器：

- 计数器的起始寄存器 `STA`（包括 `STA/XSTA`）和重载寄存器 `RLD`（包括 `RLD/XRLD`）
- 比较器 `CMPx`，当其在用作输出比较时
- 控制寄存器中的 `FRCMD[FRCMD]` 位，即通道 0~7（PWM 通道）的强制输出控制模式位

以上这些寄存器和寄存器位，用户对它们进行写操作的时候，是不会即刻生效的。需要等到某个指定的时刻，统一生效。

对于计数器的起始寄存器 `STA` 和计数器的重载寄存器 `RLD`，它们的影子寄存器值（包括 `STA`，`XSTA`，`RLD`，`XRLD`）生效时间可以通过 `SHCR[CNTSHDWUPT]` 位设置：

- 2'b00，由软件把 `SHCR [SHLK]` 位置 1 后生效
- 2'b01，实时生效，在寄存器写之后，一个周期内生效
- 2'b10，
 - 当 `SHCR[CNT_UPDATE_RELOAD]` 位置 1，计数器重载时生效
 - 当 `SHCR[CNT_UPDATE_RELOAD]` 位置 0，定时器的某一个 `CMP` 发生匹配后生效，用户可以通过 `SHCR [CNTSHDWSEL]` 从比较器 0~23 中选择一个，匹配可以是该比较器的输出比较，也可以是输入捕获。用户可以选择把选中的比较器 `CMPx` 的值设为与 `RLD` 或 `xRLD` 相等，达到一个完整的 PWM 周期后更新影子寄存器的目的。
- 2'b11，影子寄存器重载触发输入 `SHRLDSYNCI` 上捕获到上升沿时

PWM 定时器的比较器 `CMPx`，它们的影子寄存器值生效时刻可以通过 `CMPCFGx[CMPSHDWUPT]` 位设置：

- 2'b00，由软件把 `SHCR [SHLK]` 位置 1 后生效
- 2'b01，实时生效，在寄存器写之后，一个周期内生效
- 2'b10，定时器的某一个 `CMP` 发生匹配后生效，用户可以通过 `GCR [CMPSHDWSEL]` 从比较器 0~23 中选择一个，匹配可以是该比较器的输出比较，也可以是输入捕获。用户可以选择把选中的比较器 `CMPx`

的值设为与 RLD 或 xRLD 相等，达到一个完整的 PWM 周期后更新影子寄存器的目的。

- 2'b11，影子寄存器重载触发输入 SHRLDSYNCI 上捕获到上升沿时

注意，在 PWM 定时器工作过程中，如果通过更新比较器 CMPx 来实时改变 PWM 输出波形占空比，推荐用户将 CMPx 的 CMPCFGx[CMPSHDWUPT] 位配置为 2'b10 或者 2'b11，即由硬件指定 CMPx 的影子寄存器的生效时刻。避免软件在不恰当的时机更改配置，导致输出波形异常。

通道 0~7（PWM 通道）的强制输出模式位的影子寄存器位生效时间，可以通过 PWMCFGx[FRCSHUPT] 位设置：

- 2'b00，由软件把 SHCR[SHLK] 位置 1 后生效
- 2'b01，实时生效，在寄存器写之后，一个周期内生效
- 2'b10，定时器的某一个 CMP 发生匹配后生效，用户可以通过 SHCR [FRCSHDWSEL] 从比较器 0~23 中选择一个，匹配可以是该比较器的输出比较，也可以是输入捕获。用户可以选择把选中的比较器 CMPx 的值设为与 RLD 或 xRLD 相等，达到一个完整的 PWM 周期后更新影子寄存器的目的。
- 2'b11，影子寄存器重载触发输入 SHRLDSYNCI 上捕获到上升沿时

此外，影子寄存器支持写保护，用户可以把 SHCR[SHLKEN] 位置 1，之后把 SHCR[SHLK] 位也置 1。这样，软件对任意影子寄存器的写操作都无效。

用户可以通过对 UNLK 寄存器写入神奇代码 0xB0382607 来解锁影子寄存器。解锁之后，可以恢复对所有影子寄存器的写操作。

用户在更新多个影子寄存器的过程中，有可能软件或 DMA 只更新了部分影子寄存器，影子寄存器的生效时刻已到，导致出错。用户可以通过以下操作步骤避免这种情况：

- 把 SHCR[SHLKEN] 位置 1，之后把 SHCR[SHLK] 位也置 1，打开影子寄存器写保护
- 对 UNLK 寄存器写入神奇代码 0xB0382607 来解锁影子寄存器的写保护
- 更新所有需要更新的影子寄存器
- 再把 SHCR[SHLK] 位置 1，此时，重新锁定影子寄存器写保护。
- 之后在下一个影子寄存器生效事件发生时，新的寄存器值生效。注意，如果把生效时机控制位设为 2'b00，即由软件把 SHCR[SHLK] 位置 1 后生效，那么用户要再把 SHCR[SHLK] 位置 1 一次，使影子寄存器新值生效。

34.2.14 中断和 DMA

PWM 定时器支持生成以下中断：

- RLD 当重载事件产生时，即计数器计数达到重载寄存器值，或者由同步触发输入 SYNCI 引发计数器重载
- XRLD：当扩展计数器扩展计数位计数至扩展重载计数位时，该位置 1，或者由 SYNCI 将计数器重置时
- HALFRLD：当计数器计数至起始寄存器到重载寄存器的中间时
- 当比较器设置为输出比较，发生匹配事件时
- 当比较器设置为输入捕获，并在输入通道捕获到指定边沿跳变时
- 故障保护生效时

PWM 定时器支持生成以下 DMA 请求：

- RLD 当重载事件产生时，即计数器计数达到重载寄存器值，或者由同步触发输入 SYNCI 引发计数器重载
- XRLD：当扩展计数器扩展计数位计数至扩展重载计数位时，该位置 1，或者由 SYNCI 将计数器重置时
- HALFRLD：当计数器计数至起始寄存器到重载寄存器的中间时

- 当比较器设置为输出比较，发生匹配事件时
- 当比较器设置为输入捕获，并在输入通道捕获到指定边沿跳变时

34.3 PWM 寄存器

PWM 的寄存器列表如下：

PWM0 base address: 0xF0200000

PWM1 base address: 0xF0210000

PWM2 base address: 0xF0220000

PWM3 base address: 0xF0230000

地址偏移	名称	描述	复位值
0x0000	UNLK	影子寄存器解锁寄存器	0x00000000
0x0004	STA	计数器起始值寄存器	0x00000000
0x0004	STA_HRPWM	计数器起始值寄存器	0x00000000
0x0008	RLD	计数器重载值寄存器	0x00000000
0x0008	RLD_HRPWM	计数器重载值寄存器	0x00000000
0x000C	CMP[0]	比较器寄存器	0x00000000
0x0010	CMP[1]	比较器寄存器	0x00000000
0x0014	CMP[2]	比较器寄存器	0x00000000
0x0018	CMP[3]	比较器寄存器	0x00000000
0x001C	CMP[4]	比较器寄存器	0x00000000
0x0020	CMP[5]	比较器寄存器	0x00000000
0x0024	CMP[6]	比较器寄存器	0x00000000
0x0028	CMP[7]	比较器寄存器	0x00000000
0x002C	CMP[8]	比较器寄存器	0x00000000
0x0030	CMP[9]	比较器寄存器	0x00000000
0x0034	CMP[10]	比较器寄存器	0x00000000
0x0038	CMP[11]	比较器寄存器	0x00000000
0x003C	CMP[12]	比较器寄存器	0x00000000
0x0040	CMP[13]	比较器寄存器	0x00000000
0x0044	CMP[14]	比较器寄存器	0x00000000
0x0048	CMP[15]	比较器寄存器	0x00000000
0x004C	CMP[16]	比较器寄存器	0x00000000
0x0050	CMP[17]	比较器寄存器	0x00000000
0x0054	CMP[18]	比较器寄存器	0x00000000
0x0058	CMP[19]	比较器寄存器	0x00000000
0x005C	CMP[20]	比较器寄存器	0x00000000
0x0060	CMP[21]	比较器寄存器	0x00000000
0x0064	CMP[22]	比较器寄存器	0x00000000
0x0068	CMP[23]	比较器寄存器	0x00000000
0x000C	CMP_HRPWM[0]	比较器寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0010	CMP_HRPWM[1]	比较器寄存器	0x00000000
0x0014	CMP_HRPWM[2]	比较器寄存器	0x00000000
0x0018	CMP_HRPWM[3]	比较器寄存器	0x00000000
0x001C	CMP_HRPWM[4]	比较器寄存器	0x00000000
0x0020	CMP_HRPWM[5]	比较器寄存器	0x00000000
0x0024	CMP_HRPWM[6]	比较器寄存器	0x00000000
0x0028	CMP_HRPWM[7]	比较器寄存器	0x00000000
0x002C	CMP_HRPWM[8]	比较器寄存器	0x00000000
0x0030	CMP_HRPWM[9]	比较器寄存器	0x00000000
0x0034	CMP_HRPWM[10]	比较器寄存器	0x00000000
0x0038	CMP_HRPWM[11]	比较器寄存器	0x00000000
0x003C	CMP_HRPWM[12]	比较器寄存器	0x00000000
0x0040	CMP_HRPWM[13]	比较器寄存器	0x00000000
0x0044	CMP_HRPWM[14]	比较器寄存器	0x00000000
0x0048	CMP_HRPWM[15]	比较器寄存器	0x00000000
0x004C	CMP_HRPWM[16]	比较器寄存器	0x00000000
0x0050	CMP_HRPWM[17]	比较器寄存器	0x00000000
0x0054	CMP_HRPWM[18]	比较器寄存器	0x00000000
0x0058	CMP_HRPWM[19]	比较器寄存器	0x00000000
0x005C	CMP_HRPWM[20]	比较器寄存器	0x00000000
0x0060	CMP_HRPWM[21]	比较器寄存器	0x00000000
0x0064	CMP_HRPWM[22]	比较器寄存器	0x00000000
0x0068	CMP_HRPWM[23]	比较器寄存器	0x00000000
0x0078	FRCMD	强制输出模式寄存器	0x00000000
0x007C	SHLK	影子寄存器锁定寄存器	0x00000000
0x0080	CHCFG[0]	输出通道配置寄存器	0x00000000
0x0084	CHCFG[1]	输出通道配置寄存器	0x00000000
0x0088	CHCFG[2]	输出通道配置寄存器	0x00000000
0x008C	CHCFG[3]	输出通道配置寄存器	0x00000000
0x0090	CHCFG[4]	输出通道配置寄存器	0x00000000
0x0094	CHCFG[5]	输出通道配置寄存器	0x00000000
0x0098	CHCFG[6]	输出通道配置寄存器	0x00000000
0x009C	CHCFG[7]	输出通道配置寄存器	0x00000000
0x00A0	CHCFG[8]	输出通道配置寄存器	0x00000000
0x00A4	CHCFG[9]	输出通道配置寄存器	0x00000000
0x00A8	CHCFG[10]	输出通道配置寄存器	0x00000000
0x00AC	CHCFG[11]	输出通道配置寄存器	0x00000000
0x00B0	CHCFG[12]	输出通道配置寄存器	0x00000000
0x00B4	CHCFG[13]	输出通道配置寄存器	0x00000000
0x00B8	CHCFG[14]	输出通道配置寄存器	0x00000000

地址偏移	名称	描述	复位值
0x00BC	CHCFG[15]	输出通道配置寄存器	0x00000000
0x00C0	CHCFG[16]	输出通道配置寄存器	0x00000000
0x00C4	CHCFG[17]	输出通道配置寄存器	0x00000000
0x00C8	CHCFG[18]	输出通道配置寄存器	0x00000000
0x00CC	CHCFG[19]	输出通道配置寄存器	0x00000000
0x00D0	CHCFG[20]	输出通道配置寄存器	0x00000000
0x00D4	CHCFG[21]	输出通道配置寄存器	0x00000000
0x00D8	CHCFG[22]	输出通道配置寄存器	0x00000000
0x00DC	CHCFG[23]	输出通道配置寄存器	0x00000000
0x00F0	GCR	全局控制寄存器	0x00000000
0x00F4	SHCR	影子寄存器控制寄存器	0x00000000
0x0100	CAPPOS[0]	上升沿捕获寄存器	0x00000000
0x0104	CAPPOS[1]	上升沿捕获寄存器	0x00000000
0x0108	CAPPOS[2]	上升沿捕获寄存器	0x00000000
0x010C	CAPPOS[3]	上升沿捕获寄存器	0x00000000
0x0110	CAPPOS[4]	上升沿捕获寄存器	0x00000000
0x0114	CAPPOS[5]	上升沿捕获寄存器	0x00000000
0x0118	CAPPOS[6]	上升沿捕获寄存器	0x00000000
0x011C	CAPPOS[7]	上升沿捕获寄存器	0x00000000
0x0120	CAPPOS[8]	上升沿捕获寄存器	0x00000000
0x0124	CAPPOS[9]	上升沿捕获寄存器	0x00000000
0x0128	CAPPOS[10]	上升沿捕获寄存器	0x00000000
0x012C	CAPPOS[11]	上升沿捕获寄存器	0x00000000
0x0130	CAPPOS[12]	上升沿捕获寄存器	0x00000000
0x0134	CAPPOS[13]	上升沿捕获寄存器	0x00000000
0x0138	CAPPOS[14]	上升沿捕获寄存器	0x00000000
0x013C	CAPPOS[15]	上升沿捕获寄存器	0x00000000
0x0140	CAPPOS[16]	上升沿捕获寄存器	0x00000000
0x0144	CAPPOS[17]	上升沿捕获寄存器	0x00000000
0x0148	CAPPOS[18]	上升沿捕获寄存器	0x00000000
0x014C	CAPPOS[19]	上升沿捕获寄存器	0x00000000
0x0150	CAPPOS[20]	上升沿捕获寄存器	0x00000000
0x0154	CAPPOS[21]	上升沿捕获寄存器	0x00000000
0x0158	CAPPOS[22]	上升沿捕获寄存器	0x00000000
0x015C	CAPPOS[23]	上升沿捕获寄存器	0x00000000
0x0170	CNT	计数器	0x00000000
0x0180	CAPNEG[0]	下降沿捕获寄存器	0x00000000
0x0184	CAPNEG[1]	下降沿捕获寄存器	0x00000000
0x0188	CAPNEG[2]	下降沿捕获寄存器	0x00000000
0x018C	CAPNEG[3]	下降沿捕获寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0190	CAPNEG[4]	下降沿捕获寄存器	0x00000000
0x0194	CAPNEG[5]	下降沿捕获寄存器	0x00000000
0x0198	CAPNEG[6]	下降沿捕获寄存器	0x00000000
0x019C	CAPNEG[7]	下降沿捕获寄存器	0x00000000
0x01A0	CAPNEG[8]	下降沿捕获寄存器	0x00000000
0x01A4	CAPNEG[9]	下降沿捕获寄存器	0x00000000
0x01A8	CAPNEG[10]	下降沿捕获寄存器	0x00000000
0x01AC	CAPNEG[11]	下降沿捕获寄存器	0x00000000
0x01B0	CAPNEG[12]	下降沿捕获寄存器	0x00000000
0x01B4	CAPNEG[13]	下降沿捕获寄存器	0x00000000
0x01B8	CAPNEG[14]	下降沿捕获寄存器	0x00000000
0x01BC	CAPNEG[15]	下降沿捕获寄存器	0x00000000
0x01C0	CAPNEG[16]	下降沿捕获寄存器	0x00000000
0x01C4	CAPNEG[17]	下降沿捕获寄存器	0x00000000
0x01C8	CAPNEG[18]	下降沿捕获寄存器	0x00000000
0x01CC	CAPNEG[19]	下降沿捕获寄存器	0x00000000
0x01D0	CAPNEG[20]	下降沿捕获寄存器	0x00000000
0x01D4	CAPNEG[21]	下降沿捕获寄存器	0x00000000
0x01D8	CAPNEG[22]	下降沿捕获寄存器	0x00000000
0x01DC	CAPNEG[23]	下降沿捕获寄存器	0x00000000
0x01F0	CNTCOPY	计数器拷贝	0x00000000
0x0200	PWMCFG[0]	PWM 通道配置寄存器	0x00000000
0x0204	PWMCFG[1]	PWM 通道配置寄存器	0x00000000
0x0208	PWMCFG[2]	PWM 通道配置寄存器	0x00000000
0x020C	PWMCFG[3]	PWM 通道配置寄存器	0x00000000
0x0210	PWMCFG[4]	PWM 通道配置寄存器	0x00000000
0x0214	PWMCFG[5]	PWM 通道配置寄存器	0x00000000
0x0218	PWMCFG[6]	PWM 通道配置寄存器	0x00000000
0x021C	PWMCFG[7]	PWM 通道配置寄存器	0x00000000
0x0220	SR	状态寄存器	0x00000000
0x0224	IRQEN	中断请求使能寄存器	0x00000000
0x022C	DMAEN	DMA 请求使能寄存器	0x00000000
0x0230	CMPCFG[CMPCFG0]	比较器配置寄存器	0x00000000
0x0234	CMPCFG[1]	比较器配置寄存器	0x00000000
0x0238	CMPCFG[2]	比较器配置寄存器	0x00000000
0x023C	CMPCFG[3]	比较器配置寄存器	0x00000000
0x0240	CMPCFG[4]	比较器配置寄存器	0x00000000
0x0244	CMPCFG[5]	比较器配置寄存器	0x00000000
0x0248	CMPCFG[6]	比较器配置寄存器	0x00000000
0x024C	CMPCFG[7]	比较器配置寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0250	CMPCFG[8]	比较器配置寄存器	0x00000000
0x0254	CMPCFG[9]	比较器配置寄存器	0x00000000
0x0258	CMPCFG[10]	比较器配置寄存器	0x00000000
0x025C	CMPCFG[11]	比较器配置寄存器	0x00000000
0x0260	CMPCFG[12]	比较器配置寄存器	0x00000000
0x0264	CMPCFG[13]	比较器配置寄存器	0x00000000
0x0268	CMPCFG[14]	比较器配置寄存器	0x00000000
0x026C	CMPCFG[15]	比较器配置寄存器	0x00000000
0x0270	CMPCFG[16]	比较器配置寄存器	0x00000000
0x0274	CMPCFG[17]	比较器配置寄存器	0x00000000
0x0278	CMPCFG[18]	比较器配置寄存器	0x00000000
0x027C	CMPCFG[19]	比较器配置寄存器	0x00000000
0x0280	CMPCFG[20]	比较器配置寄存器	0x00000000
0x0284	CMPCFG[21]	比较器配置寄存器	0x00000000
0x0288	CMPCFG[22]	比较器配置寄存器	0x00000000
0x028C	CMPCFG[23]	比较器配置寄存器	0x00000000
0x0400	ANASTS[0]	模拟状态寄存器	0x00000000
0x0404	ANASTS[1]	模拟状态寄存器	0x00000000
0x0408	ANASTS[2]	模拟状态寄存器	0x00000000
0x040C	ANASTS[3]	模拟状态寄存器	0x00000000
0x0410	ANASTS[4]	模拟状态寄存器	0x00000000
0x0414	ANASTS[5]	模拟状态寄存器	0x00000000
0x0418	ANASTS[6]	模拟状态寄存器	0x00000000
0x041C	ANASTS[7]	模拟状态寄存器	0x00000000
0x0420	HRPWM_CFG	高精度 pwm 配置寄存器	0x00000000

表 191: PWM 寄存器列表

34.4 PWM 寄存器详细信息

PWM 的寄存器详细说明如下:

34.4.1 UNLK (0x0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
SHUNLK																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

UNLK [31:0]

位域	名称	描述
31-0	SHUNLK	对此位域写入 0xB0382607 可以解锁地址偏移从 0x04 到 0x78 的寄存器的影子寄存器。 解锁后，允许写入这些寄存器的影子寄存器。

UNLK 位域

34.4.2 STA (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
XSTA				STA																								RSVD				
RW				RW																								N/A				
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

STA [31:0]

位域	名称	描述
31-28	XSTA	PWM 定时器的计数器起始位扩展值 当计数器计数至 XRLD 时，计数器值扩展值 XCNT 会重载到 XSTA
27-4	STA	PWM 定时器的计数器起始位 当计数器计数至 RLD 时，计数器值 CNT 会重载到 STA 当计数器重载或者软件写入 SHUNLK 位时，STA 的影子寄存器值会生效

STA 位域

34.4.3 STA_HRPWM (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
STA																								RSVD							
RW																								N/A							
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x

STA_HRPWM [31:0]

位域	名称	描述
31-8	STA	

STA_HRPWM 位域

34.4.4 RLD (0x8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
XRLD				RLD																								RSVD			
RW				RW																								N/A			
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

RLD [31:0]

位域	名称	描述
31-28	XRLD	PWM 定时器的计数器重载位扩展值 当计数器计数至 XRLD 时，计数器值扩展值 XCNT 会重载到 XSTA
27-4	RLD	PWM 定时器的计数器重载值 当计数器计数至 RLD 时，计数器值 CNT 会重载到 STA 当计数器重载或者软件写入 SHUNLK 位时，RLD 的影子寄存器值会生效

RLD 位域

34.4.5 RLD_HRPWM (0x8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RLD																RLD_HR															
RW																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

RLD_HRPWM [31:0]

位域	名称	描述
31-8	RLD	
7-0	RLD_HR	PWM 定时器的计数器重载值高精度部分 精度为 256 分之一的时钟周期

RLD_HRPWM 位域

34.4.6 CMP (0xC + 0x4 * m)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
XCMP				CMP																								CMPHLE	CMPJIT		

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RW				RW																								RW		RW		
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CMP [31:0]

位域	名称	描述
31-28	XCMP	比较器值扩展位
27-4	CMP	比较器值 比较器的输出 OCx 默认为 0，在计数器计数到 CMP 时置 1，计数器重载时再清 0
3	CMPHLF	比较器半周期比较位，此位置 1 可以使比较器的精度达到 1/2 时钟周期
2-0	CMPJIT	比较器值抖动位

CMP 位域

34.4.7 CMP_HRPWM (0xC + 0x4 * m)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CMP																CMP_HR															
RW																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CMP_HRPWM [31:0]

位域	名称	描述
31-8	CMP	
7-0	CMP_HR	比较器值高精度延迟

CMP_HRPWM 位域

34.4.8 FRCMD (0x78)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																FRCMD															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

FRCMD [31:0]

位域	名称	描述
15-0	FRCMD	PWM 输出通道的强制输出模式控制位 00: 强制输出 0 01: 强制输出 1 10: 强制输出高阻 11: 不强制输出

FRCMD 位域

34.4.9 SHLK (0x7C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SHLK	RSVD																														
RW	N/A																														
0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x

SHLK [31:0]

位域	名称	描述
31	SHLK	影子寄存器锁定位 写入 1 锁定所有的影子寄存器，锁定后不允许写入影子寄存器

SHLK 位域

34.4.10 CHCFG (0x80 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD	CMPSELEND					RSVD	CMPSELBEG					RSVD										OUTPOL	RSVD									
N/A	RW					N/A	RW					N/A										RW	N/A									
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0

CHCFG [31:0]

位域	名称	描述
28-24	CMPSELEND	比较器选择结尾位 指定分配给输出通道的若干个比较器的结尾序号
20-16	CMPSELBEG	比较器选择起始位 指定分配给输出通道的若干个比较器的起始序号
1	OUTPOL	输出极性 置 1 可以使通道输出取反

CHCFG 位域

34.4.11 GCR (0xF0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
FAULT13EN	FAULT12EN	FAULT11EN	FAULT10EN	DEBUGFAULT	FRCPOL	RSVD	HWSHDWEDG			CMPSHDWSEL		FAULTRECEDG				FAULTRECHWSEL			FAULT11EN	FAULT10EN		FAULTXPOL	RLDSYNCEN	CEN	FAULTCLR	XRLDSYNCEN	HR_PWM_LEN	TIMERRESET		FRCTIME		SWFRC
RW	RW	RW	RW	RW	RW	N/A	RW			RW		RW				RW			RW	RW		RW	RW	RW	RW	RW	RW	RW	WO		RW	
0	0	0	0	0	0	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

GCR [31:0]

位域	名称	描述
31	FAULT13EN	1: 使能内部故障输入信号 3 (FAULTI3)
30	FAULT12EN	1: 使能内部故障输入信号 2 (FAULTI2)
29	FAULT11EN	1: 使能内部故障输入信号 1 (FAULTI1)
28	FAULT10EN	1: 使能内部故障输入信号 0 (FAULTI0)
27	DEBUGFAULT	1: 使能调试模式保护
26	FRCPOL	强制输出硬件控制信号 FRCI 的极性 1: FRCI 高有效 0: FRCI 低有效
24	HWSHDWEDG	比较器影子寄存器比较器生效时机边沿选择 当影子寄存器生效的时机设置为硬件事件 (某一个比较器) 时, 并且该比较器配置为输入捕获模式时, 此位控制比较器输入信号的有效边沿: 1: 下降沿 0: 上升沿
23-19	CMPSHDWSEL	比较器影子寄存器硬件事件生效比较器选择: 当 CMPSHDUPDT 设置为 10 时, 此位选择比较器之一, 以选中的比较器匹配事件, 作为比较器影子寄存器生效的时机。
18	FAULTRECEDG	故障恢复比较器生效时机边沿选择 当故障恢复的时机设置为硬件事件 (某一个比较器) 时, 并且该比较器配置为输入捕获模式时, 此位控制比较器输入信号的有效边沿: 1: 下降沿 0: 上升沿
17-13	FAULTRECHWSEL	故障恢复比较器选择位 选择比较器之一作为故障恢复的时机。当选中的比较器发生匹配事件时, 恢复 PWM 输出。 匹配事件可以是比较器的输出比较或者输入捕获。

位域	名称	描述
12	FAULTE1EN	1: 使能外部故障输入信号 1 (FAULTE1)
11	FAULTE0EN	1: 使能外部故障输入信号 0 (FAULTE0)
10-9	FAULTEXPOL	外部故障输入有效极性 1: 低电平有效 0: 高电平有效
8	RLDSYNCEN	1: 使能通过 SYNCI 信号触发 PWM 定时器计数器重载
7	CEN	1: 使能 PWM 定时器的计数器 0: 关闭 PWM 定时器的计数器
6	FAULTCLR	故障清除位 如果 FAULTRECTIME 设置为 11, 对该位写 1, PWM 输出会恢复。 注意, 用户只能在故障条件清除之后, 新的故障条件发生前对该位写 1
5	XRLDSYNCEN	1: 使能通过 SYNCI 信号触发 PWM 定时器计数器和扩展值一同重载
4	HR_PWM_EN	高精度 PWM 使能 此位清零时, 作为普通 PWM 使用 置位此位, 使能高精度 PWM, 定时器, 比较器的定义会有变化
3	TIMERRESET	1: 复位计数器 (包括 24 位主计时器和 4 位扩展计时器) 硬件自动清零
2-1	FRCTIME	强制输出时机控制位 00: 强制输出立即生效 01: 强制输出在计数器下一次重载时生效 10: 强制输出在 FRCSYNCI 上捕捉到上升沿时生效 11: 不生效
0	SWFRC	软件强制输出位, 当 FRCSRCSEL 置 0 时 1: 使能强制输出 0: 关闭强制输出

GCR 位域

34.4.12 SHCR (0xF4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD																CNT_UPDATE_RELOAD	CNT_UPDATE_EDGE	FORCE_UPDATE_EDGE	FRCSHDWSEL						CNTSHDWSEL						CNTSHDWUPT	SHLKEN
N/A																RW	RW	RW	RW						RW						RW	RW
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

SHCR [31:0]

位域	名称	描述
15	CNT_UPDATE_R ELOAD	设 1, RLD, STA 影子寄存器在重载点生效。 清零由 cntshdwupt 选择
14	CNT_UPDATE_E DGE	RLD, STA 影子寄存器生效时机边沿选择 当影子寄存器生效的时机设置为硬件事件（某一个比较器）时，并且该比较器配置为输入捕获模式时，此位控制比较器输入信号的有效边沿： 1: 下降沿 0: 上升沿
13	FORCE_UPDATE _EDGE	FRCMD 影子寄存器生效时机边沿选择 当影子寄存器生效的时机设置为硬件事件（某一个比较器）时，并且该比较器配置为输入捕获模式时，此位控制比较器输入信号的有效边沿： 1: 下降沿 0: 上升沿
12-8	FRCSHDWSEL	FRCMD 影子寄存器硬件事件生效比较器选择： 当 FRCSHDUPDT 设置为 10 时，此位选择比较器之一，以选中的比较器匹配事件，作为 FRCMD 影子寄存器生效的时机。
7-3	CNTSHDWSEL	RLD, STA 影子寄存器硬件事件生效比较器选择： 当 CNTSHDUPDT 设置为 10 时，此位选择比较器之一，以选中的比较器匹配事件，作为 RLD, STA 影子寄存器生效的时机。
2-1	CNTSHDWUPT	RLD, STA 影子寄存器生效时机选择： 00: 由软件把 SHLK [SHLK] 位置 1 后生效 01: 实时生效，在寄存器写之后，一个周期内生效 10: 定时器的某一个 CMP 发生匹配后生效，用户可以通过 SHCR [CNTSHDWSEL] 从比较器 0 到 23 中选择一个，匹配可以是该比较器的输出比较，也可以是输入捕获。 11: 影子寄存器重载触发输入 SHRLDSYNCI 上捕获到上升沿时生效
0	SHLKEN	1: 使能影子寄存器锁定，允许锁定影子寄存器 0: 关闭影子寄存器锁定，不能锁定影子寄存器

SHCR 位域

34.4.13 CAPPOS (0x100 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CAPPOS																RSVD															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0																												N/A			
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CAPPOS [31:0]

位域	名称	描述
31-4	CAPPOS	在输入信号上升沿时，捕获到的计数器值

CAPPOS 位域

34.4.14 CNT (0x170)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
XCNT				CNT																								RSVD			
RO				RO																								N/A			
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CNT [31:0]

位域	名称	描述
31-28	XCNT	计数器扩展位
27-4	CNT	计数器

CNT 位域

34.4.15 CAPNEG (0x180 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CAPNEG																RO															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CAPNEG [31:0]

位域	名称	描述
31-0	CAPNEG	在输入信号下降沿时，捕获到的计数器值;

CAPNEG 位域

34.4.16 CNTCOPY (0x1F0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
XCNT				CNT																								RSVD			
RO				RO																								N/A			
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CNTCOPY [31:0]

位域	名称	描述
31-28	XCNT	计数器扩展位
27-4	CNT	计数器

CNTCOPY 位域

34.4.17 PWMCFG (0x200 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD		HR_UPDATE_MODE	OEN	FRCSHDWUPT	FAULTMODE	FAULTRECTIME	FRCSRSEL	PAIR	DEADAREA																						
N/A		RW	RW	RW	RW	RW	RW	RW	RW																						
x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PWMCFG [31:0]

位域	名称	描述
29	HR_UPDATE_MODE	高精度延迟值更新时机，主要用于第一个比较器时间点距离重载值太近，可能会导致问题，这种情况可以选择，在前一个周期的最后一个比较器时间点更新。其他比较器的高精度延迟值，都是在前一个比较器时间点更新
28	OEN	PWM 输出使能 1: 打开 PWM 输出 0: 关闭 PWM 输出
27-26	FRCSHDWUPT	FRCMD 影子寄存器生效时机选择： 00: 由软件把 SHLK [SHLK] 位置 1 后生效 01: 实时生效，在寄存器写之后，一个周期内生效 10: 定时器的某一个 CMP 发生匹配后生效，用户可以通过 SHCR [FRCSHDWSEL] 从比较器 0~23 中选择一个，匹配可以是该比较器的输出比较，也可以是输入捕获。 11: 影子寄存器重载触发输入 SHRLDSYNCI 上捕获到上升沿时生效

位域	名称	描述
25-24	FAULTMODE	故障保护模式 00: 发生故障时, PWM 输出强制为低电平 01: 发生故障时, PWM 输出强制为高电平 1x: 发生故障时, PWM 输出强制为高阻
23-22	FAULTRECTIME	故障恢复输出时机选择: 00: 故障条件消除后立即恢复输出 01: 故障条件消除后, 在计数器重载 RLD 后恢复输出 10: 定时器的某一个 CMP 发生匹配后生效, 用户可以通过 FAULTRECHWSEL 从比较器 0~23 中选择一个, 匹配可以是该比较器的输出比较, 也可以是输入捕获。 11: 故障条件消除后, 软件将 FAULTCLR 位置 1 后, 恢复输出
21	FRCSRCSEL	强制输出选择位 0: 硬件强制输出, 由 FRCI 控制强制输出开关 1: 软件强制输出, SWFRC 位控制强制输出开关
20	PAIR	PWM 互补输出位 0: PWM 输出位独立模式 1: PWM 输出位互补模式
19-0	DEADAREA	死区长度位, 设置死区长度, 单位为 0.5 时钟周期。死区长度最小为 1 个时钟周期。 用户配置此位域前, 必须将 PAIR 位置 1

PWMCFG 位域

34.4.18 SR (0x220)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD				FAULTF	XRLDF	HALFRLDF	RLDF											CMPFX													
N/A				W1C	W1C	W1C	W1C											W1C													
x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

SR [31:0]

位域	名称	描述
27	FAULTF	故障标志位
26	XRLDF	扩展重载标志位
25	HALFRLDF	半重载标志位
24	RLDF	重载标志位
23-0	CMPFX	比较器匹配事件标志位

SR 位域

34.4.19 IRQEN (0x224)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD				FAULTIRQE	XRLDIRQE	HALFRDIRQE	RLDIRQE												CMPIRQEX												
N/A				RW	RW	RW	RW												RW												
x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

IRQEN [31:0]

位域	名称	描述
27	FAULTIRQE	故障中断请求使能位
26	XRLDIRQE	扩展重载中断请求使能位
25	HALFRDIRQE	半重载中断请求使能位
24	RLDIRQE	重载中断请求使能位
23-0	CMPIRQEX	比较器匹配事件中中断请求使能位

IRQEN 位域

34.4.20 DMAEN (0x22C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD				FAULTEN	XRLDEN	HALFRDEN	RLDEN												CMPENX												
N/A				RW	RW	RW	RW												RW												
x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

DMAEN [31:0]

位域	名称	描述
27	FAULTEN	故障 DMA 请求使能位
26	XRLDEN	扩展重载 DMA 请求使能位
25	HALFRDEN	半重载 DMA 请求使能位
24	RLDEN	重载 DMA 请求使能位
23-0	CMPENX	比较器匹配事件 DMA 请求使能位

DMAEN 位域

34.4.21 CMPCFG (0x230 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																XCNTCMPEN			CMPSHDWUPT			CMPMODE		RSVD							
N/A																RW			RW			RW		N/A							
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

CMPCFG [31:0]

位域	名称	描述
7-4	XCNTCMPEN	比较器扩展比较值使能位
3-2	CMPSHDWUPT	比较器影子寄存器生效时机选择： 00: 由软件把 SHLK [SHLK] 位置 1 后生效 01: 实时生效，在寄存器写之后，一个周期内生效 10: 定时器的某一个 CMP 发生匹配后生效，用户可以通过 CMPSHDWSEL 从比较器 0~23 中选择一个，匹配可以是该比较器的输出比较，也可以是输入捕获。 11: 影子寄存器重载触发输入 SHRLDSYNCI 上捕获到上升沿时生效
1	CMPMODE	比较器模式选择 0: 输出比较模式 1: 输入捕获模式

CMPCFG 位域

34.4.22 ANASTS (0x400 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CALON	RSVD																														
RO	N/A																														
0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	

ANASTS [31:0]

位域	名称	描述
31	CALON	校准状态位。 软件设置 cal_start 后此位置位，当校准完成后自动清零

ANASTS 位域

34.4.23 HRPWM_CFG (0x420)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																								CAL_START							
N/A																								WO							
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

HRPWM_CFG [31:0]

位域	名称	描述
7-0	CAL_START	校准开始。 软件设置此位开始校准流程，每位对应于一个通道（一共八个通道）

HRPWM_CFG 位域

35 可编程逻辑阵列 PLA

本章节介绍可编程逻辑阵列 PLA 的主要功能和特性。

35.1 特性总结

本章节介绍可编程逻辑阵列 PLA 的主要特性：

- 每个 PLA 包含 8 个通道
- 每个 PLA 通道包含了多级同步滤波和可编程逻辑
- 每个 PLA 还可做为 1KByte 的通用存储器使用

35.2 功能描述

每个 PLA 有 8 个输入和 8 个输出，输入源和输出源的连接由 `trigmux` 控制。每个 PLA 有 8 个通道，各个通道可通过配置级联到一起，实现丰富的功能组合。

35.3 PLA 寄存器列表

SYNT 的寄存器列表如下：

PLA0 base address: 0xF020E000

PLA1 base address: 0xF021E000

PLA2 base address: 0xF022E000

PLA3 base address: 0xF023E000

地址偏移	名称	描述	复位值
0x0000	CHN[0][AOI_16TO8][AOI_16TO8_00]	CHN0 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0004	CHN[0][AOI_16TO8][AOI_16TO8_01]	CHN0 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0008	CHN[0][AOI_16TO8][AOI_16TO8_02]	CHN0 AOI_16to8 与逻辑配置寄存器	0x00000000
0x000C	CHN[0][AOI_16TO8][AOI_16TO8_03]	CHN0 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0010	CHN[0][AOI_16TO8][AOI_16TO8_04]	CHN0 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0014	CHN[0][AOI_16TO8][AOI_16TO8_05]	CHN0 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0018	CHN[0][AOI_16TO8][AOI_16TO8_06]	CHN0 AOI_16to8 与逻辑配置寄存器	0x00000000
0x001C	CHN[0][AOI_16TO8][AOI_16TO8_07]	CHN0 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0020	CHN[0][AOI_8TO7_00_01]	CHN0 AOI_16to8_00_01 或逻辑配置寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0024	CHN0[AOI_8TO7_02_03]	CHN0 AOI_16to8_02_03 或逻辑配置寄存器	0x00000000
0x0028	CHN0[AOI_8TO7_04_05]	CHN0 AOI_16to8_04_05 或逻辑配置寄存器	0x00000000
0x002C	CHN0[AOI_8TO7_06]	CHN0 AOI_16to8 或逻辑配置寄存器	0x00000000
0x0030	CHN0[FILTER_2ND][SECOND_FILTER_0]	CHN0 SECOND_FILTER 配置寄存器	0x00000000
0x0034	CHN0[FILTER_2ND][SECOND_FILTER_1]	CHN0 SECOND_FILTER 配置寄存器	0x00000000
0x0038	CHN0[FILTER_2ND][SECOND_FILTER_2]	CHN0 SECOND_FILTER 配置寄存器	0x00000000
0x003C	CHN0[FILTER_2ND][SECOND_FILTER_3]	CHN0 SECOND_FILTER 配置寄存器	0x00000000
0x0040	CHN0[FILTER_2ND][SECOND_FILTER_4]	CHN0 SECOND_FILTER 配置寄存器	0x00000000
0x0044	CHN0[FILTER_2ND][SECOND_FILTER_5]	CHN0 SECOND_FILTER 配置寄存器	0x00000000
0x0048	CHN0[FILTER_2ND][SECOND_FILTER_6]	CHN0 SECOND_FILTER 配置寄存器	0x00000000
0x004C	CHN0[FILTER_2ND][SECOND_FILTER_7]	CHN0 SECOND_FILTER 配置寄存器	0x00000000
0x0050	CHN0[FILTER_3RD][THIRD_FILTER_0]	CHN0 THIRD_FILTER 配置寄存器	0x00000000
0x0054	CHN0[FILTER_3RD][THIRD_FILTER_1]	CHN0 THIRD_FILTER 配置寄存器	0x00000000
0x0058	CHN0[FILTER_3RD][THIRD_FILTER_2]	CHN0 THIRD_FILTER 配置寄存器	0x00000000
0x005C	CHN0[FILTER_3RD][THIRD_FILTER_3]	CHN0 THIRD_FILTER 配置寄存器	0x00000000
0x0060	CHN0[FILTER_3RD][THIRD_FILTER_4]	CHN0 THIRD_FILTER 配置寄存器	0x00000000
0x0064	CHN0[FILTER_3RD][THIRD_FILTER_5]	CHN0 THIRD_FILTER 配置寄存器	0x00000000
0x0068	CHN0[FILTER_3RD][THIRD_FILTER_6]	CHN0 THIRD_FILTER 配置寄存器	0x00000000
0x006C	CHN0[CFG_FF]	CHN0 可配置寄存器	0x00000000
0x0070	CHN1[AOI_16TO8][AOI_16TO8_00]	CHN1 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0074	CHN1[AOI_16TO8][AOI_16TO8_01]	CHN1 AOI_16to8 与逻辑配置寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0078	CHN[1][AOI_16TO8][AOI_16TO8_02]	CHN1 AOI_16to8 与逻辑配置寄存器	0x00000000
0x007C	CHN[1][AOI_16TO8][AOI_16TO8_03]	CHN1 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0080	CHN[1][AOI_16TO8][AOI_16TO8_04]	CHN1 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0084	CHN[1][AOI_16TO8][AOI_16TO8_05]	CHN1 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0088	CHN[1][AOI_16TO8][AOI_16TO8_06]	CHN1 AOI_16to8 与逻辑配置寄存器	0x00000000
0x008C	CHN[1][AOI_16TO8][AOI_16TO8_07]	CHN1 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0090	CHN[1][AOI_8TO7_00_01]	CHN1 AOI_16to8_00_01 或逻辑配置寄存器	0x00000000
0x0094	CHN[1][AOI_8TO7_02_03]	CHN1 AOI_16to8_02_03 或逻辑配置寄存器	0x00000000
0x0098	CHN[1][AOI_8TO7_04_05]	CHN1 AOI_16to8_04_05 或逻辑配置寄存器	0x00000000
0x009C	CHN[1][AOI_8TO7_06]	CHN1 AOI_16to8 或逻辑配置寄存器	0x00000000
0x00A0	CHN[1][FILTER_2ND][SECOND_FILTER_0]	CHN1 SECOND_FILTER 配置寄存器	0x00000000
0x00A4	CHN[1][FILTER_2ND][SECOND_FILTER_1]	CHN1 SECOND_FILTER 配置寄存器	0x00000000
0x00A8	CHN[1][FILTER_2ND][SECOND_FILTER_2]	CHN1 SECOND_FILTER 配置寄存器	0x00000000
0x00AC	CHN[1][FILTER_2ND][SECOND_FILTER_3]	CHN1 SECOND_FILTER 配置寄存器	0x00000000
0x00B0	CHN[1][FILTER_2ND][SECOND_FILTER_4]	CHN1 SECOND_FILTER 配置寄存器	0x00000000
0x00B4	CHN[1][FILTER_2ND][SECOND_FILTER_5]	CHN1 SECOND_FILTER 配置寄存器	0x00000000
0x00B8	CHN[1][FILTER_2ND][SECOND_FILTER_6]	CHN1 SECOND_FILTER 配置寄存器	0x00000000
0x00BC	CHN[1][FILTER_2ND][SECOND_FILTER_7]	CHN1 SECOND_FILTER 配置寄存器	0x00000000
0x00C0	CHN[1][FILTER_3RD][THIRD_FILTER_0]	CHN1 THIRD_FILTER 配置寄存器	0x00000000
0x00C4	CHN[1][FILTER_3RD][THIRD_FILTER_1]	CHN1 THIRD_FILTER 配置寄存器	0x00000000

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

可编程逻辑阵列 PLA

地址偏移	名称	描述	复位值
0x00C8	CHN1[FILTER_3RD][THIRD_FILTER_2]	CHN1 THIRD_FILTER 配置寄存器	0x00000000
0x00CC	CHN1[FILTER_3RD][THIRD_FILTER_3]	CHN1 THIRD_FILTER 配置寄存器	0x00000000
0x00D0	CHN1[FILTER_3RD][THIRD_FILTER_4]	CHN1 THIRD_FILTER 配置寄存器	0x00000000
0x00D4	CHN1[FILTER_3RD][THIRD_FILTER_5]	CHN1 THIRD_FILTER 配置寄存器	0x00000000
0x00D8	CHN1[FILTER_3RD][THIRD_FILTER_6]	CHN1 THIRD_FILTER 配置寄存器	0x00000000
0x00DC	CHN1[CFG_FF]	CHN1 可配置寄存器	0x00000000
0x00E0	CHN2[AOI_16TO8][AOI_16TO8_00]	CHN2 AOI_16to8 与逻辑配置寄存器	0x00000000
0x00E4	CHN2[AOI_16TO8][AOI_16TO8_01]	CHN2 AOI_16to8 与逻辑配置寄存器	0x00000000
0x00E8	CHN2[AOI_16TO8][AOI_16TO8_02]	CHN2 AOI_16to8 与逻辑配置寄存器	0x00000000
0x00EC	CHN2[AOI_16TO8][AOI_16TO8_03]	CHN2 AOI_16to8 与逻辑配置寄存器	0x00000000
0x00F0	CHN2[AOI_16TO8][AOI_16TO8_04]	CHN2 AOI_16to8 与逻辑配置寄存器	0x00000000
0x00F4	CHN2[AOI_16TO8][AOI_16TO8_05]	CHN2 AOI_16to8 与逻辑配置寄存器	0x00000000
0x00F8	CHN2[AOI_16TO8][AOI_16TO8_06]	CHN2 AOI_16to8 与逻辑配置寄存器	0x00000000
0x00FC	CHN2[AOI_16TO8][AOI_16TO8_07]	CHN2 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0100	CHN2[AOI_8TO7_00_01]	CHN2 AOI_16to8_00_01 或逻辑配置寄存器	0x00000000
0x0104	CHN2[AOI_8TO7_02_03]	CHN2 AOI_16to8_02_03 或逻辑配置寄存器	0x00000000
0x0108	CHN2[AOI_8TO7_04_05]	CHN2 AOI_16to8_04_05 或逻辑配置寄存器	0x00000000
0x010C	CHN2[AOI_8TO7_06]	CHN2 AOI_16to8 或逻辑配置寄存器	0x00000000
0x0110	CHN2[FILTER_2ND][SECOND_FILTER_0]	CHN2 SECOND_FILTER 配置寄存器	0x00000000
0x0114	CHN2[FILTER_2ND][SECOND_FILTER_1]	CHN2 SECOND_FILTER 配置寄存器	0x00000000
0x0118	CHN2[FILTER_2ND][SECOND_FILTER_2]	CHN2 SECOND_FILTER 配置寄存器	0x00000000

地址偏移	名称	描述	复位值
0x011C	CHN2[FILTER_2ND][SECOND_FILTER_3]	CHN2 SECOND_FILTER 配置寄存器	0x00000000
0x0120	CHN2[FILTER_2ND][SECOND_FILTER_4]	CHN2 SECOND_FILTER 配置寄存器	0x00000000
0x0124	CHN2[FILTER_2ND][SECOND_FILTER_5]	CHN2 SECOND_FILTER 配置寄存器	0x00000000
0x0128	CHN2[FILTER_2ND][SECOND_FILTER_6]	CHN2 SECOND_FILTER 配置寄存器	0x00000000
0x012C	CHN2[FILTER_2ND][SECOND_FILTER_7]	CHN2 SECOND_FILTER 配置寄存器	0x00000000
0x0130	CHN2[FILTER_3RD][THIRD_FILTER_0]	CHN2 THIRD_FILTER 配置寄存器	0x00000000
0x0134	CHN2[FILTER_3RD][THIRD_FILTER_1]	CHN2 THIRD_FILTER 配置寄存器	0x00000000
0x0138	CHN2[FILTER_3RD][THIRD_FILTER_2]	CHN2 THIRD_FILTER 配置寄存器	0x00000000
0x013C	CHN2[FILTER_3RD][THIRD_FILTER_3]	CHN2 THIRD_FILTER 配置寄存器	0x00000000
0x0140	CHN2[FILTER_3RD][THIRD_FILTER_4]	CHN2 THIRD_FILTER 配置寄存器	0x00000000
0x0144	CHN2[FILTER_3RD][THIRD_FILTER_5]	CHN2 THIRD_FILTER 配置寄存器	0x00000000
0x0148	CHN2[FILTER_3RD][THIRD_FILTER_6]	CHN2 THIRD_FILTER 配置寄存器	0x00000000
0x014C	CHN2[CFG_FF]	CHN2 可配置寄存器	0x00000000
0x0150	CHN3[AOI_16TO8][AOI_16TO8_00]	CHN3 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0154	CHN3[AOI_16TO8][AOI_16TO8_01]	CHN3 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0158	CHN3[AOI_16TO8][AOI_16TO8_02]	CHN3 AOI_16to8 与逻辑配置寄存器	0x00000000
0x015C	CHN3[AOI_16TO8][AOI_16TO8_03]	CHN3 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0160	CHN3[AOI_16TO8][AOI_16TO8_04]	CHN3 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0164	CHN3[AOI_16TO8][AOI_16TO8_05]	CHN3 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0168	CHN3[AOI_16TO8][AOI_16TO8_06]	CHN3 AOI_16to8 与逻辑配置寄存器	0x00000000
0x016C	CHN3[AOI_16TO8][AOI_16TO8_07]	CHN3 AOI_16to8 与逻辑配置寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0170	CHN3[AOI_8TO7_00_01]	CHN3 AOI_16to8_00_01 或逻辑配置寄存器	0x00000000
0x0174	CHN3[AOI_8TO7_02_03]	CHN3 AOI_16to8_02_03 或逻辑配置寄存器	0x00000000
0x0178	CHN3[AOI_8TO7_04_05]	CHN3 AOI_16to8_04_05 或逻辑配置寄存器	0x00000000
0x017C	CHN3[AOI_8TO7_06]	CHN3 AOI_16to8 或逻辑配置寄存器	0x00000000
0x0180	CHN3[FILTER_2ND][SECOND_FILTER_0]	CHN3 SECOND_FILTER 配置寄存器	0x00000000
0x0184	CHN3[FILTER_2ND][SECOND_FILTER_1]	CHN3 SECOND_FILTER 配置寄存器	0x00000000
0x0188	CHN3[FILTER_2ND][SECOND_FILTER_2]	CHN3 SECOND_FILTER 配置寄存器	0x00000000
0x018C	CHN3[FILTER_2ND][SECOND_FILTER_3]	CHN3 SECOND_FILTER 配置寄存器	0x00000000
0x0190	CHN3[FILTER_2ND][SECOND_FILTER_4]	CHN3 SECOND_FILTER 配置寄存器	0x00000000
0x0194	CHN3[FILTER_2ND][SECOND_FILTER_5]	CHN3 SECOND_FILTER 配置寄存器	0x00000000
0x0198	CHN3[FILTER_2ND][SECOND_FILTER_6]	CHN3 SECOND_FILTER 配置寄存器	0x00000000
0x019C	CHN3[FILTER_2ND][SECOND_FILTER_7]	CHN3 SECOND_FILTER 配置寄存器	0x00000000
0x01A0	CHN3[FILTER_3RD][THIRD_FILTER_0]	CHN3 THIRD_FILTER 配置寄存器	0x00000000
0x01A4	CHN3[FILTER_3RD][THIRD_FILTER_1]	CHN3 THIRD_FILTER 配置寄存器	0x00000000
0x01A8	CHN3[FILTER_3RD][THIRD_FILTER_2]	CHN3 THIRD_FILTER 配置寄存器	0x00000000
0x01AC	CHN3[FILTER_3RD][THIRD_FILTER_3]	CHN3 THIRD_FILTER 配置寄存器	0x00000000
0x01B0	CHN3[FILTER_3RD][THIRD_FILTER_4]	CHN3 THIRD_FILTER 配置寄存器	0x00000000
0x01B4	CHN3[FILTER_3RD][THIRD_FILTER_5]	CHN3 THIRD_FILTER 配置寄存器	0x00000000
0x01B8	CHN3[FILTER_3RD][THIRD_FILTER_6]	CHN3 THIRD_FILTER 配置寄存器	0x00000000
0x01BC	CHN3[CFG_FF]	CHN3 可配置寄存器	0x00000000
0x01C0	CHN4[AOI_16TO8][AOI_16TO8_00]	CHN4 AOI_16to8 与逻辑配置寄存器	0x00000000

地址偏移	名称	描述	复位值
0x01C4	CHN[4][AOI_16TO8][AOI_16TO8_01]	CHN4 AOI_16to8 与逻辑配置寄存器	0x00000000
0x01C8	CHN[4][AOI_16TO8][AOI_16TO8_02]	CHN4 AOI_16to8 与逻辑配置寄存器	0x00000000
0x01CC	CHN[4][AOI_16TO8][AOI_16TO8_03]	CHN4 AOI_16to8 与逻辑配置寄存器	0x00000000
0x01D0	CHN[4][AOI_16TO8][AOI_16TO8_04]	CHN4 AOI_16to8 与逻辑配置寄存器	0x00000000
0x01D4	CHN[4][AOI_16TO8][AOI_16TO8_05]	CHN4 AOI_16to8 与逻辑配置寄存器	0x00000000
0x01D8	CHN[4][AOI_16TO8][AOI_16TO8_06]	CHN4 AOI_16to8 与逻辑配置寄存器	0x00000000
0x01DC	CHN[4][AOI_16TO8][AOI_16TO8_07]	CHN4 AOI_16to8 与逻辑配置寄存器	0x00000000
0x01E0	CHN[4][AOI_8TO7_00_01]	CHN4 AOI_16to8_00_01 或逻辑配置寄存器	0x00000000
0x01E4	CHN[4][AOI_8TO7_02_03]	CHN4 AOI_16to8_02_03 或逻辑配置寄存器	0x00000000
0x01E8	CHN[4][AOI_8TO7_04_05]	CHN4 AOI_16to8_04_05 或逻辑配置寄存器	0x00000000
0x01EC	CHN[4][AOI_8TO7_06]	CHN4 AOI_16to8 或逻辑配置寄存器	0x00000000
0x01F0	CHN[4][FILTER_2ND][SECOND_FILTER_0]	CHN4 SECOND_FILTER 配置寄存器	0x00000000
0x01F4	CHN[4][FILTER_2ND][SECOND_FILTER_1]	CHN4 SECOND_FILTER 配置寄存器	0x00000000
0x01F8	CHN[4][FILTER_2ND][SECOND_FILTER_2]	CHN4 SECOND_FILTER 配置寄存器	0x00000000
0x01FC	CHN[4][FILTER_2ND][SECOND_FILTER_3]	CHN4 SECOND_FILTER 配置寄存器	0x00000000
0x0200	CHN[4][FILTER_2ND][SECOND_FILTER_4]	CHN4 SECOND_FILTER 配置寄存器	0x00000000
0x0204	CHN[4][FILTER_2ND][SECOND_FILTER_5]	CHN4 SECOND_FILTER 配置寄存器	0x00000000
0x0208	CHN[4][FILTER_2ND][SECOND_FILTER_6]	CHN4 SECOND_FILTER 配置寄存器	0x00000000
0x020C	CHN[4][FILTER_2ND][SECOND_FILTER_7]	CHN4 SECOND_FILTER 配置寄存器	0x00000000
0x0210	CHN[4][FILTER_3RD][THIRD_FILTER_0]	CHN4 THIRD_FILTER 配置寄存器	0x00000000

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

可编程逻辑阵列 PLA

地址偏移	名称	描述	复位值
0x0214	CHN[4][FILTER_3RD][THIRD_FILTER_1]	CHN4 THIRD_FILTER 配置寄存器	0x00000000
0x0218	CHN[4][FILTER_3RD][THIRD_FILTER_2]	CHN4 THIRD_FILTER 配置寄存器	0x00000000
0x021C	CHN[4][FILTER_3RD][THIRD_FILTER_3]	CHN4 THIRD_FILTER 配置寄存器	0x00000000
0x0220	CHN[4][FILTER_3RD][THIRD_FILTER_4]	CHN4 THIRD_FILTER 配置寄存器	0x00000000
0x0224	CHN[4][FILTER_3RD][THIRD_FILTER_5]	CHN4 THIRD_FILTER 配置寄存器	0x00000000
0x0228	CHN[4][FILTER_3RD][THIRD_FILTER_6]	CHN4 THIRD_FILTER 配置寄存器	0x00000000
0x022C	CHN[4][CFG_FF]	CHN4 可配置寄存器	0x00000000
0x0230	CHN[5][AOI_16TO8][AOI_16TO8_00]	CHN5 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0234	CHN[5][AOI_16TO8][AOI_16TO8_01]	CHN5 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0238	CHN[5][AOI_16TO8][AOI_16TO8_02]	CHN5 AOI_16to8 与逻辑配置寄存器	0x00000000
0x023C	CHN[5][AOI_16TO8][AOI_16TO8_03]	CHN5 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0240	CHN[5][AOI_16TO8][AOI_16TO8_04]	CHN5 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0244	CHN[5][AOI_16TO8][AOI_16TO8_05]	CHN5 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0248	CHN[5][AOI_16TO8][AOI_16TO8_06]	CHN5 AOI_16to8 与逻辑配置寄存器	0x00000000
0x024C	CHN[5][AOI_16TO8][AOI_16TO8_07]	CHN5 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0250	CHN[5][AOI_8TO7_00_01]	CHN5 AOI_16to8_00_01 或逻辑配置寄存器	0x00000000
0x0254	CHN[5][AOI_8TO7_02_03]	CHN5 AOI_16to8_02_03 或逻辑配置寄存器	0x00000000
0x0258	CHN[5][AOI_8TO7_04_05]	CHN5 AOI_16to8_04_05 或逻辑配置寄存器	0x00000000
0x025C	CHN[5][AOI_8TO7_06]	CHN5 AOI_16to8 或逻辑配置寄存器	0x00000000
0x0260	CHN[5][FILTER_2ND][SECOND_FILTER_0]	CHN5 SECOND_FILTER 配置寄存器	0x00000000
0x0264	CHN[5][FILTER_2ND][SECOND_FILTER_1]	CHN5 SECOND_FILTER 配置寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0268	CHN[5][FILTER_2ND][SECOND_FILTER_2]	CHN5 SECOND_FILTER 配置寄存器	0x00000000
0x026C	CHN[5][FILTER_2ND][SECOND_FILTER_3]	CHN5 SECOND_FILTER 配置寄存器	0x00000000
0x0270	CHN[5][FILTER_2ND][SECOND_FILTER_4]	CHN5 SECOND_FILTER 配置寄存器	0x00000000
0x0274	CHN[5][FILTER_2ND][SECOND_FILTER_5]	CHN5 SECOND_FILTER 配置寄存器	0x00000000
0x0278	CHN[5][FILTER_2ND][SECOND_FILTER_6]	CHN5 SECOND_FILTER 配置寄存器	0x00000000
0x027C	CHN[5][FILTER_2ND][SECOND_FILTER_7]	CHN5 SECOND_FILTER 配置寄存器	0x00000000
0x0280	CHN[5][FILTER_3RD][THIRD_FILTER_0]	CHN5 THIRD_FILTER 配置寄存器	0x00000000
0x0284	CHN[5][FILTER_3RD][THIRD_FILTER_1]	CHN5 THIRD_FILTER 配置寄存器	0x00000000
0x0288	CHN[5][FILTER_3RD][THIRD_FILTER_2]	CHN5 THIRD_FILTER 配置寄存器	0x00000000
0x028C	CHN[5][FILTER_3RD][THIRD_FILTER_3]	CHN5 THIRD_FILTER 配置寄存器	0x00000000
0x0290	CHN[5][FILTER_3RD][THIRD_FILTER_4]	CHN5 THIRD_FILTER 配置寄存器	0x00000000
0x0294	CHN[5][FILTER_3RD][THIRD_FILTER_5]	CHN5 THIRD_FILTER 配置寄存器	0x00000000
0x0298	CHN[5][FILTER_3RD][THIRD_FILTER_6]	CHN5 THIRD_FILTER 配置寄存器	0x00000000
0x029C	CHN[5][CFG_FF]	CHN5 可配置寄存器	0x00000000
0x02A0	CHN[6][AOI_16TO8][AOI_16TO8_00]	CHN6 AOI_16to8 与逻辑配置寄存器	0x00000000
0x02A4	CHN[6][AOI_16TO8][AOI_16TO8_01]	CHN6 AOI_16to8 与逻辑配置寄存器	0x00000000
0x02A8	CHN[6][AOI_16TO8][AOI_16TO8_02]	CHN6 AOI_16to8 与逻辑配置寄存器	0x00000000
0x02AC	CHN[6][AOI_16TO8][AOI_16TO8_03]	CHN6 AOI_16to8 与逻辑配置寄存器	0x00000000
0x02B0	CHN[6][AOI_16TO8][AOI_16TO8_04]	CHN6 AOI_16to8 与逻辑配置寄存器	0x00000000
0x02B4	CHN[6][AOI_16TO8][AOI_16TO8_05]	CHN6 AOI_16to8 与逻辑配置寄存器	0x00000000
0x02B8	CHN[6][AOI_16TO8][AOI_16TO8_06]	CHN6 AOI_16to8 与逻辑配置寄存器	0x00000000

地址偏移	名称	描述	复位值
0x02BC	CHN[6][AOI_16TO8][AOI_16TO8_07]	CHN6 AOI_16to8 与逻辑配置寄存器	0x00000000
0x02C0	CHN[6][AOI_8TO7_00_01]	CHN6 AOI_16to8_00_01 或逻辑配置寄存器	0x00000000
0x02C4	CHN[6][AOI_8TO7_02_03]	CHN6 AOI_16to8_02_03 或逻辑配置寄存器	0x00000000
0x02C8	CHN[6][AOI_8TO7_04_05]	CHN6 AOI_16to8_04_05 或逻辑配置寄存器	0x00000000
0x02CC	CHN[6][AOI_8TO7_06]	CHN6 AOI_16to8 或逻辑配置寄存器	0x00000000
0x02D0	CHN[6][FILTER_2ND][SECOND_FILTER_0]	CHN6 SECOND_FILTER 配置寄存器	0x00000000
0x02D4	CHN[6][FILTER_2ND][SECOND_FILTER_1]	CHN6 SECOND_FILTER 配置寄存器	0x00000000
0x02D8	CHN[6][FILTER_2ND][SECOND_FILTER_2]	CHN6 SECOND_FILTER 配置寄存器	0x00000000
0x02DC	CHN[6][FILTER_2ND][SECOND_FILTER_3]	CHN6 SECOND_FILTER 配置寄存器	0x00000000
0x02E0	CHN[6][FILTER_2ND][SECOND_FILTER_4]	CHN6 SECOND_FILTER 配置寄存器	0x00000000
0x02E4	CHN[6][FILTER_2ND][SECOND_FILTER_5]	CHN6 SECOND_FILTER 配置寄存器	0x00000000
0x02E8	CHN[6][FILTER_2ND][SECOND_FILTER_6]	CHN6 SECOND_FILTER 配置寄存器	0x00000000
0x02EC	CHN[6][FILTER_2ND][SECOND_FILTER_7]	CHN6 SECOND_FILTER 配置寄存器	0x00000000
0x02F0	CHN[6][FILTER_3RD][THIRD_FILTER_0]	CHN6 THIRD_FILTER 配置寄存器	0x00000000
0x02F4	CHN[6][FILTER_3RD][THIRD_FILTER_1]	CHN6 THIRD_FILTER 配置寄存器	0x00000000
0x02F8	CHN[6][FILTER_3RD][THIRD_FILTER_2]	CHN6 THIRD_FILTER 配置寄存器	0x00000000
0x02FC	CHN[6][FILTER_3RD][THIRD_FILTER_3]	CHN6 THIRD_FILTER 配置寄存器	0x00000000
0x0300	CHN[6][FILTER_3RD][THIRD_FILTER_4]	CHN6 THIRD_FILTER 配置寄存器	0x00000000
0x0304	CHN[6][FILTER_3RD][THIRD_FILTER_5]	CHN6 THIRD_FILTER 配置寄存器	0x00000000
0x0308	CHN[6][FILTER_3RD][THIRD_FILTER_6]	CHN6 THIRD_FILTER 配置寄存器	0x00000000
0x030C	CHN[6][CFG_FF]	CHN6 可配置寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0310	CHN[7][AOI_16TO8][AOI_16TO8_00]	CHN7 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0314	CHN[7][AOI_16TO8][AOI_16TO8_01]	CHN7 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0318	CHN[7][AOI_16TO8][AOI_16TO8_02]	CHN7 AOI_16to8 与逻辑配置寄存器	0x00000000
0x031C	CHN[7][AOI_16TO8][AOI_16TO8_03]	CHN7 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0320	CHN[7][AOI_16TO8][AOI_16TO8_04]	CHN7 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0324	CHN[7][AOI_16TO8][AOI_16TO8_05]	CHN7 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0328	CHN[7][AOI_16TO8][AOI_16TO8_06]	CHN7 AOI_16to8 与逻辑配置寄存器	0x00000000
0x032C	CHN[7][AOI_16TO8][AOI_16TO8_07]	CHN7 AOI_16to8 与逻辑配置寄存器	0x00000000
0x0330	CHN[7][AOI_8TO7_00_01]	CHN7 AOI_16to8_00_01 或逻辑配置寄存器	0x00000000
0x0334	CHN[7][AOI_8TO7_02_03]	CHN7 AOI_16to8_02_03 或逻辑配置寄存器	0x00000000
0x0338	CHN[7][AOI_8TO7_04_05]	CHN7 AOI_16to8_04_05 或逻辑配置寄存器	0x00000000
0x033C	CHN[7][AOI_8TO7_06]	CHN7 AOI_16to8 或逻辑配置寄存器	0x00000000
0x0340	CHN[7][FILTER_2ND][SECOND_FILTER_0]	CHN7 SECOND_FILTER 配置寄存器	0x00000000
0x0344	CHN[7][FILTER_2ND][SECOND_FILTER_1]	CHN7 SECOND_FILTER 配置寄存器	0x00000000
0x0348	CHN[7][FILTER_2ND][SECOND_FILTER_2]	CHN7 SECOND_FILTER 配置寄存器	0x00000000
0x034C	CHN[7][FILTER_2ND][SECOND_FILTER_3]	CHN7 SECOND_FILTER 配置寄存器	0x00000000
0x0350	CHN[7][FILTER_2ND][SECOND_FILTER_4]	CHN7 SECOND_FILTER 配置寄存器	0x00000000
0x0354	CHN[7][FILTER_2ND][SECOND_FILTER_5]	CHN7 SECOND_FILTER 配置寄存器	0x00000000
0x0358	CHN[7][FILTER_2ND][SECOND_FILTER_6]	CHN7 SECOND_FILTER 配置寄存器	0x00000000
0x035C	CHN[7][FILTER_2ND][SECOND_FILTER_7]	CHN7 SECOND_FILTER 配置寄存器	0x00000000

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

可编程逻辑阵列 PLA

地址偏移	名称	描述	复位值
0x0360	CHN7[FILTER_3RD][THIRD_FILTER_0]	CHN7 THIRD_FILTER 配置寄存器	0x00000000
0x0364	CHN7[FILTER_3RD][THIRD_FILTER_1]	CHN7 THIRD_FILTER 配置寄存器	0x00000000
0x0368	CHN7[FILTER_3RD][THIRD_FILTER_2]	CHN7 THIRD_FILTER 配置寄存器	0x00000000
0x036C	CHN7[FILTER_3RD][THIRD_FILTER_3]	CHN7 THIRD_FILTER 配置寄存器	0x00000000
0x0370	CHN7[FILTER_3RD][THIRD_FILTER_4]	CHN7 THIRD_FILTER 配置寄存器	0x00000000
0x0374	CHN7[FILTER_3RD][THIRD_FILTER_5]	CHN7 THIRD_FILTER 配置寄存器	0x00000000
0x0378	CHN7[FILTER_3RD][THIRD_FILTER_6]	CHN7 THIRD_FILTER 配置寄存器	0x00000000
0x037C	CHN7[CFG_FF]	CHN7 可配置寄存器	0x00000000
0x03C0	FIL-TER_1ST_PLA_IN[FRIST_FILTER_PLA_IN_0]	FRIST_FILTER_PLA_IN 配置寄存器	0x00000000
0x03C4	FIL-TER_1ST_PLA_IN[FRIST_FILTER_PLA_IN_1]	FRIST_FILTER_PLA_IN 配置寄存器	0x00000000
0x03C8	FIL-TER_1ST_PLA_IN[FRIST_FILTER_PLA_IN_2]	FRIST_FILTER_PLA_IN 配置寄存器	0x00000000
0x03CC	FIL-TER_1ST_PLA_IN[FRIST_FILTER_PLA_IN_3]	FRIST_FILTER_PLA_IN 配置寄存器	0x00000000
0x03D0	FIL-TER_1ST_PLA_IN[FRIST_FILTER_PLA_IN_4]	FRIST_FILTER_PLA_IN 配置寄存器	0x00000000
0x03D4	FIL-TER_1ST_PLA_IN[FRIST_FILTER_PLA_IN_5]	FRIST_FILTER_PLA_IN 配置寄存器	0x00000000
0x03D8	FIL-TER_1ST_PLA_IN[FRIST_FILTER_PLA_IN_6]	FRIST_FILTER_PLA_IN 配置寄存器	0x00000000
0x03DC	FIL-TER_1ST_PLA_IN[FRIST_FILTER_PLA_IN_7]	FRIST_FILTER_PLA_IN 配置寄存器	0x00000000
0x03E0	FIL-TER_1ST_PLA_OUT[FRIST_FILTER_PLA_OUT_0]	FRIST_FILTER_PLA_OUT 配置寄存器	0x00000000
0x03E0	FIL-TER_1ST_PLA_OUT[FRIST_FILTER_PLA_OUT_0]	FRIST_FILTER_PLA_OUT 配置寄存器	0x00000000
0x03E4	FIL-TER_1ST_PLA_OUT[FRIST_FILTER_PLA_OUT_1]	FRIST_FILTER_PLA_OUT 配置寄存器	0x00000000
0x03E8	FIL-TER_1ST_PLA_OUT[FRIST_FILTER_PLA_OUT_2]	FRIST_FILTER_PLA_OUT 配置寄存器	0x00000000
0x03EC	FIL-TER_1ST_PLA_OUT[FRIST_FILTER_PLA_OUT_3]	FRIST_FILTER_PLA_OUT 配置寄存器	0x00000000

地址偏移	名称	描述	复位值
0x03F0	FIL- TER_1ST_PLA_OUT[FRIST_FILTER_PLA_OUT_0]寄存器	FRIST_FILTER_PLA_OUT 配置寄存器	0x00000000
0x03F4	FIL- TER_1ST_PLA_OUT[FRIST_FILTER_PLA_OUT_1]寄存器	FRIST_FILTER_PLA_OUT 配置寄存器	0x00000000
0x03F8	FIL- TER_1ST_PLA_OUT[FRIST_FILTER_PLA_OUT_2]寄存器	FRIST_FILTER_PLA_OUT 配置寄存器	0x00000000
0x03FC	FIL- TER_1ST_PLA_OUT[FRIST_FILTER_PLA_OUT_3]寄存器	FRIST_FILTER_PLA_OUT 配置寄存器	0x00000000
0x0400	CHN_CFG_ACTIVE[CFG_ACTIVE_CHN0]	CHN 配置使能	0x00000000
0x0404	CHN_CFG_ACTIVE[CFG_ACTIVE_CHN1]	CHN 配置使能	0x00000000
0x0408	CHN_CFG_ACTIVE[CFG_ACTIVE_CHN2]	CHN 配置使能	0x00000000
0x040C	CHN_CFG_ACTIVE[CFG_ACTIVE_CHN3]	CHN 配置使能	0x00000000
0x0410	CHN_CFG_ACTIVE[CFG_ACTIVE_CHN4]	CHN 配置使能	0x00000000
0x0414	CHN_CFG_ACTIVE[CFG_ACTIVE_CHN5]	CHN 配置使能	0x00000000
0x0418	CHN_CFG_ACTIVE[CFG_ACTIVE_CHN6]	CHN 配置使能	0x00000000
0x041C	CHN_CFG_ACTIVE[CFG_ACTIVE_CHN7]	CHN 配置使能	0x00000000

表 192: PLA 寄存器列表

35.4 PLA 寄存器详细信息

SYNT 的寄存器详细说明如下:

35.4.1 CHN[AOI_16TO8] (0x0 + 0x70 * n + 0x4 * m)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AOI_16TO8_15	AOI_16TO8_14	AOI_16TO8_13	AOI_16TO8_12	AOI_16TO8_11	AOI_16TO8_10	AOI_16TO8_9	AOI_16TO8_8	AOI_16TO8_7	AOI_16TO8_6	AOI_16TO8_5	AOI_16TO8_4	AOI_16TO8_3	AOI_16TO8_2	AOI_16TO8_1	AOI_16TO8_0																
RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

CHN[AOI_16TO8] [31:0]

位域	名称	描述
31-30	AOI_16TO8_15	选择 AOI_16to8_15 的与逻辑值。 0: 0. 1: 1st_filter_out[15]. 2: ~1st_filter_out[15]. 3: 1

位域	名称	描述
29-28	AOI_16TO8_14	选择 AOI_16to8_14 的与逻辑值。 0: 0. 1: 1st_filter_out[14]. 2: ~1st_filter_out[14]. 3: 1
27-26	AOI_16TO8_13	选择 AOI_16to8_13 的与逻辑值。 0: 0. 1: 1st_filter_out[13]. 2: ~1st_filter_out[13]. 3: 1
25-24	AOI_16TO8_12	选择 AOI_16to8_14 的与逻辑值。 0: 0. 1: 1st_filter_out[12]. 2: ~1st_filter_out[12]. 3: 1
23-22	AOI_16TO8_11	选择 AOI_16to8_11 的与逻辑值。 0: 0. 1: 1st_filter_out[11]. 2: ~1st_filter_out[11]. 3: 1
21-20	AOI_16TO8_10	选择 AOI_16to8_10 的与逻辑值。 0: 0. 1: 1st_filter_out[10]. 2: ~1st_filter_out[10]. 3: 1
19-18	AOI_16TO8_9	选择 AOI_16to8_9 的与逻辑值。 0: 0. 1: 1st_filter_out[9]. 2: ~1st_filter_out[9]. 3: 1
17-16	AOI_16TO8_8	选择 AOI_16to8_8 的与逻辑值。 0: 0. 1: 1st_filter_out[8]. 2: ~1st_filter_out[8]. 3: 1
15-14	AOI_16TO8_7	选择 AOI_16to8_7 的与逻辑值。 0: 0. 1: 1st_filter_out[7]. 2: ~1st_filter_out[7]. 3: 1

位域	名称	描述
13-12	AOI_16TO8_6	选择 AOI_16to8_6 的与逻辑值。 0: 0. 1: 1st_filter_out[6]. 2: ~1st_filter_out[6]. 3: 1
11-10	AOI_16TO8_5	选择 AOI_16to8_5 的与逻辑值。 0: 0. 1: 1st_filter_out[5]. 2: ~1st_filter_out[5]. 3: 1
9-8	AOI_16TO8_4	选择 AOI_16to8_4 的与逻辑值。 0: 0. 1: 1st_filter_out[4]. 2: ~1st_filter_out[4]. 3: 1
7-6	AOI_16TO8_3	选择 AOI_16to8_3 的与逻辑值。 0: 0. 1: 1st_filter_out[3]. 2: ~1st_filter_out[3]. 3: 1
5-4	AOI_16TO8_2	选择 AOI_16to8_2 的与逻辑值。 0: 0. 1: 1st_filter_out[2]. 2: ~1st_filter_out[2]. 3: 1
3-2	AOI_16TO8_1	选择 AOI_16to8_1 的与逻辑值。 0: 0. 1: 1st_filter_out[1]. 2: ~1st_filter_out[1]. 3: 1
1-0	AOI_16TO8_0	选择 AOI_16to8_0 的与逻辑值。 0: 0. 1: 1st_filter_out[0]. 2: ~1st_filter_out[0]. 3: 1

CHN[AOI_16TO8] 位域

35.4.2 CHN[AOI_8TO7_00_01] (0x20 + 0x70 * n)

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

可编程逻辑阵列 PLA

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AOI_8TO7_01_7		AOI_8TO7_01_6		AOI_8TO7_01_5		AOI_8TO7_01_4		AOI_8TO7_01_3		AOI_8TO7_01_2		AOI_8TO7_01_1		AOI_8TO7_01_0		AOI_8TO7_00_7		AOI_8TO7_00_6		AOI_8TO7_00_5		AOI_8TO7_00_4		AOI_8TO7_00_3		AOI_8TO7_00_2		AOI_8TO7_00_1		AOI_8TO7_00_0	
RW		RW		RW		RW		RW		RW		RW		RW		RW		RW		RW		RW		RW		RW		RW		RW	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

CHN[AOI_8TO7_00_01] [31:0]

位域	名称	描述
31-30	AOI_8TO7_01_7	选择 AOI_8to7_01_7 的输出值。 0: 0. 1: 2nd_filter_out[7]. 2: ~2nd_filter_out[7]. 3: 1
29-28	AOI_8TO7_01_6	选择 AOI_8to7_01_6 的输出值。 0: 0. 1: 2nd_filter_out[6]. 2: ~2nd_filter_out[6]. 3: 1
27-26	AOI_8TO7_01_5	选择 AOI_8to7_01_5 的输出值。 0: 0. 1: 2nd_filter_out[5]. 2: ~2nd_filter_out[5]. 3: 1
25-24	AOI_8TO7_01_4	选择 AOI_8to7_01_4 的输出值。 0: 0. 1: 2nd_filter_out[4]. 2: ~2nd_filter_out[4]. 3: 1
23-22	AOI_8TO7_01_3	选择 AOI_8to7_01_3 的输出值。 0: 0. 1: 2nd_filter_out[3]. 2: ~2nd_filter_out[3]. 3: 1
21-20	AOI_8TO7_01_2	选择 AOI_8to7_01_2 的输出值。 0: 0. 1: 2nd_filter_out[2]. 2: ~2nd_filter_out[2]. 3: 1

位域	名称	描述
19-18	AOI_8TO7_01_1	选择 AOI_8to7_01_1 的输出值。 0: 0. 1: 2nd_filter_out[1]. 2: ~2nd_filter_out[1]. 3: 1
17-16	AOI_8TO7_01_0	选择 AOI_8to7_01_0 的输出值。 0: 0. 1: 2nd_filter_out[0]. 2: ~2nd_filter_out[0]. 3: 1
15-14	AOI_8TO7_00_7	选择 AOI_8to7_00_7 的输出值。 0: 0. 1: 2nd_filter_out[7]. 2: ~2nd_filter_out[7]. 3: 1
13-12	AOI_8TO7_00_6	选择 AOI_8to7_00_6 的输出值。 0: 0. 1: 2nd_filter_out[6]. 2: ~2nd_filter_out[6]. 3: 1
11-10	AOI_8TO7_00_5	选择 AOI_8to7_00_5 的输出值。 0: 0. 1: 2nd_filter_out[5]. 2: ~2nd_filter_out[5]. 3: 1
9-8	AOI_8TO7_00_4	选择 AOI_8to7_00_4 的输出值。 0: 0. 1: 2nd_filter_out[4]. 2: ~2nd_filter_out[4]. 3: 1
7-6	AOI_8TO7_00_3	选择 AOI_8to7_00_3 的输出值。 0: 0. 1: 2nd_filter_out[3]. 2: ~2nd_filter_out[3]. 3: 1
5-4	AOI_8TO7_00_2	选择 AOI_8to7_00_2 的输出值。 0: 0. 1: 2nd_filter_out[2]. 2: ~2nd_filter_out[2]. 3: 1

位域	名称	描述
3-2	AOI_8TO7_00_1	选择 AOI_8to7_00_1 的输出值。 0: 0. 1: 2nd_filter_out[1]. 2: ~2nd_filter_out[1]. 3: 1
1-0	AOI_8TO7_00_0	选择 AOI_8to7_00_0 的输出值。 0: 0. 1: 2nd_filter_out[0]. 2: ~2nd_filter_out[0]. 3: 1

CHN[AOI_8TO7_00_01] 位域

35.4.3 CHN[AOI_8TO7_02_03] (0x24 + 0x70 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AOI_8TO7_03_7	AOI_8TO7_03_6	AOI_8TO7_03_5	AOI_8TO7_03_4	AOI_8TO7_03_3	AOI_8TO7_03_2	AOI_8TO7_03_1	AOI_8TO7_03_0	AOI_8TO7_02_7	AOI_8TO7_02_6	AOI_8TO7_02_5	AOI_8TO7_02_4	AOI_8TO7_02_3	AOI_8TO7_02_2	AOI_8TO7_02_1	AOI_8TO7_02_0																
RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CHN[AOI_8TO7_02_03] [31:0]

位域	名称	描述
31-30	AOI_8TO7_03_7	选择 AOI_8to7_01_7 的输出值。 0: 0. 1: 2nd_filter_out[7]. 2: ~2nd_filter_out[7]. 3: 1
29-28	AOI_8TO7_03_6	选择 AOI_8to7_01_6 的输出值。 0: 0. 1: 2nd_filter_out[6]. 2: ~2nd_filter_out[6]. 3: 1
27-26	AOI_8TO7_03_5	选择 AOI_8to7_01_5 的输出值。 0: 0. 1: 2nd_filter_out[5]. 2: ~2nd_filter_out[5]. 3: 1

位域	名称	描述
25-24	AOI_8TO7_03_4	选择 AOI_8to7_01_4 的输出值。 0: 0. 1: 2nd_filter_out[4]. 2: ~2nd_filter_out[4]. 3: 1
23-22	AOI_8TO7_03_3	选择 AOI_8to7_01_3 的输出值。 0: 0. 1: 2nd_filter_out[3]. 2: ~2nd_filter_out[3]. 3: 1
21-20	AOI_8TO7_03_2	选择 AOI_8to7_01_2 的输出值。 0: 0. 1: 2nd_filter_out[2]. 2: ~2nd_filter_out[2]. 3: 1
19-18	AOI_8TO7_03_1	选择 AOI_8to7_01_1 的输出值。 0: 0. 1: 2nd_filter_out[1]. 2: ~2nd_filter_out[1]. 3: 1
17-16	AOI_8TO7_03_0	选择 AOI_8to7_01_0 的输出值。 0: 0. 1: 2nd_filter_out[0]. 2: ~2nd_filter_out[0]. 3: 1
15-14	AOI_8TO7_02_7	选择 AOI_8to7_00_7 的输出值。 0: 0. 1: 2nd_filter_out[7]. 2: ~2nd_filter_out[7]. 3: 1
13-12	AOI_8TO7_02_6	选择 AOI_8to7_00_6 的输出值。 0: 0. 1: 2nd_filter_out[6]. 2: ~2nd_filter_out[6]. 3: 1
11-10	AOI_8TO7_02_5	选择 AOI_8to7_00_5 的输出值。 0: 0. 1: 2nd_filter_out[5]. 2: ~2nd_filter_out[5]. 3: 1

位域	名称	描述
9-8	AOI_8TO7_02_4	选择 AOI_8to7_00_4 的输出值。 0: 0. 1: 2nd_filter_out[4]. 2: ~2nd_filter_out[4]. 3: 1
7-6	AOI_8TO7_02_3	选择 AOI_8to7_00_3 的输出值。 0: 0. 1: 2nd_filter_out[3]. 2: ~2nd_filter_out[3]. 3: 1
5-4	AOI_8TO7_02_2	选择 AOI_8to7_00_2 的输出值。 0: 0. 1: 2nd_filter_out[2]. 2: ~2nd_filter_out[2]. 3: 1
3-2	AOI_8TO7_02_1	选择 AOI_8to7_00_1 的输出值。 0: 0. 1: 2nd_filter_out[1]. 2: ~2nd_filter_out[1]. 3: 1
1-0	AOI_8TO7_02_0	选择 AOI_8to7_00_0 的输出值。 0: 0. 1: 2nd_filter_out[0]. 2: ~2nd_filter_out[0]. 3: 1

CHN[AOI_8TO7_02_03] 位域

35.4.4 CHN[AOI_8TO7_04_05] (0x28 + 0x70 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AOI_8TO7_05_7	AOI_8TO7_05_6	AOI_8TO7_05_5	AOI_8TO7_05_4	AOI_8TO7_05_3	AOI_8TO7_05_2	AOI_8TO7_05_1	AOI_8TO7_05_0	AOI_8TO7_04_7	AOI_8TO7_04_6	AOI_8TO7_04_5	AOI_8TO7_04_4	AOI_8TO7_04_3	AOI_8TO7_04_2	AOI_8TO7_04_1	AOI_8TO7_04_0																
RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CHN[AOI_8TO7_04_05] [31:0]

位域	名称	描述
31-30	AOI_8TO7_05_7	选择 AOI_8to7_01_7 的输出值。 0: 0. 1: 2nd_filter_out[7]. 2: ~2nd_filter_out[7]. 3: 1
29-28	AOI_8TO7_05_6	选择 AOI_8to7_01_6 的输出值。 0: 0. 1: 2nd_filter_out[6]. 2: ~2nd_filter_out[6]. 3: 1
27-26	AOI_8TO7_05_5	选择 AOI_8to7_01_5 的输出值。 0: 0. 1: 2nd_filter_out[5]. 2: ~2nd_filter_out[5]. 3: 1
25-24	AOI_8TO7_05_4	选择 AOI_8to7_01_4 的输出值。 0: 0. 1: 2nd_filter_out[4]. 2: ~2nd_filter_out[4]. 3: 1
23-22	AOI_8TO7_05_3	选择 AOI_8to7_01_3 的输出值。 0: 0. 1: 2nd_filter_out[3]. 2: ~2nd_filter_out[3]. 3: 1
21-20	AOI_8TO7_05_2	选择 AOI_8to7_01_2 的输出值。 0: 0. 1: 2nd_filter_out[2]. 2: ~2nd_filter_out[2]. 3: 1
19-18	AOI_8TO7_05_1	选择 AOI_8to7_01_1 的输出值。 0: 0. 1: 2nd_filter_out[1]. 2: ~2nd_filter_out[1]. 3: 1
17-16	AOI_8TO7_05_0	选择 AOI_8to7_01_0 的输出值。 0: 0. 1: 2nd_filter_out[0]. 2: ~2nd_filter_out[0]. 3: 1

位域	名称	描述
15-14	AOI_8TO7_04_7	选择 AOI_8to7_00_7 的输出值。 0: 0. 1: 2nd_filter_out[7]. 2: ~2nd_filter_out[7]. 3: 1
13-12	AOI_8TO7_04_6	选择 AOI_8to7_00_6 的输出值。 0: 0. 1: 2nd_filter_out[6]. 2: ~2nd_filter_out[6]. 3: 1
11-10	AOI_8TO7_04_5	选择 AOI_8to7_00_5 的输出值。 0: 0. 1: 2nd_filter_out[5]. 2: ~2nd_filter_out[5]. 3: 1
9-8	AOI_8TO7_04_4	选择 AOI_8to7_00_4 的输出值。 0: 0. 1: 2nd_filter_out[4]. 2: ~2nd_filter_out[4]. 3: 1
7-6	AOI_8TO7_04_3	选择 AOI_8to7_00_3 的输出值。 0: 0. 1: 2nd_filter_out[3]. 2: ~2nd_filter_out[3]. 3: 1
5-4	AOI_8TO7_04_2	选择 AOI_8to7_00_2 的输出值。 0: 0. 1: 2nd_filter_out[2]. 2: ~2nd_filter_out[2]. 3: 1
3-2	AOI_8TO7_04_1	选择 AOI_8to7_00_1 的输出值。 0: 0. 1: 2nd_filter_out[1]. 2: ~2nd_filter_out[1]. 3: 1
1-0	AOI_8TO7_04_0	选择 AOI_8to7_00_0 的输出值。 0: 0. 1: 2nd_filter_out[0]. 2: ~2nd_filter_out[0]. 3: 1

CHN[AOI_8TO7_04_05] 位域

35.4.5 CHN[AOI_8TO7_06] (0x2C + 0x70 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																AOI_8TO7_06_7	AOI_8TO7_06_6	AOI_8TO7_06_5	AOI_8TO7_06_4	AOI_8TO7_06_3	AOI_8TO7_06_2	AOI_8TO7_06_1	AOI_8TO7_06_0								
N/A																RW	RW	RW	RW	RW	RW	RW	RW								
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CHN[AOI_8TO7_06] [31:0]

位域	名称	描述
15-14	AOI_8TO7_06_7	选择 AOI_8to7_00_7 的输出值。 0: 0. 1: 2nd_filter_out[7]. 2: ~2nd_filter_out[7]. 3: 1
13-12	AOI_8TO7_06_6	选择 AOI_8to7_00_6 的输出值。 0: 0. 1: 2nd_filter_out[6]. 2: ~2nd_filter_out[6]. 3: 1
11-10	AOI_8TO7_06_5	选择 AOI_8to7_00_5 的输出值。 0: 0. 1: 2nd_filter_out[5]. 2: ~2nd_filter_out[5]. 3: 1
9-8	AOI_8TO7_06_4	选择 AOI_8to7_00_4 的输出值。 0: 0. 1: 2nd_filter_out[4]. 2: ~2nd_filter_out[4]. 3: 1
7-6	AOI_8TO7_06_3	选择 AOI_8to7_00_3 的输出值。 0: 0. 1: 2nd_filter_out[3]. 2: ~2nd_filter_out[3]. 3: 1

位域	名称	描述
5-4	AOI_8TO7_06_2	选择 AOI_8to7_00_2 的输出值。 0: 0. 1: 2nd_filter_out[2]. 2: ~2nd_filter_out[2]. 3: 1
3-2	AOI_8TO7_06_1	选择 AOI_8to7_00_1 的输出值。 0: 0. 1: 2nd_filter_out[1]. 2: ~2nd_filter_out[1]. 3: 1
1-0	AOI_8TO7_06_0	选择 AOI_8to7_00_0 的输出值。 0: 0. 1: 2nd_filter_out[0]. 2: ~2nd_filter_out[0]. 3: 1

CHN[AOI_8TO7_06] 位域

35.4.6 CHN[FILTER_2ND] (0x30 + 0x70 * n + 0x4 * m)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0									
FILTER_EXT_COUNTER																RSVD		FILTER_EXT_TYPE				RSVD			FILTER_EXT_ENABLE		FILTER_SYNC_LEVEL		POSE_EDGE_DECT_ENABLE		NEGE_EDGE_DECT_ENABLE		EDGE_DECT_ENABLE		FILTER_REVERSE		SOFTWARE_INJECT		SYNC_EDGE_FILTER_ENABLE	
RW																N/A		RW				N/A			RW		RW		RW		RW		RW		RW		RW		RW	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	0	0	0	x	x	x	0	0	0	0	0	0	0	0	0	0	0							

CHN[FILTER_2ND] [31:0]

位域	名称	描述
31-16	FILTER_EXT_COUNTER	滤波扩展计时器预设值，设定滤波时过滤或扩展信号的系统时钟个数。 0: 0*apb_clk_period 1: 1*apb_clk_period 2: 2*apb_clk_period ... 65535: 65535*apb_clk_period

位域	名称	描述
14-12	FILTER_EXT_TYPE	滤波类型。 0-3: 不进行滤波扩展 4: 输入高电平扩展。 5: 输入低电平扩展。 6: 输出状态扩展。 7: 输入跳变扩展。
8	FILTER_EXT_ENABLE	滤波扩展功能使能。 0: 不使能滤波扩展功能, bit31-bit12 的设置均无效。 1: 使能滤波扩展功能, bit31-bit12 的设置均有效。
7	FILTER_SYNC_LEVEL	同步器级数。 0: 2 级同步。 1: 3 级同步。
6	POSE_EDGE_DETECT_ENABLE	上升沿检测使能。 0: disable. 1: enable.
5	NEGE_EDGE_DETECT_ENABLE	下降沿检测使能。 0: 不使能。 1: 使能。
4	EDGE_DECT_ENABLE	边沿检测使能。 0: disable, bit5/bit6 的设置不生效。 1: enable, bit5/bit6 的设置生效。
3	FILTER_REVERSE	翻转同步器及边沿检测的输出极性。 0: 不翻转。 1: 翻转。
2-1	SOFTWARE_INJECT	软件注入电平。 0: 软件注入低电平。 1: 软件注入高电平。 2: 软件注入不使能。 3: 软件注入高电平。
0	SYNC_EDGE_FILTER_ENABLE	同步及边沿检测功能使能。 0: 不使能, bit7-bit1 的设置不生效。 1: 使能, bit7-bit1 的设置生效。

CHN[FILTER_2ND] 位域

35.4.7 CHN[FILTER_3RD] (0x50 + 0x70 * n + 0x4 * m)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
FILTER_EXT_COUNTER																RSVD		FILTER_EXT_TYPE				RSVD			FILTER_EXT_ENABLE	FILTER_SYNC_LEVEL	POSE_EDGE_DECT_ENABLE	NEGE_EDGE_DECT_ENABLE	EDGE_DECT_ENABLE	FILTER_REVERSE	SOFTWARE_INJECT	SYNC_EDGE_FILTER_ENABLE
RW																N/A		RW				N/A			RW	RW	RW	RW	RW	RW	RW	RW
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	0	0	0	x	x	x	0	0	0	0	0	0	0	0	0	0

CHN[FILTER_3RD] [31:0]

位域	名称	描述
31-16	FILTER_EXT_COUNTER	滤波扩展计时器预设值，设定滤波时过滤或扩展信号的系统时钟个数。 0: 0*apb_clk_period 1: 1*apb_clk_period 2: 2*apb_clk_period ... 65535: 65535*apb_clk_period
14-12	FILTER_EXT_TYPE	滤波类型。 0-3: 不进行滤波扩展 4: 输入高电平扩展。 5: 输入低电平扩展。 6: 输出状态扩展。 7: 输入跳变扩展。
8	FILTER_EXT_ENABLE	滤波扩展功能使能。 0: 不使能滤波扩展功能，bit31-bit12 的设置均无效。 1: 使能滤波扩展功能，bit31-bit12 的设置均有效。
7	FILTER_SYNC_LEVEL	同步器级数。 0: 2 级同步。 1: 3 级同步。
6	POSE_EDGE_DECT_ENABLE	上升沿检测使能。 0: disable. 1: enable.
5	NEGE_EDGE_DECT_ENABLE	下降沿检测使能。 0: 不使能。 1: 使能。
4	EDGE_DECT_ENABLE	边沿检测使能。 0: disable, bit5/bit6 的设置不生效。 1: enable, bit5/bit6 的设置生效。

位域	名称	描述
3	FILTER_REVERSE	翻转同步器及边沿检测的输出极性。 0: 不翻转。 1: 翻转。
2-1	SOFTWARE_INJECT	软件注入电平。 0: 软件注入低电平。 1: 软件注入高电平。 2: 软件注入不使能。 3: 软件注入高电平。
0	SYNC_EDGE_FILTER_ENABLE	同步及边沿检测功能使能。 0: 不使能, bit7-bit1 的设置不生效。 1: 使能, bit7-bit1 的设置生效。

CHN[FILTER_3RD] 位域

35.4.8 CHN[CFG_FF] (0x6C + 0x70 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD														OSC_LOOP_CLAMP_VALUE	DIS_OSC_LOOP_CLAMP	RSVD										SEL_ADDER_MINUS	SEL_CLK_SOURCE	SEL_CFG_FF_TYPE			
N/A														RW	RW	N/A										RW	RW	RW			
x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0

CHN[CFG_FF] [31:0]

位域	名称	描述
17	OSC_LOOP_CLAMP_VALUE	振荡回路的钳置值。 当出现振荡回路后, 可通过配置本 bit 将 pla_out 钳置在预设值上来消除回路。 0: 钳置为 0。 1: 钳置为 1。
16	DIS_OSC_LOOP_CLAMP	取消振荡回路的钳置。可用于消除本通道之前触发的振荡回路钳置, 使能本 bit 前, 需确保之前配置出的振荡回路已不在存在, 否则可能使振荡回路重新振荡。 0: 使能振荡回路钳置。 1: 不使能或清除已有的振荡回路钳置。
4	SEL_ADDER_MINUS	运算操作符。 0: 运算为加法。 1: 运算为减法。

位域	名称	描述
3	SEL_CLK_SOURCE	可配置寄存器的时钟选择。 0: 采用系统时钟。 1: 采用 3th_filter_2 作为时钟
2-0	SEL_CFG_FF_TYPE	可配置寄存器的功能选择。 0: D 触发器。 1: 直接输出 3th_filter[0]。 2: 双沿 D 触发器。 3: T 触发器。 4: JK 触发器。 5: 锁存器。 6: 运算器。

CHN[CFG_FF] 位域

35.4.9 FILTER_1ST_PLA_IN (0x3C0 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
FILTER_EXT_COUNTER																RSVD	FILTER_EXT_TYPE				RSVD			FILTER_EXT_ENABLE	FILTER_SYNC_LEVEL	POSE_EDGE_DECT_ENABLE	NEGE_EDGE_DECT_ENABLE	EDGE_DECT_ENABLE	FILTER_REVERSE	SOFTWARE_INJECT	SYNC_EDGE_FILTER_ENABLE	
RW																N/A	RW	N/A			RW	RW	RW	RW	RW	RW	RW	RW	RW	RW		
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	0	0	0	x	x	x	0	0	0	0	0	0	0	0	0	0

FILTER_1ST_PLA_IN [31:0]

位域	名称	描述
31-16	FILTER_EXT_COUNTER	滤波扩展计时器预设值，设定滤波时过滤或扩展信号的系统时钟个数。 0: 0*apb_clk_period 1: 1*apb_clk_period 2: 2*apb_clk_period ... 65535: 65535*apb_clk_period

位域	名称	描述
14-12	FILTER_EXT_TYPE	滤波类型。 0-3: 不进行滤波扩展 4: 输入高电平扩展。 5: 输入低电平扩展。 6: 输出状态扩展。 7: 输入跳变扩展。
8	FILTER_EXT_ENABLE	滤波扩展功能使能。 0: 不使能滤波扩展功能, bit31-bit12 的设置均无效。 1: 使能滤波扩展功能, bit31-bit12 的设置均有效。
7	FILTER_SYNC_LEVEL	同步器级数。 0: 2 级同步。 1: 3 级同步。
6	POSE_EDGE_DETECT_ENABLE	上升沿检测使能。 0: disable. 1: enable.
5	NEGE_EDGE_DETECT_ENABLE	下降沿检测使能。 0: 不使能。 1: 使能.
4	EDGE_DECT_ENABLE	边沿检测使能。 0: disable, bit5/bit6 的设置不生效。 1: enable, bit5/bit6 的设置生效。
3	FILTER_REVERSE	翻转同步器及边沿检测的输出极性。 0: 不翻转。 1: 翻转。
2-1	SOFTWARE_INJECT	软件注入电平。 0: 软件注入低电平。 1: 软件注入高电平。 2: 软件注入不使能。 3: 软件注入高电平。
0	SYNC_EDGE_FILTER_ENABLE	同步及边沿检测功能使能。 0: 不使能, bit7-bit1 的设置不生效。 1: 使能, bit7-bit1 的设置生效。

FILTER_1ST_PLA_IN 位域

35.4.10 FILTER_1ST_PLA_OUT (0x3E0 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
FILTER_EXT_COUNTER																RSVD		FILTER_EXT_TYPE				RSVD			FILTER_EXT_ENABLE	FILTER_SYNC_LEVEL	POSE_EDGE_DECT_ENABLE	NEGE_EDGE_DECT_ENABLE	EDGE_DECT_ENABLE	FILTER_REVERSE	SOFTWARE_INJECT	SYNC_EDGE_FILTER_ENABLE
RW																N/A		RW				N/A			RW	RW	RW	RW	RW	RW	RW	RW
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	0	0	0	x	x	x	0	0	0	0	0	0	0	0	0	0

FILTER_1ST_PLA_OUT [31:0]

位域	名称	描述
31-16	FILTER_EXT_COUNTER	滤波扩展计时器预设值，设定滤波时过滤或扩展信号的系统时钟个数。 0: 0*apb_clk_period 1: 1*apb_clk_period 2: 2*apb_clk_period ... 65535: 65535*apb_clk_period
14-12	FILTER_EXT_TYPE	滤波类型。 0-3: 不进行滤波扩展 4: 输入高电平扩展。 5: 输入低电平扩展。 6: 输出状态扩展。 7: 输入跳变扩展。
8	FILTER_EXT_ENABLE	滤波扩展功能使能。 0: 不使能滤波扩展功能，bit31-bit12 的设置均无效。 1: 使能滤波扩展功能，bit31-bit12 的设置均有效。
7	FILTER_SYNC_LEVEL	同步器级数。 0: 2 级同步。 1: 3 级同步。
6	POSE_EDGE_DECT_ENABLE	上升沿检测使能。 0: disable. 1: enable.
5	NEGE_EDGE_DECT_ENABLE	下降沿检测使能。 0: 不使能。 1: 使能。
4	EDGE_DECT_ENABLE	边沿检测使能。 0: disable, bit5/bit6 的设置不生效。 1: enable, bit5/bit6 的设置生效。

位域	名称	描述
3	FILTER_REVERSE	翻转同步器及边沿检测的输出极性。 0: 不翻转。 1: 翻转。
2-1	SOFTWARE_INJECT	软件注入电平。 0: 软件注入低电平。 1: 软件注入高电平。 2: 软件注入不使能。 3: 软件注入高电平。
0	SYNC_EDGE_FILTER_ENABLE	同步及边沿检测功能使能。 0: 不使能, bit7-bit1 的设置不生效。 1: 使能, bit7-bit1 的设置生效。

FILTER_1ST_PLA_OUT 位域

35.4.11 CHN_CFG_ACTIVE (0x400 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																CFG_ACTIVE															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CHN_CFG_ACTIVE [31:0]

位域	名称	描述
15-0	CFG_ACTIVE	需写入 0xF00D 来启用 PLA 的配置。

CHN_CFG_ACTIVE 位域

36 正交解码器接口 QEI

本章节介绍本产品正交解码器接口 QEI 的主要功能和特性。

36.1 特性总结

本章节介绍正交解码器接口 QEI 的主要特性：

- 正交信号解码逻辑
- 相位计数器，即位置计数器
- Z 相计数器，即周数计数器
- 测速计数器
- 测速计数器日志功能
- 支持电机位置匹配检测
- 支持同一时刻读取多个计数器
- 支持计数器快照功能，由硬件信号触发
- 32 位定时器用作计时
- 支持看门狗计数器
- 支持方向模式和上下模式

PWM 的框图如图 39。

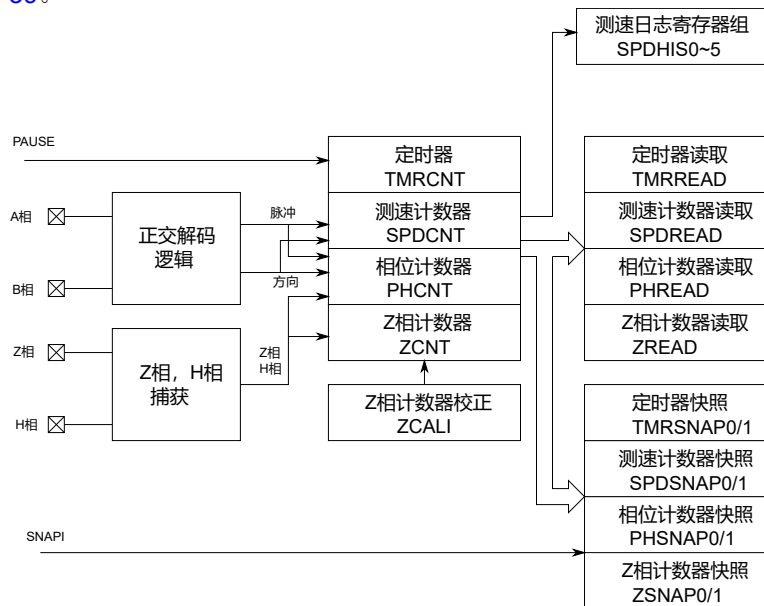


图 39: 正交编码器接口 QEI 框图

36.2 功能描述

本章节描述正交编码器接口 QEI 的功能。

36.2.1 正交信号解码逻辑

用户可以通过 CR [ENCTYP] 位来设置正交解码器的解码模式。

当 CR [ENCTYP] = 2'b00 时，解码器工作在正交解码模式。

正交信号解码逻辑根据 A 相和 B 相输入信号解码出电机的转动信息。当 A 相信号相位领先 B 相信号时，表示电机在正向旋转。当 A 相信号相位滞后 B 相信号时，表示电机在反向旋转。

当 CR [ENCTYP] = 2'b01 或者 2'b10 时，正交解码器工作在方向 (PD) 模式或者上下 (UD) 模式，此时，解码器按照其他方式解读电机旋转方向，具体请参阅后文。

36.2.2 相位计数器

相位计数器 PHCNT 是一个 21 位的计数器，它根据正交信号解码逻辑输出的电机旋转方向计数。这个计数器可以反映电机在当前时刻所处的位置，因此可以把它视作位置计数器。

当电机正向旋转时，每当 A 相或者 B 相信号翻转时，相位计数器 +1。

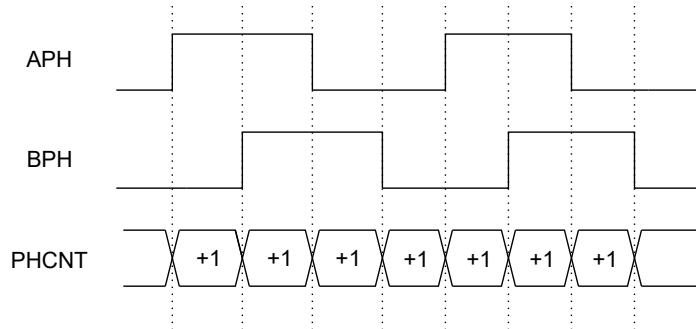


图 40: 正向旋转相位计数示意图

当电机反向旋转时，每当 A 相或者 B 相信号翻转时，相位计数器-1。

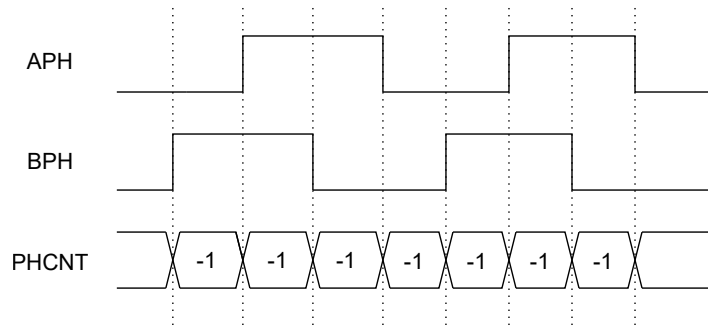


图 41: 反向旋转相位计数示意图

用户也可以从相位计数器的寄存器里读取到电机的旋转方向，和 A 相 / B 相输入信号的状态信息。

PHCNT[DIR] 位为旋转方向位，1'b0 表示正向旋转，1'b1 表示反向旋转

PHCNT[PHSTAT] 位为 A 相/B 相状态位，PHCNT [PHSTAT] = 2'b10 表示 A 相输入为逻辑 1，B 相输入为逻辑 0。

PHCNT[20:0] 为 AB 相计数器 (PHCNT) 当前值。

注意，在方向 (PD) 解码模式，和上下 (UD) 解码模式下，相位计数器 PHCNT 的行为会有所不同，具体请参考后文。

用户可以根据电机和正交编码器的具体配置，去设置相位溢出寄存器 PHMAX，这个值可以用来表示电机旋转一周的位置计数总数。

每当 AB 相计数器正向计数达到 PHMAX 后，PHCNT 会重置为 0。

每当 AB 相计数器反向计数达到 0 后，PHCNT 会重置为 PHMAX。

注意，相位计数器 PHCNT 从 0 开始计数，从 PHCNT 读取到 x，表示实际相位数为 x+1。

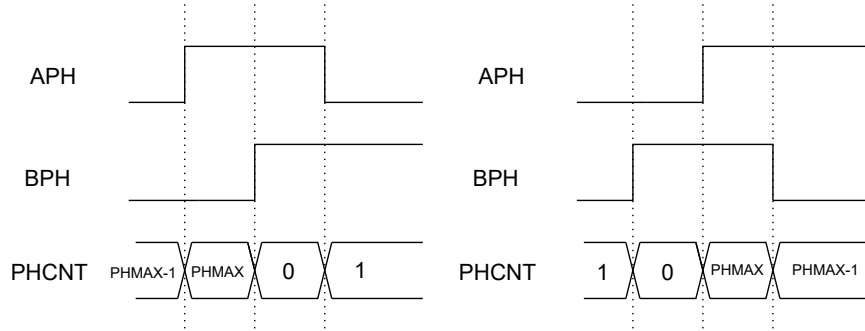


图 42: 相位计数溢出示意图

36.2.3 Z 相计数器

Z 相计数器 (ZCNT) 是一个 32 位的计数器。它会根据 Z 相输入信号以及电机的转向信息计数。

Z 相信号通常也称为 Index 信号，电机每旋转一周会输出一个脉冲，该信号可以用来在定位电机每一圈的零点。

正交解码器提供了 2 种 Z 相计数器的计数模式。用户可以通过 PHCFG[ZCNTCFG] 位来配置。

PHCFG[ZCNTCFG] 置 0 时，表示仅按照 Z 相输入信号计数：

- 当电机正向旋转时，Z 相信号输入捕捉到上升沿，Z 相计数器 +1。
- 当电机反向旋转时，Z 相信号输入捕捉到下降沿，Z 相计数器-1。

PHCFG[ZPHCNTCFG] 置 1 时，表示按照位置溢出计数，用户需要预设一周最大计数值 (PHMAX 寄存器)，这时

- 当电机正向旋转时，每当 PHCNT 计数达到 PHMAX 后，Z 相计数器 +1。
- 当电机反向旋转时，每当 PHCNT 计数达到 0 后，Z 相计数器-1。
- 注意，如果此时 Z 相输入上有信号，计数逻辑会自动判断，如果此时 PHCNT 与 Z 相校正值 PHIDX 差值大于 PHMAX 的一半，Z 相计数器仍会 +1，但如果差值小于 PHMAX 的一半，则 Z 相计数器不变，避免重复计数。用户可以切断 Z 相输入引脚来屏蔽此信号的影响。

为了保证电机无论正向还是反向旋转，总是定位到 Z 相信号的同一边沿，正交解码器内部逻辑会将 Z 相信号与 A/B 相信号同步，具体做法为

- 当电机正向旋转时，Z 相信号捕捉总是同步于 A 相的上升沿
- 当电机反向旋转时，Z 相信号捕捉总是同步于 A 相的下降沿

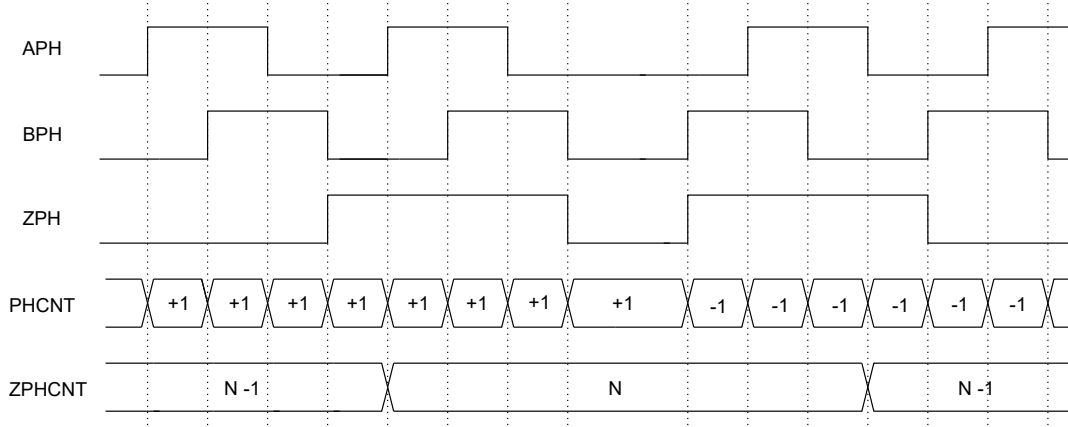


图 43: Z 相输入同步示意图

正交解码器会根据电机的选择方向，在捕获到 Z 相输入信号时将 SR[ZPHF] 标志位置 1

- 当电机正向旋转时，捕获到 Z 相上升沿，SR[ZPH] 标志位置 1
- 当电机反向旋转时，捕获到 Z 相下降沿，SR[ZPH] 标志位置 1

36.2.4 相位计数器校正

此外，Z 相输入可以用来校正相位计数器，用户需要设置 PHCFG[PHCALIZ] 位为 1，还要通过 PHIDX 寄存器设置相位计数器的校正值，PHIDX 寄存器可以设置为 0，表示 Z 相信号是电机旋转的 0 点。也可以设置为任意非零值，表示 Z 相信号相对 0 位置有偏移。

- 当电机正向旋转时，捕获到 Z 相上升沿，重置 PHCNT = PHIDX。
- 当电机反向旋转时，捕获到 Z 相下降沿，重置 PHCNT = PHIDX - 1。注意，如果 PHIDX 设置为 0，此时会把 PHCNT 重置为相位溢出值 PHMAX。

36.2.5 H 相输入

H 相输入，也被称为 HOME 输入，在某些电机上代表零点位置。正交解码器支持在以下情况，将 SR[HOME] 标志位置 1：

- 电机正相旋转检测到 H 上升沿，并且 CR[HRDIR0] 位置 1
- 电机正相旋转检测到 H 下降沿，并且 CR[HFDIR0] 位置 1
- 电机反相旋转检测到 H 上升沿，并且 CR[HRDIR1] 位置 1
- 电机反相旋转检测到 H 下降沿，并且 CR[HFDIR1] 位置 1

当 SR[HOMEF] 标志位置 1 时，可以产生中断。

用户也可以选择利用该标志位复位解码器的各个计数器，即当 SR[HOME] 标志位置 1 时，复位正交解码器的：

- 当 CR[HRSTPH] 位为 1 时，PHCNT 复位至相位校正值 PHIDX
- 当 CR[HRSTZ] 位为 1 时，ZPHCNT 复位至 0
- 当 CR[HRSTSPD] 位为 1 时，SPDCNT 复位至 0

36.2.6 测速计数器

测速计数器 SPDCNT 是个 28 位的计数器，以正交解码器的时钟运行，在每个时钟周期累加。测速计数器的作用是提供电机的转速信息。它除了在模块复位时清 0，还会在 A 相和 B 相输入信号翻转时，把当前计数器值保存到对应的测速日志寄存器里，再把计数器清 0，重新开始计数。因此，测速计数器实际上记录的是 A 相和 B 相输入信号保持当前状态的时长，一旦输入变化就会清 0，重新计数。

用户也可以从测速计数器的寄存器里读取到电机的旋转方向，和 A 相 / B 相输入信号的状态信息。

SPDCNT[DIR] 位为旋转方向位，1'b0 表示正向旋转，1'b1 表示反向旋转

SPDCNT[ABSTAT] 位为 A 相/B 相状态位，SPDCNT[ABSTAT] = 2'b10 表示 A 相输入为逻辑 1，B 相输入为逻辑 0。

SPDCNT[27:0] 为测速计数器当前值。

按照 A 相，B 相输入信号的不同状态，测速计数器值保存到的目标日志寄存器为：

- 在测速日志寄存器 0 (SPDHIS0) 里, 保存 A 相输入为逻辑 0, B 相输入为逻辑 0 的时长, 即 $SPDHIS0[ABSTAT] = 2'b00$
- 在测速日志寄存器 1 (SPDHIS1) 里, 保存 A 相输入为逻辑 0, B 相输入为逻辑 1 的时长, 即 $SPDHIS0[ABSTAT] = 2'b01$
- 在测速日志寄存器 2 (SPDHIS2) 里, 保存 A 相输入为逻辑 1, B 相输入为逻辑 0 的时长, 即 $SPDHIS0[ABSTAT] = 2'b10$
- 在测速日志寄存器 3 (SPDHIS3) 里, 保存 A 相输入为逻辑 1, B 相输入为逻辑 1 的时长, 即 $SPDHIS0[ABSTAT] = 2'b11$

这样一组测速日志寄存器可以完整捕获到一个周期内, 电机的速度信息。

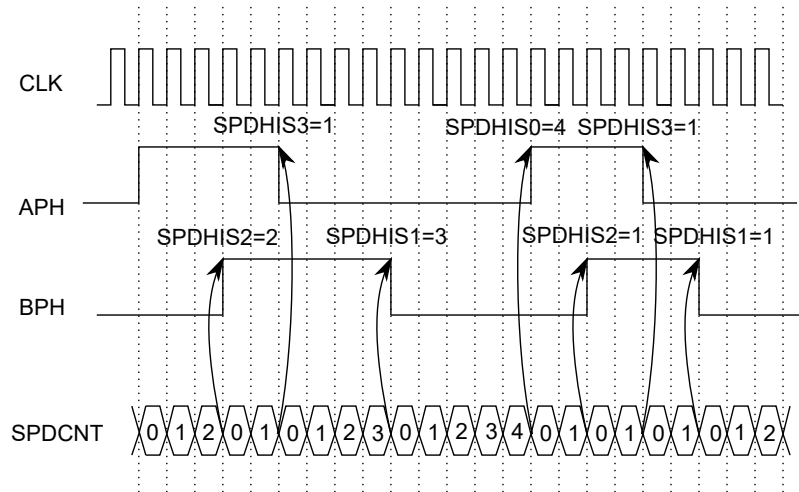


图 44: 测速计数器和测速日志计数器计数示意图

36.2.7 方向模式和上下模式

解码器除了支持增量型正交编码器, 还支持方向 (PD), 上下 (UD) 两种编码模式。

用户可以配置 $CR[ENCTYP]$ 位来设置解码器模式:

- $2'b00$, 正交解码器模式
- $2'b01$, 方向 (PD) 模式
- $2'b10$, 上下 (UD) 模式

方向 (PD) 模式下, A 相输入用作 P 相 (脉冲) 输入, B 相输入用作 D 相 (方向) 输入。

D 相输入表示电机旋转方向, 输入逻辑 1 表示正向旋转, 输入逻辑 0 表示反向旋转。

电机正向旋转时, P 相输入的每一个脉冲, 会使相位计数器 PHCNT +1。

电机反向旋转时, P 相输入的每一个脉冲, 会使相位计数器 PHCNT -1。

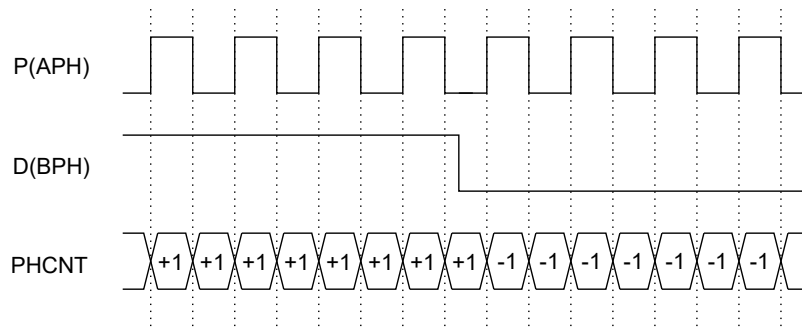


图 45: 方向 (PD) 解码模式示意图

测速计数器会在 P 相输入的上升沿和下降沿时清 0，并重新计数。
 测速日志寄存器 0 会在 P 相捕获到上升沿时，保存 P 相输入为逻辑 0 的时长。
 测速日志寄存器 1 会在 P 相捕获到下降沿时，保存 P 相输入为逻辑 1 的时长。
 上下 (UD) 模式下，A 相输入用作 U 相输入，B 相输入用作 D 相输入。
 U 相输入的每一个脉冲，表示电机正向旋转，会使相位计数器 PHCNT +1。
 D 相输入的每一个脉冲，表示电机反向旋转，会使相位计数器 PHCNT -1。

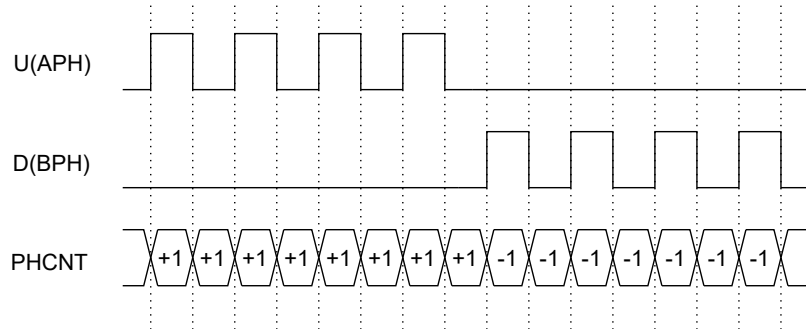


图 46: 上下 (UD) 解码模式示意图

测速计数器会在 U 相或者 D 相输入的上升沿和下降沿时清 0，并重新计数。
 测速日志寄存器 0 会在 U 相 / D 相捕获到上升沿时，保存 U 相 / D 相输入为逻辑 0 的时长。
 测速日志寄存器 1 会在 U 相 / D 相捕获到下降沿时，保存 U 相 / D 相输入为逻辑 1 的时长。

36.2.8 位置匹配

解码器支持对电机位置进行匹配检测。当电机运行到指定位置时，将位置匹配标志位置 1，该标志位可以触发中断，DMA 请求，也可以作为事件输出。

用户可以设置 PHCMP 和 SPDCMP 值，当相位计数器 PHCNT 计数达到 PHCMP，测速计数器 SPDCNT 计数达到 SPDCMP 时，产生位置匹配事件。

注意，如果把 SPDCMP 值设为 0，那么只要相位计数器匹配 (PHCNT == PHCMP)，即会立即产生匹配事件。因为 A 相/B 相输入翻转时，测速计数器会清 0。

用户也可以指定电机的旋转方向，添加为位置匹配的条件之一。把 PHCMP[DIRCMPDIS] 位清 0，再设置 PHCMP[DIRCMP] 位来指定期望的电机旋转方向。

用户还可以把 Z 相计数器，即电机旋转周数添加为位置匹配的条件之一。把 PHCMP[ZCMPDIS] 位清 0，再设置 ZPHCMP 寄存器，来指定 Z 相计数器匹配值。那么在满足其他匹配条件，并且 ZPHCNT == ZPHCMP 时，才会发生匹配事件。

36.2.9 定时器

定时器 (TMRcnt) 是个以正交解码器时钟运行的 32 位定时器。在每个时钟周期累加。这个定时器提供了编码器的全局时间计数。

36.2.10 看门狗计数器

看门狗计数器是个以正交编码器接口时钟运行的 31 位定时器，在每个时钟周期累加，看门狗计数器在检测到 A 相或者 B 相输入信号的任意翻转时会清零。用户可以任意设置 WDGCFG 寄存器来配置超时的时间。看门狗计数器的作用是，如果发生电机停转超过一定时间，为用户提供警报。

用户把 WDGCFG[WDGEN] 位置 1，即可打开看门狗计数器。通过 WDGCFG[WDGTO] 位可以设置看门狗计数器的超时长度，当看门狗计数达到超时，SR[WDGF] 标志位置位。

用户通过 SR[WDGF] 写 1 清除该标志位时，看门狗计数器也会随之清零。

36.2.11 计数器读取和快照功能

正交解码器接口为它的计数器专门设计了读取接口，方便用户一次读取足够的电机位置和速度信息。

用户可以从计数器寄存器组读取各个计数器的实时信息：

- PHCNT 寄存器，相位计数器，以及当前电机的旋转方向和 A 相 B 相输入状态信息
- ZPHCNT 寄存器，Z 相计数器
- SPDCNT 寄存器，测速计数器，以及当前电机的旋转方向和 A 相 B 相输入状态信息
- TMRCNT，定时器。

正交解码器支持在读取事件发生时，把各个计数器的值保存到以下读取 (READ) 寄存器组里。以此保证用户读到的各种计数器值，以及它们所反映的位置和速度信息是严格同一时刻的。

- PHREAD 寄存器，保存相位计数器的信息，以及当前电机的旋转方向和 A 相 B 相输入状态信息
- ZPHREAD 寄存器，保存 Z 相计数器的信息
- SPDREAD 寄存器，保存测速计数器的信息，以及当前电机的旋转方向和 A 相 B 相输入状态信息
- TMRREAD，保存定时器的计时信息。

读取事件可以是：

- 软件触发，用户通过软件把 CR[READ] 位置 1
- 硬件触发，当以下标志位置 1 时，并且与之对应的硬件读取位 (READEN) 也置 1 时：
 - 看门狗计数器超时，SR[WDGF] 标志位置 1
 - HOME 标志位 SR[HOMEF] 置 1 时
 - ZPH 标志位 SR[ZPHF] 置 1 时，
 - 发生位置匹配事件，标志位 SR[POSCOMP] 置 1 时

用户可以把硬件触发读取事件和正交解码器中断配合使用。例如，用户可以通过 IRQEN 寄存器打开 Z 相信号的中断，同时通过 READEN 寄存器打开硬件读取。当标志位触发中断时，同时触发读取事件，各个计数器组保存到读取寄存器组。这样，用户可以在中断服务程序里，直接通过读取寄存器组获得 Z 相输入跳变时刻各个计数器的实时信息，避免中断延时造成的数据失真。

计数器快照功能则由硬件触发，当 CR[SNAPEN] 位置 1 时，正交解码器接口会检测快照触发输入 SNAPI，在这个输入捕获到上升沿时，将各个计数器的值保存到以下快照 (snap0/snap1) 寄存器组里。和读取 (READ) 寄存器组一样，快照寄存器组里的各种计数器值，以及它们所反映的位置和速度信息是严格同一时刻的。

- PHSNAP0 / PHSNAP 1 寄存器，保存相位计数器的信息，以及当前电机的旋转方向和 A 相 B 相输入状态信息
- ZPHSNAP0 / ZPHSNAP 1 寄存器，保存 Z 相计数器的信息
- SPDSNAP0 / SPDSNAP 1 寄存器，以及当前电机的旋转方向和 A 相 B 相输入状态信息

- TMR SNAP0 / TMR SNAP 1, 保存定时器的计时信息。

注意, 快照触发输入信号长度不要超过一个正交编码器时钟周期。

注意, 在快照触发输入捕获到上升沿时, 解码器硬件总是会把 snap0 寄存器组的值转存到 snap1 寄存器组, 把当前计数器值保存到 snap0 寄存器组。因此每当快照触发时, 软件可以从 snap0 寄存器组读取到本次触发时的各计数器值, 并且可以从 snap1 寄存器组里读取到上一次快照触发时, 保存到 snap0 寄存器组的计数器值。而由再早些快照触发保存下来的计数器值会丢失。

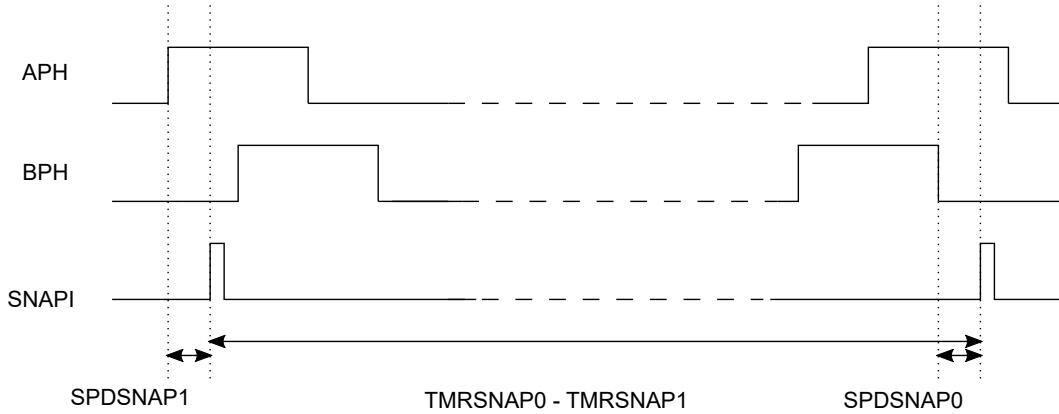


图 47: 快照功能示意图

图 47 演示了正交解码器快照功能的使用示意图, 假设快照由外部触发, 正交解码器的各定时器由 2 次 SNAPI 触发信号保存至快照寄存器数据 SNAP0 和 SNAP1。如图所示:

2 组快照间的时间可由定时器计数器值相减 ($TMR SNAP0 - TMR SNAP1$) 得到。第一次快照触发时, 与上一次相位计数器 PHCNT 更新的时间间隔可读取测速计数器的快照 SPDSNAP1 得到。第二次快照触发时, 与上一次相位计数器 PHCNT 更新的时间间隔可读取测速计数器的快照 SPDSNAP0 得到。

2 组快照间, 电机运行的距离可以通过比较相位计数器快照 PHSNAP0, PHSNAP1 以及 Z 相计数器快照 ZPHSNAP0, ZPHSNAP1 得到。

由此, 可以计算出电机运行的时间间隔, 速度等信息。

36.2.12 计数器复位

正交解码器支持通过以下方式复位所有计数器

- 用户软件置 CR [RSTCNT] 位为 1

复位后, 以下计数器

- PHCNT, 复位至 PHIDX
- ZPHCNT, 复位至 0
- SPDCNT, 以及各组测速日志计数器, SPDHISx, 复位至 0
- TMR CNT, 复位至 0

此外, 各组读取计数器和快照计数器内容也会清 0。

36.2.13 计数器暂停

正交解码器支持在 PAUSE 输入为逻辑 1 时, 暂停以下各计数器的计数:

- PHCNT

- ZPHCNT
- SPDCNT

36.2.14 中断、DMA、触发输出

正交解码器支持以下中断：

- 看门狗计数器超时，SR[WDGF] 标志位置 1
- HOME 标志位 SR[HOMEF] 置 1 时
- ZPH 标志位 SR[ZPHF] 置 1 时，
- 发生位置匹配事件，标志位 SR[POSCOMPF] 置 1 时

通过设置 IRQEN 寄存器相应位，可以打开或者关闭以上中断请求。

用户可以通过读取 SR 寄存器查询所有的标志位，SR 寄存器相应标志位写 1 可以清除标志位。

正交解码器支持以下 DMA 请求：

- 看门狗计数器超时，SR[WDGF] 标志位置 1
- HOME 标志位 SR[HOMEF] 置 1 时
- ZPH 标志位 SR[ZPHF] 置 1 时，
- 发生位置匹配事件，标志位 SR[POSCOMPF] 置 1 时

通过设置 DMAEN 寄存器内的相应位，可以打开或者关闭这些 DMA 请求。

正交解码器支持在以下情况发出长度为一个脉冲的触发输出信号 TRGO：

- 看门狗计数器超时，SR[WDGF] 标志位置 1
- HOME 标志位 SR[HOMEF] 置 1 时
- ZPH 标志位 SR[ZPHF] 置 1 时，
- 发生位置匹配事件，标志位 SR[POSCOMPF] 置 1 时

通过设置 TRGOEN 寄存器内的相应位，可以打开或者关闭这些触发输出。

36.3 QEI 寄存器

QEI 的寄存器列表如下：

QEI0 base address: 0xF0208000

QEI1 base address: 0xF0218000

QEI2 base address: 0xF0228000

QEI3 base address: 0xF0238000

地址偏移	名称	描述	复位值
0x0000	CR	控制寄存器	0x00000000
0x0004	PHCFG	相位配置寄存器	0x00000000
0x0008	WDGCFG	看门狗配置寄存器	0x00000000
0x000C	PHIDX	相位索引寄存器	0x00000000
0x0010	TRGOEN	触发输出使能寄存器	0x00000000
0x0014	READEN	读取事件使能寄存器	0x00000000
0x0018	ZCMP	Z 相比较器	0x00000000

地址偏移	名称	描述	复位值
0x001C	PHCMP	AB 相比较器	0x00000000
0x0020	SPDCMP	转速比较器	0x00000000
0x0024	DMAEN	DMA 请求使能寄存器	0x00000000
0x0028	SR	状态寄存器	0x00000000
0x002C	IRQEN	中断请求使能寄存器	0x00000000
0x0030	COUNT[CURRENT][Z]	Z 相计数器	0x00000000
0x0034	COUNT[CURRENT][PH]	AB 相计数器	0x00000000
0x0038	COUNT[CURRENT][SPD]	转速计数器	0x00000000
0x003C	COUNT[CURRENT][TMR]	定时器计数器	0x00000000
0x0040	COUNT[READ][Z]	Z 相读取寄存器	0x00000000
0x0044	COUNT[READ][PH]	AB 相读取寄存器	0x00000000
0x0048	COUNT[READ][SPD]	转速读取寄存器	0x00000000
0x004C	COUNT[READ][TMR]	定时器读取寄存器	0x00000000
0x0050	COUNT[SNAP0][Z]	Z 相快照寄存器 0	0x00000000
0x0054	COUNT[SNAP0][PH]	AB 相快照寄存器 0	0x00000000
0x0058	COUNT[SNAP0][SPD]	转速快照寄存器 0	0x00000000
0x005C	COUNT[SNAP0][TMR]	定时器快照寄存器 0	0x00000000
0x0060	COUNT[SNAP1][Z]	Z 相快照寄存器 1	0x00000000
0x0064	COUNT[SNAP1][PH]	AB 相快照寄存器 1	0x00000000
0x0068	COUNT[SNAP1][SPD]	转速快照寄存器 1	0x00000000
0x006C	COUNT[SNAP1][TMR]	定时器快照寄存器 1	0x00000000
0x0070	SPDHIS[SPDHIS0]	转速日志寄存器 0	0x00000000
0x0074	SPDHIS[SPDHIS1]	转速日志寄存器 1	0x00000000
0x0078	SPDHIS[SPDHIS2]	转速日志寄存器 2	0x00000000
0x007C	SPDHIS[SPDHIS3]	转速日志寄存器 3	0x00000000

表 193: QEI 寄存器列表

36.4 QEI 寄存器详细信息

QEI 的寄存器详细说明如下:

36.4.1 CR (0x0)

	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
READ														RSVD	HRSTSPD	HRSTPH	HRSTZ	RSVD	PAUSEPD	PAUSEPH	PAUSEZ	HRDIR1	HRDIR0	HFDIR1	HFDIR0	RSVD	SNAPEN	RSTCNT	RSVD		ENCTYP	
WO														RW	RW	RW	N/A	RW	RW	RW	RW	RW	RW	RW	N/A	RW	RW	N/A		RW		
	0	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	x	0	0	0	0	0	0	0	0	x	x	0	0	0	0	

CR [31:0]

位域	名称	描述
31	READ	1: 生成软件读取事件, 把 PHCNT, ZCNT, SPDCNT 和 TMRCNT 这些寄存器的值, 载入对应的读取寄存器
18	HRSTSPD	1: 当 H 相输入有效时, 复位 SPDCNT
17	HRSTPH	1: 当 H 相输入有效时, 复位 PHCNT
16	HRSTZ	1: 当 H 相输入有效时, 复位 ZCNT
14	PAUSESPD	1: 当 PAUSE 输入有效时, 暂定 SPDCNT
13	PAUSEPH	1: 当 PAUSE 输入有效时, 暂定 PHCNT
12	PAUSEZ	1: 当 PAUSE 输入有效时, 暂定 ZCNT
11	HRDIR1	1: HOMEF 标志位在 H 相输入上升沿, 并且电机反向选择 (DIR==1) 时置 1
10	HRDIR0	1: HOMEF 标志位在 H 相输入上升沿, 并且电机正向旋转 (DIR==0) 时置 1
9	HFDIR1	1: HOMEF 标志位在 H 相输入下降沿, 并且电机反向选择 (DIR==1) 时置 1
8	HFDIR0	1: HOMEF 标志位在 H 相输入下降沿, 并且电机正向旋转 (DIR==0) 时置 1
5	SNAPEN	1: 打开快照功能, 当 SNAPI 输入有效时, 把 PHCNT, ZCNT, SPDCNT 和 TMRCNT 这些寄存器的值, 载入对应的快照寄存器
4	RSTCNT	1: 将 ZCNT, TMRCNT 和 SPDCNT 重置为 0, 将 PHCNT 重置为 PHIDX 的值
1-0	ENCTYP	解码器模式控制位: 00: ABZ 模式 01: PD 模式 10: UD 模式 11: 保留

CR 位域

36.4.2 PHCFG (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD									ZONTCFG	PHCALIZ	PHMAX																				
N/A									RW	RW	RW																				
x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PHCFG [31:0]

位域	名称	描述
22	ZCNTCFG	1: 当 PHCNT 递增计数到达 PHMAX 时, ZCNT 加 1, 当 PHCNT 递减计数过 0 时, ZCNT 减 1 0: 当 Z 相输入有效时, ZCNT 按照电机旋转反向加 1 或减 1
21	PHCALIZ	1: 当 Z 相输入有效时, 重置 PHCNT 为 PHIDX
20-0	PHMAX	PHCNT 的计数上限, 当 PHCNT 计数递增到达 PHMAX 时, 会回滚为 0; 当 PHCNT 计数递减至 0 时, 会回滚为 PHMAX

PHCFG 位域

36.4.3 WDGCFG (0x8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WDGTO																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

WDGCFG [31:0]

位域	名称	描述
31	WDGEN	1: 使能看门狗计数器
30-0	WDGTO	看门狗计数器的超时的值

WDGCFG 位域

36.4.4 PHIDX (0xC)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD											PHIDX																				
N/A											RW																				
x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

PHIDX [31:0]

位域	名称	描述
20-0	PHIDX	PHCNT 的重置值, 如果 PHCALIZ 置 1, 当 Z 相输入有效时, PHCNT 重置为 PHIDX

PHIDX 位域

36.4.5 TRGOEN (0x10)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WDGFEN	HOMEFEN	POSCMPFEN	ZPHFEN	RSVD																											
RW	RW	RW	RW	N/A																											
0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	

TRGOEN [31:0]

位域	名称	描述
31	WDGFEN	WDGF 标志位触发输出 TRGO 使能位
30	HOMEFEN	HOMEF 标志位触发输出 TRGO 使能位
29	POSCMPFEN	POSCMPF 标志位触发输出 TRGO 使能位
28	ZPHFEN	ZPHF 标志位触发输出 TRGO 使能位

TRGOEN 位域

36.4.6 READEN (0x14)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WDGFEN	HOMEFEN	POSCMPFEN	ZPHFEN	RSVD																											
RW	RW	RW	RW	N/A																											
0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	

READEN [31:0]

位域	名称	描述
31	WDGFEN	WDGF 标志位生成读取事件使能位
30	HOMEFEN	HOMEF 标志位生成读取事件使能位
29	POSCMPFEN	POSCMPF 标志位生成读取事件使能位
28	ZPHFEN	ZPHF 标志位生成读取事件使能位

READEN 位域

36.4.7 ZCMP (0x18)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ZCMP																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

ZCMP [31:0]

位域	名称	描述
31-0	ZCMP	ZCNT 计时器位置匹配的比较值，当 ZCNT==ZCMP 时，匹配才成立

ZCMP 位域

36.4.8 PHCMP (0x1C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ZCMPDIS	DIRCMPDIS	DIRCMP	RSVD								PHCMP																				
RW	RW	RW	N/A								RW																				
0	0	0	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PHCMP [31:0]

位域	名称	描述
31	ZCMPDIS	1: 位置匹配时，忽略 ZCMP
30	DIRCMPDIS	1: 位置匹配时，忽略电机旋转方向 DIR
29	DIRCMP	配置匹配时的旋转方向比较 1: 位置匹配时，电机需反向旋转 (DIR==1) 0: 位置匹配时，电机需正向旋转 (DIR==0)
20-0	PHCMP	PHCNT 计时器位置匹配的比较值，当 PHCNT==PHCMP 时，匹配才成立

PHCMP 位域

36.4.9 SPDCMP (0x20)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SPDCMP																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

SPDCMP [31:0]

位域	名称	描述
31-0	SPDCMP	SPHCNT 计时器位置匹配的比较值，当 SPDCNT==SPDCMP 时，匹配才成立

SPDCMP 位域

36.4.10 DMAEN (0x24)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WDGFEN	HOMEFEN	POSCMPFEN	ZPHFEN	RSVD																											
RW	RW	RW	RW	N/A																											
0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	

DMAEN [31:0]

位域	名称	描述
31	WDGFEN	WDGF 标志位生成 DMA 请求使能位
30	HOMEFEN	HOMEF 标志位生成 DMA 请求使能位
29	POSCMPFEN	POSCMPF 标志位生成 DMA 请求使能位
28	ZPHFEN	ZPHF 标志位生成 DMA 请求使能位

DMAEN 位域

36.4.11 SR (0x28)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WDGF	HOMEF	POSCMPF	ZPHF	RSVD																											
RW	RW	RW	RW	N/A																											
0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	

SR [31:0]

位域	名称	描述
31	WDGF	看门狗超时标志位
30	HOMEF	HOMEF 标志位
29	POSCMPF	位置匹配标志位
28	ZPHF	ZPH 标志位

SR 位域

36.4.12 IRQEN (0x2C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WDGIE	HOMEIE	POSCMPIE	ZPHIE	RSVD																											
RW	RW	RW	RW	N/A																											

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x

IRQEN [31:0]

位域	名称	描述
31	WDGIE	WDGF 标志位生成中断请求使能位
30	HOMEIE	HOMEF 标志位生成中断请求使能位
29	POSCMPIE	POSCMPF 标志位生成中断请求使能位
28	ZPHIE	ZPHF 标志位生成中断请求使能位

IRQEN 位域

36.4.13 COUNT[Z] (0x30 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
ZCNT																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

COUNT[Z] [31:0]

位域	名称	描述
31-0	ZCNT	Z 相计数器 ZCNT

COUNT[Z] 位域

36.4.14 COUNT[PH] (0x34 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD	DIR	RSVD	ASTAT	BSTAT	RSVD												PHCNT														
N/A	RO	N/A	RO	RO	N/A												RO														
x	0	x	x	x	0	0	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

COUNT[PH] [31:0]

位域	名称	描述
30	DIR	旋转反向 0: 电机正向旋转 1: 电机反向旋转
26	ASTAT	A 相输入信号状态 1: A 相输入为逻辑 1 0: A 相输入为逻辑 0

位域	名称	描述
25	BSTAT	B 相输入信号状态 1: B 相输入为逻辑 1 0: B 相输入为逻辑 0
20-0	PHCNT	相位计数器 PHCNT

COUNT[PH] 位域

36.4.15 COUNT[SPD] (0x38 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DIR	ASTAT	BSTAT	RSVD														SPDCNT														
RO	RO	RW	N/A														RO														
0	0	0	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

COUNT[SPD] [31:0]

位域	名称	描述
31	DIR	旋转反向 0: 电机正向旋转 1: 电机反向旋转
30	ASTAT	A 相输入信号状态 1: A 相输入为逻辑 1 0: A 相输入为逻辑 0
29	BSTAT	B 相输入信号状态 1: B 相输入为逻辑 1 0: B 相输入为逻辑 0
27-0	SPDCNT	转速计数器 SPDCNT

COUNT[SPD] 位域

36.4.16 COUNT[TMR] (0x3C + 0x10 * n)

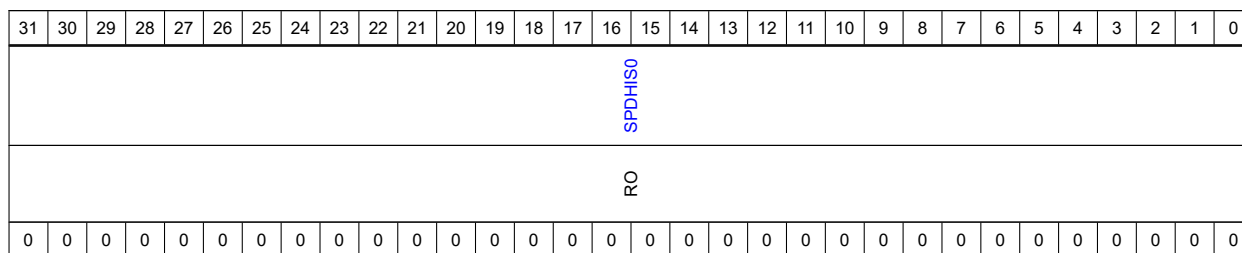
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
																TMRCNT															
																RO															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

COUNT[TMR] [31:0]

位域	名称	描述
31-0	TMRCNT	定时器计数器 TMRCNT

COUNT[TMR] 位域

36.4.17 SPDHIS (0x70 + 0x4 * n)



SPDHIS [31:0]

位域	名称	描述
31-0	SPDHIS0	SPDCNT 的日志 0，当 A 相、B 相信号从逻辑 0，逻辑 0 变成其他状态时，从 SPDCNT 载入

SPDHIS 位域

37 霍尔传感器接口 HALL

本章节介绍本产品霍尔传感器接口 HALL 的主要功能和特性:

37.1 特性总结

本章节介绍霍尔传感器接口 HALL 的主要特性:

- 支持 U, V, W 三相输入信号检测
- 测速计数器
- 测速计数器日志功能
- 支持同一时刻读取多个计数器
- 支持计数器快照功能, 由硬件信号触发
- 32 位定时器用作计时
- 支持看门狗计数器

霍尔传感器接口 HALL 的框图如图 48。

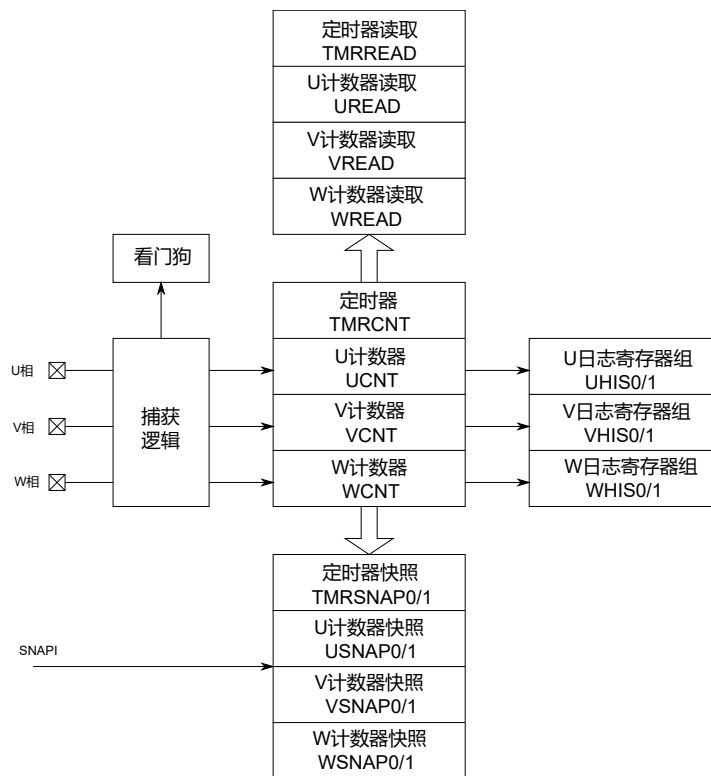


图 48: 霍尔传感器 HALL 框图

37.2 功能描述

本章节描述霍尔传感器接口 HALL 的功能。

37.2.1 U, V, W 相输入

霍尔传感器接口支持 3 个输入信号: U, V, W。每当输入信号之一发生翻转时, SR[PHUPTF] 标志位会置 1。

用户也可以通过 SR 寄存器的 UF, VF, WF 这三个标志位来单独判断 U, V, W 三相输入信号的翻转情况。

注意, PHUPTF, UF, VF, WF 这些标志位不会自动清除, 用户需要及时通过对对应标志位写 1 来清除这些标志位。以此保证标志位的实时性。

37.2.2 U, V, W 计数器

霍尔传感器接口支持 3 个计数器, 分别记录输入信号 U, V, W 的长度信息。这三个测速计数器以霍尔传感器接口的时钟运行, 每个时钟周期 +1, 可以用来记录输入信号的宽度, 即 U/V/W 保持逻辑 0 或者逻辑 1 时长。具体行为如下:

U 计数器 (UCNT) 会在输入信号 U 捕获到上升沿时, 把计数器值保存到 U 日志计数器 0 (UHIS0), 再将计数器清 0, 重新计数。它会在输入信号 U 捕获到下降沿时, 把计数器值保存到 U 日志计数器 1 (UHIS1), 再将计数器清 0, 重新计数。

V 计数器 (VCNT) 会在输入信号 V 捕获到上升沿时, 把计数器值保存到 V 日志计数器 0 (VHIS0), 再将计数器清 0, 重新计数。它会在输入信号 V 捕获到下降沿时, 把计数器值保存到 V 日志计数器 1 (VHIS1), 再将计数器清 0, 重新计数。

W 计数器 (WCNT) 会在输入信号 W 捕获到上升沿时, 把计数器值保存到 W 日志计数器 0 (WHIS0), 再将计数器清 0, 重新计数。它会在输入信号 W 捕获到下降沿时, 把计数器值保存到 W 日志计数器 1 (WHIS1), 再将计数器清 0, 重新计数。

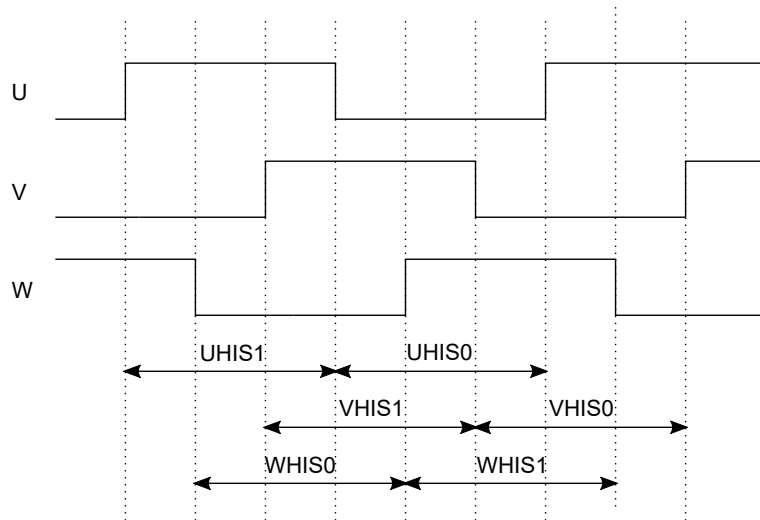


图 49: U, V, W 日志计数器示意图

37.2.3 定时器

定时器 (TMRCNT) 是个以霍尔传感器接口时钟运行的 32 位定时器。在每个时钟周期累加。这个定时器可作为霍尔传感器接口的全局时间计数。

37.2.4 提前触发

由于机械以及电信号的延时, 用户有可能希望在霍尔传感器输入 U, V, W 上捕获到翻转之前就产生中断或者事件来执行必要的操作, 比如电机换相等。

霍尔传感器接口支持通过配置 UVWCFG[PRECNT] 位, 来设置提前量。这样, 在计数器 xCNT 计数到对应日志测速计数器减去提前量时 (xCNT == xHIS0 - PRECNT), 即产生提前触发事件, SR[PHPREF] 标志位置 1。这个标志位既可以产生中断, DMA 请求, 也可以用作触发输出。

注意，当霍尔传感器接口在复位之后，缺乏历史数据，日志测速计数器值是不可靠的。由于提前触发的提前量是基于日志测速寄存器，因此，SR[PHPREF] 标志位置 1 的时刻也不可预测。建议用户霍尔传感器接口采集完整的 U, V, W 输入信号一定时间后，再使用提前触发功能。

37.2.5 延时事件

用户可以配置 PHCFG[DLYCNT]，在 U, V, W 信号翻转 (SR[PHUPTF] 位置 1) 之后，延时一定的时钟周期。或者在提前触发事件 (SR[PHPREF] 位置 1) 之后延时一定的时钟周期，产生延时事件，SR[PHDLYF] 标志位置 1。

用户通过配置 PHCFG[DLYSEL] 来选择延时的起点：

- 1'b0，在 U, V, W 信号翻转 (SR[PHUPT] 置 1) 之后延时，即当 $xCNT == DLYCNT$ 时，SR[PHDLYF] 标志位置 1
- 1'b1，在提前触发事件 (SR[PHPREF] 置 1) 之后延时，即当 $xCNT == xHIS0 - PRECNT + DLYCNT$ 时，SR[DLY] 标志位置 1

SR[PHDLYF] 标志位置 1 时，既可以产生中断，DMA 请求，也可以用作触发输出。

37.2.6 看门狗计数器

看门狗计数器是个以霍尔传感器接口时钟运行的 31 位定时器，在每个时钟周期累加，看门狗计数器在检测到 U、V、W 输入信号的任意翻转时会清零。用户可以任意设置 WDGCFG 寄存器来配置超时的时间。看门狗计数器的作用是，如果发生电机停转超过一定时间，为用户提供警报。

用户把 WDGCFG[WDGEN] 位置 1，即可打开看门狗计数器。通过 WDGCFG[WDGTO] 位可以设置看门狗计数器的超时长度，当看门狗计数达到超时，SR[WDGF] 标志位置位。用户通过 SR[WDGF] 写 1 清除该标志位时，看门狗计数器也会随之清零。

37.2.7 计数器读取和快照功能

霍尔传感器接口为它的计数器专门设计了读取接口，方便用户一次读取足够的电机位置和速度信息。

用户可以从计数器寄存器组读取各个计数器的实时信息：

- U, V, W 计数器：UCNT, VCNT, WCNT
- TMRcnt，定时器。

在发生读取事件时，霍尔传感器接口会把各个计数器的值保存到以下读取 (READ) 寄存器组里。以此保证用户读到的各种计数器值，以及它们所反映的位置和速度信息是严格同一时刻的。

- U, V, W 的 READ 寄存器，保存 U/V/W 计数器的信息和 U/V/W 的输入状态信息，包括 UREAD, VREAD, WREAD
- TMRREAD，保存定时器的计时信息。

读取事件可以是：

- 软件触发，用户通过软件把 CR[READ] 位置 1
- 硬件触发，当以下标志位置 1 时，并且与之对应的硬件读取位 (READEN) 也置 1 时：
 - 看门狗超时，SR[WDGF] 位置 1
 - U/V/W 任一输入信号翻转，SR[PHUDTF] 位置 1
 - U 信号翻转，SR[UF] 位置 1
 - V 信号翻转，SR[VF] 位置 1

- W 信号翻转, SR[WF] 位置 1
- 发生提前触发事件, SR[PHPREF] 位置 1
- 发生延时事件, SR[PHDLYF] 位置 1

用户可以把硬件触发读取事件和中断配合使用。例如, 用户通过 IRQEN 寄存器打开了 U/V/W 任意信号翻转的中断, 同时通过 READEN 寄存器打开了硬件读取。SR[PHUDTF] 标志位触发中断时, 同时触发读取事件, 各个计数器组保存到读取寄存器组。这样, 用户可以在中断服务程序里, 直接通过读取寄存器组获得信号翻转时, 各个计数器的实时信息, 避免中断延时造成的数据失真。

计数器快照功能则由硬件触发, 霍尔传感器接口会检测快照触发输入 SNAPI, 在这个输入捕获到上升沿时, 将各个计数器的值保存到以下快照 (snap0/snap1) 寄存器组里。和读取 (READ) 寄存器组一样, 快照寄存器组里的各种计数器值, 以及它们所反映的位置和速度信息是严格同一时刻的。

- U, V, W 计数器的 SNAP0 / SNAP 1 寄存器, 保存 U/V/W 计数器的信息和 U/V/W 的输入状态信息, USNAP0 / USNAP1, VSNAP0 / VSNAP1, WSNAP0 / WSNAP1,
- TMRSNAP0 / TMRSNAP 1, 保存定时器的计时信息。

注意, 快照触发输入信号长度不要超过一个霍尔传感器接口时钟周期。

注意, 在快照触发输入捕获到上升沿时, 霍尔传感器接口硬件总是会把 snap0 寄存器组的值转存到 snap1 寄存器组, 把当前计数器值保存到 snap0 寄存器组。因此每当快照触发时, 软件可以从 snap0 寄存器组读取到本次触发时的各计数器值, 并且可以从 snap1 寄存器组里读取到上一次快照触发时, 保存到 snap0 寄存器组的计数器值。而由再早些快照触发保存下来的计数器值会丢失。

37.2.8 计数器复位

正交解码器支持通过以下方式复位所有计数器

- 用户软件置 CR [RSTCNT] 位为 1

复位后, 以下计数器

- UCNT, 复位至 0
- VCNT, 复位至 0
- WCNT, 复位至 0
- TMRCNT, 复位至 0

此外, 各组读取计数器和快照计数器内容也会清 0。

37.2.9 中断、DMA、触发输出

霍尔传感器接口支持以下中断:

- 看门狗计数器超时, SR[WDGF] 标志位置 1
- U/V/W 任一输入信号翻转, SR[PHUDTF] 位置 1
- U 信号翻转, SR[UF] 位置 1
- V 信号翻转, SR[VF] 位置 1
- W 信号翻转, SR[WF] 位置 1
- 发生提前触发事件, SR[PHPREF] 位置 1
- 发生延时事件, SR[PHDLYF] 位置 1

通过设置 IRQEN 寄存器相应位, 可以打开或者关闭以上中断请求。

用户可以通过读取 SR 寄存器查询所有的标志位, SR 寄存器相应标志位写 1 可以清除标志位。

正交解码器支持以下 DMA 请求：

- 看门狗计数器超时，SR[WDGF] 标志位置 1
- UV/W 任一输入信号翻转，SR[PHUDTF] 位置 1
- U 信号翻转，SR[UF] 位置 1
- V 信号翻转，SR[VF] 位置 1
- W 信号翻转，SR[WF] 位置 1
- 发生提前触发事件，SR[PHPREF] 位置 1
- 发生延时效件，SR[PHDLYF] 位置 1

通过设置 DMAEN 寄存器内的相应位，可以打开或者关闭这些 DMA 请求。

正交解码器支持在以下情况发出长度为一个脉冲的触发输出信号 TRGO：

- 看门狗计数器超时，SR[WDGF] 标志位置 1
- UV/W 任一输入信号翻转，SR[PHUDTF] 位置 1
- U 信号翻转，SR[UF] 位置 1
- V 信号翻转，SR[VF] 位置 1
- W 信号翻转，SR[WF] 位置 1
- 发生提前触发事件，SR[PHPREF] 位置 1
- 发生延时效件，SR[PHDLYF] 位置 1

通过设置 TRGOEN 寄存器内的相应位，可以打开或者关闭这些触发输出。

37.3 HALL 寄存器列表

HALL 的寄存器列表如下：

HALL0 base address: 0xF0204000

HALL1 base address: 0xF0214000

HALL2 base address: 0xF0224000

HALL3 base address: 0xF0234000

地址偏移	名称	描述	复位值
0x0000	CR	控制寄存器	0x00000000
0x0004	PHCFG	相位配置寄存器	0x00000000
0x0008	WDGCFG	看门狗配置寄存器	0x00000000
0x000C	UVWCFG	UVW 配置寄存器	0x00000000
0x0010	TRGOEN	触发输出使能寄存器	0x00000000
0x0014	READEN	读取事件使能寄存器	0x00000000
0x0024	DMAEN	DMA 请求使能寄存器	0x00000000
0x0028	SR	状态寄存器	0x00000000
0x002C	IRQEN	中断请求使能寄存器	0x00000000
0x0030	COUNT[CURRENT][W]	W 相计数器	0x00000000
0x0034	COUNT[CURRENT][V]	V 相计数器	0x00000000
0x0038	COUNT[CURRENT][U]	U 相计数器	0x00000000
0x003C	COUNT[CURRENT][TMR]	定时器计数器	0x00000000

地址偏移	名称	描述	复位值
0x0040	COUNT[READ][W]	W 相读取寄存器	0x00000000
0x0044	COUNT[READ][V]	V 相读取寄存器	0x00000000
0x0048	COUNT[READ][U]	U 相读取寄存器	0x00000000
0x004C	COUNT[READ][TMR]	定时器读取寄存器	0x00000000
0x0050	COUNT[SNAP0][W]	W 相快照寄存器 0	0x00000000
0x0054	COUNT[SNAP0][V]	V 相快照寄存器 0	0x00000000
0x0058	COUNT[SNAP0][U]	U 相快照寄存器 0	0x00000000
0x005C	COUNT[SNAP0][TMR]	定时器快照寄存器 0	0x00000000
0x0060	COUNT[SNAP1][W]	W 相快照寄存器 1	0x00000000
0x0064	COUNT[SNAP1][V]	V 相快照寄存器 1	0x00000000
0x0068	COUNT[SNAP1][U]	U 相快照寄存器 1	0x00000000
0x006C	COUNT[SNAP1][TMR]	定时器快照寄存器 1	0x00000000
0x0070	HIS[U][HIS0]	U 相日志寄存器 0	0x00000000
0x0074	HIS[U][HIS1]	U 相日志寄存器 1	0x00000000
0x0078	HIS[V][HIS0]	V 相日志寄存器 0	0x00000000
0x007C	HIS[V][HIS1]	V 相日志寄存器 1	0x00000000
0x0080	HIS[W][HIS0]	W 相日志寄存器 0	0x00000000
0x0084	HIS[W][HIS1]	W 相日志寄存器 1	0x00000000

表 194: HALL 寄存器列表

37.4 HALL 寄存器详细信息

HALL 的寄存器详细说明如下:

37.4.1 CR (0x0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
READ								RSVD								RSVD			SNAPEN								RSTCNT		RSVD		RSVD
WO								N/A								N/A			RW								RW		N/A		N/A
0	0	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	

CR [31:0]

位域	名称	描述
31	READ	1: 生成软件读取事件, 把 UCNT, VCNT, W.CNT 和 TMRcnt 这些寄存器的值, 载入对应的读取寄存器。置 1 后硬件会自动清零此位, 此位读取值总为 0
11	SNAPEN	1: 打开快照功能, 当 SNAPI 输入有效时, 把 UCNT, VCNT, WCNT 和 TMRcnt 这些寄存器的值, 载入对应的快照寄存器
4	RSTCNT	1: 重置所有的计数器和对应的快照寄存器

位域	名称	描述
----	----	----

CR 位域

37.4.2 PHCFG (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DLYSEL	RSVD								DLYCNT																						
	N/A								RW																						
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PHCFG [31:0]

位域	名称	描述
31	DLYSEL	该位选择延时的起点： 1: 在提前触发事件（SR[PHPREF] 置 1）之后延时 0: 在 U, V, W 信号翻转（SR[PHUPT] 置 1）之后延时
23-0	DLYCNT	延时的长度，以时钟周期为单位。

PHCFG 位域

37.4.3 WDGCFG (0x8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WDGEN	WDGTO																														
	RW																														
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

WDGCFG [31:0]

位域	名称	描述
31	WDGEN	1: 使能看门狗
30-0	WDGTO	看门狗计数器的超时值

WDGCFG 位域

37.4.4 UVWCFG (0xC)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD								PRECNT																							

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
N/A								RW																							
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

UVWCFG [31:0]

位域	名称	描述
23-0	PRECNT	提前事件的提前量，以时钟周期位单位。

UVWCFG 位域

37.4.5 TRGOEN (0x10)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WDGEN	PHUPTEN	PHPREEN	PHDLYEN	RSVD	RSVD	RSVD	RSVD	UFEN	VFEN	WFEN	RSVD																				
RW	RW	RW	RW	N/A	N/A	N/A	N/A	RW	RW	RW	N/A																				
0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	

TRGOEN [31:0]

位域	名称	描述
31	WDGEN	WDGF 标志位触发输出 TRGO 使能位
30	PHUPTEN	PHUPTF 标志位触发输出 TRGO 使能位
29	PHPREEN	PHPREF 标志位触发输出 TRGO 使能位
28	PHDLYEN	PHDLYF 标志位触发输出 TRGO 使能位
23	UFEN	UF 标志位触发输出 TRGO 使能位
22	VFEN	VF 标志位触发输出 TRGO 使能位
21	WFEN	WF 标志位触发输出 TRGO 使能位

TRGOEN 位域

37.4.6 READEN (0x14)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WDGEN	PHUPTEN	PHPREEN	PHDLYEN	RSVD	RSVD	RSVD	RSVD	UFEN	VFEN	WFEN	RSVD																				
RW	RW	RW	RW	N/A	N/A	N/A	N/A	RW	RW	RW	N/A																				
0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	

READEN [31:0]

位域	名称	描述
31	WDGEN	WDGF 标志位读取事件使能位
30	PHUPTEN	PHUPTF 标志位读取事件使能位
29	PHPREEN	PHPREF 标志位读取事件使能位
28	PHDLYEN	PHDLYF 标志位读取事件使能位
23	UFEN	UF 标志位读取事件使能位
22	VFEN	VF 标志位读取事件使能位
21	WFEN	WF 标志位读取事件使能位

READEN 位域

37.4.7 DMAEN (0x24)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WDGEN	PHUPTEN	PHPREEN	PHDLYEN	RSVD	RSVD	RSVD	RSVD	UFEN	VFEN	WFEN												RSVD									
RW	RW	RW	RW	N/A	N/A	N/A	N/A	RW	RW	RW												N/A									
0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	

DMAEN [31:0]

位域	名称	描述
31	WDGEN	WDGF 标志位 DMA 请求使能位
30	PHUPTEN	PHUPTF 标志位 DMA 请求使能位
29	PHPREEN	PHPREF 标志位 DMA 请求使能位
28	PHDLYEN	PHDLYF 标志位 DMA 请求使能位
23	UFEN	UF 标志位 DMA 请求使能位
22	VFEN	VF 标志位 DMA 请求使能位
21	WFEN	WF 标志位 DMA 请求使能位

DMAEN 位域

37.4.8 SR (0x28)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WDGF	PHUPTF	PHPREF	PHDLYF	RSVD	RSVD	RSVD	RSVD	UF	VF	WF												RSVD									
RW	RW	RW	RW	N/A	N/A	N/A	N/A	RW	RW	RW												N/A									
0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	

SR [31:0]

位域	名称	描述
31	WDGF	看门狗超时标志位
30	PHUPTF	相位更新标志位，当 U 相，V 相，W 相中任一信号翻转时置 1
29	PHPREF	提前事件标志位，会在 U 相，V 相，W 相中任一信号翻转的 PRECNT 个时钟周期之前置 1
28	PHDLYF	延后事件标志位，根据 DLYSEL 位的配置，在 U 相，V 相，W 相中任一信号翻转之后，或者在提前事件标志位置 1 后，DLYCNT 个时钟周期后置 1
23	UF	U 相标志位，U 相信号翻转时置 1
22	VF	V 相标志位，V 相信号翻转时置 1
21	WF	W 相标志位，W 相信号翻转时置 1

SR 位域

37.4.9 IRQEN (0x2C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WDGIE	PHUPTIE	PHPREIE	PHDLYIE	RSVD	RSVD	RSVD	RSVD	UFIE	VFIE	WFIE	RSVD																				
RW	RW	RW	RW	N/A	N/A	N/A	N/A	RW	RW	RW	N/A																				
0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x

IRQEN [31:0]

位域	名称	描述
31	WDGIE	WDGF 标志位中断请求使能位
30	PHUPTIE	PHUPTF 标志位中断请求使能位
29	PHPREIE	PHPREF 标志位中断请求使能位
28	PHDLYIE	PHDLYF 标志位中断请求使能位
23	UFIE	UF 标志位中断请求使能位
22	VFIE	VF 标志位中断请求使能位
21	WFIE	WF 标志位中断请求使能位

IRQEN 位域

37.4.10 COUNT[W] (0x30 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD				WCNT																											
N/A				RO																											
x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

COUNT[W] [31:0]

位域	名称	描述
27-0	WCNT	W 相计数器

COUNT[W] 位域

37.4.11 COUNT[V] (0x34 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD	RSVD	RSVD																														
N/A	N/A	N/A																														
0	0	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

COUNT[V] [31:0]

位域	名称	描述
27-0	VCNT	V 相计数器

COUNT[V] 位域

37.4.12 COUNT[U] (0x38 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DIR	USTAT	VSTAT	WSTAT																												
RO	RO	RO	RO																												
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

COUNT[U] [31:0]

位域	名称	描述
31	DIR	旋转反向 0: 电机正向旋转 1: 电机反向旋转
30	USTAT	U 相输入信号状态 1: U 相输入为逻辑 1 0: U 相输入为逻辑 0
29	VSTAT	V 相输入信号状态 1: V 相输入为逻辑 1 0: V 相输入为逻辑 0

位域	名称	描述
28	WSTAT	W 相输入信号状态 1: W 相输入为逻辑 1 0: W 相输入为逻辑 0
27-0	UCNT	U 相计数器

COUNT[U] 位域

37.4.13 COUNT[TMR] (0x3C + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
TIMER																																	
RO																																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

COUNT[TMR] [31:0]

位域	名称	描述
31-0	TIMER	定时器计数器

COUNT[TMR] 位域

37.4.14 HIS[HIS0] (0x70 + 0x8 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
UHIS0																																
RO																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

HIS[HIS0] [31:0]

位域	名称	描述
31-0	UHIS0	U 相计数器日志 0, U 相输入上升沿时从 U 相计数器载入

HIS[HIS0] 位域

37.4.15 HIS[HIS1] (0x74 + 0x8 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
UHIS1																																
RO																																

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

HIS[HIS1] [31:0]

位域	名称	描述
31-0	UHis1	U 相计数器日志 1, U 相输入下降沿时从 U 相计数器载入

HIS[HIS1] 位域

38 互联管理器 TRGM

在本产品上，多个外设的输入输出信号可以相互连接，使得多个外设可以相互配合使用。互联管理器可以配置这些连接。

互联管理器支持若干输入输出（IO），可以把这些 IO 分配给连接到互联管理器的外设，用作它们的输入或者输出。

本产品上，互联管理器的输入信号分配，请查阅[小节 33.5.1](#)。

本产品上，互联管理器的输出信号分配，请查阅[小节 33.5.2](#)。

互联管理器输入配有数字滤波器，可以对一些信号进行滤波。

本产品上，互联管理器的数字滤波器分配，请查阅[小节 33.5.4](#)。

互联管理器也管理外设的 DMA 请求，把选中的 DMA 请求发送到 DMA 控制器。

本产品上，互联管理器的 DMA 请求信号分配，请查阅[小节 33.5.3](#)。

38.1 特性总结

本章节介绍互联管理器 TRGM（Trigger Manager）的主要特性：

- 多路复选器（MUX）阵列
- 支持多个输入和多个输出
- 每个输出都可以单独配置，从众多输入中选择
- 输入信号数字滤波器
- 输出信号极性取反
- 信号边沿到脉冲转换
- DMA 请求管理，管理 PWMT，QDEC 和 HALL 的 DMA 请求

38.2 功能描述

本章节描述互联管理器 TRGM 的功能。

38.2.1 管理器信号输入输出复选器

用户通过配置互联管理器寄存器，可以把 TRGM 的任意输入信号连接到互相管理器的输出，配置 TRGOCFGx[OCFG] 位来从 TRGM 的输入中选择一个，作为 OUTx 的输出。

38.2.2 输出配置

对于互联管理器的输出，在选择了信号输入后，用户还可以通过配置 TRGOCFGx[OPOL] 位，对输出取反。TRGOCFGx[OPOL] 位置 0 时，输出信号不变，置 1 时，输出信号取反。

此外，互联管理器的输出配置支持对信号进行边沿到脉冲的转换。TRGOCFGx[RPULSE] 位置 1 时，输入信号的每一个上升沿，都会输出宽度为一个互联管理器时钟周期长度的脉冲。

TRGOCFGx[FPULSE] 位置 1 时，输入信号的每一个下降沿，都会输出宽度为一个互联管理器时钟周期长度的脉冲。

38.2.3 数字滤波器

互联管理器 TRGM 为部分输入信号提供数字滤波器，用户可以通过 `FILTCFGx[MODE]` 寄存器滤波器的工作模式：

- 3'b000，旁路模式，数字滤波器关闭
- 3'b100，滤刺模式，滤波器输入翻转后，输出也会立即翻转，之后会在一定时间内无视滤波器的输入。这个模式下，滤波器输出会紧随输入，同时会避免输出信号出现毛刺。
- 3'b101，延时滤波器，滤波器输入翻转后需要保持一定时间，滤波器输出才会翻转
- 3'b110，滤峰模式，滤波器输入置逻辑 1 后，需要保持一定时间，滤波器输出才会置逻辑 1，而滤波器输入置 0，滤波器输出会立即置 0，这个模式的目的是滤除不够长的输入波峰。
- 3'b111，滤谷模式，滤波器输入置逻辑 0 后，需要保持一定时间，滤波器输出才会置逻辑 0，而滤波器输入置 1，滤波器输出会立即置 1，这个模式的目的是滤除不够长的输入波谷。

用户可以通过 `FILTCFGx[FILTLEN]` 寄存器位配置滤波器的滤波宽度。单位是互联管理器的时钟周期。

用户可以通过把 `FILTCFGx[OUTINV]` 位置 1 来将滤波器的输出取反。

38.2.4 DMA 请求管理

互联管理器支持管理与它互联的部分外设的 DMA 请求，这些外设的 DMA 请求通过互联管理器转发到 DMA-MUX。

互联管理器支持 4 个 DMA 请求，用户可以配置 `DMACFG0~DMACFG3` 寄存器，从下表中选择输出到 DMA 控制器的 DMA 请求。

38.3 TRGM 寄存器列表

TRGM 的寄存器列表如下：

TRGM0 base address: 0xF020C000

TRGM1 base address: 0xF021C000

TRGM2 base address: 0xF022C000

TRGM3 base address: 0xF023C000

地址偏移	名称	描述	复位值
0x0000	<code>FILTCFG[PWM_IN0]</code>	滤波器配置寄存器	0x00000000
0x0004	<code>FILTCFG[PWM_IN1]</code>	滤波器配置寄存器	0x00000000
0x0008	<code>FILTCFG[PWM_IN2]</code>	滤波器配置寄存器	0x00000000
0x000C	<code>FILTCFG[PWM_IN3]</code>	滤波器配置寄存器	0x00000000
0x0010	<code>FILTCFG[PWM_IN4]</code>	滤波器配置寄存器	0x00000000
0x0014	<code>FILTCFG[PWM_IN5]</code>	滤波器配置寄存器	0x00000000
0x0018	<code>FILTCFG[PWM_IN6]</code>	滤波器配置寄存器	0x00000000
0x001C	<code>FILTCFG[PWM_IN7]</code>	滤波器配置寄存器	0x00000000
0x0020	<code>FILTCFG[TRGM_IN0]</code>	滤波器配置寄存器	0x00000000
0x0024	<code>FILTCFG[TRGM_IN1]</code>	滤波器配置寄存器	0x00000000
0x0028	<code>FILTCFG[TRGM_IN2]</code>	滤波器配置寄存器	0x00000000
0x002C	<code>FILTCFG[TRGM_IN3]</code>	滤波器配置寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0030	FILTCFG[TRGM_IN4]	滤波器配置寄存器	0x00000000
0x0034	FILTCFG[TRGM_IN5]	滤波器配置寄存器	0x00000000
0x0038	FILTCFG[TRGM_IN6]	滤波器配置寄存器	0x00000000
0x003C	FILTCFG[TRGM_IN7]	滤波器配置寄存器	0x00000000
0x0040	FILTCFG[TRGM_IN8]	滤波器配置寄存器	0x00000000
0x0044	FILTCFG[TRGM_IN9]	滤波器配置寄存器	0x00000000
0x0048	FILTCFG[TRGM_IN10]	滤波器配置寄存器	0x00000000
0x004C	FILTCFG[TRGM_IN11]	滤波器配置寄存器	0x00000000
0x0100	TRGOCFG[TRGM_OUT0]	TRGM 输出配置寄存器	0x00000000
0x0104	TRGOCFG[TRGM_OUT1]	TRGM 输出配置寄存器	0x00000000
0x0108	TRGOCFG[TRGM_OUT2]	TRGM 输出配置寄存器	0x00000000
0x010C	TRGOCFG[TRGM_OUT3]	TRGM 输出配置寄存器	0x00000000
0x0110	TRGOCFG[TRGM_OUT4]	TRGM 输出配置寄存器	0x00000000
0x0114	TRGOCFG[TRGM_OUT5]	TRGM 输出配置寄存器	0x00000000
0x0118	TRGOCFG[TRGM_OUT6]	TRGM 输出配置寄存器	0x00000000
0x011C	TRGOCFG[TRGM_OUT7]	TRGM 输出配置寄存器	0x00000000
0x0120	TRGOCFG[TRGM_OUT8]	TRGM 输出配置寄存器	0x00000000
0x0124	TRGOCFG[TRGM_OUT9]	TRGM 输出配置寄存器	0x00000000
0x0128	TRGOCFG[TRGM_OUT10]	TRGM 输出配置寄存器	0x00000000
0x012C	TRGOCFG[TRGM_OUT11]	TRGM 输出配置寄存器	0x00000000
0x0130	TRGOCFG[TRGM_OUTX0]	TRGM 输出配置寄存器	0x00000000
0x0134	TRGOCFG[TRGM_OUTX1]	TRGM 输出配置寄存器	0x00000000
0x0138	TRGOCFG[PWM_SYNCI]	TRGM 输出配置寄存器	0x00000000
0x013C	TRGOCFG[PWM_FRCI]	TRGM 输出配置寄存器	0x00000000
0x0140	TRGOCFG[PWM_FRCSYNCI]	TRGM 输出配置寄存器	0x00000000
0x0144	TRGOCFG[PWM_SHRLDSYNCI]	TRGM 输出配置寄存器	0x00000000
0x0148	TRGOCFG[PWM_FAULTI0]	TRGM 输出配置寄存器	0x00000000
0x014C	TRGOCFG[PWM_FAULTI1]	TRGM 输出配置寄存器	0x00000000
0x0150	TRGOCFG[PWM_FAULTI2]	TRGM 输出配置寄存器	0x00000000
0x0154	TRGOCFG[PWM_FAULTI3]	TRGM 输出配置寄存器	0x00000000
0x0158	TRGOCFG[PWM_IN8]	TRGM 输出配置寄存器	0x00000000
0x015C	TRGOCFG[PWM_IN9]	TRGM 输出配置寄存器	0x00000000
0x0160	TRGOCFG[PWM_IN10]	TRGM 输出配置寄存器	0x00000000
0x0164	TRGOCFG[PWM_IN11]	TRGM 输出配置寄存器	0x00000000
0x0168	TRGOCFG[PWM_IN12]	TRGM 输出配置寄存器	0x00000000
0x016C	TRGOCFG[PWM_IN13]	TRGM 输出配置寄存器	0x00000000
0x0170	TRGOCFG[PWM_IN14]	TRGM 输出配置寄存器	0x00000000
0x0174	TRGOCFG[PWM_IN15]	TRGM 输出配置寄存器	0x00000000
0x0178	TRGOCFG[PLA_IN0]	TRGM 输出配置寄存器	0x00000000
0x017C	TRGOCFG[PLA_IN1]	TRGM 输出配置寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0180	TRGOCFG[PLA_IN2]	TRGM 输出配置寄存器	0x00000000
0x0184	TRGOCFG[PLA_IN3]	TRGM 输出配置寄存器	0x00000000
0x0188	TRGOCFG[PLA_IN4]	TRGM 输出配置寄存器	0x00000000
0x018C	TRGOCFG[PLA_IN5]	TRGM 输出配置寄存器	0x00000000
0x0190	TRGOCFG[PLA_IN6]	TRGM 输出配置寄存器	0x00000000
0x0194	TRGOCFG[PLA_IN7]	TRGM 输出配置寄存器	0x00000000
0x0198	TRGOCFG[QEI_A]	TRGM 输出配置寄存器	0x00000000
0x019C	TRGOCFG[QEI_B]	TRGM 输出配置寄存器	0x00000000
0x01A0	TRGOCFG[QEI_Z]	TRGM 输出配置寄存器	0x00000000
0x01A4	TRGOCFG[QEI_H]	TRGM 输出配置寄存器	0x00000000
0x01A8	TRGOCFG[QEI_PAUSE]	TRGM 输出配置寄存器	0x00000000
0x01AC	TRGOCFG[QEI_SNAPI]	TRGM 输出配置寄存器	0x00000000
0x01B0	TRGOCFG[HALL_U]	TRGM 输出配置寄存器	0x00000000
0x01B4	TRGOCFG[HALL_V]	TRGM 输出配置寄存器	0x00000000
0x01B8	TRGOCFG[HALL_W]	TRGM 输出配置寄存器	0x00000000
0x01BC	TRGOCFG[HALL_SNAPI]	TRGM 输出配置寄存器	0x00000000
0x01C0	TRGOCFG[ADC0_STRGI]	TRGM 输出配置寄存器	0x00000000
0x01C4	TRGOCFG[ADC1_STRGI]	TRGM 输出配置寄存器	0x00000000
0x01C8	TRGOCFG[ADC2_STRGI]	TRGM 输出配置寄存器	0x00000000
0x01D0	TRGOCFG[ADCX_PTRGI0A]	TRGM 输出配置寄存器	0x00000000
0x01D4	TRGOCFG[ADCX_PTRGI0B]	TRGM 输出配置寄存器	0x00000000
0x01D8	TRGOCFG[ADCX_PTRGI0C]	TRGM 输出配置寄存器	0x00000000
0x01DC	TRGOCFG[GPTMRA_SYNCI]	TRGM 输出配置寄存器	0x00000000
0x01E0	TRGOCFG[GPTMRA_IN2]	TRGM 输出配置寄存器	0x00000000
0x01E4	TRGOCFG[GPTMRA_IN3]	TRGM 输出配置寄存器	0x00000000
0x01E8	TRGOCFG[DAC_BUF_TRIG]	TRGM 输出配置寄存器	0x00000000
0x01EC	TRGOCFG[DAC0_STEP_TRIG]	TRGM 输出配置寄存器	0x00000000
0x01F0	TRGOCFG[DAC1_STEP_TRIG]	TRGM 输出配置寄存器	0x00000000
0x01F4	TRGOCFG[CMPI_WIN]	TRGM 输出配置寄存器	0x00000000
0x01F8	TRGOCFG[CAN_PTPC0_CAP]	TRGM 输出配置寄存器	0x00000000
0x01FC	TRGOCFG[CAN_PTPC1_CAP]	TRGM 输出配置寄存器	0x00000000
0x0200	TRGOCFG[SDFM_EVT0]	TRGM 输出配置寄存器	0x00000000
0x0204	TRGOCFG[SDFM_EVT1]	TRGM 输出配置寄存器	0x00000000
0x0208	TRGOCFG[SDFM_EVT2]	TRGM 输出配置寄存器	0x00000000
0x020C	TRGOCFG[SDFM_EVT3]	TRGM 输出配置寄存器	0x00000000
0x0300	DMACFG[0]	DMA 请求配置寄存器	0x00000000
0x0304	DMACFG[1]	DMA 请求配置寄存器	0x00000000
0x0308	DMACFG[2]	DMA 请求配置寄存器	0x00000000
0x030C	DMACFG[3]	DMA 请求配置寄存器	0x00000000
0x0400	GCR	通用控制寄存器	0x00000000

地址偏移	名称	描述	复位值
------	----	----	-----

表 195: TRGM 寄存器列表

38.4 TRGM 寄存器描述

TRGM 的寄存器详细说明如下:

38.4.1 FILTCFG (0x0 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD															OUTINV	MODE			SYNCEN	FILTLEN											
N/A															RW	RW			RW	RW											
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

FILTCFG [31:0]

位域	名称	描述
16	OUTINV	1: 滤波器输出取反 0: 滤波器输出不变
15-13	MODE	此位域定义了滤波器的模式 000: 旁路模式 100: 滤刺模式 101: 延时滤波器 110: 滤峰模式 111: 滤谷模式
12	SYNCEN	1: 将滤波器输入信号于 TRGM 时钟同步 0: 不进行同步 (有可能会时序问题)
11-0	FILTLEN	此位域设置滤波器的长度, 单位是 TRGM 时钟周期

FILTCFG 位域

38.4.2 TRGOCFG (0x100 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0				
RSVD																					OUTINV	FEDG2PEN	REDG2PEN	TRIGOSEL											
N/A																					RW	RW	RW	RW											
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0				

TRGOCFG [31:0]

位域	名称	描述
9	OUTINV	1: TRGM 输出取反 0: TRGM 输出不变
8	FEDG2PEN	1: 将输入信号的下降沿转化为输出一个脉冲
7	REDG2PEN	1: 将输入信号的上升沿转化为输出一个脉冲
6-0	TRIGOSEL	此位域从 TRGM 输入中选择一个作为 TRGM 输出

TRGOCFG 位域

38.4.3 DMACFG (0x300 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																DMASRCSEL															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0

DMACFG [31:0]

位域	名称	描述
4-0	DMASRCSEL	此位域选择 DMA 请求之一，作为 TRGM 的 DMA 请求

DMACFG 位域

38.4.4 GCR (0x400)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD											TRGOPEN																					
N/A											RW																					
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0

GCR [31:0]

位域	名称	描述
11-0	TRGOPEN	此位域使能 TRGM 输出到 IO

GCR 位域

39 同步定时器 SYNT

本章节介绍同步定时器 SYNT 的主要功能和特性。

39.1 特性总结

本章节介绍同步定时器 SYNT 的主要特性：

- 32 位计数器和重载寄存器
- 支持 4 通道，每个通道支持一个比较寄存器
- 支持输出同步事件

39.2 功能描述

同步定时器有一个 32 位的计数器和 32 位的重载寄存器。

用户可以把 GCR[CEN] 位置 1 来使能计数器，使能以后，计数器总是从 0 开始计数，当计时器的值到达重载寄存器 RLD 值时，计数器恢复到 0 开始继续计数。

用户也可以通过 GCR[CRST] 位来把计数器复位到 0。

同步定时器支持 4 个通道，每个通道配置有 32 位比较寄存器 CMPx。

当计数器计数达到比较寄存器值时，会输出长度为一个同步定时器时钟脉冲的比较事件。这个事件可以通过互联管理器连接到电机系统的其他模块，比如 PWM, QEI, HAL 等，用作同步。

例如，通过连接到 PWM 的同步触发输入 (SYNCI)，可让 4 个电机系统精确到同一时钟周期开始运转，也可精确调节 4 个电机系统的相位差。

注意：同步定时器设计用于片上电机系统间的同步，工作时钟与电机系统同步，不能用于其他时钟域的外设。

同步定时器不支持生成中断或者 DMA 请求。

39.3 SYNT 寄存器列表

SYNT 的寄存器列表如下：

SYNT base address: 0xF0240000

地址偏移	名称	描述	复位值
0x0000	GCR	全局控制寄存器	0x00000000
0x0004	RLD	计数器重载寄存器	0x00000000
0x000C	CNT	计数器	0x00000000
0x0020	CMP[0]	比较器	0x00000000
0x0024	CMP[1]	比较器	0x00000000
0x0028	CMP[2]	比较器	0x00000000
0x002C	CMP[3]	比较器	0x00000000

表 196: SYNT 寄存器列表

39.4 SYNT 寄存器详细信息

SYNT 的寄存器详细说明如下：

39.4.1 GCR (0x0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																CRST	CEN														
N/A																RW	RW														
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0

GCR [31:0]

位域	名称	描述
1	CRST	1: 复位计数器 软件需要清零此位以退出复位状态
0	CEN	1: 使能计数器

GCR 位域

39.4.2 RLD (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RLD																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

RLD [31:0]

位域	名称	描述
31-0	RLD	计数器的重载值

RLD 位域

39.4.3 CNT (0xC)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CNT																															
RO																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CNT [31:0]

位域	名称	描述
31-0	CNT	计数器

CNT 位域

39.4.4 CMP (0x20 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
CMP																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CMP [31:0]

位域	名称	描述
31-0	CMP	比较器值，当计数器计数到达比较器值时，输出长度为一个时钟脉冲的比较事件

CMP 位域

40 定时器概述

本章节介绍了本产品的定时器。本产品上的定时器包括通用定时器，看门狗定时器和实时时钟。

40.1 通用定时器 GPTMR, NTMR, PTMR

本产品支持 5 个通用定时器，每个通用定时器支持 4 个通道，每个通道支持 32 位计数器，重载寄存器和一个输入捕获/输出比较通道，支持通用计时，输入捕获，输出比较，PWM 生成，以及产生中断和 DMA 请求。

- 4 个定时器位于系统电源域称为通用定时器 GPTMR0~3
- 1 个定时器位于电源管理域，称为电源管理域定时器 PTMR。

本产品上，GPTMR0~3 的 4 个输入捕获/输出比较通道中，通道 0 和 1 的信号连接到 IO 上，通道 2 和 3 连接到电机控制单元的各个互联管理器上。GPTMR0~3 的计数器同步输入 SYNCI，来自不同的互联管理器。

GPTMR0~3 的内部信号互联细节，请查阅节 33.5。

本产品上，PTMR 的 4 个输入捕获/输出比较通道连接到电源管理域 IO(GPIO 端口 Y)。PTMR 可以在系统电源域掉电时保持工作。PTMR 中断可以把系统从低功耗模式下唤醒。PTMR 不支持生成 DMA 请求。

40.2 看门狗定时器 WDG, PWDG

本产品支持 3 个看门狗定时器，看门狗定时器可以防止系统因为软件或者硬件的错误而锁死。看门狗定时器支持在软件喂狗超时时产生中断，或者生成系统复位。

其中 2 个位于系统电源域称为 WDG0~1，WDGx 的时钟为 CLK_TOP_AHB，看门狗计数器外部时钟来自 CLK_32K。

1 个位于电源管理域，称为 PWDG。PWDG 可以在系统电源域掉电时保持工作。PWDG 的时钟为 CLK_24M，看门狗计数器外部时钟为 CLK_32K。PWDG 支持从电源管理域 IO 上输出复位信号。

40.3 实时时钟 RTC

本产品支持 1 个实时时钟 RTC。RTC 位于电池备份域，可在系统仅有 VBAT 引脚供电时保持工作。RTC 时钟为 CLK_32K，支持以秒为单位计数，支持生成闹钟中断。RTC 的中断可以作为唤醒源，把系统从关机模式 SHUTDOWN 等低功耗模式下唤醒。

41 定时器 TMR

本章节介绍定时器 TMR 的主要功能和特性。

41.1 特性总结

本章节介绍定时器 TMR 的主要特性：

- 定时器由 4 通道组成
- 单个通道配置一个 32 位分辨率计数器，支持向上模式
- 各个通道的计数器支持同步
- 单个通道支持可配置的 32 位重载寄存器
- 通道可同时用于输入捕获以及输出比较
- 单个通道支持 2 个输出比较器
- 支持捕获上升沿和/或者下降沿，支持测量 PWM 周期和占空比
- 支持生成 DMA 和中断请求

定时器的框图如图 50。

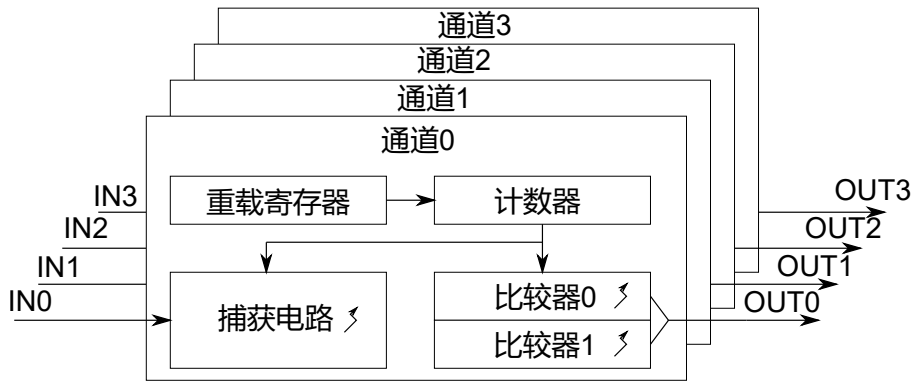


图 50: 定时器框图

41.2 功能描述

本章节描述定时器各个子模块的功能。

41.2.1 定时器时间基准

定时器每个通道的时间基准模块的作用是决定定时器运行需要时间和周期。

它包含以下几部分：

- 32 位计数器
- 32 位的重载寄存器

计数器支持向上计数。

用户可以设置 CHxCR [TEN] 位使能计数器，使能以后，计数器总是从 0 开始计数，当计数器的值到达重载值时，重载标志位置 1。计数器恢复到 0 开始继续计数。

用户可以通过 CHxCR [CNTRST] 位随时复位计数器。把 GCR[CNTRST] 位置 1 可以使计数器归 0。需要再把 GCR[CNTRST] 位置 0，计数器才会重新开始计数。通过 GCR[CNTRST] 位重置计数器的同时，也会重置所有

的输入捕获值寄存器，同时把输出比较的输出重置到 CHxCR[CMPINIT] 位定义的起始电平。

计数器寄存器为只读寄存器，用户可以通过以下步骤将计数器 CHxCNT 的值更新到期望值：

- 把期望值写入寄存器 CHxCNTUPTVAL
- 把 CHxCR [CNTUPT] 位置 1，将 CHxCNTNEW 的值载入计数器 CHxCNT

用户也可以利用定时器的同步触发输入 (SYNCI) 来同步计数器开始计数的时机。定时器支持软件同步和硬件同步等同步机制：

- 把 CHxCR [SWSYNCIEN] 位置 1 后，软件同步可以通过写入 GCR[SWSYNCTx] 位触发，每个通道都有独立的软件触发位。用户同时把多个通道的软件触发位置 1，即可实现这些通道的计时器同步开始计时。
- 硬件同步信号来自定时器外部，即 SYNCI，可以通过把 CHxCR [SYNCIREN] 或者 CHxCR [SYNCIFEN] 位置 1，来选择同步发生在 SYNCI 的上升沿还是下降沿。
- 此外，对于通道序号大于 0 的通道，用户可以选择把 CHxCR [SYNCFLW] 位置 1，这样，该通道计数器会随着它之前通道的计数器同步。比如，通道 1 的计数器会与通道 0 的计数器同时同步。

如果通过同步触发输入重置计数器到 0，重载标志位 RLDF 也会置 1。

41.2.2 输出比较

通用定时器的通道支持输出比较功能。

使用通道输出比较功能配置流程如下：

- 通过 CHxCR [CMPINIT] 位配置输出的起始状态，该位置 0 时，表示计数器开始计数时，输出起始状态为逻辑 0，反之，则计数器开始计数时输出起始状态为逻辑 1。此外，当计数器计重载时 (CNT == RLD)，输出也会重置到起始状态。
- 配置通道的两个比较器，CMP0 和 CMP1。每当计数器达到任一比较器值时，通道输出会翻转。如果配置 CMP0 和 CMP1 相等，当计数器达到比较器值时，输出无变化。
- 通过设置 CHxCR [CMPEN] 位为 1，打开输出比较功能
- 通过设置 CHxCR [CEN] 位为 1 使能计数器

用户如果需要输出边沿对齐 PWM，可以通过 CMP0 设置 PWM 的占空比，设置 CMP1 值等于重载寄存器值 (CMP1 = RLD)。

用户如果需要输出中心对齐 PWM，可以设置 $0 < CMP0 < CMP1 < RLD$ 。这样，PWM 周期即为 RLD 值，占空比为 (CMP1 - CMP0)。

输出比较支持快速输出逻辑 0 和逻辑 1，即把 CMP0 配置为 32'hFFFFFFFF 时，通道输出始终为逻辑 0。把 CMP1 配置为 32'hFFFFFFFF，且 CMP0 不为全 1 时，通道输出始终为逻辑 1。

注意：CMP0 和 CMP1 的初始值均为 32'hFFFFFFFF，用户使用比较输出功能时需配置两个值。

41.2.3 输入捕获

通用定时器的通道支持输入捕获。

用户可以配置 CHxCR[CAPMODE] 位来选择不同的捕获模式：

- 3'b000，关闭输入捕获
- 3'b001，捕获上升沿，每当输入发生从逻辑 0 变成逻辑 1 时，将当前的计数器值保存到 CAPPOS 寄存器，标志位 CHxCAPF 置 1
- 3'b010，捕获下降沿，每当输入发生从逻辑 1 变成逻辑 0 时，将当前的计数器值保存到 CAPNEG 寄存

器，标志位 CHxCAPF 置 1

- 3'b011, 捕获上升和下降沿，每当在输入发生翻转时，将当前的计数器值保存到 CAPPOS 和 CAPNEG 寄存器，标志位 CHxCAPF 置 1
- 3'b100, PWM 测量模式，此时定时器会自动测量 PWM 周期和占空比。定时器会把输入信号两个上升沿之间的计数值差（即 PWM 周期）保存在 CAPPRD 寄存器，把信号上升沿和下降沿之间的计数值差（即 PWM 占空比）保存在 CAPDTY 寄存器。CAPVAL 寄存器仍然保存最近一次信号上升沿时计数器的值。在此模式下，捕获到输入信号上升沿时，标志位 CHxCAPF 置 1

注意，CAPPOS 寄存器、CAPNEG 寄存器、CAPPRD 寄存器和 CAPDTY 寄存器的值，根据不同设置，在捕获到新边沿时会刷新，之前捕获的值会丢失。

注意，在 PWM 测量模式时，用户应当注意计数器 CNT 的值，在相邻的信号边沿跳转之间发生计数器重载，计数器值归 0 的话，CAPPRD 寄存器和 CAPDTY 寄存器的值会不准确。

41.2.4 中断和 DMA

定时器支持生成以下中断：

- CHxRLDF 标志位置 1，即计数器计数达到重载寄存器值，或者由同步触发输入 SYNCI 引发计数器重载
- CHxCMPxF 标志位置 1，即输出比较功能打开时，计数器计数达到 CMP0 或者 CMP1 值时
- CHxCAPF 标志位置 1 时，即输入捕获功能打开时，在输入通道捕获到指定边沿跳变时

通过设置 CHxIRQEN 寄存器相应位，可以打开或者关闭以上中断请求。

用户可以通过读取 CHxSR 寄存器查询所有的标志位，SR 寄存器相应标志位写 1 可以清除标志位。

定时器支持生成以下 DMA 请求：

- CHxRLDF 标志位置 1，即计数器计数达到重载寄存器值，或者由同步触发输入 SYNCI 引发计数器重载
- CHxCMPxF 标志位置 1，即输出比较功能打开时，计数器计数达到 CMP0 或者 CMP1 值时
- CHxCAPF 标志位置 1 时，即输入捕获功能打开时，在输入通道捕获到指定边沿跳变时

通过设置 CHxCR[DMASEL] 寄存器位，可以选择从以上请求中选择一个作为 DMA 请求输出。

通过设置 CHxCR [DMAEN] 寄存器位，可以打开或者关闭 DMA 请求。

41.2.5 调试模式支持

通用定时器支持调试功能，即在内核进入调试模式 (Debug) 时，暂停计数器计数。用户把 CHxCR[DBGPAUSE] 位置 1 时，此功能即生效。

41.3 定时器寄存器

41.3.1 寄存器说明

定时器的寄存器列表如下：

GPTMR0 base address: 0xF3000000

GPTMR1 base address: 0xF3004000

GPTMR2 base address: 0xF3008000

GPTMR3 base address: 0xF300C000

PTMR base address: 0xF40E0000

地址偏移	名称	描述	复位值
0x0000	CHANNEL[CH0][CR]	控制寄存器	0x00000000
0x0004	CHANNEL[CH0][CMP][CMP0]	比较寄存器 0	0xFFFFFFFF
0x0008	CHANNEL[CH0][CMP][CMP1]	比较寄存器 1	0xFFFFFFFF
0x000C	CHANNEL[CH0][RLD]	重载寄存器	0xFFFFFFFF
0x0010	CHANNEL[CH0][CNTUPTVAL]	计数器更新值寄存器	0x00000000
0x0020	CHANNEL[CH0][CAPPOS]	上升沿捕获寄存器	0x00000000
0x0024	CHANNEL[CH0][CAPNEG]	下降沿捕获寄存器	0x00000000
0x0028	CHANNEL[CH0][CAPPRD]	PWM 周期测量寄存器	0x00000000
0x002C	CHANNEL[CH0][CAPDTY]	PWM 占空比测量寄存器	0x00000000
0x0030	CHANNEL[CH0][CNT]	计数器	0x00000000
0x0040	CHANNEL[CH1][CR]	控制寄存器	0x00000000
0x0044	CHANNEL[CH1][CMP][CMP0]	比较寄存器 0	0xFFFFFFFF
0x0048	CHANNEL[CH1][CMP][CMP1]	比较寄存器 1	0xFFFFFFFF
0x004C	CHANNEL[CH1][RLD]	重载寄存器	0xFFFFFFFF
0x0050	CHANNEL[CH1][CNTUPTVAL]	计数器更新值寄存器	0x00000000
0x0060	CHANNEL[CH1][CAPPOS]	上升沿捕获寄存器	0x00000000
0x0064	CHANNEL[CH1][CAPNEG]	下降沿捕获寄存器	0x00000000
0x0068	CHANNEL[CH1][CAPPRD]	PWM 周期测量寄存器	0x00000000
0x006C	CHANNEL[CH1][CAPDTY]	PWM 占空比测量寄存器	0x00000000
0x0070	CHANNEL[CH1][CNT]	计数器	0x00000000
0x0080	CHANNEL[CH2][CR]	控制寄存器	0x00000000
0x0084	CHANNEL[CH2][CMP][CMP0]	比较寄存器 0	0xFFFFFFFF
0x0088	CHANNEL[CH2][CMP][CMP1]	比较寄存器 1	0xFFFFFFFF
0x008C	CHANNEL[CH2][RLD]	重载寄存器	0xFFFFFFFF
0x0090	CHANNEL[CH2][CNTUPTVAL]	计数器更新值寄存器	0x00000000
0x00A0	CHANNEL[CH2][CAPPOS]	上升沿捕获寄存器	0x00000000
0x00A4	CHANNEL[CH2][CAPNEG]	下降沿捕获寄存器	0x00000000
0x00A8	CHANNEL[CH2][CAPPRD]	PWM 周期测量寄存器	0x00000000
0x00AC	CHANNEL[CH2][CAPDTY]	PWM 占空比测量寄存器	0x00000000
0x00B0	CHANNEL[CH2][CNT]	计数器	0x00000000
0x00C0	CHANNEL[CH3][CR]	控制寄存器	0x00000000

地址偏移	名称	描述	复位值
0x00C4	CHANNEL[CH3][CMP][CMP0]	比较寄存器 0	0xFFFFFFFF
0x00C8	CHANNEL[CH3][CMP][CMP1]	比较寄存器 1	0xFFFFFFFF
0x00CC	CHANNEL[CH3][RLD]	重载寄存器	0xFFFFFFFF
0x00D0	CHANNEL[CH3][CNTUPTVAL]	计数器更新值寄存器	0x00000000
0x00E0	CHANNEL[CH3][CAPPOS]	上升沿捕获寄存器	0x00000000
0x00E4	CHANNEL[CH3][CAPNEG]	下降沿捕获寄存器	0x00000000
0x00E8	CHANNEL[CH3][CAPPRD]	PWM 周期测量寄存器	0x00000000
0x00EC	CHANNEL[CH3][CAPDTY]	PWM 占空比测量寄存器	0x00000000
0x00F0	CHANNEL[CH3][CNT]	计数器	0x00000000
0x0200	SR	状态寄存器	0x00000000
0x0204	IRQEN	中断使能寄存器	0x00000000
0x0208	GCR	全局控制寄存器	0x00000000

表 197: GPTMR 寄存器列表

定时器的寄存器详细说明如下:

41.3.2 CHANNEL[CR] (0x0 + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CNTUPT	RSVD													RSVD	CNTRST	SYNCFLW	SYNCIFEN	SYNCIREN	CEN	CMPPINIT	CMPPEN	DMASEL	DMAEN	SWSYNCIEN	DBGPAUSE	CAPMODE					
WO	N/A													N/A	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW		
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CHANNEL[CR] [31:0]

位域	名称	描述
31	CNTUPT	1: 将计数器值更新为 CNTUPTVAL 寄存器的值, 该位置 1 后会在 1 个周期后自动清 0
14	CNTRST	1: 复位计数器 用户需要清零此位, 不然计时器始终处于复位状态
13	SYNCFLW	1: 该通道计数器会随着上一通道计数器的一起重载。 该位对定时器通道 0 不适用。
12	SYNCIFEN	1: 定时器同步输入 SYNCI 下降沿有效
11	SYNCIREN	1: 定时器同步输入 SYNCI 上升沿有效
10	CEN	1: 使能计数器

位域	名称	描述
9	CMPINIT	输出比较初始极性 1: 通道输出初始极性为逻辑高 0: 通道输出初始极性为逻辑低 用户需要在把 CMPEN 位置 1 前设置此位
8	CMPEN	1: 使能此通道的输出比较功能
7-6	DMASEL	DMA 请求选择位: 00: 比较器 0 标志位 CMP0 置 1 时生产 DMA 请求 01: 比较器 0 标志位 CMP1 置 1 时生产 DMA 请求 10: 输入捕获信号翻转时生产 DMA 请求 11: 重载标志位 RLD 置 1 时生产 DMA 请求
5	DMAEN	1: 使能 DMA
4	SWSYNCIEN	1: 使能软件计数器同步, 该位置 1 时, 计数器会在 SWSYNCT 位置 1 时重载
3	DBGPAUSE	1: 调试模式下计数器会暂停
2-0	CAPMODE	输入捕获模式配置位 100: PWM 测量模式, 定时器会测量输入 PWM 的周期和占空比 011: 捕获上升沿和下降沿 010: 捕获下降沿 001: 捕获上升沿 000: 关闭输入捕获

CHANNEL[CR] 位域

41.3.3 CHANNEL[COMP] (0x4 + 0x40 * n + 0x4 * m)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
CMP																																
RW																																
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

CHANNEL[COMP] [31:0]

位域	名称	描述
31-0	CMP	比较器值 0 全 1 时 (0xffffffff) 比较器输出始终为 0. 初始值为全 1, 用户使用比较功能前需要配置此位和比较寄存器 1

CHANNEL[COMP] 位域

41.3.4 CHANNEL[RLD] (0xC + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RLD																																
RW																																
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

CHANNEL[RLD] [31:0]

位域	名称	描述
31-0	RLD	重载值

CHANNEL[RLD] 位域

41.3.5 CHANNEL[**CNTUPTVAL**] (0x10 + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
CNTUPTVAL																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CHANNEL[CNTUPTVAL] [31:0]

位域	名称	描述
31-0	CNTUPTVAL	计数器更新值，当 CR 寄存器的 CNTUPT 位置 1 时，计数器更新为此值

CHANNEL[CNTUPTVAL] 位域

41.3.6 CHANNEL[**CAPPOS**] (0x20 + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
CAPPOS																																
RO																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CHANNEL[CAPPOS] [31:0]

位域	名称	描述
31-0	CAPPOS	输入信号上升沿捕获到的计数器值

CHANNEL[CAPPOS] 位域

41.3.7 CHANNEL[CAPNEG] (0x24 + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
CAPNEG																																
RO																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CHANNEL[CAPNEG] [31:0]

位域	名称	描述
31-0	CAPNEG	输入信号下降沿捕获到的计数器值

CHANNEL[CAPNEG] 位域

41.3.8 CHANNEL[CAPPRD] (0x28 + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
CAPPRD																																
RO																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

CHANNEL[CAPPRD] [31:0]

位域	名称	描述
31-0	CAPPRD	PWM 测量模式下，测量的 PWM 周期长度

CHANNEL[CAPPRD] 位域

41.3.9 CHANNEL[CAPDTY] (0x2C + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
MEAS_HIGH																																
RO																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

CHANNEL[CAPDTY] [31:0]

位域	名称	描述
31-0	MEAS_HIGH	PWM 测量模式下，测量的 PWM 占空比长度

CHANNEL[CAPDTY] 位域

41.3.10 CHANNEL[CNT] (0x30 + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
COUNTER																																
RO																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CHANNEL[CNT] [31:0]

位域	名称	描述
31-0	COUNTER	32 位计数器值

CHANNEL[CNT] 位域

41.3.11 SR (0x200)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																CH3CMP1F	CH3CMP0F	CH3CAPF	CH3RLDF	CH2CMP1F	CH2CMP0F	CH2CAPF	CH2RLDF	CH1CMP1F	CH1CMP0F	CH1CAPF	CH1RLDF	CH0CMP1F	CH0CMP0F	CH0CAPF	CH0RLDF
N/A																W1C	W1C	W1C	W1C	W1C	W1C	W1C	W1C	W1C	W1C	W1C	W1C	W1C	W1C	W1C	W1C
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

SR [31:0]

位域	名称	描述
15	CH3CMP1F	通道 3 比较器 1 标志位
14	CH3CMP0F	通道 3 比较器 0 标志位
13	CH3CAPF	通道 3 输入捕获标志位
12	CH3RLDF	通道 3 重载标志位
11	CH2CMP1F	通道 2 比较器 1 标志位
10	CH2CMP0F	通道 2 比较器 0 标志位
9	CH2CAPF	通道 2 输入捕获标志位
8	CH2RLDF	通道 2 重载标志位
7	CH1CMP1F	通道 1 比较器 1 标志位
6	CH1CMP0F	通道 1 比较器 0 标志位
5	CH1CAPF	通道 1 输入捕获标志位
4	CH1RLDF	通道 1 重载标志位
3	CH0CMP1F	通道 0 比较器 1 标志位
2	CH0CMP0F	通道 0 比较器 0 标志位
1	CH0CAPF	通道 0 输入捕获标志位
0	CH0RLDF	通道 0 重载标志位

位域	名称	描述
----	----	----

SR 位域

41.3.12 IRQEN (0x204)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																CH3CMP1EN	CH3CMP0EN	CH3CAPEN	CH3RLDEN	CH2CMP1EN	CH2CMP0EN	CH2CAPEN	CH2RLDEN	CH1CMP1EN	CH1CMP0EN	CH1CAPEN	CH1RLDEN	CH0CMP1EN	CH0CMP0EN	CH0CAPEN	CH0RLDEN
N/A																RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

IRQEN [31:0]

位域	名称	描述
15	CH3CMP1EN	通道 3 比较器 1 标志位中断使能位
14	CH3CMP0EN	通道 3 比较器 0 标志位中断使能位
13	CH3CAPEN	通道 3 输入捕获标志位中断使能位
12	CH3RLDEN	通道 3 重载标志位中断使能位
11	CH2CMP1EN	通道 2 比较器 1 标志位中断使能位
10	CH2CMP0EN	通道 2 比较器 0 标志位中断使能位
9	CH2CAPEN	通道 2 输入捕获标志位中断使能位
8	CH2RLDEN	通道 2 重载标志位中断使能位
7	CH1CMP1EN	通道 1 比较器 1 标志位中断使能位
6	CH1CMP0EN	通道 1 比较器 0 标志位中断使能位
5	CH1CAPEN	通道 1 输入捕获标志位中断使能位
4	CH1RLDEN	通道 1 重载标志位中断使能位
3	CH0CMP1EN	通道 0 比较器 1 标志位中断使能位
2	CH0CMP0EN	通道 0 比较器 0 标志位中断使能位
1	CH0CAPEN	通道 0 输入捕获标志位中断使能位
0	CH0RLDEN	通道 0 重载标志位中断使能位

IRQEN 位域

41.3.13 GCR (0x208)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																												SWSYNCT			
N/A																												RW			
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0

GCR [31:0]

位域	名称	描述
3-0	SWSYNCT	计数器软件同步位，每一位对应一个通道

GCR 位域

42 看门狗 WDG

本章节介绍看门狗 WDG 的功能和特性。

42.1 特性总结

看门狗 WDG 在打开后，需要软件在一定时间期限内执行“喂狗”操作，当软件执行由于各种原因出现错误，无法在规定时间内“喂狗”时，生成中断乃至复位。看门狗 WDG 的主要特性如下：

- 支持中断超时计数器，在“喂狗”超时时生成中断
- 支持复位超时计数器，在“喂狗”超时时生成复位
- 支持使用总线时钟或者外部时钟
- 支持使用 Magic code 喂狗
- 支持寄存器写保护，可利用 Magic code 解锁写保护

42.2 功能描述

本章节描述看门狗 WDG 的功能。

42.2.1 WDG 超时中断和超时复位

WDG 的喂狗超时机制分为 2 部分，超时中断和超时复位。在 WDG 使能之后，首先进行超时中断的倒计时，如果期间没有“喂狗”，在超时中断到期后，WDG 支持产生中断警报。随后 WDG 进行超时复位的倒计时，如果期间仍然没有“喂狗”，WDG 会生成复位。

用户可以通过 INTTIME 位设置超时中断的时长，如果把 CTRL [INTEN] 位置 1，超时后 WDG 会产生中断报警。注意，即使 CTRL [INTEN] 位清 0，WDG 仍然会先进行超时中断倒计时，只是不再产生中断报警。

用户可以通过 RSTTIME 位设置超时复位的时长，在超时中断到期后，进行超时复位倒计时，如果把 CTRL [RSTEN] 位置 1，超时后 WDG 会产生中断。

INTTIME 和 RSTTIME 位设置的时长单位为看门狗 WDG 的计数器时钟周期数。WDG 可以配置使用以下时钟：

- CLKSEL = 1'b0，使用外部时钟
- CLKSEL = 1'b1，使用 WDG 时钟

有关 WDG 时钟和外部时钟的具体情况，请用户查阅系统时钟配置的相关章节。

42.2.2 WDG 喂狗

通常把将看门狗 WDG 计数器重置的操作，称为“喂狗”。软件通过在恰当的时机“喂狗”，从而避免了 WDG 计数器因为超时而生成中断，乃至复位。

用户需要对 RESTART 寄存器的 RESTART 位域写入 Magic Code 来“喂狗”。WDG “喂狗”的 Magic Code 为 0xCAFE。

42.2.3 WDG 寄存器解锁

WDG 的 CTRL 寄存器和 RESTART 寄存器受到写保护。用户需要通过解锁操作，才能执行寄存器写操作，进行 WDG 配置以及“喂狗”。

用户需要对 WREN 寄存器的 WEN 位域写入 Magic Code 进行解锁，解锁的 Magic Code 为 0x5AA5。

42.3 WDG 寄存器列表

WDG 的寄存器列表如下：

WDG0 base address: 0xF0090000

WDG1 base address: 0xF0094000

PWDG base address: 0xF40E8000

地址偏移	名称	描述	复位值
0x0010	CTRL	控制寄存器	0x00000000
0x0014	RESTART	计时器重启寄存器	0x00000000
0x0018	WREN	写保护寄存器	0x00000000
0x001C	ST	状态寄存器	0x00000000

表 198: WDG 寄存器列表

42.4 WDOG 寄存器描述

WDG 的寄存器详细说明如下：

42.4.1 CTRL (0x10)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD											RSTTIME		INTTIME			RSTEN	INTEN	CLKSEL	EN												
N/A											RW		RW			RW	RW	RW	RW												
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	

CTRL [31:0]

位域	名称	描述
10-8	RSTTIME	触发复位的时间设定： 0: 2 ⁷ 个计时时钟周期 1: 2 ⁸ 个计时时钟周期 2: 2 ⁹ 个计时时钟周期 3: 2 ¹⁰ 个计时时钟周期 4: 2 ¹¹ 个计时时钟周期 5: 2 ¹² 个计时时钟周期 6: 2 ¹³ 个计时时钟周期 7: 2 ¹⁴ 个计时时钟周期

位域	名称	描述
7-4	INTTIME	触发中断的时间设定： 0: 2 ⁶ 个计时时钟周期 1: 2 ⁸ 个计时时钟周期 2: 2 ¹⁰ 个计时时钟周期 3: 2 ¹¹ 个计时时钟周期 4: 2 ¹² 个计时时钟周期 5: 2 ¹³ 个计时时钟周期 6: 2 ¹⁴ 个计时时钟周期 7: 2 ¹⁵ 个计时时钟周期 8: 2 ¹⁷ 个计时时钟周期 9: 2 ¹⁹ 个计时时钟周期 10: 2 ²¹ 个计时时钟周期 11: 2 ²³ 个计时时钟周期 12: 2 ²⁵ 个计时时钟周期 13: 2 ²⁷ 个计时时钟周期 14: 2 ²⁹ 个计时时钟周期 15: 2 ³¹ 个计时时钟周期
3	RSTEN	使能看门狗超时复位
2	INTEN	使能看门狗超时中断
1	CLKSEL	计时时钟选择： 0: 外部时钟 1: 总线时钟
0	EN	使能看门狗计时

CTRL 位域

42.4.2 RESTART (0x14)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																RESTART															
N/A																WO															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

RESTART [31:0]

位域	名称	描述
15-0	RESTART	写入 magic number 能够复位并重新启动看门狗计时器

RESTART 位域

42.4.3 WREN (0x18)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																WEN															
N/A																WO															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

WREN [31:0]

位域	名称	描述
15-0	WEN	写入 magic code 能够解锁 CTRL 和 RESTART 寄存器的写保护

WREN 位域

42.4.4 ST (0x1C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																INTEXPIRED															
N/A																W1C															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	

ST [31:0]

位域	名称	描述
0	INTEXPIRED	看门狗中断计时器状态： 0: 计时器未超时 1: 计时器已超时

ST 位域

43 实时时钟 RTC

43.1 特性总结

RTC 支持以下功能：

- 以秒为单位的时间计数
- 秒内计数
- 秒计数器和秒内计数器的锁存
- 两组定时器用于产生中断
- 定期重复

43.2 时间计数器

RTC 利用 32K 时钟源进行计时。提供一个 32 位的秒计数器，秒计数器允许写入，用以调整时钟的时间。

RTC 还提供一个秒内计数器，该计数器每个 32K 时钟周期计数一次，提供更为精确的时间信息。

为了避免秒内计数器和秒计数器读取时不同步，RTC 提供了数值锁存功能。锁存寄存器有两个，分别对应秒计数器和秒内计数器。对任意一个锁存寄存器进行一次写操作，会触发两个锁存寄存器同时更新到当前计数器的值，再读取两个锁存寄存器以获得同步时间。

43.3 定时器

RTC 能够设置定时，当计时时间与定时时间匹配时，能够产生中断，用于定时任务或唤醒系统。

如果增量寄存器 `ALARMx_INC` 设置了非零值，则每次定时器的匹配后，定时时间设置会自动增加 `INCREASE` 的值。利用该功能可以实现重复唤醒和中断的能力。

RTC 提供两组定时器设置。

定时器的匹配触发后即产生定时标志位，对该位写入 1 可完成对标志位的清零。

通过寄存器 `ALARM_EN` 来使能定时器匹配触发中断。

43.4 RTC 寄存器列表

RTC base address: 0xF5044000

地址偏移	名称	描述	复位值
0x0000	<code>SECOND</code>	秒计数器	0x00000000
0x0004	<code>SUBSEC</code>	秒内计数器	0x00000000
0x0008	<code>SEC_SNAP</code>	秒计数器快照	0x00000000
0x000C	<code>SUB_SNAP</code>	秒内计数器快照	0x00000000
0x0010	<code>ALARM0</code>	秒计数器比较寄存器 0	0x00000000
0x0014	<code>ALARM0_INC</code>	秒计数器匹配递增寄存器 0	0x00000000
0x0018	<code>ALARM1</code>	秒计数器比较寄存器 1	0x00000000
0x001C	<code>ALARM1_INC</code>	秒计数器匹配递增寄存器 1	0x00000000
0x0020	<code>ALARM_FLAG</code>	RTC 警报标志	0x00000000
0x0024	<code>ALARM_EN</code>	RTC 警报使能	0x00000000

地址偏移	名称	描述	复位值
------	----	----	-----

表 199: RTC 寄存器列表

43.5 RTC 寄存器描述

43.5.1 SECOND (0x0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
SECOND																																	
RW																																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

SECOND [31:0]

位域	名称	描述
31-0	SECOND	秒计数器

SECOND 位域

43.5.2 SUBSEC (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
SUBSEC																																
RO																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

SUBSEC [31:0]

位域	名称	描述
31-0	SUBSEC	秒内计数器

SUBSEC 位域

43.5.3 SEC_SNAP (0x8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
SEC_SNAP																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

SEC_SNAP [31:0]

位域	名称	描述
31-0	SEC_SNAP	秒计数器快照，写该寄存器会触发秒计数器和秒内计数器的快照保存

SEC_SNAP 位域

43.5.4 SUB_SNAP (0xC)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
SUB_SNAP																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

SUB_SNAP [31:0]

位域	名称	描述
31-0	SUB_SNAP	秒内计数器快照，写该寄存器会触发秒计数器和秒内计数器的快照保存

SUB_SNAP 位域

43.5.5 ALARM0 (0x10)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ALARM																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ALARM0 [31:0]

位域	名称	描述
31-0	ALARM	设置秒计数器的比较值 0，每次秒计数器与比较值 0 匹配时，ALARM 位自动递增 ALARM0_INC 的值

ALARM0 位域

43.5.6 ALARM0_INC (0x14)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
INCREASE																																	
RW																																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ALARM0_INC [31:0]

位域	名称	描述
31-0	INCREASE	设置每次秒计数器与比较值 0 匹配时，ALARM 位的递增值

ALARM0_INC 位域

43.5.7 ALARM1 (0x18)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
ALARM																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ALARM1 [31:0]

位域	名称	描述
31-0	ALARM	设置秒计数器的比较值 1，每次秒计数器与比较值 1 匹配时，ALARM 位自动递增 ALARM1_INC 的值

ALARM1 位域

43.5.8 ALARM1_INC (0x1C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
INCREASE																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ALARM1_INC [31:0]

位域	名称	描述
31-0	INCREASE	设置每次秒计数器与比较值 1 匹配时，ALARM 位的递增值

ALARM1_INC 位域

43.5.9 ALARM_FLAG (0x20)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																ALARM1	ALARM0														
N/A																RW	RW														
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0

ALARM_FLAG [31:0]

位域	名称	描述
1	ALARM1	秒计数器与比较寄存器 1 匹配
0	ALARM0	秒计数器与比较寄存器 0 匹配

ALARM_FLAG 位域

43.5.10 ALARM_EN (0x24)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																ENABLE1	ENABLE0														
N/A																RW	RW														
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0

ALARM_EN [31:0]

位域	名称	描述
1	ENABLE1	秒计数器与比较寄存器 1 匹配时的中断警报使能
0	ENABLE0	秒计数器与比较寄存器 0 匹配时的中断警报使能

ALARM_EN 位域

44 通讯外设概述

本章节介绍了本产品的通讯外设。

44.1 通用异步收发器 UART, PUART

本产品支持 9 个通用异步收发器，支持与外部设备实现用于双向异步通信。

8 个通用异步收发器位于系统电源域，称为 UART0~7。

1 个通用异步收发器位于电源管理域，称为 PUART。PUART 支持在系统电源域掉电时保持工作，产生的中断可用于低功耗唤醒。PUART 不支持生成 DMA 请求。

44.2 串行外设总线 SPI

本产品支持 4 个串行外设总线 SPI，支持与外部设备实现全双工，同步的通信。SPI 支持经典单向 2 路数据线模式，即 MISO, MOSI，也支持双向 2 路，4 路数据线模式，即 Dual-SPI 和 Quad-SPI。

44.3 集成电路总线 I2C

本产品支持 4 个集成电路总线 I2C。I2C 支持标准模式最大 100Kbps，快速模式最大 400Kbps 和快速 + 模式最大 1Mbps。

44.4 控制器局域网 MCAN

本产品支持 2 个控制器局域网 MCAN0~4，MCAN 遵循 CAN 总线协议 2.0A 和 2.0B 协议，并支持 CAN-FD 协议。

注意，本系列并不是所有产品型号都提供 CAN-FD 支持，请查询数据手册，了解具体型号是否支持 CAN-FD 协议。

本产品上，CAN 支持时间触发 CAN 通信，CAN0~1 可以通过精确时间协议模块 PTPC 的时间戳输出端口直接载入时间戳信息。

44.5 局域互连网络 LIN

本产品支持 4 个局域互连网络 LIN0~4。

44.6 精确时间协议模块 PTPC

本产品支持 1 个精确时间协议模块 PTPC。PTPC 支持 2 套时间戳，可以生成秒和纳秒为分辨率的精确时间戳信息供网络不同节点间同步时钟。

PTPC 支持 2 个时间戳输出端口，分别连接到 CAN0~1，CAN 模块可以从这些端口直接载入时间戳信息。

PTPC 支持 2 个时间戳输入捕获信号 CAP0 和 CAP1，支持根据输入捕获信号捕获当前的时间戳。CAP0 和 CAP1 来自互联管理器 TRGM0~1。PTPC 支持在时间戳匹配时，输出 2 个时间戳输出比较 CMP0 和 CMP1。CMP0 和 CMP1 输出到互联管理器 TRGM0~1。具体连接请查阅节 33.5。

44.7 通用串行总线 USB

本产品支持 1 个通用串行总线 USB，USB 集成 HS PHY，支持 USB2.0 低速，全速，和高速传输。USB 支持 Host, Device 和 OTG 模式。

本产品上，USB 控制器支持输出 USB 的 SOF (帧起始 Start of Frame) 信号，可以通过互联管理器 TRGM0~1 连接到片上的其他模块。

45 通用异步收发器 UART

本章节介绍通用异步收发器 UART 的功能和特性。

45.1 特性总结

本章节介绍通用异步收发器 UART 的主要特性：

- 支持 5~8 位数据长度
- 可配置停止位：1 位，1.5 位或者 2 位
- 可配置奇偶校验位：奇校验，偶校验，粘校验位
- 支持 DMA 数据传输
- 支持可配置波特率，支持独立的波特率生成时钟
- 支持硬件流控
- 支持奇偶校验错误，数据 FIFO 溢出等错误检测
- 16 字节的 TXFIFO 和 RXFIFO
- 支持各类中断

UART 的框图如图 51。

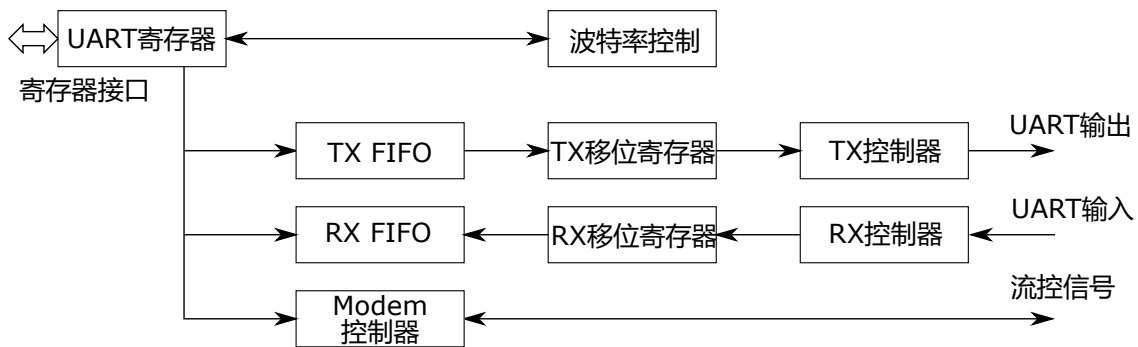


图 51: UART 框图

45.2 功能描述

本章节描述通用异步收发器 UART 的功能。

45.2.1 UART 发送

UART 发送端由 TX FIFO 和 TX 移位寄存器和 TX 控制器组成。

TX FIFO 包含待发送的数据，并将数据传送到 TX 移位寄存器。

TX 移位寄存器为并行-串行转换器，把发送数据转换成串行的比特流。

TX 控制器在发送一个数据时，会生成一个 START 位，一个可配置的奇偶校验位 PARITY 位，和一个长度可配的停止位。用户可以 LCR 寄存器 (Line Control Register) 来配置奇偶效验位和停止位。

TXFIFO 的写入口是 THR 寄存器 (Transmitter Holding Register)。用户需要把 FCR 寄存器 (FIFO Control Register) 的 FIFOE 位置 1，来打开 TXFIFO。

45.2.2 UART 接收

UART 接收端由 RX FIFO 和 RX 移位寄存器和 RX 控制器组成。

RX 控制器使用波特率控制模块生成的过采样时钟，对输入的每一位进行采样，并把收到的每一位移入 RX 移位寄存器。

RX 移位寄存器对数据进行串行-并行转换，并把数据存入 RX FIFO。

RX FIFO 的读入口是 RBR 寄存器 (Receiver Buffer Register)，用户需要把 FCR 寄存器 (FIFO Control Register) 的 FIFOE 位置 1，来打开 RXFIFO。

RX 控制器支持检测接收数据过程中的错误，如奇偶校验位错误，停止位错误，RX FIFO 溢出等。

45.2.3 波特率控制

波特率控制模块对 UART 时钟分频，得到波特率时钟，分频器为 16 位长，分别位于 2 个寄存器中，每个寄存器存放 8 位分频值。分频值的 MSB 位于 DLM 寄存器 (Divisor Latch MSB)，而 LSB 位于 DLL 寄存器 (Divisor Latch LSB)。

UART 时钟与波特率的比率就是过采样率，过采样率 OSC 存放在 OSCR 寄存器 (Over Sample Control Register)。OSC 默认值为 16。

分频值的公式如 (45.2.3):

$$Divisor = \frac{f_{uart_clock}}{Baudrate \times OSR}$$

RX 控制器利用过采样时钟对输入数据进行采样。假设过采样率 OSC 为 16 当检测到输入信号第一个下降沿时 (起始 START 位)，计数器从 1 开始计数直到 16，在计数到 8 时，RX 控制器对输入数据采样。计数器在计数到 16 后，会复位到 1，以此采样下一位数据，循环往复，直到停止 STOP 位。TX 控制器同样利用过采样时钟来生成输出数据流。

45.2.4 Modem 控制器

Modem 控制器提供 Modem 控制功能，也支持自动流控，可以进一步降低软件控制开销。

UART 的发送接收流控通过 RTS / CTS 握手实现。流控可以避免因为数据传输速率超过数据消化速率而引起的 overrun 错误。

UART 支持自动流控，包括 auto-RTS 和 auto-CTS 功能，前者用于数据接收，后者用于数据发送。

打开 auto-RTS 功能时，UART 的 RTS 输出需要连接到对方 UART 的 CTS 信号。

- N 是 RX FIFO 的触发阈值
- B_n 是 RX FIFO 接收到的字节数目
- 当 $B_n \geq N$ 时，RTS 置低
- 当 $B_n < N$ 时，RTS 会自动置高，提示对方 UART 可以发送数据

打开 auto-CTS 功能时，UART 的 CTS 输入连接到对方 UART 的 RTS 信号。UART 只有在 CTS 检测到输入高时，才会发送数据。CTS 必须在当前传输数据的停止 STOP 位发出前置低，这样 UART 才能不发出下一个数据。

45.2.5 Loopback 模式

UART 支持 Loopback 模式。

Loopback 模式打开时，UART 的 TX 连接到 RX，RTS 连接到 CTS。通过THR寄存器发出的数据可以从RBR寄存器接收到。

45.2.6 DMA

UART 支持发送 DMA 请求和接收 DMA 请求。

用户通过FCR寄存器配置 RX FIFO 的触发阈值RFIFOT，当 RX FIFO 接收的数据超过阈值时，生成 DMA 接收请求。

用户通过FCR寄存器配置 TX FIFO 的触发阈值TFIFOT，当 TX FIFO 的待发送数据少于阈值时，生成 DMA 发送请求。

45.3 寄存器说明

UART 的寄存器列表如下：

UART0 base address: 0xF0040000

UART1 base address: 0xF0044000

UART2 base address: 0xF0048000

UART3 base address: 0xF004C000

UART4 base address: 0xF0050000

UART5 base address: 0xF0054000

UART6 base address: 0xF0058000

UART7 base address: 0xF005C000

PUART base address: 0xF40E4000

地址偏移	名称	描述	复位值
0x0004	RXIDLE_CFG	接收空闲配置寄存器	0x00000000
0x0010	CFG	配置查询寄存器	-
0x0014	OSCR	过采样控制寄存器	0x00000010
0x0020	RBR	接收缓冲寄存器（当 DLAB=0 时）	0x00000000
0x0020	THR	发送缓冲寄存器（当 DLAB=0 时）	0x00000000
0x0020	DLL	分频参数低位寄存器（当 DLAB=1 时）	0x00000001
0x0024	IER	中断使能寄存器（当 DLAB=1 时）	0x00000000
0x0024	DLM	分频参数高位寄存器（当 DLAB=1 时）	0x00000000
0x0028	IIR	中断 ID 寄存器	0x00000001
0x0028	FCR	FIFO 控制寄存器	0x00000000
0x002C	LCR	传输控制寄存器	0x00000000
0x0030	MCR	流量控制寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0034	LSR	传输状态寄存器	0x00000000
0x0038	MSR	流控状态寄存器	0x00000000

表 200: UART 寄存器列表

45.4 寄存器详细信息

UART 的寄存器详细说明如下:

45.4.1 RXIDLE_CFG (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0						
RSVD																						DETECT_COND	DETECT_EN	THR													
N/A																						RW	RW	RW													
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0					

RXIDLE_CFG [31:0]

位域	名称	描述
9	DETECT_COND	空闲检测条件 0 - RX 引脚为高电平时认为是空闲 1 - UART 状态机为空闲时认为是空闲
8	DETECT_EN	使能 UART 空闲检测 0 - 禁用 1 - 使能
7-0	THR	串口接收空闲检测的阈值 (以 bit 为单位)

RXIDLE_CFG 位域

45.4.2 CFG (0x10)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD																											FIFOSIZE					
N/A																											RO					
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	*	*

CFG [31:0]

位域	名称	描述
1-0	FIFOSIZE	RXFIFO 和 TXFIFO 深度: 0: 16 字节 1: 32 字节 2: 64 字节 3: 128 字节

CFG 位域

45.4.3 OSCR (0x14)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD																OSC																
N/A																RW																
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	1	0	0	0	0

OSCR [31:0]

位域	名称	描述
4-0	OSC	过采样率设置: OSC=0: 过采样率为 32 OSC<=8: 过采样率为 8 OSC>8: 过采样率为 OSC 的值 OSC 设置值必须是偶数, 若写入了奇数则会被自动转换为一个偶数值

OSCR 位域

45.4.4 RBR (0x20)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0			
RSVD																RBR																		
N/A																RO																		
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0

RBR [31:0]

位域	名称	描述
7-0	RBR	接收数据读取

RBR 位域

45.4.5 THR (0x20)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												THR																			
N/A												WO																			
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

THR [31:0]

位域	名称	描述
7-0	THR	发送数据写入

THR 位域

45.4.6 DLL (0x20)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												DLL																			
N/A												RW																			
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	1

DLL [31:0]

位域	名称	描述
7-0	DLL	当 DLAB 为 1 时，该寄存器配置分频参数的低 8 位

DLL 位域

45.4.7 IER (0x24)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ERXIDLE	RSVD												EMSI	ELSI	ETHEI	ERBI															
RW	N/A												RW	RW	RW	RW															
0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	

IER [31:0]

位域	名称	描述
31	ERXIDLE	接收空闲中断使能: 0 - 当检测到 UART 空闲时，不触发中断 1 - 当检测到 UART 空闲时，触发空闲中断

位域	名称	描述
3	EMSI	流控中断使能： 当自动流控功能关闭时，CTS 状态的变化会触发中断。 当自动流控使能时，流控中断不会被使能，CTS 状态用来自动控制发送行为。
2	ELSI	接收状态中断使能
1	ETHEI	发送状态中断使能
0	ERBI	接收数据有效中断使能 character 超时中断使能

IER 位域

45.4.8 DLM (0x24)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																DLM															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

DLM [31:0]

位域	名称	描述
7-0	DLM	当 DLAB 为 1 时，该寄存器配置分频参数的高 8 位

DLM 位域

45.4.9 IIR (0x28)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RXIDLE_FLAG	RSVD																FIFOED	RSVD	INTRID												
RW	N/A																RO	N/A	RO												
0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	x	x	0	0	0	1

IIR [31:0]

位域	名称	描述
31	RXIDLE_FLAG	UART 空闲标志位 0 - UART 忙 1 - UART 空闲
7-6	FIFOED	当 FIFO 被使能（FIFOE 位为 1）时，FIFOED 的值为 0x3

位域	名称	描述
3-0	INTRID	中断 ID

IIR 位域

45.4.10 FCR (0x28)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																							RFIFOT	TFIFOT	DMAE	TFIFORST	RFIFORST	FIFOE			
N/A																							WO	WO	WO	WO	WO	WO			
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

FCR [31:0]

位域	名称	描述
7-6	RFIFOT	接收 FIFO trigger level
5-4	TFIFOT	发送 FIFO trigger level
3	DMAE	DMA 使能
2	TFIFORST	发送 FIFO 复位，写 1 会清除发送 FIFO 中的所有数据并复位指针，该位自动清零
1	RFIFORST	接收 FIFO 复位，写 1 会清除接收 FIFO 中的所有数据并复位指针，该位自动清零
0	FIFOE	FIFO 使能。 写 1 会使能发送 FIFO 和接收 FIFO，该位发生翻转时会复位所有的 FIFO

FCR 位域

45.4.11 LCR (0x2C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																							DLAB	BC	SPS	EPS	PEN	STB	WLS		
N/A																							RW	RW	RW	RW	RW	RW	RW		
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

LCR [31:0]

位域	名称	描述
7	DLAB	分频参数访问控制位，为 1 时访问相关寄存器会定向到分频参数控制
6	BC	break 控制

位域	名称	描述
5	SPS	固定奇偶校验位： 1: parity bit 会固定为 0 或 1，根据 EPS 位设定 0: parity bit 不固定
4	EPS	奇偶校验选择： 1: 偶校验（data 和 parity bits 中有偶数个 1） 0: 奇校验
3	PEN	奇偶校验使能，使能后在发送数据时一个校验位会被放置在第一个 STOP 之前，在接收数据时会进行校验位检查
2	STB	STOP 位数量： 0: 1 位 1: STOP 位的数量基于 WLS 的设置， WLS 为 0 时，STOP 为 1.5 位 WLS 为 1, 2, 3 时，STOP 为 2 位
1-0	WLS	word 长度设置 0: 5 位 1: 6 位 2: 7 位 3: 8 位

LCR 位域

45.4.12 MCR (0x30)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																									AFE	LOOP	RSVD	RTS	RSVD		
N/A																									RW	RW	N/A	RW	N/A		
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	x	x	0	x	

MCR [31:0]

位域	名称	描述
5	AFE	自动流控使能： 0: 关闭 1: 当 RTS 为 0 时，仅 CTS 做自动流控，当 RTS 为 1 时，CTS 和 RTS 自动流控都使能
4	LOOP	loopback 使能
1	RTS	请求 RTS 流控：设为 1 时，RTS 信号输出 0

MCR 位域

45.4.13 LSR (0x34)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD													ERRF	TEMT	THRE	LBREAK	FE	PE	OE	DR											
N/A													RO	RO	RO	RO	RO	RO	RO	RO											
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

LSR [31:0]

位域	名称	描述
7	ERRF	接收 FIFO 错误： 在 FIFO 模式下，当出现了奇偶校验错误，帧错误或者传输打断时该位会置 1。 该位读清零。
6	TEMT	发送 FIFO 空
5	THRE	发送 FIFO 空，该位为 1 时，如果对应中断使能，则会触发中断
4	LBREAK	传输打断。 当 RXD 信号拉低持续超过一个 full-word 时该位会被置 1。 一个 full-word 包括 START, data, parity 和 STOP 位。 该位读清零。
3	FE	帧错误。 当接收的 STOP 位为低时该位置 1。 该位读清零。
2	PE	奇偶校验错误。 该位读清零。
1	OE	接收数据过载。
0	DR	接收数据就绪。 存在有效的接收数据时该位置 1。 在所有接收数据被读取后该位清零。

LSR 位域

45.4.14 MSR (0x38)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD													CTS	RSVD	DCTS																
N/A													RO	N/A	RC																
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	0	

MSR [31:0]

位域	名称	描述
4	CTS	CTS 信号状态： 0: CTS 输入为高电平 1: CTS 输入为低电平
0	DCTS	该位置 1 表示在上次该位被读取之后，CTS 输入信号曾发生了翻转。

MSR 位域

46 串行外设总线 SPI

串行外设总线 SPI 支持主机模式和从机模式。主机模式下可以控制多种外设，从机模式下可以接受主机的请求完成数据交换。

46.1 模块功能

- 支持主机模式和从机模式
- MSB 先行和 LSB 先行可配置
- 时钟频率可配置
- 支持 DMA 数据传输
- 支持 2 线 4 线模式

46.2 功能描述

本小节分为 4 个部分，分别描述主机模式、从机模式、两线模式和四线模式。主机和从机模式主要描述初始化和传输格式。2 线和 4 线模式主要描述它们和普通模式的区别。

46.2.1 主机模式

SPI 在主机模式下控制发起传输。SPI 传输的格式和接口时序可以通过寄存器编程。SPI 传输也通过寄存器访问发起。

SPI 传输包括命令、地址和数据字段，SPI 控制器提供专用的寄存器用来存储这些字段。

数据寄存器在接受和发送时是共用的。

数据传输可以由寄存器访问发起，也可以由 DMA 发起。

SPI 控制器提供发送和接受缓冲阈值中断，用以减轻流控的软件负担。

控制器还可以在传输结束时产生中断。

除支持标准的 SPI 传输以外，控制器允许软件直接控制 SPI 接口上的信号。这一功能可以用来实现接口上的特殊时序。

46.2.2 从机模式

SPI 模块可以工作在从机模式，接受接口上的命令。该模式下还可以支持用户在寄存器中自定义的特殊命令。

从机模式下把接口上的信号解释为命令、等待和数据。

从机模式下的命令和等待字段固定为 8 位，数据段的长度由接收到的命令和寄存器的设置决定。

对于读取状态的命令，控制器返回状态寄存器的值。

对于数据读写指令，传输由命令-等待-数据组成。

对于用户自定义指令，数据段格式由寄存器配置。例如，传输模式被设置成等待，写入，那么之后写入字段被保存在数据寄存器中，等待字段被丢弃。

46.2.3 2 线模式

2 线模式下把 MISO 和 MOSI 都用作双向信号从而获得 2 倍的带宽。

2 线模式下提供两种传输方式。一种方式地址和数据均使用 2 线传输。另一种方式下，只有数据使用 2 线传

输。传输方式可以通过寄存器配置。

46.2.4 4 线模式

4 线模式把 MOSI、MISO、WP 和 HOLD 均作为双向数据信号使用，获得 4 倍带宽。

4 线模式下提供两种传输方式。一种方式地址和数据均使用 4 线传输。另一种方式下，只有数据使用 4 线传输。传输方式可以通过寄存器配置。

46.3 SPI 寄存器列表

SPI0 base address: 0xF0030000

SPI1 base address: 0xF0034000

SPI2 base address: 0xF0038000

SPI3 base address: 0xF003C000

地址偏移	名称	描述	复位值
0x0010	TRANSFMT	数据格式	0x00020780
0x0014	DIRECTIO	直接管脚控制	0x00003100
0x0020	TRANSCTRL	传输控制	0x00000000
0x0024	CMD	命令寄存器	0x00000000
0x0028	ADDR	地址寄存器	0x00000000
0x002C	DATA	数据寄存器	0x00000000
0x0030	CTRL	控制寄存器	0x00000000
0x0034	STATUS	状态寄存器	0x00000000
0x0038	INTREN	中断使能寄存器	0x00000000
0x003C	INTRST	中断状态	0x00000000
0x0040	TIMING	接口时序	0x00000000
0x0060	SLVST	从机状态	0x00000000
0x0064	SLVDATAcnt	从机数据计数	0x00000000
0x007C	CONFIG	配置寄存器	0x00004311

表 201: SPI 寄存器列表

46.4 SPI 寄存器描述

46.4.1 TRANSFMT (0x10)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD														ADDRLEN	RSVD			DATALEN				DATAMERGE	RSVD	MOSIBIDIR	LSB	SLVMODE	CPOL	CPHA			
N/A														RW	N/A	RW				RW	N/A	RW	RW	RW	RW	RW					
0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	x	x	x	0	0	1	1	1	1	x	x	0	0	0	0	0

TRANSFMT [31:0]

位域	名称	描述
17-16	ADDRLEN	地址长度： 0x0:8 位， 0x1:16 位， 0x2:24 位， 0x3:32 位。
12-8	DATALEN	数据单位长度 实际位数为 (DataLen+1)
7	DATAMERGE	允许数据合并模式，该模式在写入时自动拆分数据，在读取时合并数据。 此位仅在 DataLen=0x7 时生效。在数据合并模式下，对数据寄存器的每次写入将传输写入数据的所有四个字节；从数据寄存器读取的每个数据将检索四个字节的接收数据，作为单个字数据。 当禁用数据合并模式时，只有数据寄存器的最小 (DataLen+1) 有效位对读/写操作有效；不会执行自动数据拆分/合并。
4	MOSIBIDIR	常规模式下的双向 MOSI： 0x0:MOSI 是单向信号， 0x1:MOSI 是双向信号。
3	LSB	传输顺序： 0x0: 高位先行， 0x1: 低位先行。
2	SLVMODE	主/从模式选择： 0x0: 主模式， 0x1: 从模式。
1	CPOL	SPI 时钟极性： 0x0: 空闲态为低电平， 0x1: 空闲态为高电平。
0	CPHA	SPI 时钟相位： 0x0: 奇数 SCLK 边沿采样， 0x1: 偶数 SCLK 边沿采样。

TRANSFMT 位域

46.4.2 DIRECTIO (0x14)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD							DIRECTIOEN	RSVD	HOLD_OE	WP_OE	MISO_OE	MOSI_OE	SCLK_OE	CS_OE	RSVD	HOLD_O	WP_O	MISO_O	MOSI_O	SCLK_O	CS_O	RSVD	HOLD_I	WP_I	MISO_I	MOSI_I	SCLK_I	CS_I			
N/A							RW	N/A	RW	RW	RW	RW	RW	RW	N/A	RW	RW	RW	RW	RW	RW	N/A	RO	RO	RO	RO	RO	RO	RO	RO	
x	x	x	x	x	x	x	0	x	x	0	0	0	0	0	x	x	1	1	0	0	0	1	x	x	0	0	0	0	0	0	

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

DIRECTIO [31:0]

位域	名称	描述
24	DIRECTIOEN	启用直接引脚控制： 0x0: 禁用， 0x1: 启用。
21	HOLD_OE	允许 HOLD 引脚的输出。
20	WP_OE	允许 WP 引脚的输出。
19	MISO_OE	允许 MISO 引脚的输出。
18	MOSI_OE	允许 MOSI 引脚的输出。
17	SCLK_OE	允许 SCLK 引脚的输出。
16	CS_OE	允许 CS 引脚的输出。
13	HOLD_O	HOLD 引脚的输出值。
12	WP_O	WP 引脚的输出值。
11	MISO_O	SPI MISO 引脚输出值。
10	MOSI_O	SPI MOSI 引脚输出值。
9	SCLK_O	SCLK 引脚输出值。
8	CS_O	CS 引脚输出值。
5	HOLD_I	HOLD 引脚的状态。
4	WP_I	WP 引脚状态。
3	MISO_I	MISO 引脚状态。
2	MOSI_I	MOSI 引脚状态。
1	SCLK_I	SCLK 引脚状态。
0	CS_I	CS 引脚状态。

DIRECTIO 位域

46.4.3 TRANCTRL (0x20)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SLVDATAONLY	CMDEN	ADDREN	ADDRFMT	TRANSMODE				DUALQUAD	TOKENEN	WRTRANCNT								TOKENVALUE	DUMMYCNT	RDTRANCNT											
RW	RW	RW	RW	RW				RW	RW	RW								RW	RW	RW											
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TRANCTRL [31:0]

位域	名称	描述
31	SLVDATAONLY	纯数据模式（仅从模式）： 0x0: 禁用纯数据模式， 0x1: 启用纯数据模式。 注：此模式仅在常规模式下有效，因此 MOSIBiDir、DualQuad 和 TransMode 应设置为 0。
30	CMDEN	启用命令段（仅主模式）： 0x0: 禁用命令段， 0x1: 启用命令段。
29	ADDREN	启用地址段（仅主模式）： 0x0: 禁用地址段， 0x1: 启用地址段。
28	ADDRFMT	SPI 地址段格式（仅主模式）： 0x0: 常规（1 位）模式， 0x1: 数据段（2 线/4 线）相同。
27-24	TRANSMODE	传输模式，传输顺序可以是 0x0: 同时读写， 0x1: 仅写， 0x2: 只读， 0x3: 写，读， 0x4: 读、写， 0x5: 写、填充、读， 0x6: 读、填充、写， 0x7: 无数据（必须在主模式下启用 CmdEn 或 AddrEn）， 0x8: 填充，写， 0x9: 填充，读， 0xa~0xf: 保留。
23-22	DUALQUAD	SPI 数据段格式： 0x0: 1 线模式， 0x1: 2 线模式， 0x2: 4 线模式， 0x3: 保留。
21	TOKENEN	启用令牌（仅主模式），在 SPI 读取地址段后的 1 字节的令牌。应在 TokenValue 中选择特殊令牌的值。 0x0: 禁用令牌， 0x1: 启用令牌。

位域	名称	描述
20-12	WRTRANCNT	写入数据长度。 WrTranCnt 表示 SPI 写入数据长度。实际传输长度为 (WrTranCnt+1)。 WrTranCnt 仅在 TransMode 为 0、1、3、4、5、6 或 8 时生效。 数据单位的大小 (位宽度) 由传输格式寄存器的 DataLen 字段定义。 对于传输模式 0, WrTranCnt 必须等于 RdTranCnt。
11	TOKENVALUE	令牌值 (仅主模式), SPI 读取地址段后的令牌。 0x0: 令牌值 =0x00, 0x1: 令牌值 =0x69。
10-9	DUMMYCNT	填充数据长度。实际填充长度为 (DummyCnt+1)。 SPI 接口上的填充周期数为 (DummyCnt+1) * ((DataLen+1) / SPI IO 宽度), 在填充数据段, 数据引脚被置于高阻抗中。 DummyCnt 仅用于 TransMode 5、6、8 和 9, 其具有填充数据段。
8-0	RDTRANCNT	读取数据长度, RdTranCnt 表示从 SPI 总线接收的数据长度。实际接收长度为 (RdTranCnt+1)。 RdTranCnt 仅在 TransMode 为 0、2、3、4、5、6 或 9 时生效。 数据单位由传输格式寄存器的 DataLen 字段定义。 对于传输模式 0, WrTranCnt 必须等于 RdTranCnt。

TRANSCTRL 位域

46.4.4 CMD (0x24)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																							CMD								
N/A																							RW								
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	

CMD [31:0]

位域	名称	描述
7-0	CMD	SPI 命令。

CMD 位域

46.4.5 ADDR (0x28)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADDR																															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ADDR [31:0]

位域	名称	描述
31-0	ADDR	SPI 地址（仅主模式）。

ADDR 位域

46.4.6 DATA (0x2C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATA																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

DATA [31:0]

位域	名称	描述
31-0	DATA	<p>对于写操作，数据传输到 TX FIFO。低字节先行。如果 TX FIFO 满且状态寄存器的 SPIActive 位为 1，总线被阻塞并插入等待状态。</p> <p>对于读操作，数据从 RX FIFO 读取。低字节先行。如果 RX FIFO 空且状态寄存器的 SPIActive 位为 1，总线被阻塞并插入等待状态。</p> <p>FIFO 将 SPI 传输和软件的速度缓冲。当 TX FIFO 为空时，SPI 传输将暂停，直到更多数据写入 TX FIFO；当 RX FIFO 满时，SPI 传输将暂停，直到 RX FIFO 中有更多空间。</p> <p>如果写入 TX FIFO 的数据多于写入传输数量（WrTranCnt），剩余数据保留在 TX FIFO 中，下次传输或 TX FIFO 复位清除。</p>

DATA 位域

46.4.7 CTRL (0x30)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD								TXTHRES								RXTHRES								RSVD			TXDMAEN	RXDMAEN	TXFIFORST	RXFIFORST	SPIRST	
N/A								RW								RW								N/A			RW	RW	RW	RW	RW	
x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	0	0	0	0	0

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

CTRL [31:0]

位域	名称	描述
23-16	TXTHRES	TXFIFO 阈值，TX 数据小于或等于 TX FIFO 阈值时，发出 TXFIFO 中断或 DMA 请求。
15-8	RXTHRES	RXFIFO 阈值，RX 数据大于或等于 RX FIFO 阈值时，发出 RXFIFO 中断或 DMA 请求。
4	TXDMAEN	TX DMA 启用。
3	RXDMAEN	RX DMA 启用。
2	TXFIFORST	发送 FIFO 复位，写 1 复位，复位后自动清零。
1	RXFIFORST	接收 FIFO 复位，写 1 复位，复位后自动清零。
0	SPIRST	SPI 复位，写 1 复位，复位后自动清零。

CTRL 位域

46.4.8 STATUS (0x34)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD		TXNUM_7_6		RSVD		RXNUM_7_6		TXFULL		TXEMPTY		TXNUM_5_0					RXFULL		RXEMPTY		RXNUM_5_0					RSVD					SPIACTIVE	
N/A		RO		N/A		RO		RO		RO		RO					RO		RO		RO					N/A					RO	
x	x	0	0	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	0

STATUS [31:0]

位域	名称	描述
29-28	TXNUM_7_6	发送 FIFO 中的有效数据。
25-24	RXNUM_7_6	接收 FIFO 中的有效数据。
23	TXFULL	发送 FIFO 满标志。
22	TXEMPTY	发送 FIFO 空标志。
21-16	TXNUM_5_0	发送 FIFO 中的有效数据。
15	RXFULL	接收 FIFO 满标志。
14	RXEMPTY	接收 FIFO 空标志。
13-8	RXNUM_5_0	接收 FIFO 中的有效数据。

位域	名称	描述
0	SPIACTIVE	<p>SPI 寄存器编程正在进行中。</p> <p>在主模式下，SPIActive 在写入 SPI 命令寄存器后变为 1，在传输完成后变为 0。</p> <p>在从属模式下，SPI CS 信号被断言后，SPIActive 变为 1；SPI CS 信号被解除断言后，SPIActive 变为 0。</p> <p>注意，由于时钟同步，当相应条件发生时，SPIActive 最多可能需要两个 spi_ 时钟周期才能改变。</p> <p>注意：当使用直接 IO 控制或内存映射接口时，该位保持为 0。</p>

STATUS 位域

46.4.9 INTREN (0x38)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																								SLVCMDEN	ENDINTEN	TXFIFOINTEN	RXFIFOINTEN	TXFIFOURINTEN	RXFIFOURINTEN		
N/A																								RW	RW	RW	RW	RW	RW		
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	

INTREN [31:0]

位域	名称	描述
5	SLVCMDEN	启用从机命令中断，在从模式下收到从属命令时产生中断（仅从模式）。
4	ENDINTEN	启用 SPI 传输结束中断。SPI 传输结束时是否产生中断（在从模式下，读取结束不产生中断）。
3	TXFIFOINTEN	启用发送 FIFO 阈值中断。有效数据小于或等于 TX FIFO 阈值时是否产生中断。
2	RXFIFOINTEN	启用接收 FIFO 阈值中断。有效数据大于或等于 RX FIFO 阈值时是否产生中断。
1	TXFIFOURINTEN	启用发送 FIFO 欠载中断。发送 FIFO 数据耗尽时是否产生中断（仅从模式）。
0	RXFIFOURINTEN	启用接收 FIFO 溢出中断。接收 FIFO 溢出时是否产生中断（仅从模式）。

INTREN 位域

46.4.10 INTRST (0x3C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																								SLVCMDINT	ENDINT	TXFIFOINT	RXFIFOINT	TXFIFOURINT	RXFIFOURINT		
N/A																								W1C	W1C	W1C	W1C	W1C	W1C		
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0

INTRST [31:0]

位域	名称	描述
5	SLVCMDINT	从机命令中断（仅从模式）。
4	ENDINT	SPI 传输中断结束。
3	TXFIFOINT	TX FIFO 阈值中断。
2	RXFIFOINT	RX FIFO 阈值中断。
1	TXFIFOURINT	TX FIFO 欠载中断（仅从模式）。
0	RXFIFOURINT	RX FIFO 溢出中断（仅从模式）。

INTRST 位域

46.4.11 TIMING (0x40)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD													CS2SCLK	CSHT	SCLK_DIV																
N/A													RW	RW	RW																
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TIMING [31:0]

位域	名称	描述
13-12	CS2SCLK	CS 有效到 SCLK 边缘最短时间。SCLK_周期 * (CS2SCLK+1) /2。
11-8	CSHT	CS 高电平的最短时间。SCLK_周期 * (CSHT+1) /2。
7-0	SCLK_DIV	时钟源和 SPI 接口 SCLK 之间的时钟频率比。F(SCLK)=F(SPI)/((SCLK_DIV+1)*2)。 当 SCLK_DIV 是 0xff 时，SCLK 频率应与 SPI 时钟源同频。

TIMING 位域

46.4.12 SLVST (0x60)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD													UNDERRUN	OVERRUN	READY	USR_STATUS															
N/A													W1C	RW	RW	RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

SLVST [31:0]

位域	名称	描述
18	UNDERRUN	上次传输中发生数据不足。
17	OVERRUN	上次传输中发生数据溢出。
16	READY	SPI 准备就绪。除从机模式下读取状态，该位都会在传输结束后清零。
15-0	USR_STATUS	自定义的状态标志。

SLVST 位域

46.4.13 SLVDATAcnt (0x64)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD						WCNT										RSVD						RCNT									
N/A						RO										N/A						RO									
x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0

SLVDATAcnt [31:0]

位域	名称	描述
25-16	WCNT	从机发送数据计数。
9-0	RCNT	从机接收数据计数。

SLVDATAcnt 位域

46.4.14 CONFIG (0x7C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD														SLAVE	RSVD	DIRECTIO	RSVD	QUADSPI	DUALSPI	TXFIFOSIZE					RXFIFOSIZE						
N/A														RO	N/A	RO	N/A	RO	RO	RO					RO						
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	1	x	x	0	x	1	1	0	0	0	0	1	0	0	0	1

CONFIG [31:0]

位域	名称	描述
14	SLAVE	支持从机模式。
11	DIRECTIO	支持直接管脚控制。
9	QUADSPI	支持 4 线模式。
8	DUALSPI	支持 2 线模式。
7-4	TXFIFOSIZE	发送 FIFO 的深度： 0x0:2 个字， 0x1:4 个字， 0x2:8 个字， 0x3:16 个字， 0x4:32 个字， 0x5:64 个字， 0x6:128 字。
3-0	RXFIFOSIZE	接收 FIFO 的深度： 0x0:2 个字， 0x1:4 个字， 0x2:8 个字， 0x3:16 个字， 0x4:32 个字， 0x5:64 个字， 0x6:128 字。

CONFIG 位域

47 集成电路总线 I2C

本章节介绍 I2C 的功能和特性。

47.1 特性总结

本章节介绍 I2C 的主要特性：

- 支持标准模式 (100Kb/s)，快速模式 (400Kb/s) 和快速模式 +(1Mb/s)
- 可配置主从模式
- 支持 7 位和 10 位地址模式
- 支持广播呼叫地址 (general call address)
- 自动时钟延展 (clock stretching)
- 可配置的时钟/数据时序
- 支持直接内存访问 (DMA)
- 4 字节 FIFO

I2C 的框图如图 52。

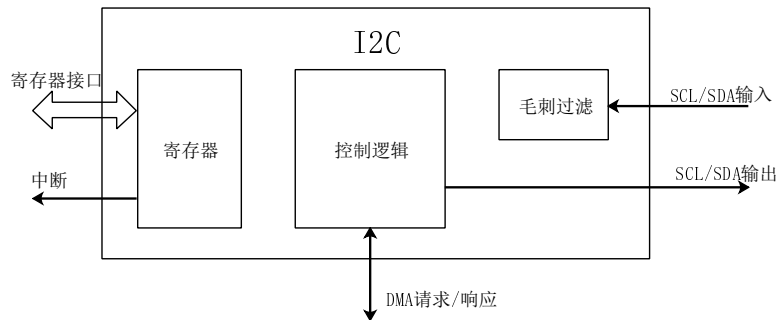


图 52: I2C 框图

47.2 功能描述

本章节描述 I2C 的功能。

47.2.1 主要功能

通过 SETUP 寄存器的 MASTER 位可配置 I2C 工作在主机模式或者从机模式。作为 I2C 主机，该控制器能够高效的发起传输。每个传输由 4 个阶段组成：起始，地址，数据和结束。在起始阶段会产生 START 操作，在地址阶段发送地址，在数据阶段 1 个或多个数据字节被传送，在结束阶段产生 STOP 操作。每个阶段都能够独立控制是否执行。

作为 I2C 从机，当 I2C 传输的地址与寄存器 ADDR 的地址匹配时，该控制器被选定，可配置 INTEN 寄存器的 ADDRHIT 位使控制器产生中断来通知软件准备后续的操作。如果收到广播呼叫地址，控制器会响应 ACK 并将 STATUS 寄存器的 GENCALL 位置 1。

当软件没有准备好下一个字节的发送数据或者接收数据时 FIFO 已满，控制会自动延展 I2C 总线时钟来暂停总线传输。主机模式和从模式都支持自动时钟延展。

控制器默认使能了自动响应，即除了最后一个字节外每接收一个字节数据都会自动发出 ACK，软件可通过使能 ByteReceive 中断来禁止自动响应功能，在每个字节接收完毕后决定是否发送 ACK 响应。

47.2.2 时序配置

I2C 时序参数在 SETUP 寄存器中配置，所有参数的单位都是 I2C 模块功能时钟 (CLK_TOP_I2Cx) 的时钟周期数。由于这些可配参数的位数有限，当功能时钟频率非常高时，时序参数的位宽可能无法满足配置要求，因此控制器提供了 TPM 寄存器用来设置时序参数乘数，该乘数能够扩展时序参数的范围。TPM 寄存器的修改应该在 I2C 总线空闲且 I2C 控制器关闭 (寄存器 SETUP 的 IICEN 位为 0) 时进行。

以下以 CLK_TOP_I2C 频率 40MHz 且 TPM 等于 0 为例来说明时序参数配置。

毛刺过滤：在 SCL 和 SDA 输入信号上可被过滤掉的脉冲宽度，由 SETUP 寄存器的 T_SP 位定义，计算公式如 (1)：

$$PulseWidth = T_SP \times Clk_Period \times (TPM + 1) \quad (1)$$

对于快速模式和快速模式 +，要求 50ns 以下的毛刺必须被过滤掉，计算可得 T_SP 应为 2。

数据建立时间 (Data Setup Time)：数据建立时间定义了 SCL 上升沿之前 SDA 应该保持稳定的时间，由 SETUP 寄存器的 T_SUDAT 位设置，计算公式如 (2)：

$$SetupTime = (2 \times Clk_Period) + (2 + T_SP + T_SUDAT) \times Clk_Period \times (TPM + 1) \quad (2)$$

对于标准模式，数据建立时间要求为 250ns 时，可得 T_SUDAT 应设为 4。

数据保持时间 (Data Hold Time)：数据保持时间定义了 SCL 下降沿之后应保持稳定的时间，由 SETUP 寄存器的 T_HDDAT 位设置，计算公式如 (3)：

$$HoldTime = (2 \times Clk_Period) + (2 + T_SP + T_HDDAT) \times Clk_Period \times (TPM + 1) \quad (3)$$

对于标准模式，数据保持时间要求为 300ns 时，可得 T_HDDAT 应设为 6。

总线时钟频率：I2C 总线时钟频率由 SETUP 寄存器的 T_SCLHI 位和 T_SCLRATIO 位定义，计算公式如 (4)和(5)

$$SCL\ HighPeriod = (2 \times Clk_Period) + (2 + T_SP + T_SCLHI) \times Clk_Period \times (TPM + 1) \quad (4)$$

$$SCL\ LowPeriod = (2 \times Clk_Period) + (2 + T_SP + T_SCLHI \times T_SCLRATIO) \times Clk_Period \times (TPM + 1) \quad (5)$$

47.2.3 主机模式

不使用 DMA 的数据发送：

1. 设置时序参数
2. 配置主机模式 MASTER=1 并使能控制器 IICEN=1
3. 设置数据长度 DATACNT，传输方向 DIR 和传输阶段选择 PHASE_START/ADDR/DATA/STOP
4. 配置目标从机地址 ADDRESS
5. 设置 CMPL 使传输完成时产生中断，设置 FIFOEMPTY 使 FIFO 空时产生中断
6. 写 0x1 到 COMMAND 寄存器来启动传输
7. 等待中断：若 FIFO 为空则通过写 DATA 寄存器来存入数据，若所有数据已存入 FIFO 则关闭 FIFO 空中断，否则重复步骤 7；若传输完成则检查 ADDR_HIT 确保目标从机正确接收了传输，CMPL 寄存器写 1 清除中断，跳转到步骤 8。
8. 关闭所有中断，检查 DATACNT 以确保所有数据传输完成

不使用 DMA 的数据接收：

1. 设置时序参数

2. 配置主机模式 MASTER=1 并使能控制器 IICEN=1
3. 设置数据长度 DATAcnt，传输方向 DIR 和传输阶段选择 PHASE_START/ADDR/DATA/STOP
4. 配置目标从机地址 ADDRESS
5. 设置 CMPL 使传输完成时产生中断，设置 FIFOFULL 使 FIFO 满时产生中断
6. 写 0x1 到 COMMAND 寄存器来启动传输
7. 等待中断：若 FIFO 为满则通过从 DATA 寄存器来读出数据，若所有数据已存入 FIFO 则关闭 FIFO 空中断，否则重复步骤 7；若传输完成则检查 ADDRHIT 确保目标从机正确接收了传输，CMPL 寄存器写 1 清除中断，跳转到步骤 8。
8. 关闭所有中断，检查 DATAcnt 以确保所有数据传输完成

使用 DMA 的数据发送：

1. 设置时序参数
2. 配置主机模式 MASTER=1，使能控制器 IICEN=1，使能 DMA 功能 DMAEn=1
3. 配置 DMA 控制器 IP
4. 设置数据长度 DATAcnt，传输方向 DIR 和传输阶段选择 PHASE_START/ADDR/DATA/STOP
5. 配置目标从机地址 ADDRESS
6. 设置 CMPL 使传输完成时产生中断
7. 写 0x1 到 COMMAND 寄存器来启动传输
8. 等待中断，检查 DATAcnt 以确保所有数据传输完成

47.2.4 从机模式

不使用 DMA 的数据传输：

1. 设置从机地址
2. 设置时序参数
3. 配置从机模式 MASTER=0 并使能控制器 IICEN=1
4. 使能地址命中中断 ADDRHIT 和传输完成中断 CMPL
5. 等待地址命中中断：读取传输方向 DIR，查看 GENCALL 确认是否是广播呼叫。若 DIR 方向为从机接收，则使能 FIFO 满中断并跳转到步骤 6；若 DIR 方向为从机发送，则使能 FIFO 空中断并跳转到步骤 7
6. 从机接收：等待 FIFO 满中断，读取数据，直到收到传输完成中断
7. 从机发送：等待 FIFO 空中断，写入数据，直到收到传输完成中断
8. 检查 DATAcnt 寄存器确认传输数据量，清除传输完成中断

使用 DMA 的数据传输：

1. 设置从机地址
2. 设置时序参数
3. 配置从机模式 MASTER=0 并使能控制器 IICEN=1
4. 使能地址命中中断 ADDRHIT 和传输完成中断 CMPL
5. 等待地址命中中断：读取传输方向 DIR，如果不是期望的传输方向，则跳转到不使用 DMA 的数据传输流程。查看 GENCALL 确认是否是广播呼叫
6. 从机接收：等待 FIFO 满中断，读取数据，直到收到传输完成中断
7. 从机发送：等待 FIFO 空中断，写入数据，直到收到传输完成中断
8. 检查 DATAcnt 寄存器确认传输数据量，清除传输完成中断

47.3 I2C 寄存器

47.3.1 寄存器说明

I2C 的寄存器列表如下：

I2C0 base address: 0xF3020000

I2C1 base address: 0xF3024000

I2C2 base address: 0xF3028000

I2C3 base address: 0xF302C000

地址偏移	名称	描述	复位值
0x0010	CFG	配置查询寄存器	0x00000001
0x0014	INTEN	中断使能寄存器	0x00000000
0x0018	STATUS	状态寄存器	0x00000001
0x001C	ADDR		0x00000000
0x0020	DATA	数据寄存器	0x00000000
0x0024	CTRL	控制寄存器	0x00001E00
0x0028	CMD	指令寄存器	0x00000000
0x002C	SETUP	设置寄存器	0x05252100
0x0030	TPM	时序参数乘数	0x00000000

表 202: I2C 寄存器列表

47.3.2 寄存器详细信息

I2C 的寄存器详细说明如下：

47.3.3 CFG (0x10)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																FIFOSIZE															
N/A																RO															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

CFG [31:0]

位域	名称	描述
1-0	FIFOSIZE	FIFO 深度： 0: 2 字节 1: 4 字节 2: 8 字节 3: 16 字节

位域	名称	描述
----	----	----

CFG 位域

47.3.4 INTEN (0x14)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0						
RSVD																						CMPL	BYTERECV	BYTETRANS	START	STOP	ARBLOSE	ADDRHIT	FIFOHALF	FIFOFULL	FIFOEMPTY						
N/A																						RW	RW	RW	RW	RW	RW	RW	RW	RW	RW						
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0						

INTEN [31:0]

位域	名称	描述
9	CMPL	传输完成中断使能： 主机模式：一个 transaction 被正确发出且没有失去总线仲裁 从机模式：发送给本控制器的一个 transaction 传输完成
8	BYTERECV	字节接收中断使能： 当收到一个字节的数后发出中断，该位设为 1 时会关闭自动 ACK 响应，软件需要控制 ACK 或 NACK 的发出。
7	BYTETRANS	字节发送中断使能： 当完成一个字节的发送后产生中断。
6	START	START 中断使能： 当探测到 START 或 repeated START 时产生中断。
5	STOP	STOP 中断使能： 当探测到 STOP 时产生中断。
4	ARBLOSE	总线仲裁丢失中断使能： 主机模式：当控制器失去总线仲裁时产生中断 从机模式：无效
3	ADDRHIT	地址命中中断使能： 主机模式：收到目标从机的 ACK 响应时产生中断 从机模式：地址匹配时产生中断
2	FIFOHALF	FIFO 半满/半空中断： 工作在数据接收状态时，当 FIFO 已被填充一半时产生中断。 工作在数据发送状态时，当 FIFO 空出一半空间时产生中断。 数据的发送和接收状态由传输的方向决定。
1	FIFOFULL	FIFO 满中断使能
0	FIFOEMPTY	FIFO 空中断使能

INTEN 位域

47.3.5 STATUS (0x18)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																	LINESDA	LINESCL	GENCALL	BUSBUSY	ACK	CMPL	BYTERECV	BYTETRANS	START	STOP	ARBLOSE	ADDRHIT	FIFOHALF	FIFOFULL	FIFOEMPTY
N/A																	RO	RO	RO	RO	RO	W1C	W1C	W1C	W1C	W1C	W1C	W1C	RO	RO	RO
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

STATUS [31:0]

位域	名称	描述
14	LINESDA	SDA 信号状态： 1: 高电平 0: 低电平
13	LINESCL	SCL 信号状态： 1: 高电平 0: 低电平
12	GENCALL	广播呼叫标志： 1: 当前 transaction 为广播呼叫 0: 非广播呼叫
11	BUSBUSY	总线繁忙标志： 总线上出现了 START 但尚未出现 STOP 时为繁忙状态，该位置 1。
10	ACK	记录上一次传输的 ACK 状态： 1: ACK 0: NACK
9	CMPL	传输完成： 主机模式：一个 transaction 被正确发出且没有失去总线仲裁 从机模式：发送给本控制器的一个 transaction 传输完成 该状态位必须被清除，否则下一个 transaction 会被阻塞。
8	BYTERECV	一个字节数据已被接收
7	BYTETRANS	一个字节数据已被发送
6	START	START 或 repeated START 已被发送或接收
5	STOP	STOP 已被发送或接收
4	ARBLOSE	控制器已失去总线仲裁
3	ADDRHIT	主机模式：表示从机已发出响应 从机模式：表示 transaction 以本控制器为目标从机（包括广播呼叫）
2	FIFOHALF	数据发送状态下 FIFO 半空
1	FIFOFULL	FIFO 满
0	FIFOEMPTY	FIFO 空

STATUS 位域

47.3.6 ADDR (0x1C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD														ADDR																	
N/A														RW																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ADDR [31:0]

位域	名称	描述
9-0	ADDR	从机地址： 对于 7 位地址模式，该寄存器的低 7 位有效

ADDR 位域

47.3.7 DATA (0x20)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD														DATA																	
N/A														RW																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

DATA [31:0]

位域	名称	描述
7-0	DATA	对该寄存器执行写操作会对 FIFO 进行 push，对该寄存器的读操作会对 FIFO 进行 pop

DATA 位域

47.3.8 CTRL (0x24)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD														RSVD	PHASE_START	PHASE_ADDR	PHASE_DATA	PHASE_STOP	DIR	DATACNT											
N/A														N/A	RW	RW	RW	RW	RW	RW											
0	0	0	0	0	0	x	x	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

CTRL [31:0]

位域	名称	描述
12	PHASE_START	发送 START 使能，仅主机模式。
11	PHASE_ADDR	发送地址使能，仅主机模式。
10	PHASE_DATA	发送数据使能，仅主机模式。
9	PHASE_STOP	发送 STOP 使能，仅主机模式。
8	DIR	传输方向： 主机模式下： 0: 发送 1: 接收 从机模式下： 0: 接收 1: 发送
7-0	DATACNT	byte 数量： 主机模式下：需要发送或接收的字节数，0 表示最大字节数。每次 byte 传输后该寄存器值减 1。 从机模式下：该寄存器的功能与 DMA 模式相关： 如果 DMA 关闭，该寄存器显示已向主机发送或从主机接收的字节数，当地址匹配时清零，每字节的数据传输后加 1。 如果 DMA 使能，该寄存器表示需要向主机发送或从主机接收的字节数，它不会清零且每字节的数据传输后减 1。

CTRL 位域

47.3.9 CMD (0x28)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																CMD															
N/A																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CMD [31:0]

位域	名称	描述
2-0	CMD	定义需要执行的操作： 0x0: 无操作 0x1: 发送一个数据 transaction，仅主机模式 0x2: 发送一个 ACK 响应 0x3: 发送一个 NACK 响应 0x4: 清除 FIFO 0x5: 复位该控制器，包括中断使能寄存器 当通过向该寄存器写 1 来发送 transaction 时，寄存器保持 0x1 的值直到传输完成。

CMD 位域

47.3.10 SETUP (0x2C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD			T_SUDAT				T_SP				T_HDDAT				RSVD		T_SCLRADIO		T_SCLHI								DMAEN	MASTER	ADDRESSING	IICEN	
N/A			RW				RW				RW				N/A		RW		RW								RW	RW	RW	RW	
0	0	0	0	0	1	0	1	0	0	1	0	0	1	0	1	0	0	1	0	0	0	0	0	1	0	0	0	0	0	0	0

SETUP [31:0]

位域	名称	描述
28-24	T_SUDAT	定义 SCL 上升沿之前 SDA 的建立时间
23-21	T_SP	定义毛刺过滤的脉冲宽度
20-16	T_HDDAT	定义 SCL 下降沿之后 SDA 的保持时间
13	T_SCLRADIO	定义 SCL 占空比： 0: 50% 占空比 1: 低电平的持续时间约为高电平的 2 倍 仅主机模式有效。
12-4	T_SCLHI	定义 SCL 高电平时间，仅主机模式有效
3	DMAEN	DMA 使能
2	MASTER	配置主从模式： 1: 主机模式 0: 从机模式
1	ADDRESSING	I2C 地址模式： 1: 10 位地址模式 0: 7 位地址模式
0	IICEN	使能 I2C 控制器

SETUP 位域

47.3.11 TPM (0x30)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																TPM															
N/A																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TPM [31:0]

位域	名称	描述
4-0	TPM	时序参数乘数

TPM 位域

48 控制器局域网 MCAN

本章节介绍控制器局域网 MCAN 的功能和特性。

48.1 特性总结

控制器局域网 MCAN 的特性如下：

- 支持 CAN 2.0B 协议，支持多达 8 字节的数据载荷，数据速率可达 1Mbit/s；
- 支持 CAN FD 协议，支持多达 64 字节的数据载荷，数据速率可达 8Mbit/s；
- 支持 1~1/16 的波特率预分频，配合系统 CAN 时钟分频器，可灵活配置波特率；
- 640x32 字节消息存储器
 - 可灵活配置成不同的发送，接收缓冲器，过滤器，事件缓冲器。
 - 最大支持两级 64 个接收 FFIO，64 个接收缓冲器，32 个发送缓冲器，32 个发送事件 FIFO，128 个 11 位筛选器，64 个 29 位筛选器
- 可编程 ID CODE 位以及 MASK 位；
- PTB/STB 均支持支持单次发送模式；
- 支持静默模式；
- 支持回环模式；
- 支持待机模式；
- 支持捕捉传输的错误种类以及定位仲裁失败位置；
- 可编程的错误警告值；
- 符合 ISO 11898-1:2015
- 支持 AUTOSAR
- 支持 SAE J1939
- 支持调试
- 支持 DMA
- 根据 CiA 603 支持硬件时间戳
 - 16 组 32 位时间戳，或 8 组 64 位时间戳
 - TSU 可以使用自己的时间戳，也可以使用外部时间戳
 - 可以输出时间戳供系统其他 mcan 模块使用

48.2 功能描述

本章节介绍控制器局域网 MCAN 的功能。

48.2.1 消息存储器示意图

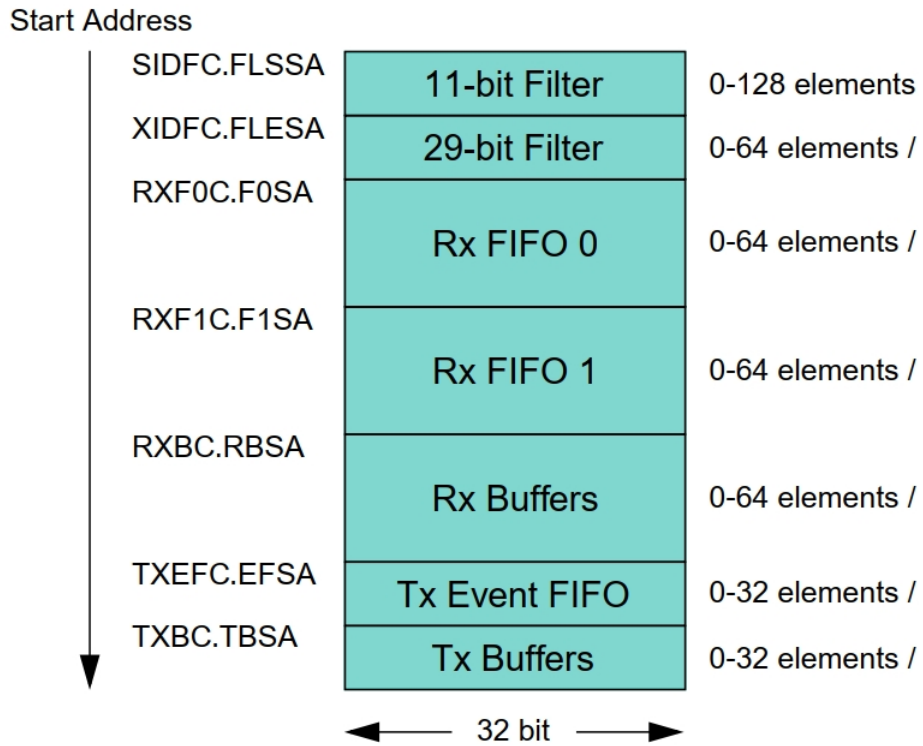


图 53: 消息存储器示意图

48.3 MCAN 寄存器

48.3.1 MCAN 寄存器说明

MCAN 的寄存器列表如下:

MCAN0 base address: 0xF0080000

MCAN1 base address: 0xF0084000

MCAN2 base address: 0xF0088000

MCAN3 base address: 0xF008C000

地址偏移	名称	描述	复位值
0x0004	ENDN	字节测试寄存器	0x87654321
0x000C	DBTP	波特率寄存器, 当 CCCR.CCE 和 CCCR.INT 为 1 时可写	0x00000A33
0x0010	TEST	测试寄存器	0x00000000
0x0014	RWD	ram 看门狗	0x00000000
0x0018	CCCR	CC 控制寄存器	0x00000001
0x001C	NBTP		0x06000A03
0x0020	TSCC		0x00000000
0x0024	TSCV		0x00000000
0x0028	TOCC		0xFFFF0000

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

控制器局域网 MCAN

地址偏移	名称	描述	复位值
0x002C	TOCV		0x0000FFFF
0x0040	ECR		0x00000000
0x0044	PSR		0x00000000
0x0048	TDCR		0x00000000
0x0050	IR		0x00000000
0x0054	IE		0x00000000
0x0058	ILS		0x00000000
0x005C	ILE		0x00000000
0x0080	GFC		0x00000000
0x0084	SIDFC		0x00000000
0x0088	XIDFC		0x00000000
0x0090	XIDAM		0x00000000
0x0094	HPMS		0x00000000
0x0098	NDAT1		0x00000000
0x009C	NDAT2		0x00000000
0x00A0	RXF0C		0x00000000
0x00A4	RXF0S		0x00000000
0x00A8	RXF0A		0x00000000
0x00AC	RXBC		0x00000000
0x00B0	RXF1C		0x00000000
0x00B4	RXF1S		0x00000000
0x00B8	RXF1A		0x00000000
0x00BC	RXESC		0x00000000
0x00C0	TXBC		0x00000000
0x00C4	TXFQS		0x00000000
0x00C8	TXESC		0x00000000
0x00CC	TXBRP		0x00000000
0x00D0	TXBAR		0x00000000
0x00D4	TXBCR		0x00000000
0x00D8	TXBTO		0x00000000
0x00DC	TXBCF		0x00000000
0x00E0	TXBTIE		0x00000000
0x00E4	TXBCIE		0x00000000
0x00F0	TXEFC		0x00000000
0x00F4	TXEFS		0x00000000
0x00F8	TXEFA		0x00000000
0x0200	TS_SEL[TS_SEL0]		0x00000000
0x0204	TS_SEL[TS_SEL1]		0x00000000
0x0208	TS_SEL[TS_SEL2]		0x00000000

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

控制器局域网 MCAN

地址偏移	名称	描述	复位值
0x020C	TS_SEL[TS_SEL3]		0x00000000
0x0210	TS_SEL[TS_SEL4]		0x00000000
0x0214	TS_SEL[TS_SEL5]		0x00000000
0x0218	TS_SEL[TS_SEL6]		0x00000000
0x021C	TS_SEL[TS_SEL7]		0x00000000
0x0220	TS_SEL[TS_SEL8]		0x00000000
0x0224	TS_SEL[TS_SEL9]		0x00000000
0x0228	TS_SEL[TS_SEL10]		0x00000000
0x022C	TS_SEL[TS_SEL11]		0x00000000
0x0230	TS_SEL[TS_SEL12]		0x00000000
0x0234	TS_SEL[TS_SEL13]		0x00000000
0x0238	TS_SEL[TS_SEL14]		0x00000000
0x023C	TS_SEL[TS_SEL15]		0x00000000
0x0240	CREL		0x00000000
0x0244	TSCFG		0x00000000
0x0248	TSS1		0x00000000
0x024C	TSS2		0x00000000
0x0250	ATB		0x00000000
0x0254	ATBH		0x00000000
0x0400	GLB_CTL		0x00000000
0x0404	GLB_STATUS		0x00000000
0x0408	GLB_CAN_IR		0x00000000
0x2000	MESSAGE_BUFF[0]	消息存储器	0x00000000
0x2004	MESSAGE_BUFF[1]	消息存储器	0x00000000
0x2008	MESSAGE_BUFF[2]	消息存储器	0x00000000
0x200C	MESSAGE_BUFF[3]	消息存储器	0x00000000
0x2010	MESSAGE_BUFF[4]	消息存储器	0x00000000
0x2014	MESSAGE_BUFF[5]	消息存储器	0x00000000
0x2018	MESSAGE_BUFF[6]	消息存储器	0x00000000
0x201C	MESSAGE_BUFF[7]	消息存储器	0x00000000
0x2020	MESSAGE_BUFF[8]	消息存储器	0x00000000
0x2024	MESSAGE_BUFF[9]	消息存储器	0x00000000
0x2028	MESSAGE_BUFF[10]	消息存储器	0x00000000
0x202C	MESSAGE_BUFF[11]	消息存储器	0x00000000
0x2030	MESSAGE_BUFF[12]	消息存储器	0x00000000
0x2034	MESSAGE_BUFF[13]	消息存储器	0x00000000
0x2038	MESSAGE_BUFF[14]	消息存储器	0x00000000
0x203C	MESSAGE_BUFF[15]	消息存储器	0x00000000
0x2040	MESSAGE_BUFF[16]	消息存储器	0x00000000
0x2044	MESSAGE_BUFF[17]	消息存储器	0x00000000

地址偏移	名称	描述	复位值
0x2048	MESSAGE_BUFF[18]	消息存储器	0x00000000
0x204C	MESSAGE_BUFF[19]	消息存储器	0x00000000
0x2050	MESSAGE_BUFF[20]	消息存储器	0x00000000
0x2054	MESSAGE_BUFF[21]	消息存储器	0x00000000
0x2058	MESSAGE_BUFF[22]	消息存储器	0x00000000
0x205C	MESSAGE_BUFF[23]	消息存储器	0x00000000
0x2060	MESSAGE_BUFF[24]	消息存储器	0x00000000
0x2064	MESSAGE_BUFF[25]	消息存储器	0x00000000
0x2068	MESSAGE_BUFF[26]	消息存储器	0x00000000
0x206C	MESSAGE_BUFF[27]	消息存储器	0x00000000
0x2070	MESSAGE_BUFF[28]	消息存储器	0x00000000
0x2074	MESSAGE_BUFF[29]	消息存储器	0x00000000
0x2078	MESSAGE_BUFF[30]	消息存储器	0x00000000
0x207C	MESSAGE_BUFF[31]	消息存储器	0x00000000
0x2080	MESSAGE_BUFF[32]	消息存储器	0x00000000
0x2084	MESSAGE_BUFF[33]	消息存储器	0x00000000
0x2088	MESSAGE_BUFF[34]	消息存储器	0x00000000
0x208C	MESSAGE_BUFF[35]	消息存储器	0x00000000
0x2090	MESSAGE_BUFF[36]	消息存储器	0x00000000
0x2094	MESSAGE_BUFF[37]	消息存储器	0x00000000
0x2098	MESSAGE_BUFF[38]	消息存储器	0x00000000
0x209C	MESSAGE_BUFF[39]	消息存储器	0x00000000
0x20A0	MESSAGE_BUFF[40]	消息存储器	0x00000000
0x20A4	MESSAGE_BUFF[41]	消息存储器	0x00000000
0x20A8	MESSAGE_BUFF[42]	消息存储器	0x00000000
0x20AC	MESSAGE_BUFF[43]	消息存储器	0x00000000
0x20B0	MESSAGE_BUFF[44]	消息存储器	0x00000000
0x20B4	MESSAGE_BUFF[45]	消息存储器	0x00000000
0x20B8	MESSAGE_BUFF[46]	消息存储器	0x00000000
0x20BC	MESSAGE_BUFF[47]	消息存储器	0x00000000
0x20C0	MESSAGE_BUFF[48]	消息存储器	0x00000000
0x20C4	MESSAGE_BUFF[49]	消息存储器	0x00000000
0x20C8	MESSAGE_BUFF[50]	消息存储器	0x00000000
0x20CC	MESSAGE_BUFF[51]	消息存储器	0x00000000
0x20D0	MESSAGE_BUFF[52]	消息存储器	0x00000000
0x20D4	MESSAGE_BUFF[53]	消息存储器	0x00000000
0x20D8	MESSAGE_BUFF[54]	消息存储器	0x00000000
0x20DC	MESSAGE_BUFF[55]	消息存储器	0x00000000
0x20E0	MESSAGE_BUFF[56]	消息存储器	0x00000000
0x20E4	MESSAGE_BUFF[57]	消息存储器	0x00000000

地址偏移	名称	描述	复位值
0x20E8	MESSAGE_BUFF[58]	消息存储器	0x00000000
0x20EC	MESSAGE_BUFF[59]	消息存储器	0x00000000
0x20F0	MESSAGE_BUFF[60]	消息存储器	0x00000000
0x20F4	MESSAGE_BUFF[61]	消息存储器	0x00000000
0x20F8	MESSAGE_BUFF[62]	消息存储器	0x00000000
0x20FC	MESSAGE_BUFF[63]	消息存储器	0x00000000
0x2100	MESSAGE_BUFF[64]	消息存储器	0x00000000
0x2104	MESSAGE_BUFF[65]	消息存储器	0x00000000
0x2108	MESSAGE_BUFF[66]	消息存储器	0x00000000
0x210C	MESSAGE_BUFF[67]	消息存储器	0x00000000
0x2110	MESSAGE_BUFF[68]	消息存储器	0x00000000
0x2114	MESSAGE_BUFF[69]	消息存储器	0x00000000
0x2118	MESSAGE_BUFF[70]	消息存储器	0x00000000
0x211C	MESSAGE_BUFF[71]	消息存储器	0x00000000
0x2120	MESSAGE_BUFF[72]	消息存储器	0x00000000
0x2124	MESSAGE_BUFF[73]	消息存储器	0x00000000
0x2128	MESSAGE_BUFF[74]	消息存储器	0x00000000
0x212C	MESSAGE_BUFF[75]	消息存储器	0x00000000
0x2130	MESSAGE_BUFF[76]	消息存储器	0x00000000
0x2134	MESSAGE_BUFF[77]	消息存储器	0x00000000
0x2138	MESSAGE_BUFF[78]	消息存储器	0x00000000
0x213C	MESSAGE_BUFF[79]	消息存储器	0x00000000
0x2140	MESSAGE_BUFF[80]	消息存储器	0x00000000
0x2144	MESSAGE_BUFF[81]	消息存储器	0x00000000
0x2148	MESSAGE_BUFF[82]	消息存储器	0x00000000
0x214C	MESSAGE_BUFF[83]	消息存储器	0x00000000
0x2150	MESSAGE_BUFF[84]	消息存储器	0x00000000
0x2154	MESSAGE_BUFF[85]	消息存储器	0x00000000
0x2158	MESSAGE_BUFF[86]	消息存储器	0x00000000
0x215C	MESSAGE_BUFF[87]	消息存储器	0x00000000
0x2160	MESSAGE_BUFF[88]	消息存储器	0x00000000
0x2164	MESSAGE_BUFF[89]	消息存储器	0x00000000
0x2168	MESSAGE_BUFF[90]	消息存储器	0x00000000
0x216C	MESSAGE_BUFF[91]	消息存储器	0x00000000
0x2170	MESSAGE_BUFF[92]	消息存储器	0x00000000
0x2174	MESSAGE_BUFF[93]	消息存储器	0x00000000
0x2178	MESSAGE_BUFF[94]	消息存储器	0x00000000
0x217C	MESSAGE_BUFF[95]	消息存储器	0x00000000
0x2180	MESSAGE_BUFF[96]	消息存储器	0x00000000
0x2184	MESSAGE_BUFF[97]	消息存储器	0x00000000

地址偏移	名称	描述	复位值
0x2188	MESSAGE_BUFF[98]	消息存储器	0x00000000
0x218C	MESSAGE_BUFF[99]	消息存储器	0x00000000
0x2190	MESSAGE_BUFF[100]	消息存储器	0x00000000
0x2194	MESSAGE_BUFF[101]	消息存储器	0x00000000
0x2198	MESSAGE_BUFF[102]	消息存储器	0x00000000
0x219C	MESSAGE_BUFF[103]	消息存储器	0x00000000
0x21A0	MESSAGE_BUFF[104]	消息存储器	0x00000000
0x21A4	MESSAGE_BUFF[105]	消息存储器	0x00000000
0x21A8	MESSAGE_BUFF[106]	消息存储器	0x00000000
0x21AC	MESSAGE_BUFF[107]	消息存储器	0x00000000
0x21B0	MESSAGE_BUFF[108]	消息存储器	0x00000000
0x21B4	MESSAGE_BUFF[109]	消息存储器	0x00000000
0x21B8	MESSAGE_BUFF[110]	消息存储器	0x00000000
0x21BC	MESSAGE_BUFF[111]	消息存储器	0x00000000
0x21C0	MESSAGE_BUFF[112]	消息存储器	0x00000000
0x21C4	MESSAGE_BUFF[113]	消息存储器	0x00000000
0x21C8	MESSAGE_BUFF[114]	消息存储器	0x00000000
0x21CC	MESSAGE_BUFF[115]	消息存储器	0x00000000
0x21D0	MESSAGE_BUFF[116]	消息存储器	0x00000000
0x21D4	MESSAGE_BUFF[117]	消息存储器	0x00000000
0x21D8	MESSAGE_BUFF[118]	消息存储器	0x00000000
0x21DC	MESSAGE_BUFF[119]	消息存储器	0x00000000
0x21E0	MESSAGE_BUFF[120]	消息存储器	0x00000000
0x21E4	MESSAGE_BUFF[121]	消息存储器	0x00000000
0x21E8	MESSAGE_BUFF[122]	消息存储器	0x00000000
0x21EC	MESSAGE_BUFF[123]	消息存储器	0x00000000
0x21F0	MESSAGE_BUFF[124]	消息存储器	0x00000000
0x21F4	MESSAGE_BUFF[125]	消息存储器	0x00000000
0x21F8	MESSAGE_BUFF[126]	消息存储器	0x00000000
0x21FC	MESSAGE_BUFF[127]	消息存储器	0x00000000
0x2200	MESSAGE_BUFF[128]	消息存储器	0x00000000
0x2204	MESSAGE_BUFF[129]	消息存储器	0x00000000
0x2208	MESSAGE_BUFF[130]	消息存储器	0x00000000
0x220C	MESSAGE_BUFF[131]	消息存储器	0x00000000
0x2210	MESSAGE_BUFF[132]	消息存储器	0x00000000
0x2214	MESSAGE_BUFF[133]	消息存储器	0x00000000
0x2218	MESSAGE_BUFF[134]	消息存储器	0x00000000
0x221C	MESSAGE_BUFF[135]	消息存储器	0x00000000
0x2220	MESSAGE_BUFF[136]	消息存储器	0x00000000
0x2224	MESSAGE_BUFF[137]	消息存储器	0x00000000

地址偏移	名称	描述	复位值
0x2228	MESSAGE_BUFF[138]	消息存储器	0x00000000
0x222C	MESSAGE_BUFF[139]	消息存储器	0x00000000
0x2230	MESSAGE_BUFF[140]	消息存储器	0x00000000
0x2234	MESSAGE_BUFF[141]	消息存储器	0x00000000
0x2238	MESSAGE_BUFF[142]	消息存储器	0x00000000
0x223C	MESSAGE_BUFF[143]	消息存储器	0x00000000
0x2240	MESSAGE_BUFF[144]	消息存储器	0x00000000
0x2244	MESSAGE_BUFF[145]	消息存储器	0x00000000
0x2248	MESSAGE_BUFF[146]	消息存储器	0x00000000
0x224C	MESSAGE_BUFF[147]	消息存储器	0x00000000
0x2250	MESSAGE_BUFF[148]	消息存储器	0x00000000
0x2254	MESSAGE_BUFF[149]	消息存储器	0x00000000
0x2258	MESSAGE_BUFF[150]	消息存储器	0x00000000
0x225C	MESSAGE_BUFF[151]	消息存储器	0x00000000
0x2260	MESSAGE_BUFF[152]	消息存储器	0x00000000
0x2264	MESSAGE_BUFF[153]	消息存储器	0x00000000
0x2268	MESSAGE_BUFF[154]	消息存储器	0x00000000
0x226C	MESSAGE_BUFF[155]	消息存储器	0x00000000
0x2270	MESSAGE_BUFF[156]	消息存储器	0x00000000
0x2274	MESSAGE_BUFF[157]	消息存储器	0x00000000
0x2278	MESSAGE_BUFF[158]	消息存储器	0x00000000
0x227C	MESSAGE_BUFF[159]	消息存储器	0x00000000
0x2280	MESSAGE_BUFF[160]	消息存储器	0x00000000
0x2284	MESSAGE_BUFF[161]	消息存储器	0x00000000
0x2288	MESSAGE_BUFF[162]	消息存储器	0x00000000
0x228C	MESSAGE_BUFF[163]	消息存储器	0x00000000
0x2290	MESSAGE_BUFF[164]	消息存储器	0x00000000
0x2294	MESSAGE_BUFF[165]	消息存储器	0x00000000
0x2298	MESSAGE_BUFF[166]	消息存储器	0x00000000
0x229C	MESSAGE_BUFF[167]	消息存储器	0x00000000
0x22A0	MESSAGE_BUFF[168]	消息存储器	0x00000000
0x22A4	MESSAGE_BUFF[169]	消息存储器	0x00000000
0x22A8	MESSAGE_BUFF[170]	消息存储器	0x00000000
0x22AC	MESSAGE_BUFF[171]	消息存储器	0x00000000
0x22B0	MESSAGE_BUFF[172]	消息存储器	0x00000000
0x22B4	MESSAGE_BUFF[173]	消息存储器	0x00000000
0x22B8	MESSAGE_BUFF[174]	消息存储器	0x00000000
0x22BC	MESSAGE_BUFF[175]	消息存储器	0x00000000
0x22C0	MESSAGE_BUFF[176]	消息存储器	0x00000000
0x22C4	MESSAGE_BUFF[177]	消息存储器	0x00000000

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

控制器局域网 MCAN

地址偏移	名称	描述	复位值
0x22C8	MESSAGE_BUFF[178]	消息存储器	0x00000000
0x22CC	MESSAGE_BUFF[179]	消息存储器	0x00000000
0x22D0	MESSAGE_BUFF[180]	消息存储器	0x00000000
0x22D4	MESSAGE_BUFF[181]	消息存储器	0x00000000
0x22D8	MESSAGE_BUFF[182]	消息存储器	0x00000000
0x22DC	MESSAGE_BUFF[183]	消息存储器	0x00000000
0x22E0	MESSAGE_BUFF[184]	消息存储器	0x00000000
0x22E4	MESSAGE_BUFF[185]	消息存储器	0x00000000
0x22E8	MESSAGE_BUFF[186]	消息存储器	0x00000000
0x22EC	MESSAGE_BUFF[187]	消息存储器	0x00000000
0x22F0	MESSAGE_BUFF[188]	消息存储器	0x00000000
0x22F4	MESSAGE_BUFF[189]	消息存储器	0x00000000
0x22F8	MESSAGE_BUFF[190]	消息存储器	0x00000000
0x22FC	MESSAGE_BUFF[191]	消息存储器	0x00000000
0x2300	MESSAGE_BUFF[192]	消息存储器	0x00000000
0x2304	MESSAGE_BUFF[193]	消息存储器	0x00000000
0x2308	MESSAGE_BUFF[194]	消息存储器	0x00000000
0x230C	MESSAGE_BUFF[195]	消息存储器	0x00000000
0x2310	MESSAGE_BUFF[196]	消息存储器	0x00000000
0x2314	MESSAGE_BUFF[197]	消息存储器	0x00000000
0x2318	MESSAGE_BUFF[198]	消息存储器	0x00000000
0x231C	MESSAGE_BUFF[199]	消息存储器	0x00000000
0x2320	MESSAGE_BUFF[200]	消息存储器	0x00000000
0x2324	MESSAGE_BUFF[201]	消息存储器	0x00000000
0x2328	MESSAGE_BUFF[202]	消息存储器	0x00000000
0x232C	MESSAGE_BUFF[203]	消息存储器	0x00000000
0x2330	MESSAGE_BUFF[204]	消息存储器	0x00000000
0x2334	MESSAGE_BUFF[205]	消息存储器	0x00000000
0x2338	MESSAGE_BUFF[206]	消息存储器	0x00000000
0x233C	MESSAGE_BUFF[207]	消息存储器	0x00000000
0x2340	MESSAGE_BUFF[208]	消息存储器	0x00000000
0x2344	MESSAGE_BUFF[209]	消息存储器	0x00000000
0x2348	MESSAGE_BUFF[210]	消息存储器	0x00000000
0x234C	MESSAGE_BUFF[211]	消息存储器	0x00000000
0x2350	MESSAGE_BUFF[212]	消息存储器	0x00000000
0x2354	MESSAGE_BUFF[213]	消息存储器	0x00000000
0x2358	MESSAGE_BUFF[214]	消息存储器	0x00000000
0x235C	MESSAGE_BUFF[215]	消息存储器	0x00000000
0x2360	MESSAGE_BUFF[216]	消息存储器	0x00000000
0x2364	MESSAGE_BUFF[217]	消息存储器	0x00000000

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

控制器局域网 MCAN

地址偏移	名称	描述	复位值
0x2368	MESSAGE_BUFF[218]	消息存储器	0x00000000
0x236C	MESSAGE_BUFF[219]	消息存储器	0x00000000
0x2370	MESSAGE_BUFF[220]	消息存储器	0x00000000
0x2374	MESSAGE_BUFF[221]	消息存储器	0x00000000
0x2378	MESSAGE_BUFF[222]	消息存储器	0x00000000
0x237C	MESSAGE_BUFF[223]	消息存储器	0x00000000
0x2380	MESSAGE_BUFF[224]	消息存储器	0x00000000
0x2384	MESSAGE_BUFF[225]	消息存储器	0x00000000
0x2388	MESSAGE_BUFF[226]	消息存储器	0x00000000
0x238C	MESSAGE_BUFF[227]	消息存储器	0x00000000
0x2390	MESSAGE_BUFF[228]	消息存储器	0x00000000
0x2394	MESSAGE_BUFF[229]	消息存储器	0x00000000
0x2398	MESSAGE_BUFF[230]	消息存储器	0x00000000
0x239C	MESSAGE_BUFF[231]	消息存储器	0x00000000
0x23A0	MESSAGE_BUFF[232]	消息存储器	0x00000000
0x23A4	MESSAGE_BUFF[233]	消息存储器	0x00000000
0x23A8	MESSAGE_BUFF[234]	消息存储器	0x00000000
0x23AC	MESSAGE_BUFF[235]	消息存储器	0x00000000
0x23B0	MESSAGE_BUFF[236]	消息存储器	0x00000000
0x23B4	MESSAGE_BUFF[237]	消息存储器	0x00000000
0x23B8	MESSAGE_BUFF[238]	消息存储器	0x00000000
0x23BC	MESSAGE_BUFF[239]	消息存储器	0x00000000
0x23C0	MESSAGE_BUFF[240]	消息存储器	0x00000000
0x23C4	MESSAGE_BUFF[241]	消息存储器	0x00000000
0x23C8	MESSAGE_BUFF[242]	消息存储器	0x00000000
0x23CC	MESSAGE_BUFF[243]	消息存储器	0x00000000
0x23D0	MESSAGE_BUFF[244]	消息存储器	0x00000000
0x23D4	MESSAGE_BUFF[245]	消息存储器	0x00000000
0x23D8	MESSAGE_BUFF[246]	消息存储器	0x00000000
0x23DC	MESSAGE_BUFF[247]	消息存储器	0x00000000
0x23E0	MESSAGE_BUFF[248]	消息存储器	0x00000000
0x23E4	MESSAGE_BUFF[249]	消息存储器	0x00000000
0x23E8	MESSAGE_BUFF[250]	消息存储器	0x00000000
0x23EC	MESSAGE_BUFF[251]	消息存储器	0x00000000
0x23F0	MESSAGE_BUFF[252]	消息存储器	0x00000000
0x23F4	MESSAGE_BUFF[253]	消息存储器	0x00000000
0x23F8	MESSAGE_BUFF[254]	消息存储器	0x00000000
0x23FC	MESSAGE_BUFF[255]	消息存储器	0x00000000
0x2400	MESSAGE_BUFF[256]	消息存储器	0x00000000
0x2404	MESSAGE_BUFF[257]	消息存储器	0x00000000

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

控制器局域网 MCAN

地址偏移	名称	描述	复位值
0x2408	MESSAGE_BUFF[258]	消息存储器	0x00000000
0x240C	MESSAGE_BUFF[259]	消息存储器	0x00000000
0x2410	MESSAGE_BUFF[260]	消息存储器	0x00000000
0x2414	MESSAGE_BUFF[261]	消息存储器	0x00000000
0x2418	MESSAGE_BUFF[262]	消息存储器	0x00000000
0x241C	MESSAGE_BUFF[263]	消息存储器	0x00000000
0x2420	MESSAGE_BUFF[264]	消息存储器	0x00000000
0x2424	MESSAGE_BUFF[265]	消息存储器	0x00000000
0x2428	MESSAGE_BUFF[266]	消息存储器	0x00000000
0x242C	MESSAGE_BUFF[267]	消息存储器	0x00000000
0x2430	MESSAGE_BUFF[268]	消息存储器	0x00000000
0x2434	MESSAGE_BUFF[269]	消息存储器	0x00000000
0x2438	MESSAGE_BUFF[270]	消息存储器	0x00000000
0x243C	MESSAGE_BUFF[271]	消息存储器	0x00000000
0x2440	MESSAGE_BUFF[272]	消息存储器	0x00000000
0x2444	MESSAGE_BUFF[273]	消息存储器	0x00000000
0x2448	MESSAGE_BUFF[274]	消息存储器	0x00000000
0x244C	MESSAGE_BUFF[275]	消息存储器	0x00000000
0x2450	MESSAGE_BUFF[276]	消息存储器	0x00000000
0x2454	MESSAGE_BUFF[277]	消息存储器	0x00000000
0x2458	MESSAGE_BUFF[278]	消息存储器	0x00000000
0x245C	MESSAGE_BUFF[279]	消息存储器	0x00000000
0x2460	MESSAGE_BUFF[280]	消息存储器	0x00000000
0x2464	MESSAGE_BUFF[281]	消息存储器	0x00000000
0x2468	MESSAGE_BUFF[282]	消息存储器	0x00000000
0x246C	MESSAGE_BUFF[283]	消息存储器	0x00000000
0x2470	MESSAGE_BUFF[284]	消息存储器	0x00000000
0x2474	MESSAGE_BUFF[285]	消息存储器	0x00000000
0x2478	MESSAGE_BUFF[286]	消息存储器	0x00000000
0x247C	MESSAGE_BUFF[287]	消息存储器	0x00000000
0x2480	MESSAGE_BUFF[288]	消息存储器	0x00000000
0x2484	MESSAGE_BUFF[289]	消息存储器	0x00000000
0x2488	MESSAGE_BUFF[290]	消息存储器	0x00000000
0x248C	MESSAGE_BUFF[291]	消息存储器	0x00000000
0x2490	MESSAGE_BUFF[292]	消息存储器	0x00000000
0x2494	MESSAGE_BUFF[293]	消息存储器	0x00000000
0x2498	MESSAGE_BUFF[294]	消息存储器	0x00000000
0x249C	MESSAGE_BUFF[295]	消息存储器	0x00000000
0x24A0	MESSAGE_BUFF[296]	消息存储器	0x00000000
0x24A4	MESSAGE_BUFF[297]	消息存储器	0x00000000

地址偏移	名称	描述	复位值
0x24A8	MESSAGE_BUFF[298]	消息存储器	0x00000000
0x24AC	MESSAGE_BUFF[299]	消息存储器	0x00000000
0x24B0	MESSAGE_BUFF[300]	消息存储器	0x00000000
0x24B4	MESSAGE_BUFF[301]	消息存储器	0x00000000
0x24B8	MESSAGE_BUFF[302]	消息存储器	0x00000000
0x24BC	MESSAGE_BUFF[303]	消息存储器	0x00000000
0x24C0	MESSAGE_BUFF[304]	消息存储器	0x00000000
0x24C4	MESSAGE_BUFF[305]	消息存储器	0x00000000
0x24C8	MESSAGE_BUFF[306]	消息存储器	0x00000000
0x24CC	MESSAGE_BUFF[307]	消息存储器	0x00000000
0x24D0	MESSAGE_BUFF[308]	消息存储器	0x00000000
0x24D4	MESSAGE_BUFF[309]	消息存储器	0x00000000
0x24D8	MESSAGE_BUFF[310]	消息存储器	0x00000000
0x24DC	MESSAGE_BUFF[311]	消息存储器	0x00000000
0x24E0	MESSAGE_BUFF[312]	消息存储器	0x00000000
0x24E4	MESSAGE_BUFF[313]	消息存储器	0x00000000
0x24E8	MESSAGE_BUFF[314]	消息存储器	0x00000000
0x24EC	MESSAGE_BUFF[315]	消息存储器	0x00000000
0x24F0	MESSAGE_BUFF[316]	消息存储器	0x00000000
0x24F4	MESSAGE_BUFF[317]	消息存储器	0x00000000
0x24F8	MESSAGE_BUFF[318]	消息存储器	0x00000000
0x24FC	MESSAGE_BUFF[319]	消息存储器	0x00000000
0x2500	MESSAGE_BUFF[320]	消息存储器	0x00000000
0x2504	MESSAGE_BUFF[321]	消息存储器	0x00000000
0x2508	MESSAGE_BUFF[322]	消息存储器	0x00000000
0x250C	MESSAGE_BUFF[323]	消息存储器	0x00000000
0x2510	MESSAGE_BUFF[324]	消息存储器	0x00000000
0x2514	MESSAGE_BUFF[325]	消息存储器	0x00000000
0x2518	MESSAGE_BUFF[326]	消息存储器	0x00000000
0x251C	MESSAGE_BUFF[327]	消息存储器	0x00000000
0x2520	MESSAGE_BUFF[328]	消息存储器	0x00000000
0x2524	MESSAGE_BUFF[329]	消息存储器	0x00000000
0x2528	MESSAGE_BUFF[330]	消息存储器	0x00000000
0x252C	MESSAGE_BUFF[331]	消息存储器	0x00000000
0x2530	MESSAGE_BUFF[332]	消息存储器	0x00000000
0x2534	MESSAGE_BUFF[333]	消息存储器	0x00000000
0x2538	MESSAGE_BUFF[334]	消息存储器	0x00000000
0x253C	MESSAGE_BUFF[335]	消息存储器	0x00000000
0x2540	MESSAGE_BUFF[336]	消息存储器	0x00000000
0x2544	MESSAGE_BUFF[337]	消息存储器	0x00000000

地址偏移	名称	描述	复位值
0x2548	MESSAGE_BUFF[338]	消息存储器	0x00000000
0x254C	MESSAGE_BUFF[339]	消息存储器	0x00000000
0x2550	MESSAGE_BUFF[340]	消息存储器	0x00000000
0x2554	MESSAGE_BUFF[341]	消息存储器	0x00000000
0x2558	MESSAGE_BUFF[342]	消息存储器	0x00000000
0x255C	MESSAGE_BUFF[343]	消息存储器	0x00000000
0x2560	MESSAGE_BUFF[344]	消息存储器	0x00000000
0x2564	MESSAGE_BUFF[345]	消息存储器	0x00000000
0x2568	MESSAGE_BUFF[346]	消息存储器	0x00000000
0x256C	MESSAGE_BUFF[347]	消息存储器	0x00000000
0x2570	MESSAGE_BUFF[348]	消息存储器	0x00000000
0x2574	MESSAGE_BUFF[349]	消息存储器	0x00000000
0x2578	MESSAGE_BUFF[350]	消息存储器	0x00000000
0x257C	MESSAGE_BUFF[351]	消息存储器	0x00000000
0x2580	MESSAGE_BUFF[352]	消息存储器	0x00000000
0x2584	MESSAGE_BUFF[353]	消息存储器	0x00000000
0x2588	MESSAGE_BUFF[354]	消息存储器	0x00000000
0x258C	MESSAGE_BUFF[355]	消息存储器	0x00000000
0x2590	MESSAGE_BUFF[356]	消息存储器	0x00000000
0x2594	MESSAGE_BUFF[357]	消息存储器	0x00000000
0x2598	MESSAGE_BUFF[358]	消息存储器	0x00000000
0x259C	MESSAGE_BUFF[359]	消息存储器	0x00000000
0x25A0	MESSAGE_BUFF[360]	消息存储器	0x00000000
0x25A4	MESSAGE_BUFF[361]	消息存储器	0x00000000
0x25A8	MESSAGE_BUFF[362]	消息存储器	0x00000000
0x25AC	MESSAGE_BUFF[363]	消息存储器	0x00000000
0x25B0	MESSAGE_BUFF[364]	消息存储器	0x00000000
0x25B4	MESSAGE_BUFF[365]	消息存储器	0x00000000
0x25B8	MESSAGE_BUFF[366]	消息存储器	0x00000000
0x25BC	MESSAGE_BUFF[367]	消息存储器	0x00000000
0x25C0	MESSAGE_BUFF[368]	消息存储器	0x00000000
0x25C4	MESSAGE_BUFF[369]	消息存储器	0x00000000
0x25C8	MESSAGE_BUFF[370]	消息存储器	0x00000000
0x25CC	MESSAGE_BUFF[371]	消息存储器	0x00000000
0x25D0	MESSAGE_BUFF[372]	消息存储器	0x00000000
0x25D4	MESSAGE_BUFF[373]	消息存储器	0x00000000
0x25D8	MESSAGE_BUFF[374]	消息存储器	0x00000000
0x25DC	MESSAGE_BUFF[375]	消息存储器	0x00000000
0x25E0	MESSAGE_BUFF[376]	消息存储器	0x00000000
0x25E4	MESSAGE_BUFF[377]	消息存储器	0x00000000

地址偏移	名称	描述	复位值
0x25E8	MESSAGE_BUFF[378]	消息存储器	0x00000000
0x25EC	MESSAGE_BUFF[379]	消息存储器	0x00000000
0x25F0	MESSAGE_BUFF[380]	消息存储器	0x00000000
0x25F4	MESSAGE_BUFF[381]	消息存储器	0x00000000
0x25F8	MESSAGE_BUFF[382]	消息存储器	0x00000000
0x25FC	MESSAGE_BUFF[383]	消息存储器	0x00000000
0x2600	MESSAGE_BUFF[384]	消息存储器	0x00000000
0x2604	MESSAGE_BUFF[385]	消息存储器	0x00000000
0x2608	MESSAGE_BUFF[386]	消息存储器	0x00000000
0x260C	MESSAGE_BUFF[387]	消息存储器	0x00000000
0x2610	MESSAGE_BUFF[388]	消息存储器	0x00000000
0x2614	MESSAGE_BUFF[389]	消息存储器	0x00000000
0x2618	MESSAGE_BUFF[390]	消息存储器	0x00000000
0x261C	MESSAGE_BUFF[391]	消息存储器	0x00000000
0x2620	MESSAGE_BUFF[392]	消息存储器	0x00000000
0x2624	MESSAGE_BUFF[393]	消息存储器	0x00000000
0x2628	MESSAGE_BUFF[394]	消息存储器	0x00000000
0x262C	MESSAGE_BUFF[395]	消息存储器	0x00000000
0x2630	MESSAGE_BUFF[396]	消息存储器	0x00000000
0x2634	MESSAGE_BUFF[397]	消息存储器	0x00000000
0x2638	MESSAGE_BUFF[398]	消息存储器	0x00000000
0x263C	MESSAGE_BUFF[399]	消息存储器	0x00000000
0x2640	MESSAGE_BUFF[400]	消息存储器	0x00000000
0x2644	MESSAGE_BUFF[401]	消息存储器	0x00000000
0x2648	MESSAGE_BUFF[402]	消息存储器	0x00000000
0x264C	MESSAGE_BUFF[403]	消息存储器	0x00000000
0x2650	MESSAGE_BUFF[404]	消息存储器	0x00000000
0x2654	MESSAGE_BUFF[405]	消息存储器	0x00000000
0x2658	MESSAGE_BUFF[406]	消息存储器	0x00000000
0x265C	MESSAGE_BUFF[407]	消息存储器	0x00000000
0x2660	MESSAGE_BUFF[408]	消息存储器	0x00000000
0x2664	MESSAGE_BUFF[409]	消息存储器	0x00000000
0x2668	MESSAGE_BUFF[410]	消息存储器	0x00000000
0x266C	MESSAGE_BUFF[411]	消息存储器	0x00000000
0x2670	MESSAGE_BUFF[412]	消息存储器	0x00000000
0x2674	MESSAGE_BUFF[413]	消息存储器	0x00000000
0x2678	MESSAGE_BUFF[414]	消息存储器	0x00000000
0x267C	MESSAGE_BUFF[415]	消息存储器	0x00000000
0x2680	MESSAGE_BUFF[416]	消息存储器	0x00000000
0x2684	MESSAGE_BUFF[417]	消息存储器	0x00000000

地址偏移	名称	描述	复位值
0x2688	MESSAGE_BUFF[418]	消息存储器	0x00000000
0x268C	MESSAGE_BUFF[419]	消息存储器	0x00000000
0x2690	MESSAGE_BUFF[420]	消息存储器	0x00000000
0x2694	MESSAGE_BUFF[421]	消息存储器	0x00000000
0x2698	MESSAGE_BUFF[422]	消息存储器	0x00000000
0x269C	MESSAGE_BUFF[423]	消息存储器	0x00000000
0x26A0	MESSAGE_BUFF[424]	消息存储器	0x00000000
0x26A4	MESSAGE_BUFF[425]	消息存储器	0x00000000
0x26A8	MESSAGE_BUFF[426]	消息存储器	0x00000000
0x26AC	MESSAGE_BUFF[427]	消息存储器	0x00000000
0x26B0	MESSAGE_BUFF[428]	消息存储器	0x00000000
0x26B4	MESSAGE_BUFF[429]	消息存储器	0x00000000
0x26B8	MESSAGE_BUFF[430]	消息存储器	0x00000000
0x26BC	MESSAGE_BUFF[431]	消息存储器	0x00000000
0x26C0	MESSAGE_BUFF[432]	消息存储器	0x00000000
0x26C4	MESSAGE_BUFF[433]	消息存储器	0x00000000
0x26C8	MESSAGE_BUFF[434]	消息存储器	0x00000000
0x26CC	MESSAGE_BUFF[435]	消息存储器	0x00000000
0x26D0	MESSAGE_BUFF[436]	消息存储器	0x00000000
0x26D4	MESSAGE_BUFF[437]	消息存储器	0x00000000
0x26D8	MESSAGE_BUFF[438]	消息存储器	0x00000000
0x26DC	MESSAGE_BUFF[439]	消息存储器	0x00000000
0x26E0	MESSAGE_BUFF[440]	消息存储器	0x00000000
0x26E4	MESSAGE_BUFF[441]	消息存储器	0x00000000
0x26E8	MESSAGE_BUFF[442]	消息存储器	0x00000000
0x26EC	MESSAGE_BUFF[443]	消息存储器	0x00000000
0x26F0	MESSAGE_BUFF[444]	消息存储器	0x00000000
0x26F4	MESSAGE_BUFF[445]	消息存储器	0x00000000
0x26F8	MESSAGE_BUFF[446]	消息存储器	0x00000000
0x26FC	MESSAGE_BUFF[447]	消息存储器	0x00000000
0x2700	MESSAGE_BUFF[448]	消息存储器	0x00000000
0x2704	MESSAGE_BUFF[449]	消息存储器	0x00000000
0x2708	MESSAGE_BUFF[450]	消息存储器	0x00000000
0x270C	MESSAGE_BUFF[451]	消息存储器	0x00000000
0x2710	MESSAGE_BUFF[452]	消息存储器	0x00000000
0x2714	MESSAGE_BUFF[453]	消息存储器	0x00000000
0x2718	MESSAGE_BUFF[454]	消息存储器	0x00000000
0x271C	MESSAGE_BUFF[455]	消息存储器	0x00000000
0x2720	MESSAGE_BUFF[456]	消息存储器	0x00000000
0x2724	MESSAGE_BUFF[457]	消息存储器	0x00000000

地址偏移	名称	描述	复位值
0x2728	MESSAGE_BUFF[458]	消息存储器	0x00000000
0x272C	MESSAGE_BUFF[459]	消息存储器	0x00000000
0x2730	MESSAGE_BUFF[460]	消息存储器	0x00000000
0x2734	MESSAGE_BUFF[461]	消息存储器	0x00000000
0x2738	MESSAGE_BUFF[462]	消息存储器	0x00000000
0x273C	MESSAGE_BUFF[463]	消息存储器	0x00000000
0x2740	MESSAGE_BUFF[464]	消息存储器	0x00000000
0x2744	MESSAGE_BUFF[465]	消息存储器	0x00000000
0x2748	MESSAGE_BUFF[466]	消息存储器	0x00000000
0x274C	MESSAGE_BUFF[467]	消息存储器	0x00000000
0x2750	MESSAGE_BUFF[468]	消息存储器	0x00000000
0x2754	MESSAGE_BUFF[469]	消息存储器	0x00000000
0x2758	MESSAGE_BUFF[470]	消息存储器	0x00000000
0x275C	MESSAGE_BUFF[471]	消息存储器	0x00000000
0x2760	MESSAGE_BUFF[472]	消息存储器	0x00000000
0x2764	MESSAGE_BUFF[473]	消息存储器	0x00000000
0x2768	MESSAGE_BUFF[474]	消息存储器	0x00000000
0x276C	MESSAGE_BUFF[475]	消息存储器	0x00000000
0x2770	MESSAGE_BUFF[476]	消息存储器	0x00000000
0x2774	MESSAGE_BUFF[477]	消息存储器	0x00000000
0x2778	MESSAGE_BUFF[478]	消息存储器	0x00000000
0x277C	MESSAGE_BUFF[479]	消息存储器	0x00000000
0x2780	MESSAGE_BUFF[480]	消息存储器	0x00000000
0x2784	MESSAGE_BUFF[481]	消息存储器	0x00000000
0x2788	MESSAGE_BUFF[482]	消息存储器	0x00000000
0x278C	MESSAGE_BUFF[483]	消息存储器	0x00000000
0x2790	MESSAGE_BUFF[484]	消息存储器	0x00000000
0x2794	MESSAGE_BUFF[485]	消息存储器	0x00000000
0x2798	MESSAGE_BUFF[486]	消息存储器	0x00000000
0x279C	MESSAGE_BUFF[487]	消息存储器	0x00000000
0x27A0	MESSAGE_BUFF[488]	消息存储器	0x00000000
0x27A4	MESSAGE_BUFF[489]	消息存储器	0x00000000
0x27A8	MESSAGE_BUFF[490]	消息存储器	0x00000000
0x27AC	MESSAGE_BUFF[491]	消息存储器	0x00000000
0x27B0	MESSAGE_BUFF[492]	消息存储器	0x00000000
0x27B4	MESSAGE_BUFF[493]	消息存储器	0x00000000
0x27B8	MESSAGE_BUFF[494]	消息存储器	0x00000000
0x27BC	MESSAGE_BUFF[495]	消息存储器	0x00000000
0x27C0	MESSAGE_BUFF[496]	消息存储器	0x00000000
0x27C4	MESSAGE_BUFF[497]	消息存储器	0x00000000

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

控制器局域网 MCAN

地址偏移	名称	描述	复位值
0x27C8	MESSAGE_BUFF[498]	消息存储器	0x00000000
0x27CC	MESSAGE_BUFF[499]	消息存储器	0x00000000
0x27D0	MESSAGE_BUFF[500]	消息存储器	0x00000000
0x27D4	MESSAGE_BUFF[501]	消息存储器	0x00000000
0x27D8	MESSAGE_BUFF[502]	消息存储器	0x00000000
0x27DC	MESSAGE_BUFF[503]	消息存储器	0x00000000
0x27E0	MESSAGE_BUFF[504]	消息存储器	0x00000000
0x27E4	MESSAGE_BUFF[505]	消息存储器	0x00000000
0x27E8	MESSAGE_BUFF[506]	消息存储器	0x00000000
0x27EC	MESSAGE_BUFF[507]	消息存储器	0x00000000
0x27F0	MESSAGE_BUFF[508]	消息存储器	0x00000000
0x27F4	MESSAGE_BUFF[509]	消息存储器	0x00000000
0x27F8	MESSAGE_BUFF[510]	消息存储器	0x00000000
0x27FC	MESSAGE_BUFF[511]	消息存储器	0x00000000
0x2800	MESSAGE_BUFF[512]	消息存储器	0x00000000
0x2804	MESSAGE_BUFF[513]	消息存储器	0x00000000
0x2808	MESSAGE_BUFF[514]	消息存储器	0x00000000
0x280C	MESSAGE_BUFF[515]	消息存储器	0x00000000
0x2810	MESSAGE_BUFF[516]	消息存储器	0x00000000
0x2814	MESSAGE_BUFF[517]	消息存储器	0x00000000
0x2818	MESSAGE_BUFF[518]	消息存储器	0x00000000
0x281C	MESSAGE_BUFF[519]	消息存储器	0x00000000
0x2820	MESSAGE_BUFF[520]	消息存储器	0x00000000
0x2824	MESSAGE_BUFF[521]	消息存储器	0x00000000
0x2828	MESSAGE_BUFF[522]	消息存储器	0x00000000
0x282C	MESSAGE_BUFF[523]	消息存储器	0x00000000
0x2830	MESSAGE_BUFF[524]	消息存储器	0x00000000
0x2834	MESSAGE_BUFF[525]	消息存储器	0x00000000
0x2838	MESSAGE_BUFF[526]	消息存储器	0x00000000
0x283C	MESSAGE_BUFF[527]	消息存储器	0x00000000
0x2840	MESSAGE_BUFF[528]	消息存储器	0x00000000
0x2844	MESSAGE_BUFF[529]	消息存储器	0x00000000
0x2848	MESSAGE_BUFF[530]	消息存储器	0x00000000
0x284C	MESSAGE_BUFF[531]	消息存储器	0x00000000
0x2850	MESSAGE_BUFF[532]	消息存储器	0x00000000
0x2854	MESSAGE_BUFF[533]	消息存储器	0x00000000
0x2858	MESSAGE_BUFF[534]	消息存储器	0x00000000
0x285C	MESSAGE_BUFF[535]	消息存储器	0x00000000
0x2860	MESSAGE_BUFF[536]	消息存储器	0x00000000
0x2864	MESSAGE_BUFF[537]	消息存储器	0x00000000

地址偏移	名称	描述	复位值
0x2868	MESSAGE_BUFF[538]	消息存储器	0x00000000
0x286C	MESSAGE_BUFF[539]	消息存储器	0x00000000
0x2870	MESSAGE_BUFF[540]	消息存储器	0x00000000
0x2874	MESSAGE_BUFF[541]	消息存储器	0x00000000
0x2878	MESSAGE_BUFF[542]	消息存储器	0x00000000
0x287C	MESSAGE_BUFF[543]	消息存储器	0x00000000
0x2880	MESSAGE_BUFF[544]	消息存储器	0x00000000
0x2884	MESSAGE_BUFF[545]	消息存储器	0x00000000
0x2888	MESSAGE_BUFF[546]	消息存储器	0x00000000
0x288C	MESSAGE_BUFF[547]	消息存储器	0x00000000
0x2890	MESSAGE_BUFF[548]	消息存储器	0x00000000
0x2894	MESSAGE_BUFF[549]	消息存储器	0x00000000
0x2898	MESSAGE_BUFF[550]	消息存储器	0x00000000
0x289C	MESSAGE_BUFF[551]	消息存储器	0x00000000
0x28A0	MESSAGE_BUFF[552]	消息存储器	0x00000000
0x28A4	MESSAGE_BUFF[553]	消息存储器	0x00000000
0x28A8	MESSAGE_BUFF[554]	消息存储器	0x00000000
0x28AC	MESSAGE_BUFF[555]	消息存储器	0x00000000
0x28B0	MESSAGE_BUFF[556]	消息存储器	0x00000000
0x28B4	MESSAGE_BUFF[557]	消息存储器	0x00000000
0x28B8	MESSAGE_BUFF[558]	消息存储器	0x00000000
0x28BC	MESSAGE_BUFF[559]	消息存储器	0x00000000
0x28C0	MESSAGE_BUFF[560]	消息存储器	0x00000000
0x28C4	MESSAGE_BUFF[561]	消息存储器	0x00000000
0x28C8	MESSAGE_BUFF[562]	消息存储器	0x00000000
0x28CC	MESSAGE_BUFF[563]	消息存储器	0x00000000
0x28D0	MESSAGE_BUFF[564]	消息存储器	0x00000000
0x28D4	MESSAGE_BUFF[565]	消息存储器	0x00000000
0x28D8	MESSAGE_BUFF[566]	消息存储器	0x00000000
0x28DC	MESSAGE_BUFF[567]	消息存储器	0x00000000
0x28E0	MESSAGE_BUFF[568]	消息存储器	0x00000000
0x28E4	MESSAGE_BUFF[569]	消息存储器	0x00000000
0x28E8	MESSAGE_BUFF[570]	消息存储器	0x00000000
0x28EC	MESSAGE_BUFF[571]	消息存储器	0x00000000
0x28F0	MESSAGE_BUFF[572]	消息存储器	0x00000000
0x28F4	MESSAGE_BUFF[573]	消息存储器	0x00000000
0x28F8	MESSAGE_BUFF[574]	消息存储器	0x00000000
0x28FC	MESSAGE_BUFF[575]	消息存储器	0x00000000
0x2900	MESSAGE_BUFF[576]	消息存储器	0x00000000
0x2904	MESSAGE_BUFF[577]	消息存储器	0x00000000

地址偏移	名称	描述	复位值
0x2908	MESSAGE_BUFF[578]	消息存储器	0x00000000
0x290C	MESSAGE_BUFF[579]	消息存储器	0x00000000
0x2910	MESSAGE_BUFF[580]	消息存储器	0x00000000
0x2914	MESSAGE_BUFF[581]	消息存储器	0x00000000
0x2918	MESSAGE_BUFF[582]	消息存储器	0x00000000
0x291C	MESSAGE_BUFF[583]	消息存储器	0x00000000
0x2920	MESSAGE_BUFF[584]	消息存储器	0x00000000
0x2924	MESSAGE_BUFF[585]	消息存储器	0x00000000
0x2928	MESSAGE_BUFF[586]	消息存储器	0x00000000
0x292C	MESSAGE_BUFF[587]	消息存储器	0x00000000
0x2930	MESSAGE_BUFF[588]	消息存储器	0x00000000
0x2934	MESSAGE_BUFF[589]	消息存储器	0x00000000
0x2938	MESSAGE_BUFF[590]	消息存储器	0x00000000
0x293C	MESSAGE_BUFF[591]	消息存储器	0x00000000
0x2940	MESSAGE_BUFF[592]	消息存储器	0x00000000
0x2944	MESSAGE_BUFF[593]	消息存储器	0x00000000
0x2948	MESSAGE_BUFF[594]	消息存储器	0x00000000
0x294C	MESSAGE_BUFF[595]	消息存储器	0x00000000
0x2950	MESSAGE_BUFF[596]	消息存储器	0x00000000
0x2954	MESSAGE_BUFF[597]	消息存储器	0x00000000
0x2958	MESSAGE_BUFF[598]	消息存储器	0x00000000
0x295C	MESSAGE_BUFF[599]	消息存储器	0x00000000
0x2960	MESSAGE_BUFF[600]	消息存储器	0x00000000
0x2964	MESSAGE_BUFF[601]	消息存储器	0x00000000
0x2968	MESSAGE_BUFF[602]	消息存储器	0x00000000
0x296C	MESSAGE_BUFF[603]	消息存储器	0x00000000
0x2970	MESSAGE_BUFF[604]	消息存储器	0x00000000
0x2974	MESSAGE_BUFF[605]	消息存储器	0x00000000
0x2978	MESSAGE_BUFF[606]	消息存储器	0x00000000
0x297C	MESSAGE_BUFF[607]	消息存储器	0x00000000
0x2980	MESSAGE_BUFF[608]	消息存储器	0x00000000
0x2984	MESSAGE_BUFF[609]	消息存储器	0x00000000
0x2988	MESSAGE_BUFF[610]	消息存储器	0x00000000
0x298C	MESSAGE_BUFF[611]	消息存储器	0x00000000
0x2990	MESSAGE_BUFF[612]	消息存储器	0x00000000
0x2994	MESSAGE_BUFF[613]	消息存储器	0x00000000
0x2998	MESSAGE_BUFF[614]	消息存储器	0x00000000
0x299C	MESSAGE_BUFF[615]	消息存储器	0x00000000
0x29A0	MESSAGE_BUFF[616]	消息存储器	0x00000000
0x29A4	MESSAGE_BUFF[617]	消息存储器	0x00000000

地址偏移	名称	描述	复位值
0x29A8	MESSAGE_BUFF[618]	消息存储器	0x00000000
0x29AC	MESSAGE_BUFF[619]	消息存储器	0x00000000
0x29B0	MESSAGE_BUFF[620]	消息存储器	0x00000000
0x29B4	MESSAGE_BUFF[621]	消息存储器	0x00000000
0x29B8	MESSAGE_BUFF[622]	消息存储器	0x00000000
0x29BC	MESSAGE_BUFF[623]	消息存储器	0x00000000
0x29C0	MESSAGE_BUFF[624]	消息存储器	0x00000000
0x29C4	MESSAGE_BUFF[625]	消息存储器	0x00000000
0x29C8	MESSAGE_BUFF[626]	消息存储器	0x00000000
0x29CC	MESSAGE_BUFF[627]	消息存储器	0x00000000
0x29D0	MESSAGE_BUFF[628]	消息存储器	0x00000000
0x29D4	MESSAGE_BUFF[629]	消息存储器	0x00000000
0x29D8	MESSAGE_BUFF[630]	消息存储器	0x00000000
0x29DC	MESSAGE_BUFF[631]	消息存储器	0x00000000
0x29E0	MESSAGE_BUFF[632]	消息存储器	0x00000000
0x29E4	MESSAGE_BUFF[633]	消息存储器	0x00000000
0x29E8	MESSAGE_BUFF[634]	消息存储器	0x00000000
0x29EC	MESSAGE_BUFF[635]	消息存储器	0x00000000
0x29F0	MESSAGE_BUFF[636]	消息存储器	0x00000000
0x29F4	MESSAGE_BUFF[637]	消息存储器	0x00000000
0x29F8	MESSAGE_BUFF[638]	消息存储器	0x00000000
0x29FC	MESSAGE_BUFF[639]	消息存储器	0x00000000

表 203: MCAN 寄存器列表

48.3.2 寄存器详细信息

MCAN 的寄存器详细说明如下:

48.3.3 ENDN (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
EVT																															
R																															
1	0	0	0	0	1	1	1	0	1	1	0	0	1	0	1	0	1	0	0	0	0	1	1	0	0	1	0	0	0	0	1

ENDN [31:0]

位域	名称	描述
31-0	EVT	字节测试

ENDN 位域

48.3.4 DBTP (0xC)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD								TDC	RSVD				DBRP				RSVD				DTSEG1				DTSEG2				DSJW			
N/A								RW	N/A				RW				N/A				RW				RW				RW			
x	x	x	x	x	x	x	x	0	x	x	0	0	0	0	0	x	x	x	0	1	0	1	0	0	0	1	1	0	0	1	1	

DBTP [31:0]

位域	名称	描述
23	TDC	发送延时补偿使能
20-16	DBRP	波特率精度
12-8	DTSEG1	数据有效到采样点的时间
7-4	DTSEG2	采样点后数据有效时间
3-0	DSJW	同步跳转宽度

DBTP 位域

48.3.5 TEST (0x10)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD										SVAL	TXBNS						RSVD	PVAL	TXBNP				RX	TX	LBCK	RSVD					
N/A										RW	RW						N/A	RW	RW				RW	RW	RW	N/A					
x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	x	x	0	0	0	0	0	0	0	0	0	0	x	x	x	x

TEST [31:0]

位域	名称	描述
21	SVAL	TXBNS 有效指示
20-16	TXBNS	最近一次发送信息的缓存好
13	PVAL	TXBNP 有效指示
12-8	TXBNP	待发送消息的 buffer 号
7	RX	can 总线电平
6-5	TX	can 发送控制模式寄存器
4	LBCK	环回模式控制寄存器

TEST 位域

48.3.6 RWD (0x14)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																WDV						WDC									
N/A																R						RW									
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

RWD [31:0]

位域	名称	描述
15-8	WDV	计时器实际值
7-0	WDC	计时器起始值

RWD 位域

48.3.7 CCCR (0x18)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																NISO	TXP	EFBI	PXHD	WMM	UTSU	BRSE	FDOE	TEST	DAR	MON	CSR	CSA	ASM	CCE	INIT
N/A																RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	R	RW	RW	RW	RW	
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	

CCCR [31:0]

位域	名称	描述
15	NISO	can 标准选择
14	TXP	帧间暂停使能寄存器
13	EFBI	使能边沿抖动检测
12	PXHD	协议异常时处理功能是否开启
11	WMM	message marker 宽度控制寄存器
10	UTSU	时间戳选择寄存器
9	BRSE	不同波特率切换使能
8	FDOE	FD 模式使能
7	TEST	测试模式寄存器
6	DAR	自动重传关闭
5	MON	检测模式使能
4	CSR	停止时钟模式
3	CSA	时钟停止模式响应
2	ASM	进入限制模式，只能被动响应
1	CCE	配置保护写寄存器写使能
0	INIT	can 初始化寄存器

CCCR 位域

48.3.8 NBTP (0x1C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
NSJW						NBRP						NTSEG1						RSVD	NTSEG2												
RW						RW						RW						N/A	RW												
0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	x	0	0	0	0	0	1	1

NBTP [31:0]

位域	名称	描述
31-25	NSJW	
24-16	NBRP	
15-8	NTSEG1	
6-0	NTSEG2	

NBTP 位域

48.3.9 TSCC (0x20)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												TCP				RSVD												TSS			
N/A												RW				N/A												RW			
x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0

TSCC [31:0]

位域	名称	描述
19-16	TCP	
1-0	TSS	

TSCC 位域

48.3.10 TSCV (0x24)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												TSC																			
N/A												RC																			
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TSCV [31:0]

位域	名称	描述
15-0	TSC	

TSCV 位域

48.3.11 TOCC (0x28)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TOP												RSVD												TOS		RP					
RW												N/A												RW		RW					
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0

TOCC [31:0]

位域	名称	描述
31-16	TOP	
2-1	TOS	
0	RP	

TOCC 位域

48.3.12 TOCV (0x2C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																TOC															
N/A																RC															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

TOCV [31:0]

位域	名称	描述
15-0	TOC	

TOCV 位域

48.3.13 ECR (0x40)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD								CEL								RP	REC								TEC							
N/A								R								R	R								R							
x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

ECR [31:0]

位域	名称	描述
23-16	CEL	
15	RP	
14-8	REC	
7-0	TEC	

ECR 位域

48.3.14 PSR (0x44)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0						
RSVD																TDCV								RSVD	PXE	RFDF	RBRS	RESI	DLEC				BO	EW	EP	ACT	LEC
N/A																R								N/A	R	R	R	R	R	R	R	R	R	R	R	R	
x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0						

PSR [31:0]

位域	名称	描述
22-16	TDCV	
14	PXE	
13	RFDF	
12	RBRS	
11	RESI	
10-8	DLEC	
7	BO	
6	EW	
5	EP	
4-3	ACT	
2-0	LEC	

PSR 位域

48.3.15 TDCR (0x48)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD										TDCO										RSVD		TDCF									
N/A										RW										N/A		RW									
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	x	0	0	0	0	0	0	0

TDCR [31:0]

位域	名称	描述
14-8	TDCO	
6-0	TDCF	

TDCR 位域

48.3.16 IR (0x50)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD		ARA	PED	PEA	WDI	BO	EW	EP	ELO	BEU	BEC	DRX	TOO	MRAF	TSW	TEFL	TEFF	TEFW	TEFN	TFE	TCF	TC	HPM	RF1L	RF1F	RF1W	RF1N	RF0L	RF0F	RF0W	RF0N
N/A		RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

IR [31:0]

位域	名称	描述
29	ARA	
28	PED	
27	PEA	
26	WDI	
25	BO	

位域	名称	描述
24	EW	
23	EP	
22	ELO	
21	BEU	
20	BEC	
19	DRX	
18	TOO	
17	MRAF	
16	TSW	
15	TEFL	
14	TEFF	
13	TEFW	
12	TEFN	
11	TFE	
10	TCF	
9	TC	
8	HPM	
7	RF1L	
6	RF1F	
5	RF1W	
4	RF1N	
3	RF0L	
2	RF0F	
1	RF0W	
0	RF0N	

IR 位域

48.3.17 IE (0x54)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD		ARAE	PEDE	PEAE	WDIE	BOE	EWE	EPE	ELOE	BEUE	BEC	DRXE	TOOE	MRAFE	TSWE	TEFLE	TEFFE	TEFWE	TEFNE	TFEE	TCFE	TOE	HPME	RF1LE	RF1FE	RF1WE	RF1NE	RF0LE	RF0FE	RF0WE	RF0NE
N/A		RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

IE [31:0]

位域	名称	描述
29	ARAE	
28	PEDE	
27	PEAE	
26	WDIE	

位域	名称	描述
25	BOE	
24	EWE	
23	EPE	
22	ELOE	
21	BEUE	
20	BECE	
19	DRXE	
18	TOOE	
17	MRAFE	
16	TSWE	
15	TEFLE	
14	TEFFE	
13	TEFWE	
12	TEFNE	
11	TFEE	
10	TCFE	
9	TCE	
8	HPME	
7	RF1LE	
6	RF1FE	
5	RF1WE	
4	RF1NE	
3	RF0LE	
2	RF0FE	
1	RF0WE	
0	RF0NE	

IE 位域

48.3.18 ILS (0x58)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD		ARAL	PEDL	PEAL	WDIL	BOL	EWL	EPL	ELOL	BEUL	BECL	DRXL	TOOL	MRAFL	TSWL	TEFL	TEFL	TEFWL	TEFNL	TEFEL	TCFL	TCL	HPML	RF1LL	RF1FL	RF1WL	RF1NL	RF0LL	RF0FL	RF0WL	RF0NL
N/A		RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ILS [31:0]

位域	名称	描述
29	ARAL	
28	PEDL	
27	PEAL	

位域	名称	描述
----	----	----

ILE 位域

48.3.20 GFC (0x80)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																								ANFS		ANFE		RRFS	RRFE		
N/A																								RW		RW		RW	RW		
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0

GFC [31:0]

位域	名称	描述
5-4	ANFS	
3-2	ANFE	
1	RRFS	
0	RRFE	

GFC 位域

48.3.21 SIDFC (0x84)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD				LSS								FLSSA												RSVD								
N/A				RW								RW												N/A								
x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x

SIDFC [31:0]

位域	名称	描述
23-16	LSS	
15-2	FLSSA	

SIDFC 位域

48.3.22 XIDFC (0x88)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD				LSE								FLESA												RSVD								
N/A				RW								RW												N/A								
x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x

XIDFC [31:0]

位域	名称	描述
22-16	LSE	
15-2	FLESA	

XIDFC 位域

48.3.23 XIDAM (0x90)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																		EIDM													
N/A																		RW													
x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

XIDAM [31:0]

位域	名称	描述
28-0	EIDM	

XIDAM 位域

48.3.24 HPMS (0x94)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD															FLST		FIDX					MSI		BIDX							
N/A															R		R					R		R							
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

HPMS [31:0]

位域	名称	描述
15	FLST	
14-8	FIDX	
7-6	MSI	
5-0	BIDX	

HPMS 位域

48.3.25 NDAT1 (0x98)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
																	ND1														
																	RW														
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

NDAT1 [31:0]

位域	名称	描述
31-0	ND1	

NDAT1 位域

48.3.26 NDAT2 (0x9C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
ND2																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

NDAT2 [31:0]

位域	名称	描述
31-0	ND2	

NDAT2 位域

48.3.27 RXF0C (0xA0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
F0OM	F0WM							RSVD	F0S							F0SA							RSVD								
RW	RW							N/A	RW							RW							N/A								
0	0	0	0	0	0	0	0	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x

RXF0C [31:0]

位域	名称	描述
31	F0OM	
30-24	F0WM	
22-16	F0S	
15-2	F0SA	

RXF0C 位域

48.3.28 RXF0S (0xA4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD							RF0L	F0F	RSVD	F0PI							RSVD	F0GI							RSVD	F0FL						
N/A							R	R	N/A	R							N/A	R							N/A	R						
x	x	x	x	x	x	x	0	0	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	0	0	0	0	0	0	0

RXF0S [31:0]

位域	名称	描述
25	RF0L	
24	F0F	
21-16	F0PI	
13-8	F0GI	
6-0	F0FL	

RXF0S 位域

48.3.29 RXF0A (0xA8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																F0AI															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0

RXF0A [31:0]

位域	名称	描述
5-0	F0AI	

RXF0A 位域

48.3.30 RXBC (0xAC)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD																RBSA											RSVD					
N/A																RW											N/A					
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x

RXBC [31:0]

位域	名称	描述
15-2	RBSA	

RXBC 位域

48.3.31 RXF1C (0xB0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
F10M	F1WM							RSVD	F1S							F1SA							RSVD									
RW	RW							N/A	RW							RW							N/A									
0	0	0	0	0	0	0	0	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x

RXF1C [31:0]

位域	名称	描述
31	F1OM	
30-24	F1WM	
22-16	F1S	
15-2	F1SA	

RXF1C 位域

48.3.32 RXF1S (0xB4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DMS		RSVD				RF1L	F1F	RSVD		F1PI				RSVD		F1GI				RSVD		F1FL									
R		N/A				R	R	N/A		R				N/A		R				N/A		R									
0	0	x	x	x	x	0	0	x	x	0	0	0	0	0	0	x	x	0	0	0	0	0	0	x	0	0	0	0	0	0	0

RXF1S [31:0]

位域	名称	描述
31-30	DMS	
25	RF1L	
24	F1F	
21-16	F1PI	
13-8	F1GI	
6-0	F1FL	

RXF1S 位域

48.3.33 RXF1A (0xB8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																F1AI															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0

RXF1A [31:0]

位域	名称	描述
5-0	F1AI	

RXF1A 位域

48.3.34 RXESC (0xBC)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD											RBDS		RSVD	F1DS		RSVD	F0DS														

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
N/A																					RW		N/A	RW			N/A	RW			
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	x	0	0	0	x	0	0	0

RXESC [31:0]

位域	名称	描述
10-8	RBDS	
6-4	F1DS	
2-0	F0DS	

RXESC 位域

48.3.35 TXBC (0xC0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD	TFQM	TFQS						RSVD	NDTB						TBSA						RSVD										
N/A	RW	RW						N/A	RW						RW						N/A										
x	0	0	0	0	0	0	0	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x

TXBC [31:0]

位域	名称	描述
30	TFQM	
29-24	TFQS	
21-16	NDTB	
15-2	TBSA	

TXBC 位域

48.3.36 TXFQS (0xC4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD										TFQF	TFQPI						RSVD	TFGI				RSVD	TFFL								
N/A										R	R						N/A	R				N/A	R								
x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	x	x	x	0	0	0	0	0	x	x	0	0	0	0	0	0

TXFQS [31:0]

位域	名称	描述
21	TFQF	
20-16	TFQPI	
12-8	TFGI	
5-0	TFFL	

TXFQS 位域

48.3.37 TXESC (0xC8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																TBDS															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0

TXESC [31:0]

位域	名称	描述
2-0	TBDS	

TXESC 位域

48.3.38 TXBRP (0xCC)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TRP																															
R																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TXBRP [31:0]

位域	名称	描述
31-0	TRP	

TXBRP 位域

48.3.39 TXBAR (0xD0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AR																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TXBAR [31:0]

位域	名称	描述
31-0	AR	

TXBAR 位域

48.3.40 TXBCR (0xD4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CR																															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TXBCR [31:0]

位域	名称	描述
31-0	CR	

TXBCR 位域

48.3.41 TXBTO (0xD8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TO																															
R																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TXBTO [31:0]

位域	名称	描述
31-0	TO	

TXBTO 位域

48.3.42 TXBCF (0xDC)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CF																															
R																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TXBCF [31:0]

位域	名称	描述
31-0	CF	

TXBCF 位域

48.3.43 TXBTIE (0xE0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TIE																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TXBTIE [31:0]

位域	名称	描述
31-0	TIE	

TXBTIE 位域

48.3.44 TXBCIE (0xE4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
CFIE																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TXBCIE [31:0]

位域	名称	描述
31-0	CFIE	

TXBCIE 位域

48.3.45 TXEFC (0xF0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD		EFWM						RSVD		EFS						EFSA								RSVD								
N/A		RW						N/A		RW						RW								N/A								
x	x	0	0	0	0	0	0	0	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x

TXEFC [31:0]

位域	名称	描述
29-24	EFWM	
21-16	EFS	
15-2	EFSA	

TXEFC 位域

48.3.46 TXEFS (0xF4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD				TEFL		EFF		RSVD				EPPI				RSVD				EFGI				RSVD		EFFL					
N/A				R		R		N/A				R				N/A				R				N/A		R					
x	x	x	x	x	x	0	0	x	x	x	0	0	0	0	0	x	x	x	0	0	0	0	0	x	x	0	0	0	0	0	0

TXEFS [31:0]

位域	名称	描述
25	TEFL	
24	EFF	

位域	名称	描述
20-16	EFPI	
12-8	EFGI	
5-0	EFFL	

TXEFS 位域

48.3.47 TXEFA (0xF8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																EFAI															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0

TXEFA [31:0]

位域	名称	描述
4-0	EFAI	

TXEFA 位域

48.3.48 TS_SEL (0x200 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
TS																																
R																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TS_SEL [31:0]

位域	名称	描述
31-0	TS	

TS_SEL 位域

48.3.49 CREL (0x240)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
REL				STEP				SUBSTEP				YEAR				MON				DAY											
R				R				R				R				R				R											
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CREL [31:0]

位域	名称	描述
31-28	REL	

位域	名称	描述
27-24	STEP	
23-20	SUBSTEP	
19-16	YEAR	
15-8	MON	
7-0	DAY	

CREL 位域

48.3.50 TSCFG (0x244)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																TBPRES						RSVD				EN64	SCP	TBCS	TSUE		
N/A																RW						N/A				RW	RW	RW	RW		
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	x	x	x	x	0	0	0	0

TSCFG [31:0]

位域	名称	描述
15-8	TBPRES	
3	EN64	
2	SCP	
1	TBCS	
0	TSUE	

TSCFG 位域

48.3.51 TSS1 (0x248)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TSL																TSN															
R																R															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TSS1 [31:0]

位域	名称	描述
31-16	TSL	
15-0	TSN	

TSS1 位域

48.3.52 TSS2 (0x24C)

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

控制器局域网 MCAN

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																ITBG	NTSG	RSVD										TSP			
N/A																R	R	N/A										R			
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	x	x	x	x	x	x	x	x	0	0	0	0

TSS2 [31:0]

位域	名称	描述
15-14	ITBG	
13-12	NTSG	
3-0	TSP	

TSS2 位域

48.3.53 ATB (0x250)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
																TB															
																RC															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ATB [31:0]

位域	名称	描述
31-0	TB	

ATB 位域

48.3.54 ATBH (0x254)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
																TBH															
																RC															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ATBH [31:0]

位域	名称	描述
31-0	TBH	

ATBH 位域

48.3.55 GLB_CTL (0x400)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
M_CAN_STBY	STBY_CLR_EN	STBY_POL	RSVD																								M_CAN_DIS_MORD	TSU_TBIN_SEL			
RW	RW	RW	N/A																								RW	RW			
0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0

GLB_CTL [31:0]

位域	名称	描述
31	M_CAN_STBY	
30	STBY_CLR_EN	
29	STBY_POL	
3	M_CAN_DIS_MORD	
2-0	TSU_TBIN_SEL	

GLB_CTL 位域

48.3.56 GLB_STATUS (0x404)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																								M_CAN_INT1	M_CAN_INT0	M_CAN_AEI_ARA	M_CAN_ACT_TX				
N/A																								R	R	R	R				
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0

GLB_STATUS [31:0]

位域	名称	描述
3	M_CAN_INT1	
2	M_CAN_INT0	
1	M_CAN_AEI_ARA	
0	M_CAN_ACT_TX	

GLB_STATUS 位域

48.3.57 GLB_CAN_IR (0x408)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
M_CAN_IR																															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
R																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

GLB_CAN_IR [31:0]

位域	名称	描述
31-0	M_CAN_IR	

GLB_CAN_IR 位域

48.3.58 MESSAGE_BUFF (0x2000 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATA																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MESSAGE_BUFF [31:0]

位域	名称	描述
31-0	DATA	

MESSAGE_BUFF 位域

49 局域互连网络 LIN

本章节介绍局域互连网络 LIN 的功能和特性。

49.1 特性总结

本章节列举了局域互连网络 LIN 的特性总结：

- 支持 LIN 规范 2.2A，兼容 LIN 1.3；
- 支持 master 功能和 slave 功能；
- master 模式时，可工作在 1Kbps~20Kbps 数据速率下；
- slave 模式时，支持数据速率的动态自动探测；
- 数据缓存高达 8bytes；
- 支持 bit error 的检测与告警；
- 支持 checksum 的生成与检测；
- 支持 sleep 模式的进入与退出；
- 支持 timeout error 的探测与告警；

49.2 功能描述

本章节介绍局域互连网络 LIN 的功能。

LIN 总线是一种一主多从的串行总线，可在多个 LIN 节点之间以数据帧的方式实现消息的传输。LIN 总线控制器提供了符合 LIN 协议标准的串行数据通信功能，可实现 master 功能和 slave 功能。上层控制软件可通过 LIN 总线控制器控制 LIN 数据帧的接收和发送。LIN 总线控制器还需要在片外接到 LIN 物理层的 Transceiver 上，实现 LIN 总线的电平转换和“线与”功能。

一个完整的 LIN 数据帧包括 header 和 response 两个部分，其中 header 部分必须是由 LIN 的 master 节点发出，response 部分可以由 LIN 的 master 发送，也可以由 LIN 的 slave 发送，甚至一个 LIN 的数据帧也可以没有 response 部分。LIN 数据帧的 header 部分包含三个区域，分别为 break field、sync field 和 protected identifier，其中 break field 区域由一个长度超过 11bit 的低电平组成，用来标识一个数据帧的开始；sync field 的内容固定为 0x55，slave 节点可以通过 sync field 字段测量出当前 LIN 总线的 bit 速率；protected identifier 字段包含 6bit 的 ID 值和 2bit 的校验位，LIN 消息通过 ID 可区分本数据帧传输的业务类型。response 字段由 0~8 byte 的数据和 1 byte 的 checksum 字段组成。

LIN 控制器的工作时钟默认为 80MHz，LIN 总线线路速率与主时钟的关系如下式所示：

$$f_{bit} = \frac{f_{clock}}{2^{(prescl+1)} \cdot bt_div \cdot (bt_mul + 1)}$$

其中， f_{clock} 为 LIN 控制器的工作时钟， f_{bit} 为 LIN 总线的波特率，最大为 20Kbps。 bt_mul 在 slave 模式时恒为 0，在 master 模式时由寄存器 BAUDRATE_CTL_LOW[BT_DIV_LOW] 和寄存器 BAUDRATE_CTL_HIGH[BT_DIV_HIGH] 决定。 $prescl$ 由寄存器 BARDRATE_CTL_HIGH[PRESCL] 的值决定。 bt_mul 的值由寄存器 BARDRATE_CTL_HIGH[BT_MUL] 决定。计算时寄存器 $prescl$ 、 bt_div 和 bt_mul 的值均取整数，舍弃小数位即可。

当 LIN 控制器工作于 master 模式时，LIN 控制器需要发送每个 LIN 数据帧的帧头，帧头中包含了 break field、sync field 和 identifier field，其工作过程如下：

1. 将 6bit 的 ID 配置到寄存器 ID[ID] 中；

2. 将 data length 配置到寄存器 DATA_LEN[DATA_LENGTH] 中，当 data length 需要从 identifier 中译码得到时，寄存器 DATA_LEN[DATA_LENGTH] 需要配置为全 1；另外，还需要根据实际应用的校验模式配置寄存器 DATA_LEN[ENH_CHECK] 为需要的值；
3. 当需要 master 发送数据时，将寄存器 CONTROL[TRANSMIT] 配置为 1；当需要 master 接收 slave 的数据时，将该寄存器配置为 0；
4. 如果需要 master 发送数据时，还需要将 master 待发送的数据配置到寄存器 DATABYTE0 7 中；
5. 将寄存器 CONTROL[START_REQ] 配置为 1，启动数据帧的发送，之后等待 LIN 控制器的中断信号，LIN 控制器在成功完成数据传输或发生 error 时，会产生中断；
6. 当收到中断后，需要进行如下检查：
 - 检查状态寄存器中的 STATE[ERROR] 寄存器是否为 1，若是，则进入最后一步的 error 相关处理程序；
 - 检查状态寄存器中的 STATE[WAKEUP] 寄存器是否为 1，若是，则进入最后一步的 error 相关处理程序；
 - 检查状态寄存器中的 STATE[COMPLETE] 寄存器是否为 1，若为 1，表示当前数据帧已经完成，此时对于 master 需要接收 slave 节点数据的操作，可以从 DATABYTE 寄存器中读取 LIN 控制器从 slave 端获取的数据；
 - 此步骤为 error 相关处理程序，需要将 CONTROL[RESET_INT] 寄存器和 CONTROL[RESET_ERROR] 寄存器置 1，清除 interrupt 请求和 error 标记。

当 LIN 控制器工作于 slave 模式时，LIN 控制器接收 master 端发出的数据帧，并根据帧头中的 id 的信息，决定是接收数据或者发送数据，其工作过程如下：

1. 上层软件收到 LIN 控制器的中断后，读取状态寄存器中的 STATE[DATA_REQ] 位，如果为 1，则表明收到了 master 端发送的数据帧头，此时可以读取寄存器 ID[ID] 的值，并在一个数据帧的 response space 时间内完成下面的处理，一般来说，response space 时间指 LIN 总线传输 8bit 数据所用的时间：
 - 根据业务类型，配置寄存器 CONTROL[TRANSMIT]，当需要 slave 接收数据时，该寄存器配置为 0；当需要 slave 发送数据时，该寄存器配置为 1；
 - 配置寄存器 DATA_LEN[DATA_LENGTH]，当需要数据长度从 id 中译码得到时，该寄存器配置为全 1；并根据所需要的校验类型，配置寄存器 DATA_LEN[ENH_CHECK] 为合适的值；
 - 如果需要发送数据，则配置待发送的数据到寄存器 DATABYTE 中；
 - 配置控制寄存器中的 CONTROL[DATA_ACK] 或 CONTROL[STOP] 为 1；
2. 检查状态寄存器中的 STATE[ERROR] 位是否为 1，若是，进行最后一步关于 error 的处理；
3. 检查状态寄存器中的 STATE[WAKEUP] 位是否为 1，若是，进行最后一步关于 error 的处理；
4. 检查状态寄存器中的 STATE[BUS_IDLE_TV] 位是否为 1，若是，进行最后一步关于 error 的处理；
5. 检查状态寄存器中的 STATE[COMPLETE] 位是否为 1，若是，则表明 LIN 控制器对于当前数据帧的处理已经完成，若 transmit 为 1，则 LIN 控制器需要发送的数据已经发送给 master 了；若 transmit 为 0，则表明 LIN 控制器已经从 master 获取了需要的数据，此时软件可以从寄存器 DATABYTE 中读取数据了；
6. 此为 error 处理，将 CONTROL[RESET_INT] 寄存器和 CONTROL[RESET_ERROR] 寄存器置 1，清除中断和 error 状态。

为了降低系统功耗，LIN 协议规定了 sleep 模式，LIN master 节点可以以正常发送数据帧的方式，广播发出 sleep 模式请求数据帧，通知 LIN 的各节点进入 sleep 模式。LIN slave 节点收到该数据帧后，通过将控制寄存器中的 CONTROL[SLEEP] 位置 1 来使 LIN 控制器进入 sleep 模式。

对于 LIN slave 节点, 如果 slave 节点的控制寄存器中的 CONTROL[SLEEP] 位没有置 1, 且 LIN 总线在 4s 到 10s 内没有收到任何总线操作, 则 LIN slave 自动进入 sleep 模式, 同时状态寄存器中的 STATE[BUS_DILE_TV] 会置 1。超时时间可以通过寄存器 TV[BUS_INACTIVITY_TIME] 配置为 4s、6s、8s 和 10s。

任何 LIN master 或 LIN slave 接口都可以通过发出 wake up 信号使 LIN 总线退出 sleep 模式, 为了发出 wake up 信号, 需要配置寄存器的 CONTROL[WAKEUP_REQ] 位为 1。当 LIN master 完成了 wake up 信号的发送后, LIN 控制器会产生中断, 并且状态寄存器的 STATE[WAKEUP] 位会置 1。当 LIN slave 完成了 wake up 信号后, 如果在 180ms 或 200ms 或 220ms 或 240ms 内 (在寄存器 TV[BUS_INACTIVITY_TIME] 设置), 没有收到任何 LIN 数据帧的 header, 则会产生中断, 并将错误寄存器的 ERROR[BIT_ERROR] 位和 ERROR[TIMEOUT] 位置 1。

lin 总线控制器的 master 或 slave 状态是通过寄存器 TV[MASTER_MODE] 控制的, 当需要切换 lin 的 slave 或 master 状态时, 除了改变该寄存器的值外, 还需要对寄存器 TV[INITIAL_MODE] 先写 1 再写 0, 来启动 lin 总线的初始化。

49.3 LIN 寄存器

49.3.1 LIN 寄存器说明

LIN 的寄存器列表如下:

LIN0 base address: 0xF3030000

LIN1 base address: 0xF3034000

LIN2 base address: 0xF3038000

LIN3 base address: 0xF303C000

地址偏移	名称	描述	复位值
0x0000	DATABYTE[DATA_BYTE0]	数据寄存器	0x00000000
0x0004	DATABYTE[DATA_BYTE1]	数据寄存器	0x00000000
0x0008	DATABYTE[DATA_BYTE2]	数据寄存器	0x00000000
0x000C	DATABYTE[DATA_BYTE3]	数据寄存器	0x00000000
0x0010	DATABYTE[DATA_BYTE4]	数据寄存器	0x00000000
0x0014	DATABYTE[DATA_BYTE5]	数据寄存器	0x00000000
0x0018	DATABYTE[DATA_BYTE6]	数据寄存器	0x00000000
0x001C	DATABYTE[DATA_BYTE7]	数据寄存器	0x00000000
0x0020	CONTROL	控制寄存器	0x00000000
0x0024	STATE	状态寄存器	0x00000000
0x0028	ERROR	错误寄存器	0x00000000
0x002C	DATA_LEN	数据长度寄存器	0x00000000
0x0030	BAUDRATE_CTL_LOW	波特率分频寄存器低位	0x00000000
0x0034	BAUDRATE_CTL_HIGH	波特率分频寄存器高位	0x00000000
0x0038	ID	id 寄存器	0x00000000
0x003C	TV	超时控制寄存器	0x00000040

表 204: LIN 寄存器列表

49.3.2 寄存器详细信息

LIN 的寄存器详细说明如下：

49.3.3 DATABYTE (0x0 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																								DATA_BYTE							
N/A																								RW							
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

DATABYTE [31:0]

位域	名称	描述
7-0	DATA_BYTE	数据 byte

DATABYTE 位域

49.3.4 CONTROL (0x20)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																								STOP	SLEEP	TRANSMIT	DATA_ACK	RESET_INT	RESET_ERROR	WAKEUP_REQ	START_REQ
N/A																								WO	RW	RW	RW	WO	WO	RW	RW
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

CONTROL [31:0]

位域	名称	描述
7	STOP	如果软件认为读取的 ID 不可用，则将该寄存器置 1，slave 不会回复响应帧。硬件自动回 0 (aborted)。
6	SLEEP	该 bit 可决定 LINbus 是否处于 Sleep 状态。当发送或收到 sleep mode 帧，或总线空闲超时发生，或作为 master 时发送的 wakeup 请求没有得到回应并超时时，该 bit 置 1。当检测到总线上出现 wakeup 信号时，该 bit 由硬件清 0。
5	TRANSMIT	1 表示数据需要发送 0 表示数据需要接收
4	DATA_ACK	只在 slave 模式时有效，当处理完数据请求中断后，可将该寄存器写 1，来发送或接收应答帧。
3	RESET_INT	写 1 清除中断
2	RESET_ERROR	写 1 清除状态寄存器和错误寄存器
1	WAKEUP_REQ	写 1 使 LIN 总线退出 sleep 模式，硬件自动回 0

位域	名称	描述
0	START_REQ	只在 master 模式时生效，写 1 启动 LIN 传输，当传输完成或发生错误时硬件清零。

CONTROL 位域

49.3.5 STATE (0x24)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD													LIN_ACTIVE				BUS_IDLE_TV		ABORTED	DATA_REQ	INT	ERROR	WAKEUP	COMPLETE							
N/A													RO				RO		RO	RO	RO	RO	RO	RO							
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

STATE [31:0]

位域	名称	描述
7	LIN_ACTIVE	1: LIN 总线正传输数据 0: LIN 总线处于 IDLE
6	BUS_IDLE_TV	slave 模式下，当 sleep 寄存器为 0，且总线在 4s 内没有被激活，置 1。Reset_error 为 1 时清零
5	ABORTED	slave 模式下，当数据域段产生错误或传输超时，置 1
4	DATA_REQ	slave 模式下，当收到一个有效的帧头并请求中断时，置 1
3	INT	当检测到中断时置 1，当 reset_int 为 1 时清零
2	ERROR	当检测到错误时置 1，当 reset_error 为 1 时清零
1	WAKEUP	当发送一次 wakeup 信号或接收一次 wakeup 信号时置 1，当 reset_error 为 1 时清零。
0	COMPLETE	当一次传输成功完成后置 1，当下一次传输开始时清 0

STATE 位域

49.3.6 ERROR (0x28)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD													PARITY_ERROR				TIMEOUT		CHK_ERROR	BIT_ERROR											
N/A													RO				RO		RO	RO											
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0

ERROR [31:0]

位域	名称	描述
3	PARITY_ERROR	slave 模式下, ID 字段奇偶校验错
2	TIMEOUT	超时错误。Master 模式时, 当收不到 slave 的响应帧时置 1。 Slave 模式时, 在接收数据第一个 byte 结束之前, 未收到软件关于该数据请求的相关配置 (如 data_ack 或 stop), 认为超时错误。 在 slave 模式时, 当发送一个 timeout 信号, 但在 150ms 内未检测到 sync 响应, 认为超时错误。
1	CHK_ERROR	数据校验和错
0	BIT_ERROR	总线上出现了 bit 错误

ERROR 位域

49.3.7 DATA_LEN (0x2C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																							ENH_CHECK	RSVD			DATA_LENGTH				
N/A																							RW	N/A			RW				
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	0	0	0	0	

DATA_LEN [31:0]

位域	名称	描述
7	ENH_CHECK	1: 增强校验模式
3-0	DATA_LENGTH	数据长度

DATA_LEN 位域

49.3.8 BAUDRATE_CTL_LOW (0x30)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																							BT_DIV_LOW								
N/A																							RW								
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	

BAUDRATE_CTL_LOW [31:0]

位域	名称	描述
7-0	BT_DIV_LOW	bit 分频控制寄存器 bit_div 的低 8 位

BAUDRATE_CTL_LOW 位域

49.3.9 BARDRATE_CTL_HIGH (0x34)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																							PRESCL		BT_MUL			BT_DIV_HIGH			
N/A																							RW		RW			RW			
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

BARDRATE_CTL_HIGH [31:0]

位域	名称	描述
7-6	PRESCL	prescal 寄存器
5-1	BT_MUL	bt_mul 寄存器
0	BT_DIV_HIGH	bit 分频控制寄存器的第 9 位

BARDRATE_CTL_HIGH 位域

49.3.10 ID (0x38)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																							ID								
N/A																							RW								
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0

ID [31:0]

位域	名称	描述
5-0	ID	id 寄存器

ID 位域

49.3.11 TV (0x3C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																							INITIAL_MODE	MASTER_MODE	RSVD	BUS_INACTIVITY_TIME	WUP_REPEAT_TIME				

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

局域互联网络 LIN

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
N/A																							RW	RW	N/A	RW	RW				
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	1	x	x	0	0	0	0

TV [31:0]

位域	名称	描述
7	INITIAL_MODE	initial 寄存器
6	MASTER_MODE	master 模式寄存器
3-2	BUS_INACTIVITY_TIME	只在 slave 模式下有效。lin 总线空闲超时寄存器，00-4s 01-6s 10-8s 11-10s
1-0	WUP_REPEAT_TIME	只在 slave 模式下有效。wakeup 重发时间寄存器，00-180ms 01-200ms 10-220ms 11-240ms

TV 位域

50 精确时间协议模块 PTPC

本章节介绍精确时间协议模块 PTPC 的主要功能和特性。

50.1 特性总结

本章节介绍精确时间协议模块 PTPC 的主要特性：

- 支持 2 套时间戳
- 时间戳支持 63 位计数器
- 计数器分为 32 位秒计数器和 31 位纳秒计数器
- 支持输入捕获时间戳
- 支持时间戳匹配时，产生中断
- 支持从时间戳读取接口发送数据到 CAN 模块

50.2 功能描述

本章节描述精确时间协议模块 PTPC 的功能。

50.2.1 时间戳模块

精确时间协议模块 PTPC 包含 2 个时间戳模块，每个时间戳模块包含一个 63 位的计数器。

计数器分为 32 位的秒计数器 TIMEH 和 31 位的纳秒计数器 TIMEL

TIMEL 在每次更新时，不像传统计数器那样单纯加 1，而是加上 CTRL1[SS_INCR] 的值：

$$TIMEL = TIMEL + SS_INCR$$

假设 PTPC 的时钟为 100 MHz，每个时钟周期为 10 ns。此时，需要将 CTRL1 [SS_INCR] 配置为 8'd10。即 TIMEL 每次以 10 纳秒为单位累加。

计数器分为 31 位的 TIMEL 和 32 位的 TIMEH，每当 TIMEL 溢出时，TIMEH 累加。TIMEL 的溢出点支持以下 2 种：

- 计数器溢出，计数器低 31 位 TIMEL，当计数至 32'h7FFFFFFF 时溢出。TIMEL 溢出时，TIMEH 加 1
- 秒计数溢出，计数器低 31 位 TIMEL，当计数至 100000000，即 32'h3B9ACA00 时溢出。TIMEL 溢出时，TIMEH 加 1。TIMEL 以纳秒为单位，TIMEH 以秒为单位计数。

用户把 CTRL0 [SUBSEC_DIGITAL_ROLLOVER] 置 0 时，配置计数器为计数器模式。置 1 时，配置计数器为秒计数溢出。

推荐用户将此位置 1，这样读取时间戳计数器，可以直观地得到 TIMEH 秒又 TIMEL 纳秒的真实时间计时。

在使用 PTPC 前，需要先完成 PTPC 初始化，初始化时间戳计数器 TIMEL，TIMEH 的步骤如下，：

- 把 CTRL0[TIMER_ENABLE] 位置 1
- 在 TS_UPDTH 和 TS_UPDTL 寄存器写入目标值。注意，如果 TIMEL 设置位秒计数溢出，TS_UPDTL 的值不要超过 100000000，即 32'h3B9ACA00
- 把 CTRL0[INIT_TIMER] 位置 1

PTPC 开始计时之后，用户可以根据需要更新计时器，PTPC 更新时间戳 TIMEL，TIMEH 的步骤如下：

- 在 TS_UPDTH 和 TS_UPDTL 寄存器写入目标值。

- 配置 TS_UPDTL[ADD_SUB] 位，置 1 时，TIMEL/TIMEH 会在原值上加上 TS_UPDTL 和 TS_UPDTH，置 1 时，TIMEL/TIMEH 会在原值上减去 TS_UPDTL 和 TS_UPDTH
- 把 CTRL0[UPDATE_TIMER] 位置 1

PTPC 支持通过配置 ADDEND 寄存器微调其时间戳计数器的计时快慢。

TIMEL 作为纳秒计数器，在每个 PTPC 时钟周期累加 CTRL1 [SS_INCR]，当 PTPC 时钟为 100 MHz（即周期为 10 ns）时，应当配置 SS_INCR 为 10，即 TIMEL 每个 PTPC 时钟周期累加 10。当时钟同步软件基于 PTPC 计时器进行时钟同步时，有可能发现本地时间和网络的时钟 Master 之间的误差是由 PTPC 时钟的误差引起的。这时可以通过配置 ADDEND 寄存器实现等效的微调。

假设 PTPC 时钟为 100 MHz，TIMEL 累加的步长为 10 ns（SS_INCR = 10）。

假设时钟同步算法发现时钟偏慢，希望将 TIMEL 累加的步长调整为 10.1 ns，这时，可以保持 SS_INCR = 10，设置 ADDEND = $0xFFFFFFFF \times (0.1) = 0x19999999$ 。此时，可以视为 TIMEL 累加的等效步长为 10.1 ns。

假设时钟同步算法发现时钟偏快，希望将 TIMEL 累加的步长调整为 9.9 ns，这时，需要设置 SS_INCR = 9，设置 ADDEND = $0xFFFFFFFF \times (0.9) = 0xE6666666$ 。此时，可以视为 TIMEL 累加的等效步长为 9.9 ns。

50.2.2 时间戳捕获和比较

PTPC 支持输入捕获功能。每个时间戳支持一个捕获输入信号，可以配置 CAP0 或者 CAP1 信号的有效边沿，在 CAP0 或者 CAP1 上升沿或者下降沿时，将时间戳 TIMEL 和 TIMEH 的值，捕获存入寄存器 CAPT_SNAPL 和 CAPT_SNAPH。捕获发生时，捕获标志位会置 1。如果在中断使能寄存器内把相应的中断使能位置 1，就会生成时间戳捕获中断请求。

PTPC 支持时间戳匹配功能，用户将目标时间戳值写入 TARH 和 TARL 寄存器，并置位 CTRL0[COMP_EN]，当时时间戳计数器 TIMEH 和 TIMEL 大于或等于 TARH 和 TARL 时，发生匹配事件，匹配事件发生后，COMP_EN 会自动清零。

此时，匹配标志位会置 1，如果在中断使能寄存器内把相应的中断使能位置 1，就会生成时间戳匹配中断请求。

PTPC 支持生成时间戳匹配输出比较，在时间戳匹配时：输出 CMP0 或 CMP1 到系统的其他模块。

50.2.3 时间戳输出端口

PTPC 支持 4 个时间戳输出端口，系统上的其他模块可以从此端口直接载入 TIMEL 和 TIMEH 的值。用户可以通过 TIME_SEL 寄存器直接配置端口 x 上时间戳信息的来源。相应的选择位置 0 时，输出模块 0 的时间戳。选择位置 1 时，输出模块 1 的时间戳。

50.3 PTPC 寄存器列表

PTPC 的寄存器列表如下：

PTPC base address: 0xF00B0000

地址偏移	名称	描述	复位值
0x0000	PTPC[0][CTRL0]	Control Register 0	0x00000000
0x0004	PTPC[0][CTRL1]	Control Register 1	0x00000000
0x0008	PTPC[0][TIMEH]	timestamp high	0x00000000
0x000C	PTPC[0][TIMEL]	timestamp low	0x00000000

地址偏移	名称	描述	复位值
0x0010	PTPC[0][TS_UPDTH]	timestamp update high	0x00000000
0x0014	PTPC[0][TS_UPDTL]	timestamp update low	0x00000000
0x0018	PTPC[0][ADDEND]		0x00000000
0x001C	PTPC[0][TARH]		0x00000000
0x0020	PTPC[0][TARL]		0x00000000
0x002C	PTPC[0][PPS_CTRL]		0x00000000
0x0030	PTPC[0][CAPT_SNAPH]		0x00000000
0x0034	PTPC[0][CAPT_SNAPL]		0x00000000
0x1000	PTPC[1][CTRL0]	Control Register 0	0x00000000
0x1004	PTPC[1][CTRL1]	Control Register 1	0x00000000
0x1008	PTPC[1][TIMEH]	timestamp high	0x00000000
0x100C	PTPC[1][TIMEL]	timestamp low	0x00000000
0x1010	PTPC[1][TS_UPDTH]	timestamp update high	0x00000000
0x1014	PTPC[1][TS_UPDTL]	timestamp update low	0x00000000
0x1018	PTPC[1][ADDEND]		0x00000000
0x101C	PTPC[1][TARH]		0x00000000
0x1020	PTPC[1][TARL]		0x00000000
0x102C	PTPC[1][PPS_CTRL]		0x00000000
0x1030	PTPC[1][CAPT_SNAPH]		0x00000000
0x1034	PTPC[1][CAPT_SNAPL]		0x00000000
0x2000	TIME_SEL		0x00000000
0x2004	INT_STS		0x00000000
0x2008	INT_EN		0x00000000

表 205: PTPC 寄存器列表

50.4 PTPC 寄存器描述

PTPC 的寄存器详细说明如下:

50.4.1 PTPC[CTRL0] (0x0 + 0x1000 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0									
RSVD																					SUBSEC_DIGITAL_ROLLOVER		CAPT_SNAP_KEEP		CAPT_SNAP_POS_EN		CAPT_SNAP_NEG_EN		RSVD		COMP_EN		UPDATE_TIMER		INIT_TIMER		FINE_COARSE_SEL		TIMER_ENABLE	
N/A																					RW		RW		RW		RW		N/A		RW		WO		WO		RW		RW	

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0

PTPC[CTRL0] [31:0]

位域	名称	描述
9	SUBSEC_DIGITAL_ROLLOVER	纳秒计数器模式 1-数字模式，溢出时间 1000000000/0x3B9ACA00，分辨率为 1 纳秒； 0-二进制，溢出时间 0x7FFFFFFF，分辨率为大约 0.466 纳秒
8	CAPT_SNAP_KEEP	保持捕获值 1: PTPC 会在捕获事件后保持捕获值，直到软件读取 capt_snap 寄存器。此模式下，软件需要先读 capt_snap 寄存器，避免错误结果。 0: PTPC 会在每次捕获事件后更新捕获值，软件需要在合适的时间点读取捕获值。
7	CAPT_SNAP_POS_EN	上升沿捕获使能 1: 使能上升沿捕获 0: 禁止上升沿捕获
6	CAPT_SNAP_NEG_EN	下降沿捕获使能 1: 使能下降沿捕获 0: 禁止下降沿捕获
4	COMP_EN	比较器使能。 置 1 使能比较器，PTPC 会在比较条件满足后清零此位
3	UPDATE_TIMER	计时器更新 置 1 会在当前计时器上加或减 ts_updateh/ts_updatel 的时间。硬件在完成更新后自动清零该位
2	INIT_TIMER	计时器初始化 置 1 会在将计时器初始化为 ts_updateh/ts_updatel 的时间。硬件在完成更新后自动清零该位
1	FINE_COARSE_SELECT	精细初略更新选择 0: 精细更新，每次加数计数器溢出时，纳秒计数器增加 ss_incr 1: 粗略更新，纳秒计数器每个时钟增加 ss_incr
0	TIMER_ENABLE	计数器使能 置 1 计数器工作

PTPC[CTRL0] 位域

50.4.2 PTPC[CTRL1] (0x4 + 0x1000 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																SS_INCR															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
N/A																								RW							
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

PTPC[CTRL1] [31:0]

位域	名称	描述
7-0	SS_INCR	纳秒计数器更新值。 例如 50MHz 时钟，每周期为 20 纳秒， 数字模式下，设为 0x14（每个时钟周期增加 20 纳秒）； 二进制模式下，设为 0x2B（20/0.466）；

PTPC[CTRL1] 位域

50.4.3 PTPC[TIMEH] (0x8 + 0x1000 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TIMESTAMP_HIGH																RO															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PTPC[TIMEH] [31:0]

位域	名称	描述
31-0	TIMESTAMP_HIG H	当前秒计时器值

PTPC[TIMEH] 位域

50.4.4 PTPC[TIMEL] (0xC + 0x1000 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TIMESTAMP_LOW																RO															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PTPC[TIMEL] [31:0]

位域	名称	描述
31-0	TIMESTAMP_LO W	当前纳秒计时器值。 数值模式下精度为 1 纳秒； 二进制模式下精度为 0.466 纳秒

PTPC[TIMEL] 位域

50.4.5 PTPC[TS_UPDTH] (0x10 + 0x1000 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
SEC_UPDATE																																	
RW																																	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PTPC[TS_UPDTH] [31:0]

位域	名称	描述
31-0	SEC_UPDATE	秒计时器更新值。 初始化时，用于将该值更新到秒计时器中； 更新时，从当前秒计时器加或减该值（纳秒计时器可能产生进位或借位）

PTPC[TS_UPDTH] 位域

50.4.6 PTPC[TS_UPDTL] (0x14 + 0x1000 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
ADD_SUB																NS_UPDATE																
RW	RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PTPC[TS_UPDTL] [31:0]

位域	名称	描述
31	ADD_SUB	计时器更新模式。 1 表示减；0 表示加； 仅用于计时器更新。

位域	名称	描述
30-0	NS_UPDATE	纳秒计时器更新值。 初始化时，用于将该值更新到纳秒计时器中； 更新时，从当前纳秒计时器加或减该值，可能会产生对秒计时器的进位或借位。

PTPC[TS_UPDTL] 位域

50.4.7 PTPC[ADDEND] (0x18 + 0x1000 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
ADDEND																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PTPC[ADDEND] [31:0]

位域	名称	描述
31-0	ADDEND	加数计数器更新值。 仅用于精细更新模式。 每个时钟周期 32 位的加数计数器会累加该值，当加数计数器溢出后，纳秒计时器会增加 <code>ss_incr</code>

PTPC[ADDEND] 位域

50.4.8 PTPC[TARH] (0x1C + 0x1000 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TARGET_TIME_HIGH																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PTPC[TARH] [31:0]

位域	名称	描述
31-0	TARGET_TIME_HI GH	秒比较器目标值

PTPC[TARH] 位域

50.4.9 PTPC[TARL] (0x20 + 0x1000 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
TARGET_TIME_LOW																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PTPC[TARL] [31:0]

位域	名称	描述
31-0	TARGET_TIME_LOW	纳秒比较器目标值

PTPC[TARL] 位域

50.4.10 PTPC[PPS_CTRL] (0x2C + 0x1000 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
RSVD																										PPS_CTRL							
N/A																										RW							
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0

PTPC[PPS_CTRL] [31:0]

位域	名称	描述
3-0	PPS_CTRL	<p>秒脉冲周期控制</p> <p>为 0 时，PPS 输出为每秒一个脉冲（宽度为一个时钟周期）。</p> <p>对于其他值，PPS 输出成为以下频率的生成时钟：</p> <p>0001：二进制模式为 2 Hz，数字模式为 1 Hz。</p> <p>0010：二进制模式为 4 Hz，数字模式为 2 Hz。</p> <p>0011：二进制模式为 8 Hz，数字模式为 4 Hz。</p> <p>0100：二进制模式为 16 Hz，数字模式为 8 Hz。</p> <p>..</p> <p>1111：二进制模式为 32.768 KHz，数字模式为 16.384KHz。</p> <p>在二进制翻转模式下，PPS 输出是一个占空比 50% 的时钟。</p> <p>在数字翻转模式下，PPS 输出频率为平均值</p> <p>数字实际时钟的频率不同每秒同步一次。例如：</p> <p>当 PPSCTRL=0001 时，PPS（1 Hz）的低周期为 537 ms 高周期 463ms；</p> <p>当 PPSCTRL=0010 时，PPS（2 Hz）为以下序列：</p> <ul style="list-style-type: none"> -一个 50% 占空比的 537 毫秒周期的时钟 -第二个时钟周期为 463 毫秒（低 268 毫秒，高 195 毫秒） <p>当 PPSCTRL=0011 时，PPS（4 Hz）为以下序列：</p> <ul style="list-style-type: none"> -三个 50% 占空比的 268 毫秒周期的时钟 -第四个时钟周期为 195 毫秒（低 134 毫秒，高 61 毫秒） <p>这种行为是由于数字模式中，溢出位的非线性导致的（不是计时器全 1 时溢出）</p>

PTPC[PPS_CTRL] 位域

50.4.11 PTPC[CAPT_SNAPH] (0x30 + 0x1000 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CAPT_SNAPH_HIGH																RO															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PTPC[CAPT_SNAPH] [31:0]

位域	名称	描述
31-0	CAPT_SNAPH_H	<p>在输入的捕获信号上升沿或者下降沿，将当前秒计数器值存放与该寄存器中。</p> <p>捕获信号来自于电机系统的互联管理器</p>

PTPC[CAPT_SNAPH] 位域

50.4.12 PTPC[CAPT_SNAPL] (0x34 + 0x1000 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
CAPT_SNAP_LOW																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PTPC[CAPT_SNAPL] [31:0]

位域	名称	描述
31-0	CAPT_SNAP_LOW	在输入的捕获信号上升沿或者下降沿，将当前纳秒计数器值存放与该寄存器中。

PTPC[CAPT_SNAPL] 位域

50.4.13 TIME_SEL (0x2000)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																												CAN3_TIME_SEL	CAN2_TIME_SEL	CAN1_TIME_SEL	CAN0_TIME_SEL
N/A																												RW	RW	RW	RW
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	

TIME_SEL [31:0]

位域	名称	描述
3	CAN3_TIME_SEL	
2	CAN2_TIME_SEL	
1	CAN1_TIME_SEL	
0	CAN0_TIME_SEL	设 1 选择 PTPC1 作为 CAN 下的系统时钟； 设 0 选择 PTPC0 作为 CANx 的系统时钟。

TIME_SEL 位域

50.4.14 INT_STS (0x2004)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD													COMP_INT_STS1	CAPTURE_INT_STS1	PPS_INT_STS1	RSVD															
N/A													W1C	W1C	W1C	N/A															
x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0

INT_STS [31:0]

位域	名称	描述
18	COMP_INT_STS1	PTPC1 比较器中断状态位
17	CAPTURE_INT_STS1	PTPC1 捕获中断状态位
16	PPS_INT_STS1	PTPC1 秒脉冲 (pps) 信号中断状态位, 会在 pps 信号的上升沿和下降沿都产生中断
2	COMP_INT_STS0	PTPC0 比较器中断状态位
1	CAPTURE_INT_STS0	PTPC0 捕获中断状态位
0	PPS_INT_STS0	PTPC0 秒脉冲 (pps) 信号中断状态位, 会在 pps 信号的上升沿和下降沿都产生中断

INT_STS 位域

50.4.15 INT_EN (0x2008)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD													COMP_INT_STS1	CAPTURE_INT_STS1	PPS_INT_STS1	RSVD															
N/A													RW	RW	RW	N/A															
x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0

INT_EN [31:0]

位域	名称	描述
18	COMP_INT_STS1	PTPC1 比较器中断使能位
17	CAPTURE_INT_STS1	PTPC1 捕获中断使能位
16	PPS_INT_STS1	PTPC1 秒脉冲 (pps) 信号中断使能位

位域	名称	描述
2	COMP_INT_STS0	PTPC0 比较器中断使能位
1	CAPTURE_INT_STS0	PTPC0 捕获中断使能位
0	PPS_INT_STS0	PTPC0 秒脉冲 (pps) 信号中断使能位

INT_EN 位域

51 通用串行总线 USB

51.1 功能简介

提供 USB 通信解决方案, 完全兼容 USB2.0 协议

- 支持 OTG(可配置成主机 host 模式, 也可配置成设备 device 模式)
- 主机模式支持高速 (480Mbps), 全速 (12Mbps) 和低速 (1.5Mbps)
- 设备模式支持高速 (480Mbps), 全速 (12Mbps)
- 设备模式支持 8 个双向端点 (8IN + 8OUT endpoint)
- 内置片上高速 usbphy(支持全速和低速)
- 内置 DMA, 通过描述符, 无需 cpu 参与即可完成 usb 与系统存储器之间的数据交互
- 主机模式软件结构完全兼容 EHCI1.0(Enhanced Host Controller Interface Specification for Universal Serial Bus) 协议
- 低功耗模式, 可以关掉片上所有 PLL 的情况下, 通过片上 osc 时钟完成唤醒

51.2 工作流程

51.2.1 usbphy 初始化

退出 reset 状态: `OTG_CTRL0.OTG_UTMI_RESRET_SW=0`

退出 suspend 状态: `OTG_CTRL0.OTG_UTMI_SUSPENDM_SW=1`

检测 usbphy 时钟: `PHY_STATUS.UTMI_CLK_VALID=1`

等待 usbphy 时钟稳定: `while(PHY_STATUS.UTMI_CLK_VALID==1)`

51.2.2 配置工作模式

系统上电后 USB 模块处于 OTG 模式, 如需改变模式, 先进行 usb reset(`USBCMD.RST=1`).

用户可以根据需求配置成主机或者设备模式.

也可以保持 OTG 模式, 根据外部连接情况进行配置.

如果是 micro-AB 接口, 保持 ID 为高 (通过 gpio 配置上拉), 保持 VBUS 为低

- 检测到 ID 变低, 说明有设备接入 (也可能有 otg 线插入), 设置成主机模式 (`USBMODE.CM=3`)
- 检测到 VBUS 变高, 说明有主机接入, 设置成设备模式 (`USBMODE.CM=2`)

如果是 typeC 接口, 请参考 typeC 协议设置主机或设备模式

51.2.3 主机初始化流程

打开 VBUS(一般通过 gpio 控制板子上的供电芯片).

打开端口: `PORTSC1.PP=1`

等待设备连接, 在收到端口变化中断 (`USBSTS.PCI`) 后, 检查端口连接状态 (`PORTSC1.CCS`), 1 表示有设备连接

检查 linestate: `PHY_STATUS.LINE_STATE`

为 2, 表示接入的是低速设备, 需要使用串行模式 (设置 `PORTSC1.STS=1`)

为 1, 表示接入的是全速或者高速设备, 使用并行模式 (设置 `PORTSC1.STS=0`)

启动 USB: USBCMD.RS=1

reset 设备: PORTSC1.PR=1

等待 bus reset 结束: while(PORTSC1.PR==1), 这个时间大概在 55ms 左右, 期间会收到端口变化的中断 (USBSTS.PCI)

确定设备连接速度: PORTSC1.PSPD

枚举设备 (具体流程参考 EHCI 协议)

51.2.4 设备初始化流程

设置并行模式 (设备模式不支持低速, 可以全部工作在并行模式): PORTSC1.STS=0

准备好端点 0 的接收描述符, 并将其地址写入 ENDPTLISTADDR.

等待 VBUS(OTGSC.AVV) 为 1.

启动 USB: USBCMD.RS=1

等待主机发送 bus reset(USBSTS.URI)

等待端口变化中断 USBSTS.PCI.

确定主机连接速度: PORTSC1.PSPD

等待主机发起枚举并响应.

51.3 数据结构

51.3.1 主机数据结构

为方便软件开发, 主机数据结构完全兼容 EHCI1.0 协议, 具体请参考协议.

这里简单介绍一下 BULK/CTRL 传输使用的异步队列, 所有图片来源于 EHCI 协议

异步队列是一个循环链表, 如图 54 所示, 链表中每一项 (也叫 qhead) 对应一个端点 (EP, endpoint), 一个主机可以连接多个设备, 一个设备可以有多个端点.

硬件会轮询这个链表, 看是否有需要传输的数据. 其中一个 qhead 会标记 H 为 1, 表示链表头, 当硬件两次轮询到链表头之间, 没有数据传输时, 会停止轮询. 软件在初始化时需将链表头的地址写入 ASYNCLISTADDR 寄存器, 硬件会在轮询过程中实时更新 ASYNCLISTADDR 为当前正在执行的 qhead 地址. 每个 qhead 可以链接 0 到多个 qTD, qTD 用于传输数据, 包含数据包地址, 传输状态, 以及下一个 qTD 地址.

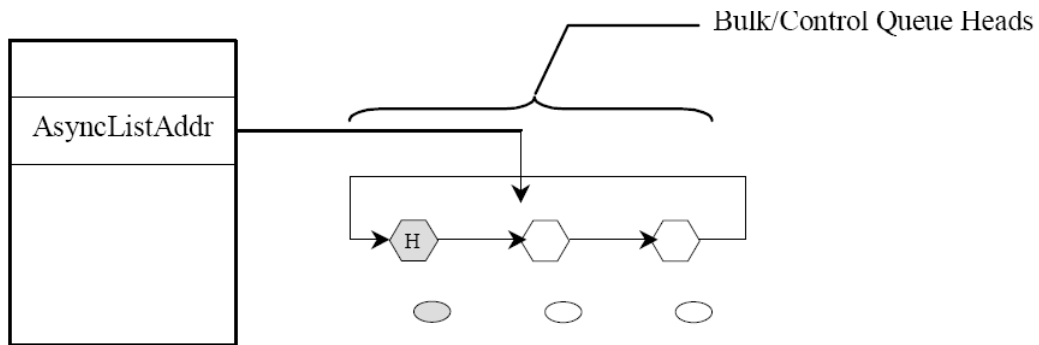


图 54: 异步队列示意图

qhead 结构如图 55 所示,

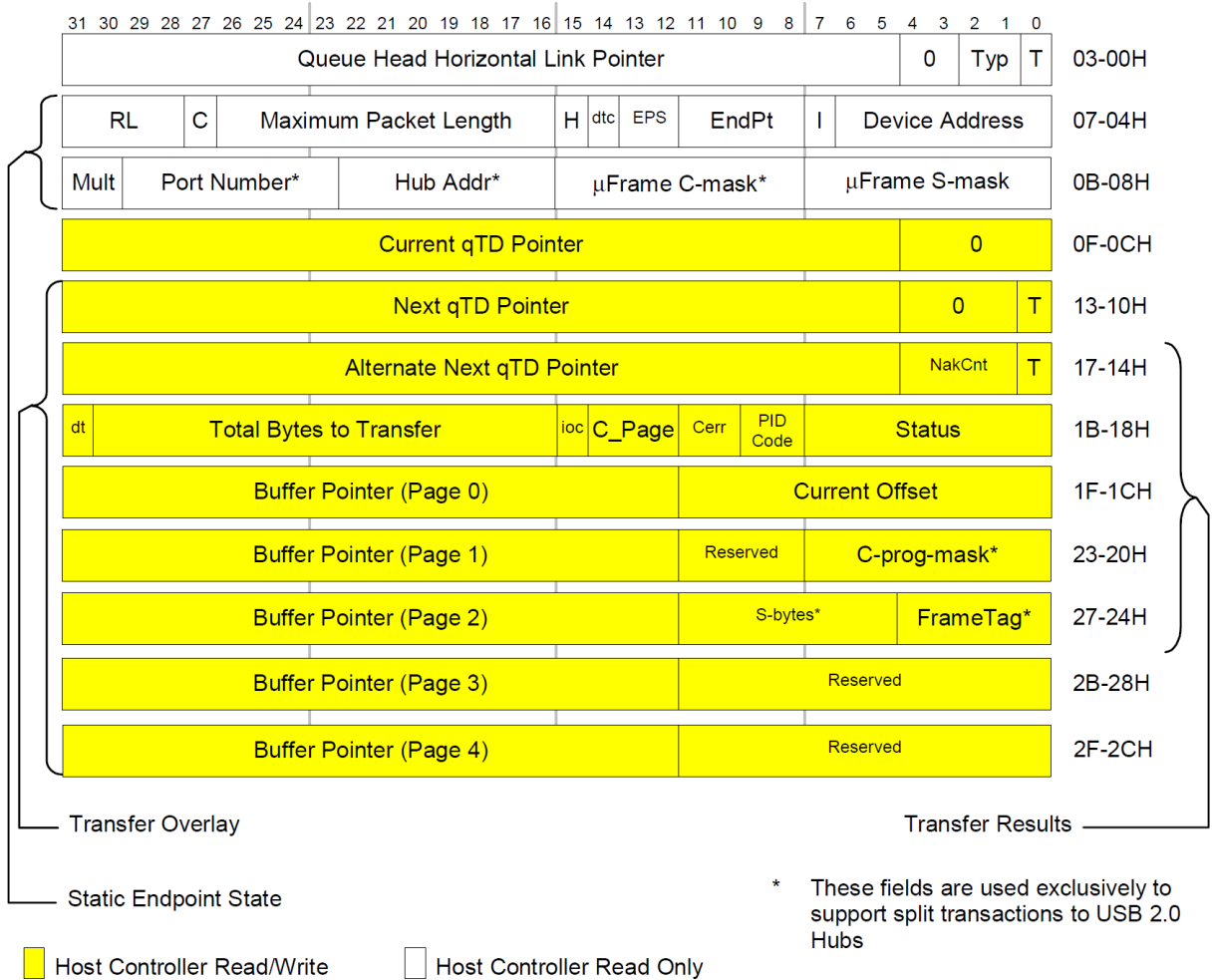


图 55: qhead 示意图

简单介绍下 BULK/CTRL 传输需要用到的部分，未介绍的详见 EHCI 协议。

qhead 的字节 0x10 及之后部分，也叫 Transfer Overlay，硬件会把当前传输的 qTD 写到 qhead 的这部分空间，在当前 qTD 传输完成前，在 qhead 里更新状态，传输完成后回写到 qTD

字节	位	描述
0x00	31:5	Queue Head Horizontal Link Pointer 表示下一个 qhead 地址，qhead 数据结构必须 32byte 对齐，如果当前应用中只有一个设备的一个端点，这个地址可以指向 qhead 本身。
0x00	2:1	Typ 是 qhead 类型，BULK 和 CTRL 传输需要设成 01。
0x00	0	T 是 Terminate 的简称，设 1 表示当前地址无效，对于 BULK/CTRL 的 qhead，Queue Head Horizontal Link Pointer 的 T 需要为 0。
0x04	31:28	RL 设 0
0x04	27	C 表示 CTRL 端点，当 qhead.EPS 为高速设备且当前端点是 CTRL 端点时，需要设 1，其他情况设 0

字节	位	描述
0x04	26:16	Maximum Packet Length, 当前端点最大数据包长度, 主机枚举过程中可以在设备获得, 未获得之前可以设成 8
0x04	15	H 表示当前 qhead 是链表中第一个, 整个 qhead 链表中有且仅有一个 qhead 需要设 H=1
0x04	14	dtc, data toggle control, 设 1 表示用 qtd 的 DT 位作为当前传输的 data toggle 位; 0 表示由硬件维护 data toggle; 在 CTRL 传输时, data toggle 有些特殊需要用到 (详见 usb2 协议 8.5.3)
0x04	13:12	EPS, 表示端点速度, 全速 00, 低速 01, 高速 10, 11 为 reserved
0x04	11:8	EndPt, 表示当前 qhead 对应的端点号
0x04	7	I 是同步队列需要用的, 对于 BULK/CTRL 传输设 0
0x04	6:0	DeviceAddress 表示当前 qhead 对应的设备地址
0x08	31:0	用于同步传输以及 hub 相关, 简单应用时设 0
0x0C	31:5	Current qTD Pointer, 硬件用于维护当前传输的 qTD 地址, 软件初始化时设 0
0x10	31:5	Next qTD Pointer, 表示下一个 qTD 地址
0x10	0	T 是 Terminate 的简称, 设 0 表示当前地址有效, 软件初始化 qhead 时, 如果没有需要传输的数据, 需要设 T 为 1
0x14	31:0	简单应用设 1 即可 (或者 T=1, 其他部分随意, 比如 0xbadbadff)
0x18	31	dt, data toggle, 当 qhead.dtc 为 1 时, 硬件用这一位作为当前传输的起始 data toggle, 简单应用时仅用于 CTRL 传输
0x18	30:16	Total Bytes Transfer, 当前 dTD 需要传输的数据长度, 最大支持 20Kbyte, 建议最大 16Kbyte。 对于 OUT, 软件初始化为需要发送的数据, 硬件在每传输一个数据包 (长度为 Maximum Packet Length, 最后一个数据包除外) 后递减, 当传输完成后应当为 0; 对于 IN, 软件初始化为接收空间的大小, 硬件在每传输一个数据包后更新这个值, 当为 0 或者收到 short packet(数据包长度小于 Maximum Packet Length) 后当前 qTD 传输完成, 结果可能不为 0
0x18	15	ioc, Interrup On Complete, 设 1 表示当前 qTD 传输完成后置位 USBSTS.UI, 用于产生中断, 对于多 qTD 的传输, 软件可以仅置位最后一个 qTD 的 ioc 位, 这样可以减少中断次数提高传输效率
0x18	14:12	CPage, 数据 buffer 的指针, 软件需要初始化为 0, 硬件会实时更新, 表示当前数据在哪个 buffer(有效值为 0 到 4, 对应 qTD 中 Buffer Pointer Page 0 到 4)
0x18	11:10	Cerr, 传输错误计数器, 软件需初始化为 3, 每次传输错误会减一, 到 0 后当前 qTD 会结束并置位 USBSTS.UEI, 用于产生出错中断
0x18	9:8	PID Code, 当前 qtd 传输的 PID, 有效值为: OUT-00, IN-01, SETUP-10

字节	位	描述
0x18	7:0	Status , 用于表示当前 qTD 状态, 软件需要初始化成 0x80. bit7: Active , 用于表示当前 qTD 是否有效, 硬件仅在 Active=1 时会认为有效而进行传输, 当传输完成后会将 Active 清零; bit6: Halt , 当硬件碰到严重错误 (babble, Cerr 计数到 0, 收到 STALL) 时, 硬件将 Halt 置 1, 同时将 Active 清零; bit5: Data Buffer Error , 当发生 overrun 或者 underrun 时会置 1; bit4: Babble , 硬件检测到 babble(USB2 协议,8.7.4) 情况时置 1; bit3: XactErr , 表示发生传输错误, 具体错误类型详见 EHCI 协议 4.15.1.1; bit2:0 在简单应用时可忽略。
0x1C	31:12	Buffer Pointer (Page 0) , 数据包起始地址, 由 buffer0 和 current offset 指定, 硬件在传输完 buffer0 的数据后, 会切换地址到 buffer1 开始传输, 5 个 buffer 可以是连续地址也可以不连续, 只需要 4Kbyte 对齐即可
0x1C	11:0	Current Offset , 软件初始化为数据包在 buffer0 的起始偏移量, 硬件传输过程中会实时更新为当前 buffer(由 cpage 指定) 的偏移量, 表示已经传输了多少数据
0x20 至 0x2F	31:12	qhead 余下部分 , 简单应用时只需配置数据 buffer pointer 地址即可 (page1,2,3,4)

表 206: qhead 结构

qtd 结构如图 56 所示, 内容和 qhead overlay 部分相同, 软件在需要传输数据时, 需要初始化好一个或多个 qtd, 将第一个 qtd 地址写到 qhead.Next qTD Pointer 即可。

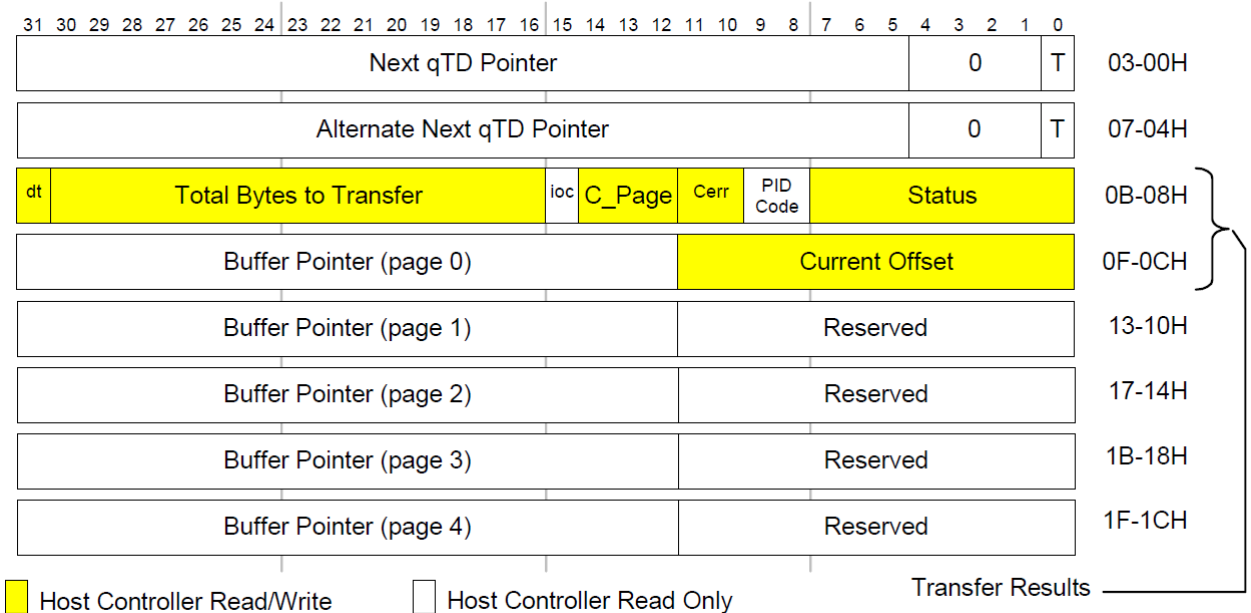


图 56: qtd 示意图

51.3.2 设备数据结构

设备数据结构指软件在存储空间中分配的一段空间，由以下几个部分组成：

- dqhlist, 存储所有 dqh, 每个端点对应两个 dqh(IN 和 OUT), 每个 dqh 占用 64-byte, dqhlist 的起始地址必须 2Kbyte 对齐。
- dqh, 用于配置该端点参数, 包含最大数据包长度, 当前以及下一个传输描述符地址, 同时会保存当前传输描述符内容, 如图 58 所示。详细信息如??所示。
- dtd, 传输描述符, 用于传输数据, 保护数据长度, 起始地址, 状态等信息, 如图 59 所示

如图 57 所示, 寄存器的 ENDPTLISTADDR, 指向 dqhlist 的起始地址。软件需要在启动 USB(USBCMD.RS=1) 前准备好至少端点 0 的接收 dqh(EP0 的 OUT dqh, 位于 dqhlist 起始地址), 用于接收主机发送的枚举信息中第一个 SETUP 数据包, 之后根据接收到的数据, 准备相应端点的 dqh 以及 dtd。

这里以接收枚举的第一个 SETUP 数据包为例, 简单介绍软件流程:

- 给 dqhlist 准备一块 2Kbyte 对齐的空间, 起始地址写入 ENDPTLISTADDR, 大小为设备所需最大端点号乘 128byte。比如一个 mass storage 设备, 除端点 0 外还需要端点 1 作为 IN, 端点 2 和端点 3 作为 OUT, 那么 dqhlist 需要 $4 \times 128 = 512$ byte; 极端情况某设备仅需要端点 7 作为 IN, 那么 dqhlist 需要 $8 \times 128 = 1$ Kbyte;
- 准备端点 0 的接收 dqh(地址位于 dqhlist+0x00), Maximum Packet Length 设置成本设备支持的最大数据包长度, 一般低速为 8, 全速或高速为 64; ios 设 1 用于收到 SETUP 后产生中断; T=1; Status=0; 其他部分随意;
- 准备端点 0 的发送 dqh(地址位于 dqhlist+0x40), Maximum Packet Length 设置成本设备支持的最大数据包长度, Status=0, 其他部分随意;
- 设置 USBINTR.UI=1, 等待中断;
- 收到 UI 中断后, SETUP 数据包的 8byte 内容会存放在端点 0 接收 dqh 的 Setup Buffer 中, 根据 SETUP 内容准备响应;
- 假设收到的是 GET DESC, 需要准备设备信息返回给主机, 软件需要准备一个 IN dtd 返回数据, 以及一个 0byte 的 OUT dtd 作为 Status 阶段的结束。
- 对于 IN dtd, T=1; TotalBytes 为设备信息字节数; Status=0x80; 数据起始地址写入 buffer0 以及 Current Offset, 如需要(设备信息的内容跨 4K 地址)可以准备 buffer1, 其他部分为 0;
- 对于 OUT dtd, T=1, TotalBytes=0, Status=0x80, ioc=1, 其他为 0;
- 将 IN dtd 地址写入端点 0 IN dqh 的 Next dTD Pointer 并清零 T, 设置 ENDPTPRIME 的 bit16, 等待 bit16 被硬件自动清零(此时硬件会从 IN0 dqh 中读取相应内容, 将需要发送的数据读入内部存储空间, 结束后会清零 ENDPTPRIME 的对应 bit); 以上内容称为 PRIME EP0 IN。
- 同样做法, PRIME EP0 OUT
- 等待中断; 如果正常完成, 应该是收到 EP0 的 OUT 中断, 因为以上流程中设置了 OUT dtd 的 ioc, 没有设置 IN 的 ioc。

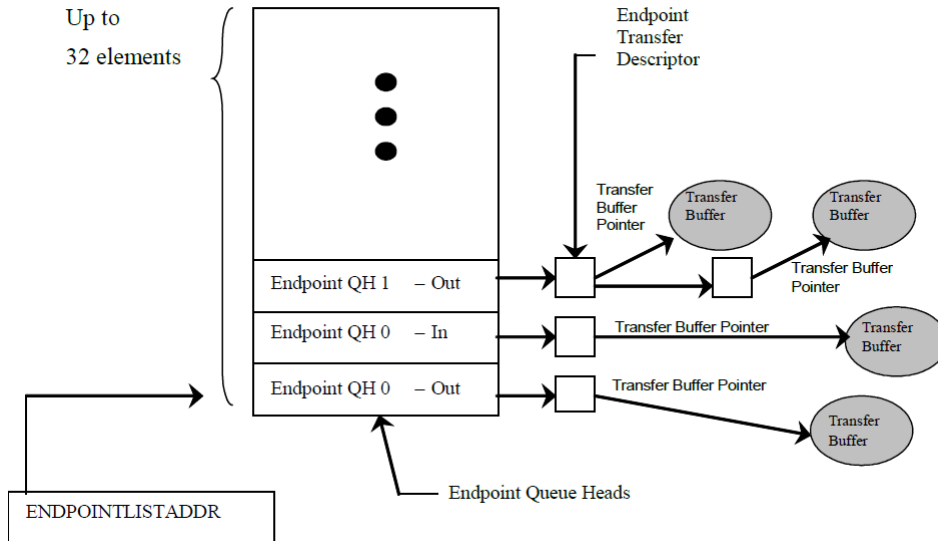


图 57: dqhlist 示意图

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	09	08	07	06	05	04	03	02	01	00	word
mult		zlt		0		max_packet_size										ios		0										03-00h				
cur_dtd_addr																0		0										07-04h				
nxt_dtd_addr																0		T										0B-08h				
0		total_bytes										ioc		c_page		multo		0		status										0F-0Ch		
buffer(page 0)										current_offset										13-10h												
buffer(page 1)										reserved										17-14h												
buffer(page 2)										reserved										1B-18h												
buffer(page 3)										reserved										1F-1Ch												
buffer(page 4)										reserved										23-20h												
reserved																27-24h																
setup buffer bytes 3..0																2B-28h																
setup buffer bytes 7..4																2F-2Ch																

图 58: dqh 示意图

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Next dTD Pointer																0		T										03-00h				
0		Total Bytes										ioc		C_Page		MultO		0		Status										07-04h		
Buffer Pointer (page 0)										Current Offset										0B-08h												
Buffer Pointer (page 1)										Frame Number										0F-0Ch												
Buffer Pointer (page 2)										Reserved										13-10h												
Buffer Pointer (page 3)										Reserved										17-14h												
Buffer Pointer (page 4)										Reserved										1B-18h												

Host Controller Read/Write
 Host Controller Read Only

图 59: dtd 示意图

类似于主机 qhea 的 overlay 部分，设备 dtd 也会被硬件全部复制到 dqh 中再进行传输，所以 dqh 中一部分

(0x08 至 0x23) 和 dtd 完全一致。

设备数据结构 dqh 详解如下：

字节	位	描述
0x00	31:30	mult, ISO 端点, 必须设置成 1/2/3, 表示每个 dTD 可以传输多少数据包 非 ISO 端点, 必须设置为 0。
0x00	29	zlt, 设 1 表示, 当传输长度是最大数据包长度的整数倍时, 最后加一个 0 长度数据包作为传输结束标志。仅用于非 ISO 端点
0x00	26: 16	max_packet_size, 端点的最大数据包长度。
0x00	15	ios, interrupt on setup, 设 1 表示, 当 CTRL 端点收到 SETUP 数据包后会将 USBSTS.UI 置位.CTRL 端点的 dqh 需要设置此位
0x04	31:5	cur_dtd_addr, 当前 dqh 中正在传输的 dtd 物理地址, 32 字节对齐。端点 prime 时, 或者当一个 dtd 传输完成后, 硬件会把 nxt_dtd_addr 复制到当前位置
0x08	31:5	nxt_dtd_addr, 下一个将要处理的 dtd 物理地址, 32 字节对齐
0x08	0	T(Terminate), 表示 nxt_dtd_addr 地址是否有效,0 表示有效,1 表示当前 dtd 是最后一个, 队列中没有下一个有效 dtd
0x0C	30:16	total_bytes, 表示当前 dtd 需要传输的长度。 对于 IN, 表示需要传给主机的数据包长度; 对于 OUT, 表示可以从主机接收的长度, 实际接收的长度可能小于这个值。
0x0C	15	ioc, Interrup On Complete, 设 1 表示, 当前 dtd 传输完成后, 会将 USBSTS.UI 置位
0x0C	14:12	CPage, 当前 buffer, 软件需要初始化成 0, 硬件会在传输过程中实时更新
0x0C	11:10	multo, 用于 dtd 覆盖 dqh 的 mult 部分。 例如, dqh.mult=3, max_packet_size=,512. 当需要传输 1023byte 数据时, 软件需要将 dtd.multo 设成 2, 这样会传输 2 个数据包: 512+511; 如果软件不设置 multo(为 0 的话), 会传输 3 个数据包: 512+511+0.
0x0C	7:0	Status, 用于表示当前 dtd 状态, 软件需要初始化成 0x80. bit7: Active, 表示当前 dtd 有效, 软件需要在准备 dtd 的时候将这个位设 1, 硬件在完成传输后会将这个位清零. Bit6: Halted. 表示当前端点发生处于 Halt 状态 bit5: data buffer error. 表示 buffer underrun(IN) 或者 overrun(OUT) bit3: transaction error. 表示数据传输有错误 bit2:0 在简单应用时可忽略。
0x10	31:12	Buffer Pointer (Page 0), 每个 dtd 有 5 个 buffer, 每个 4Kbyte, 可以是连续的物理地址 (buffer[n]=buffer[n-1]+0x1000, 也可以是离散地址. Buffer page0 的起始地址由 current_offset 指定, 其他 buffer 必须 4Kbyte 对齐. 最大可以传输 20Kbyte 数据, 如果起始地址不是 4Kbyte 对齐, 建议不要超过 16Kbyte
0x10	11:0	Current Offset, 软件初始化为数据包在 buffer0 的起始偏移量, 硬件传输过程中会实时更新为当前 buffer(由 cpage 指定) 的偏移量, 表示已经传输了多少数据
0x14 至 0x23	31:12	数据 buffer pointer 地址 (page1,2,3,4)

字节	位	描述
0x28 至 0x2F	31: 0	setup buffer, dqh 的最后 8 字节, 用于存放 SETUP 数据包, 当收到 SETUP 包后, 会将 8 字节 SETUP 数据存放在端点 0 的 OUT dqh 中

表 207: dqh 结构

51.4 USB 寄存器列表

USB0 base address: 0xF2020000

地址偏移	名称	描述	复位值
0x0080	GPTIMER0LD	General Purpose Timer #0 Load Register	0x00000000
0x0084	GPTIMER0CTRL	General Purpose Timer #0 Controller Register	0x00000000
0x0088	GPTIMER1LD	General Purpose Timer #1 Load Register	0x00000000
0x008C	GPTIMER1CTRL	General Purpose Timer #1 Controller Register	0x00000000
0x0090	SBUSCFG	System Bus Config Register	0x00000000
0x0140	USBCMD	USB Command Register	0x00080000
0x0144	USBSTS	USB Status Register	0x00000000
0x0148	USBINTR	Interrupt Enable Register	0x00000000
0x014C	FRINDEX	USB Frame Index Register	0x00000000
0x0154	DEVICEADDR	Device Address Register	0x00000000
0x0154	PERIODICLISTBASE	Frame List Base Address Register	0x00000000
0x0158	ASYNCLISTADDR	Next Asynch. Address Register	0x00000000
0x0158	ENDPTLISTADDR	Endpoint List Address Register	0x00000000
0x0160	BURSTSIZE	Programmable Burst Size Register	0x00000000
0x0164	TXFILLTUNING	TX FIFO Fill Tuning Register	0x00000000
0x0178	ENDPTNAK	Endpoint NAK Register	0x00000000
0x017C	ENDPTNAKEN	Endpoint NAK Enable Register	0x00000000
0x0184	PORTSC1	Port Status & Control	0x00000000
0x01A4	OTGSC	On-The-Go Status & control Register	0x00000000
0x01A8	USBMODE	USB Device Mode Register	0x00000000
0x01AC	ENDPTSETUPSTAT	Endpoint Setup Status Register	0x00000000
0x01B0	ENDPTPRIME	Endpoint Prime Register	0x00000000
0x01B4	ENDPTFLUSH	Endpoint Flush Register	0x00000000
0x01B8	ENDPTSTAT	Endpoint Status Register	0x00000000
0x01BC	ENDPTCOMPLETE	Endpoint Complete Register	0x00000000

地址偏移	名称	描述	复位值
0x01C0	ENDPTCTRL[ENDPTCTRL0]	Endpoint Control0 Register... Endpoint Control7 Register	0x00000000
0x01C4	ENDPTCTRL[ENDPTCTRL1]	Endpoint Control0 Register... Endpoint Control7 Register	0x00000000
0x01C8	ENDPTCTRL[ENDPTCTRL2]	Endpoint Control0 Register... Endpoint Control7 Register	0x00000000
0x01CC	ENDPTCTRL[ENDPTCTRL3]	Endpoint Control0 Register... Endpoint Control7 Register	0x00000000
0x01D0	ENDPTCTRL[ENDPTCTRL4]	Endpoint Control0 Register... Endpoint Control7 Register	0x00000000
0x01D4	ENDPTCTRL[ENDPTCTRL5]	Endpoint Control0 Register... Endpoint Control7 Register	0x00000000
0x01D8	ENDPTCTRL[ENDPTCTRL6]	Endpoint Control0 Register... Endpoint Control7 Register	0x00000000
0x01DC	ENDPTCTRL[ENDPTCTRL7]	Endpoint Control0 Register... Endpoint Control7 Register	0x00000000
0x0200	OTG_CTRL0		0x00000000
0x0210	PHY_CTRL0		0x00000000
0x0214	PHY_CTRL1		0x00000000
0x0220	TOP_STATUS		0x00000000
0x0224	PHY_STATUS		0x00000000

表 208: USB 寄存器列表

51.5 USB 寄存器描述

51.5.1 GPTIMER0LD (0x80)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD								GPTLD																							
N/A								RW																							
x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

GPTIMER0LD [31:0]

位域	名称	描述
23-0	GPTLD	通用定时器 0 重置值 当 GPTRST 位设置为“1b”时，这些位字段加载到 GPTCNT 位。 该值表示计时器持续时间的时间（微秒减 1）。 示例：对于一毫秒计时器，加载 1000-1=999 或 0x0003E7。 注：最大值为 0xFFFFF 或 16.777215 秒。

位域	名称	描述
----	----	----

GPTIMER0LD 位域

51.5.2 GPTIMER0CTRL (0x84)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
GPTRUN	GPTRST	RSVD					GPTMODE	GPTCNT																							
RW	WO	N/A					RW	RO																							
0	0	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

GPTIMER0CTRL [31:0]

位域	名称	描述
31	GPTRUN	通用定时器 0 启动 0: 计时器停止 (保持原值) 1: 计时器工作 (倒计时) 注: GPTCNT 不会因为此位的设置或清除而变化
30	GPTRST	通用定时器 0 重置 0: 无操作 1: 将 GPTLD 的值加载到计时器 GPTCNT 中
24	GPTMODE	通用定时器 0 模式 0: 单次模式, 计时器将倒计时至零, 生成中断, 并停止; 1: 重复模式, 计时器将倒计时至零, 生成中断并自动重新加载 GPTLD 位的值, 继续倒计时。
23-0	GPTCNT	通用定时器 0 时间 此位表示当前通用定时器的值。

GPTIMER0CTRL 位域

51.5.3 GPTIMER1LD (0x88)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD							GPTLD																								
N/A							RW																								
x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

GPTIMER1LD [31:0]

位域	名称	描述
23-0	GPTLD	通用定时器 1 重置值

位域	名称	描述
----	----	----

GPTIMER1LD 位域

51.5.4 GPTIMER1CTRL (0x8C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
GPTRUN	GPTRST	RSVD						GPTMODE	GPTCNT																						
RW	WO	N/A						RW	RO																						
0	0	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

GPTIMER1CTRL [31:0]

位域	名称	描述
31	GPTRUN	通用定时器 1 启动
30	GPTRST	通用定时器 1 重置
24	GPTMODE	通用定时器 1 模式
23-0	GPTCNT	通用定时器 1 时间

GPTIMER1CTRL 位域

51.5.5 SBUSCFG (0x90)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD																AHBBRST																
N/A																RW																
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0

SBUSCFG [31:0]

位域	名称	描述
2-0	AHBBRST	<p>AHB 主接口突发配置</p> <p>这些位控制 AHB 主传输类型序列（或优先级）。</p> <p>000-仅限未指定长度的增量突发，长度由 BURSTSIZE 寄存器决定</p> <p>001-INCR4 突发，然后单次传输</p> <p>010-INCR8 突发，INCR4 突发，然后单次传输</p> <p>011-INCR16 突发、INCR8 突发、INCR4 突发，然后是单次传输</p> <p>100-保留，不使用</p> <p>101-增量突发，然后是未指定长度的增量突发</p> <p>110-INCR8 突发、INCR4 突发，然后是未指定长度的增量突发</p> <p>111-INCR16 突发、INCR8 突发、INCR4 突发，然后是未指定长度的增量突发</p>

SBUSCFG 位域

51.5.6 USBCMD (0x140)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD								ITC								FS_2	ATDTW	SUTW	RSVD	ASPE	RSVD	ASP	RSVD	IAA	ASE	PSE	FS_1	RST	RS			
N/A								RW								RW	RW	RW	N/A	RW	N/A	RW	N/A	RW	RW	RW	RW	RW	RW	RW	RW	RW
x	x	x	x	x	x	x	x	0	0	0	0	1	0	0	0	0	0	0	x	0	x	0	0	x	0	0	0	0	0	0	0	

USBCMD [31:0]

位域	名称	描述
23-16	ITC	<p>中断阈值控制</p> <p>系统软件使用此字段设置主机/设备控制器发出中断的最大速率。</p> <p>ITC 包含以微帧为单位测量的最大中断间隔。有效值如下所示</p> <p>00000000-立即（无阈值）</p> <p>00000001-1 微帧</p> <p>00000010-2 微帧</p> <p>00000100-4 微帧</p> <p>00001000-8 微帧</p> <p>00010000-16 微帧</p> <p>00100000-32 微帧</p> <p>01000000-64 微帧</p>

位域	名称	描述
15	FS_2	<p>帧列表大小。[仅主机模式]</p> <p>此字段指定帧列表的大小，用于控制帧索引寄存器中的哪些位应用于帧列表当前索引。</p> <p>注：该字段由 USBCMD 位 15、3 和 2 组成。</p> <p>0b000-1024 个元素（4096 字节）默认值</p> <p>0b001-512 个元素（2048 字节）</p> <p>0b010-256 个元素（1024 字节）</p> <p>0b011-128 个元素（512 字节）</p> <p>0b100-64 个元素（256 字节）</p> <p>0b101-32 个元素（128 字节）</p> <p>0b110-16 个元素（64 字节）</p> <p>0b111-8 个元素（32 字节）</p>
14	ATDTW	<p>添加 dTD TripWire。[仅限设备模式]</p> <p>此位用作标志位，以确保将新 dTD 正确添加到活动（已启动）端点的链接列表中。该位由软件设置和清除。</p> <p>当状态机是危险区域时，硬件也会清除该位，在该危险区域中，向预处理端点添加 dTD 可能无法识别。</p>
13	SUTW	<p>设置 TripWire。[仅限设备模式]</p> <p>此位用作标志位，以确保 DCD 从 QH 中提取 8 字节的设置数据有效负载而不会损坏。</p> <p>如果设置锁定模式关闭（USB 核心寄存器 USBMODE 中的 SLOM 位，请参阅 USBMODE），</p> <p>则当 DCD 从 QH 复制上一个设置数据包的设置数据有效负载时，新的设置数据到达时存在危险。该位由软件设置和清除。</p> <p>当检测到危险时，硬件也会清除该位。</p>
11	ASPE	<p>异步计划驻车模式启用。</p> <p>软件使用此位启用或禁用驻车模式。当该位为 1 时，启用驻车模式。当该位为零时，驻车模式被禁用。</p>
9-8	ASP	<p>异步计划驻车模式计数。</p> <p>包含在继续遍历异步调度之前，允许主机控制器从异步调度上的高速队列头执行的连续事务数的计数。有效值为 1 至 3。</p> <p>当驻车模式启用为 1 时，软件不得将零写入该位，因为这将导致未定义的行为。</p>

位域	名称	描述
6	IAA	<p>异步前进门铃中断。</p> <p>此位被软件用作门铃，以告知主机控制器在下次推进异步计划时发出中断。软件必须对此位写入 1 才能按门铃。</p> <p>当主机控制器退出所有适当的缓存调度状态时，它会在 USBSTS 寄存器中设置异步前进状态位上的中断。</p> <p>如果 USBINTR 寄存器中的同步提前启用中断位为 1，则主机控制器将在下一个中断阈值断言中断。</p> <p>主机控制器将 USBSTS 寄存器中的中断同步高级状态位设置为 1 后，将该位设置为 0。</p> <p>当异步计划处于非活动状态时，软件不应向该位写入 1。这样做将产生未定义的结果。</p> <p>此位仅在主机模式下使用。选择设备模式时，将 1 写入该位将产生未定义的结果。</p>
5	ASE	<p>异步计划启用。</p> <p>此位控制主机控制器是否跳过异步计划的处理。</p> <p>只有主机控制器使用此位。</p> <p>0-不要处理异步计划。</p> <p>1-使用 ASYNCLISTADDR 寄存器访问异步计划。</p>
4	PSE	<p>定期计划启用-读/写。默认值为 0b。</p> <p>此位控制主机控制器是否跳过处理定期计划。</p> <p>只有主机控制器使用此位。</p> <p>0-不处理定期计划</p> <p>1-使用 PERIODICLISTBASE 寄存器访问定期计划。</p>
3-2	FS_1	
1	RST	<p>控制器复位。</p> <p>软件使用此位重置控制器。复位过程完成后，主机/设备控制器将该位设置为零。软件无法通过向该寄存器写入零来提前终止重置过程。</p> <p>主机操作模式：</p> <p>当软件将一写入该位时，控制器将其内部管道、计时器、计数器、状态机等重置为初始值。USB 上当前正在进行的任何事务都将立即终止。USB 重置不会在下游端口上驱动。</p> <p>当 USBSTS 寄存器中的 HCHARTED 位为零时，软件不应将该位设置为 1。尝试重置活动运行的主机控制器将导致未定义的行为。</p> <p>设备操作模式：</p> <p>当软件将一写入该位时，控制器将其内部管道、计时器、计数器、状态机等重置为初始值。当设备处于连接状态时，不建议将 1 写入该位，因为对连接主机的影响尚未定义。</p> <p>为了确保在启动设备控制器重置之前设备未处于连接状态，应刷新所有已启动的端点，并将 USBCMD 运行/停止位设置为 0。</p>

位域	名称	描述
0	RS	<p>运行/停止。 1= 运行。0= 停止。</p> <p>主机操作模式： 当设置为“1b”时，控制器继续执行计划。只要该位设置为 1，控制器就会继续执行。当该位设置为 0 时，主机控制器在 USB 上完成当前事务，然后停止。 状态寄存器中的 HC 暂停位指示控制器何时完成事务并进入停止状态。 除非控制器处于暂停状态（即 USBSTS 寄存器中的 HCHARTED 为 1），否则软件不应向该字段写入 1。</p> <p>设备操作模式： 将 1 写入该位将导致控制器启用 D+ 上拉并启动连接事件。 此控制位不直接连接到上拉启用，因为在转换到高速模式时上拉将被禁用。在控制器正确初始化之前，软件应使用此位防止附加事件。将 0 写入此将导致分离事件。</p>

USBCMD 位域

51.5.7 USBSTS (0x144)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD						T11	T10	RSVD				UPI	UAI	RSVD	NAKI	AS	PS	RCL	HCH	RSVD			SLI	SRI	URI	AAI	SEI	FRI	PCI	UEI	UI	
N/A						RWC	RWC	N/A				RWC	RWC	N/A	RO	RO	RO	RO	RO	RO	N/A			RWC	RWC	RWC	RWC	RWC	RWC	RWC	RWC	RWC
x	x	x	x	x	x	0	0	x	x	x	x	0	0	x	0	0	0	0	0	x	x	x	0	0	0	0	0	0	0	0	0	

USBSTS [31:0]

位域	名称	描述
25	T11	通用定时器 1 中断标志位 当定时器 1 倒计时到 0 后置位；
24	T10	通用定时器 0 中断标志位 当定时器倒计时 0 到 0 后置位；
19	UPI	<p>USB 主机周期队列传输完成中断标志位 当周期队列中的描述符传输完成时，且该标识符（TD）设置了完成中断（IOC）位，主机控制器将置位此位。 当检测到短数据包且该数据包处于周期队列时，主机也会设置该位。短数据包是指接收到的实际字节数小于预期的字节数。 设备控制器不使用该位，该位始终为零</p>

位域	名称	描述
18	UAI	<p>USB 主机异步队列传输完成中断标志位</p> <p>当异步队列中的描述符传输完成时，且该标识符（TD）设置了完成中断（IOC）位，主机控制器将置位此位。</p> <p>当检测到短数据包且该数据包处于异步计划时，主机也会设置该位。短数据包是指接收到的实际字节数小于预期的字节数。</p> <p>设备控制器不使用该位，该位始终为零</p>
16	NAKI	<p>NAK 中断标志位</p> <p>当设备某个端点回复 NAK，且 ENDPTNAKEN 中对应位为 1，则会置位此位。</p> <p>当 ENDPTNAK 中所有位清零，此位自动清零。</p> <p>仅用于设备模式。</p>
15	AS	<p>异步计划状态</p> <p>此位报告异步计划的当前实际状态。为零时，表示异步计划状态为禁用，如果为一，则状态为启用。</p> <p>当软件转换 USBCMD 寄存器中的异步计划启用位时，主机控制器无需立即禁用或启用异步计划。</p> <p>当此位和异步计划启用位的值相同时，异步计划将启用（1）或禁用（0）。</p> <p>仅在主机操作模式下使用。</p>
14	PS	<p>周期计划状态</p> <p>此位报告周期计划的当前实际状态。为零时，表示周期计划被禁用，为一，则状态为启用。</p> <p>当软件转换 USBCMD 寄存器中的周期计划启用位时，主机控制器无需立即禁用或启用周期计划。</p> <p>当该位和周期计划启用位的值相同时，周期计划被启用（1）或禁用（0）。</p> <p>仅在主机操作模式下使用。</p>
13	RCL	<p>回收</p> <p>这是一个只读状态位，用于检测空的异步计划。</p> <p>仅在主机操作模式下使用。</p>
12	HCH	<p>主机停止。</p> <p>当运行/停止位为 1 时，该位为 0。由于运行/停止位被软件或控制器硬件设置为 0（例如，内部错误），控制器在停止执行后将该位设置为 1。</p> <p>仅在主机操作模式下使用。</p>
8	SLI	<p>设备控制器挂起中断标志位</p> <p>当控制器从活动状态进入暂停状态时，该位将设置为 1。设备控制器在从挂起状态退出时清除位。</p> <p>仅在设备操作模式下使用。</p>

位域	名称	描述
7	SRI	<p>收到 SOF 中断标志位</p> <p>当设备控制器检测到（微）帧开始时，该位将设置为 1。当 SOF 非常晚时，设备控制器将自动设置此位，以指示预期 SOF。因此，该位在设备 FS 模式下大约每 1ms 设置一次，在 HS 模式下每 125ms 设置一次，并与接收到的实际 SOF 同步。</p> <p>由于设备控制器在连接前已初始化为 FS，因此在连接和啁啾的前奏中，该位将以 1ms 的间隔设置。</p> <p>在主机模式下，该位将每 125us 设置一次，并可由主机控制器驱动程序用作时基。</p>
6	URI	<p>已接收 USB 重置中断标志位</p> <p>当设备控制器检测到 USB 重置并进入默认状态时，该位将设置为 1。</p> <p>仅在设备操作模式下使用。</p>
5	AAI	<p>异步前进中断标志位</p> <p>系统软件可通过在 USBCMD 寄存器中异步前进门铃位的中断中写入一个中断，强制主机控制器在下次主机控制器推进异步计划时发出中断。此状态位表示该中断源的断言。</p> <p>仅在主机操作模式下使用。</p>
4	SEI	<p>系统错误中断标志位</p> <p>当 DMA 访问系统总线，收到错误回复时置位。</p> <p>一般发生于访问了不该访问的地址，由于描述符或寄存器配置错误导致</p>
3	FRI	<p>帧列表滚动中断标志位</p> <p>当帧列表索引从其最大值滚动到零时，主机控制器将该位设置为 1。发生滚动的确切值取决于帧列表的大小。</p> <p>例如如果帧列表大小（在 USBCMD 寄存器的帧列表大小字段中编程）为 1024，则每次 FRINDEX[13] 切换时，帧索引寄存器都会滚动。</p> <p>类似地，如果大小为 512，则主机控制器每次切换 FHINDEX[12] 时将该位设置为 1。</p> <p>仅在主机操作模式下使用。</p>
2	PCI	<p>端口更改中断标志位</p> <p>当在任何端口上发生连接状态、端口启用/禁用更改或强制端口复位作为挂起端口上 J-K 转换的结果而设置时，主机控制器将该位设置为 1。</p> <p>当端口控制器进入全速或高速操作状态时，设备控制器将该位设置为 1。</p> <p>当端口控制器由于复位或挂起事件退出完全或高速操作状态时，通知机制分别为 USB 复位接收位和 DCSuspend 位。</p>

位域	名称	描述
1	UEI	USB 错误中断标志位 当 USB 事务的完成导致错误情况时，该位由主机/设备控制器设置。如果发生错误中断的 TD 也设置了完整中断（IOC）位，则该位与 USBINT 位一起设置。
0	UI	USB 传输中断标志位 当 USB 传输完成，且其传输描述符（TD）设置了完成中断（IOC）位。 当检测到短数据包时，主机控制器也会设置该位。短数据包是指接收到的实际字节数小于预期的字节数。

USBSTS 位域

51.5.8 USBINTR (0x148)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD						TIE1	TIE0	RSVD				UPIE	UAIE	RSVD	NAKE	RSVD						SLE	SRE	URE	AAE	SEE	FRE	PCE	UEE	UE	
N/A						RW	RW	N/A				RW	RW	N/A	RO	N/A						RW	RW	RW	RW	RW	RW	RW	RW	RWC	RW
x	x	x	x	x	x	0	0	x	x	x	x	0	0	x	0	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0

USBINTR [31:0]

位域	名称	描述
25	TIE1	通用定时器 1 中断使能
24	TIE0	通用定时器 0 中断使能
19	UPIE	USB 主机周期队列传输完成中断使能
18	UAIE	USB 主机异步队列传输完成中断使能
16	NAKE	NAK 中断使能 当此位置位且 USBSTS 中的 NAKI 置位，则产生中断
8	SLE	设备控制器挂起中断使能 仅用于主机模式
7	SRE	收到 SOF 中断使能
6	URE	收到 USB 重置中断使能
5	AAE	异步前进中断使能
4	SEE	系统错误中断使能
3	FRE	帧列表滚动中断使能
2	PCE	端口更改中断使能
1	UEE	USB 错误中断使能
0	UE	USB 传输中断使能

USBINTR 位域

51.5.9 FRINDEX (0x14C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD														FRINDEX																	
N/A														RW																	
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0

FRINDEX [31:0]

位域	名称	描述
13-0	FRINDEX	<p>帧索引。</p> <p>该寄存器中的值在每个时间帧（微帧）结束时递增。位 [N:3] 用于帧列表当前索引。这意味着在移动到下一个索引之前，帧列表的每个位置都会被访问 8 次（帧或微帧）。</p> <p>以下说明了在主机模式下使用时，基于 USBCMD 寄存器中帧列表大小字段的值 N 的值。</p> <p>USBCMD[帧列表大小] 数字元素 N</p> <p>在设备模式下，该值是最后发送的帧的当前帧编号。它不用作索引。</p> <p>在任一模式下，位 2:0 表示当前微帧。</p> <p>下面的位字段值描述表示为（帧列表大小）数字元素 N。</p> <p>00000000000000 - (1024) 12</p> <p>00000000000001 - (512) 11</p> <p>00000000000010 - (256) 10</p> <p>00000000000011 - (128) 9</p> <p>00000000000100 - (64) 8</p> <p>00000000000101 - (32) 7</p> <p>00000000000110 - (16) 6</p> <p>00000000000111 - (8) 5</p>

FRINDEX 位域

51.5.10 DEVICEADDR (0x154)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
USBADR								USBADRA	RSVD																						
RW								RW	N/A																						
0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	

DEVICEADDR [31:0]

位域	名称	描述
31-25	USBADR	设备地址 此字段表示 USB 设备地址，仅用于设备模式
24	USBADRA	设备地址提前。 当该位为“0”时，对 USBADR 的任何写入都是瞬时的。当该位同时或在写入 USBADR 之前写入“1”时，对 USBADR 字段的写入被暂存并保存在隐藏寄存器中。 在端点 0 上发生 IN 并确认后，将从保留寄存器加载 USBADR。 在以下情况下，硬件将自动清除该位： 1) 中的已确认为终结点 0。(USBADR 从暂存寄存器更新)。 2) 对终结点 0 执行出/设置。(USBADR 未更新)。 3) 发生设备重置(USBADR 重置为 0)。 注：在 SET_ADDRESS 描述符的状态阶段之后，DCD 有 2 毫秒的时间对 USBADR 字段进行编程。当 DCD 无法在设置地址状态阶段 2 毫秒内写入设备地址时，该机制将确保满足该规范。 如果 DCD 在 SET_ADDRESS 数据阶段之后（在状态阶段开始之前）以 USBADRA=1 写入 USBADR，则 USBADR 将在正确的时间被更新，以满足 2ms USB 要求。

DEVICEADDR 位域

51.5.11 PERIODICLISTBASE (0x154)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BASEADR												RSVD																			
RW												N/A																			
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x

PERIODICLISTBASE [31:0]

位域	名称	描述
31-12	BASEADR	该 20 位寄存器包含系统内存中周期序列表的起始地址的高 20 位，低 12 位必须为 0。软件需在主机控制器开始执行调度之前初始化此寄存器。 此物理内存指针引用的内存结构为 4 KB 对齐。该寄存器的内容与帧索引寄存器 (FRINDEX) 相结合，以使主机控制器能够按顺序单步执行周期帧列表。 仅用于主机模式

PERIODICLISTBASE 位域

51.5.12 ASYNCLISTADDR (0x158)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
													ASYBASE													RSVD						
													RW													N/A						
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x

ASYNCLISTADDR [31:0]

位域	名称	描述
31-5	ASYBASE	此寄存器包含主机要执行的下一个异步队列头的地址高 27 位，低 5 位必须为 0（32 字节对齐）。 仅用于主机模式

ASYNCLISTADDR 位域

51.5.13 ENDPTLISTADDR (0x158)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
											EPBASE											RSVD									
											RW											N/A									
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x

ENDPTLISTADDR [31:0]

位域	名称	描述
31-11	EPBASE	端点列表基地址 此地址必须 2KB 对齐，对应于最多 16 个 dQH

ENDPTLISTADDR 位域

51.5.14 BURSTSIZE (0x160)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD											TXPBURST											RXPBURST									
N/A											RW											RW									
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

BURSTSIZE [31:0]

位域	名称	描述
15-8	TXPBURST	发送可配置的突发长度 当 AHBBRST 配置为仅限未指定长度的增量突发时，发送时 DMA 访问内存的突发长度由此寄存器配置
7-0	RXPBURST	接收可配置的突发长度 当 AHBBRST 配置为仅限未指定长度的增量突发时，接收时 DMA 访问内存的突发长度由此寄存器配置

BURSTSIZE 位域

51.5.15 TXFILLTUNING (0x164)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD										TXFIFOTHRES				RSVD			TXSCHHEALTH				RSVD	TXSCHOH									
N/A										RW				N/A			RWC				N/A	RW									
x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	x	x	x	0	0	0	0	0	x	0	0	0	0	0	0	0

TXFILLTUNING [31:0]

位域	名称	描述
21-16	TXFIFOTHRES	FIFO 突发阈值。 该寄存器控制在数据包开始传输到总线之前，在主机模式下发送到 TX 延迟 FIFO 的数据突发数。最小值为 2，该值应尽可能低，以最大限度地提高 USB 性能。 在延迟不可预测和/或带宽不足的系统，可以使用更高的值，因为从延迟 FIFO 传输到 USB 的数据发生在从系统内存补充之前，FIFO 可能运行不足。 如果设置了 USBMODE 寄存器中的 SDIS 位，则忽略此值。
12-8	TXSCHHEALTH	调度程序运行状况计数器。 当主机控制器在下一帧开始前发送数据包的时间不足之前，未能将 TX 延迟 FIFO 填充到 TXFITOTHRES 编程的水平时，该寄存器会增加。 此健康计数器测量发生这种情况的次数，以便为选择合适的 TXSCHOH 提供反馈。写入此寄存器将清除计数器，此计数器最大值为 31。

位域	名称	描述
6-0	TXSCHOH	<p>调度程序开销</p> <p>该寄存器向上述计划时间估计器添加一个额外的固定偏移量，称为 Tff。作为近似值，为该寄存器选择的值应将 TXSCHHEALTH 中捕获的退避事件数量限制在高利用率总线中小于每秒 10 个。不需要为此寄存器选择过高的值，因为它会不必要地降低 USB 利用率。</p> <p>当设备以高速模式连接时，该寄存器中表示的时间单位为 1.267us。当设备以低速/全速模式连接时，该寄存器中表示的时间单位为 6.333us。</p>

TXFILLTUNING 位域

51.5.16 ENDPTNAK (0x178)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD								EPTN								RSVD								EPRN							
N/A								RWC								N/A								RWC							
x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

ENDPTNAK [31:0]

位域	名称	描述
23-16	EPTN	<p>发送端点 NAK 状态位</p> <p>当设备某端点收到主机的 IN 后回复 NAK，则此位置位。每个端点对应一位。</p> <p>软件写 1 清零该位</p>
7-0	EPRN	<p>接收端点 NAK 状态位</p> <p>当设备某端点收到主机的 OUT 或 PING 后回复 NAK，则此位置位。每个端点对应一位。</p> <p>软件写 1 清零该位</p>

ENDPTNAK 位域

51.5.17 ENDPTNAKEN (0x17C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD								EPTNE								RSVD								EPRNE							
N/A								RW								N/A								RW							
x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

ENDPTNAKEN [31:0]

位域	名称	描述
23-16	EPTNE	发送端点 NAK 中断使能 当某发送端点回复 NAK，且对应的该位置位，则置位 USBSTS 中 NAK 中断状态位。 每个端点对应一位
7-0	EPRNE	接收端点 NAK 中断使能 当某接收端点回复 NAK，且对应的该位置位，则置位 USBSTS 中 NAK 中断状态位。 每个端点对应一位

ENDPTNAKEN 位域

51.5.18 PORTSC1 (0x184)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD	STS	PTW	PSPD	RSVD	PFSC	PHCD	WKOC	WKDC	WKGN	PTC			RSVD			PP	LS	HSP	PR	SUSP	FPR	OCC	OCA	PEC	PE	CSC	CCS				
N/A	RW	RW	RO	N/A	RW	RW	RW	RW	RW	RW			N/A			RW	RO	RO	RW	RW	RW	RW	RO	RWC	RWC	RWC	RWC				
x	x	0	0	0	0	x	0	0	0	0	0	0	0	0	0	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0

PORTSC1 [31:0]

位域	名称	描述
29	STS	串行收发器选择 1: 选择串行接口引擎 0: 选择并行接口信号 当该位设置为“1b”时，将使用串行接口引擎而不是并行接口信号。
28	PTW	并行收发器接口宽度 0: 选择 8 位 UTMI 端口 (60MHz) 1: 选择 16 位 UTMI 端口 (30MHz) 选择串行收发器时此位无效
27-26	PSPD	端口速度 此寄存器反应当前正在工作的端口速度 00b: 全速 01b: 低速 10b: 高速 11b: 无效

位域	名称	描述
24	PFSC	<p>强制全速连接</p> <p>当此位被设置时，端口强制工作在全速状态。</p> <p>作为主机，会在 USB 复位的速度协商过程中，不输出 ChirpKJ 序列；</p> <p>作为设备，会在 USB 复位的速度协商过程中，不输出 ChirpK。</p> <p>0：常规工作</p> <p>1：强制全速连接</p>
23	PHCD	<p>PHY 低功耗模式</p> <p>设置此位，会拉低输出到 PHY 的 suspendm 信号，让 PHY 进入低功耗模式。</p> <p>主机模式时，由软件决定何时进入低功耗模式；</p> <p>设备模式时，当收到 SLI 中断后，可以由软件设置此位进入低功耗模式。</p> <p>当检测到唤醒信号时，硬件自动清掉此位。</p>
22	WKOC	<p>过流唤醒使能</p> <p>当 USB 处于低功耗模式，当检测发生过载时，设置此位会产生唤醒事件</p> <p>仅用于主机模式</p>
21	WKDC	<p>断开连接唤醒使能</p> <p>当 USB 处于低功耗模式，当检测设备断开连接时，设置此位会产生唤醒事件</p> <p>仅用于主机模式</p>
20	WKCN	<p>断开连接唤醒使能</p> <p>当 USB 处于低功耗模式，当检测到设备连接时，设置此位会产生唤醒事件</p> <p>仅用于主机模式</p>

位域	名称	描述
19-16	PTC	<p>端口测试控制-读/写。默认值 =0000b。</p> <p>有关使用这些测试模式的操作模型，请参阅端口测试模式；有关每个测试模式的详细信息，请参阅 USB 规范版本 2.0 第 7 章。</p> <p>强制启用 FS 和强制启用 LS 是 EHCI 规范中指定的测试模式支持的扩展。将 PTC 字段写入任意 FORCE_ENABLE_{HS/FS/LS} 值将强制端口以所选速度进入已连接和已启用状态。将 PTC 字段写回 TEST_MODE_DISABLE 将允许端口状态机从此点正常运行。</p> <p>注意：设备不支持低速操作。</p> <p>除零以外的任何其他值表示端口正在测试模式下运行。</p> <p>0000-测试模式禁用</p> <p>0001-J 状态</p> <p>0010-K 状态</p> <p>0011-SE0（主机）/NAK（设备）</p> <p>0100-数据包</p> <p>0101-强制启用高速</p> <p>0110-强制启用全速</p> <p>0111-强制启用低速</p> <p>1000-1111-保留</p>
12	PP	<p>端口电源</p> <p>主机控制器需要端口电源控制开关。该位表示开关的当前设置（0= 关闭，1= 打开）。当端口电源不可用时（即 PP 等于 0），该端口不起作用，不会报告连接、分离等。</p> <p>当在通电端口上检测到过流情况时，主机控制器会将 PP 位从 1 转换为零（从端口断电）。</p> <p>仅用于主机模式，设备模式时此位无意义。</p>
11-10	LS	<p>总线状态</p> <p>表示当前 USB 总线上的状态，bit11 表示 D+ 状态，bit10 表示 D-状态。</p> <p>00：SE0</p> <p>01：K 状态</p> <p>10：J 状态</p> <p>11：未定义</p> <p>注意，以上状态在低速和全速时可用；当 USB 工作于高速状态时，以上定义需参考 UTMI 协议</p>
9	HSP	<p>高速端口</p> <p>当此位置 1 时，表示当前主机或设备连接成高速模式。</p> <p>此位是 PSPD(bit27,bit26) 的冗余，用户也可从 PSPD 中获取当前信息。</p>

位域	名称	描述
8	PR	<p>端口复位</p> <p>在主机模式下：该位可读写。</p> <p>1：端口处于复位状态。</p> <p>0：端口未处于重置状态</p> <p>当软件将该位置 1 时，主机将根据 USB 规范版本 2.0 中定义，开始总线复位序列。复位顺序完成后，该位将自动变为零。</p> <p>此行为与 EHCI 不同，EHCI 要求主机控制器驱动程序在驱动程序中定时重置持续时间后将此位设置为零。</p> <p>在设备模式下：该位为只读状态位。USB 总线的设备复位也在 USBSTS 寄存器中指示。</p>
7	SUSP	<p>挂起-读/写或只读。默认值 =0b。</p> <p>1= 端口处于挂起状态。0= 端口未处于挂起状态。</p> <p>在主机模式下：读/写。</p> <p>此寄存器的端口启用位（PE，bit2）和挂起位（SUSP，bit7）定义端口状态，如下所示：</p> <p>端口状态</p> <p>0x：禁用</p> <p>10：启用</p> <p>11：挂起</p> <p>处于挂起状态时，此端口的下行数据传播被阻止，端口复位除外。如果在将该位写入 1 时正在进行数据传输，则会在当前传输结束后进入挂起状态。在挂起状态下，端口对恢复检测敏感会检测恢复（resume）信号。请注意，在端口挂起之前，位状态不会改变，如果 USB 上当前正在进行事务，则挂起端口可能会有延迟。</p> <p>当软件将 Force Port Resume 位设置为零时，主机控制器将无条件地将该位设置为零。主机控制器忽略对此位的零写入。</p> <p>如果主机软件在端口未启用时将该位设置为 1（即，端口启用位 PE 为零），则结果未定义。</p> <p>如果在主机模式下端口电源（PP）为零，则此字段为零。</p> <p>在设备模式下：只读。</p> <p>在设备模式下，该位为只读状态位。</p>

位域	名称	描述
6	FPR	<p>强制端口恢复。1= 在端口上检测到/驱动恢复。0= 在端口上未检测到恢复（K 状态）。</p> <p>在主机模式下： 软件将该位设置为 1，以驱动恢复信号。如果在端口处于挂起状态时检测到 J-to-K 转换，主机控制器将此位设置为 1。 当此位由于检测到 J-to-K 转换而转换为 1 时，USBSTS 寄存器中的端口更改检测位也设置为 1。 恢复序列完成后，该位将自动变为零。 此行为与 EHCI 不同，EHCI 要求主机控制器驱动程序在驱动程序中计时恢复持续时间后将此位设置为零。 请注意，当主机控制器拥有该端口时，恢复序列遵循 USB 规范修订版 2.0 中定义的序列。 只要该位保持为 1，就在端口上驱动恢复信号（全速“K”）。该位将保持为 1，直到端口切换到高速空闲。 写入零无效，因为端口控制器将计时恢复操作，并在恢复时序结束，端口状态切换到 HS 或 FS idle 时清零该位。 如果在主机模式下端口电源（PP）为零，则此字段为零。 此位与 EHCI 不兼容。</p> <p>在设备模式下： 设备处于暂停状态 5 毫秒或更长时间后，软件必须将该位设置为 1，以在清除之前的恢复信号。 如果在端口处于挂起状态时检测到 J-to-K 转换，则设备控制器将此位设置为 1。 当设备恢复正常运行时，该位将被清除。 此外，当由于检测到 K-to-J 转换而清除该位时，USBSTS 寄存器中的端口更改检测位也设置为 1。</p>
5	OCC	<p>过流状态改变 当硬件检测到过流时会置位此位 软件需要写 1 清除该位。</p>
4	OCA	<p>过流状态 此位表示当前过流状态 0: 端口当前没有过流发生 1: 端口处于过流状态 当过流结束时，此位会自动清零</p>
3	PEC	<p>端口启用变化 1: 端口启用状态发生过变化（从禁止到启用，或者从启用到禁止） 0: 端口启用状态无变化 软件写 1 清零该位 如果在主机模式下端口电源（PP）为零，则此字段为零。 设备模式端口永远启用，所以该位一直为 0。</p>

位域	名称	描述
2	PE	<p>端口启用/禁用。1= 启用。0= 禁用。</p> <p>在主机模式下： 端口只能由主机控制器作为重置和启用的一部分启用。软件无法通过写 1 来启用端口。 端口可以由故障条件（断开事件或其他故障条件）或主机软件禁用（软件可以通过写 0 禁用端口）。 请注意，在端口状态实际更改之前，位状态不会更改。由于总线传输，禁用或启用端口时可能会有延迟。 当端口被禁用时，(0b) 数据的下游传播被阻止，重置除外。 如果在主机模式下端口功率 (PORTSC1) 为零，则此字段为零。</p> <p>在设备模式下： 设备端口始终处于启用状态，因此此位始终为“1b”。</p>
1	CSC	<p>连接状态更改。1= 当前连接状态更改。0= 没有变化。</p> <p>在主机模式下： 表示端口的当前连接状态发生了更改。主机控制器会在端口设备连接状态有更改时设置此位，即使系统软件尚未清除现有连接状态更改。 例如，在系统软件清除更改的条件之前，插入状态更改两次，集线器硬件将“设置”一个已设置的位（即，该位将保持设置）。软件通过向其写入 1 来清除该位。 如果在主机模式下端口电源 (PP) 为零，则此字段为零。</p> <p>在设备模式下： 此位在设备控制器模式下未定义。</p>
0	CCS	<p>当前连接状态。</p> <p>在主机模式下： 1= 端口上存在设备。0= 不存在任何设备。默认值 =0。此值反映端口的当前状态，可能与导致设置连接状态更改位（位 1）的事件不直接对应。 如果在主机模式下端口电源 (PP) 为零，则此字段为零。</p> <p>在设备模式下： 1 表示设备已成功连接，并且正在高速或全速运行，如该寄存器中的高速端口位所示。 0 表示设备未成功连接或被软件向 USBCMD 寄存器中的运行位写入零而强制断开连接。</p>

PORTSC1 位域

51.5.19 OTGSC (0x1A4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD				ASVIE	AVVIE	IDIE	RSVD				ASVIS	AVVIS	IDIS	RSVD				ASV	AVV	ID	RSVD	IDPU	RSVD			VC	VD				

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
N/A					RW	RW	RW	N/A					RWC	RWC	RWC	N/A					RO	RO	RO	N/A		RW	N/A			RW	RW
x	x	x	x	x	0	0	0	x	x	x	x	x	0	0	0	x	x	x	x	x	0	0	0	x	x	0	x	x	x	0	0

OTGSC [31:0]

位域	名称	描述
26	ASVIE	session valid 变化中断使能
25	AVVIE	vbus valid 变化中断使能
24	IDIE	ID 变化中断使能
18	ASVIS	session valid 中断状态 软件写 1 清零该位
17	AVVIS	vbus valid 中断状态。 注意，当 ID 为 1 时，不会产生 vbus 变化中断，用户可以使用 session valid 中断替代 软件写 1 清零该位
16	IDIS	ID 变化中断状态 软件写 1 清零该位
10	ASV	session valid 状态位 表示 VBUS 高于 session valid 阈值 注意：此位通过去抖电路，与实际 vbus 状态会有 1 到 2 毫秒的延迟，用户可以在 PHY_STATUS 寄存器中读到实时状态
9	AVV	vbus valid 状态位 表示 VBUS 高于 vbus valid 阈值 注意：此位通过去抖电路，与实际 vbus 状态会有 1 到 2 毫秒的延迟，用户可以在 PHY_STATUS 寄存器中读到实时状态
8	ID	ID 状态位 注意：此位通过去抖电路，与实际 ID 状态会有 1 到 2 毫秒的延迟，用户可以在 PHY_STATUS 寄存器中读到实时状态
5	IDPU	ID 上拉使能 设 1 上拉 ID
1	VC	VBUS 充电
0	VD	VBUS 放电

OTGSC 位域

51.5.20 USBMODE (0x1A8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
													RSVD													SDIS	SLOW	ES	CM		
													N/A													RW	RW	RW	RW		
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

USBMODE [31:0]

位域	名称	描述
4	SDIS	<p>流禁用模式。</p> <p>设备模式：设置为“1”将禁用低带宽系统的 RX 和 TX 上的双重启动。</p> <p>此模式确保当 RX 和 TX 缓冲区足以包含整个数据包时，禁用标准双缓冲方案以防止带宽受限系统中的超限/欠载。</p> <p>注意：在高速模式下，当流禁用激活时，所有接收到的数据包都会通过 NYET 握手进行响应。</p> <p>主机模式：设置为“1”可确保在 RX 和 TX 缓冲区足以容纳整个数据包的低带宽系统中，消除延迟 FIFO 的超限/不足。启用 stream disable 还可以确保在将数据包发送到 USB 之前将发送数据预取到内部缓存。</p> <p>注意：使用此功能会限制整体 USB 性能，建议仅在系统带宽不足时使用。</p>
3	SLOM	<p>SETUP 锁定模式</p> <p>仅用于设备模式，控制 SETUP 传输的锁定机制</p> <p>0: SETUP 锁定打开</p> <p>0: SETUP 锁定关闭，软件需要使用 USBCMD 寄存器中的 SUTW</p>
2	ES	<p>Endian 选择。</p> <p>此位可以更改传输缓冲区的字节对齐方式，以匹配主机微处理器。微处理器接口中的位字段和数据结构不受该位值的影响，因为它们基于 32 位字。</p> <p>0-小端 [默认值]</p> <p>1-大端</p>
1-0	CM	<p>控制器模式</p> <p>默认为空闲状态。</p> <p>在控制器复位后，仅能写一次。</p> <p>软件必须在配置此寄存器前，先在 USBCMD.RST 位写 1 复位整个控制器。</p> <p>00: 空闲</p> <p>01: 保留</p> <p>10: 设备模式</p> <p>11: 主机模式</p>

USBMODE 位域

51.5.21 ENDPTSETUPSTAT (0x1AC)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																ENDPTSETUPSTAT															
N/A																RWC															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

ENDPTSETUPSTAT [31:0]

位域	名称	描述
7-0	ENDPTSETUPSTAT	<p>SETUP 端点状态</p> <p>对于接收到的每个 SETUP 传输，该寄存器中的对应位设置为 1。软件从队列头读取 8 字节 SETUP 数据后，必须通过向相应位写入 1 来清除或确认 SETUP 传输</p> <p>此寄存器仅在设备模式下使用。</p>

ENDPTSETUPSTAT 位域

51.5.22 ENDPTPRIME (0x1B0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD								PETB								RSVD								PERB							
N/A								RWS								N/A								RWS							
x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

ENDPTPRIME [31:0]

位域	名称	描述
23-16	PETB	<p>端点发送缓冲区预取</p> <p>对于每个端点使用相应的位请求为发送传输准备缓冲区，以便响应 USB 主机的传输请求。</p> <p>当向端点队列头发布新的传输描述符时，软件应向相应位写入 1，硬件自动使用该位开始解析队列头中的新传输描述符，并准备传输缓冲区。</p> <p>当相关端点成功启动时，硬件清除此位。</p> <p>USB 协议中，传输数据是由主机发起，设备并不知道何时主机会发起传输数据要求 (IN)，因此当软件准备好发送数据后，需要通过此位，通知设备控制器，将数据从系统内存中搬到 USB 发送缓冲区，在搬完之前 (或者发送缓冲区满之前)，设备会对主机的请求 (IN) 回复 NAK。</p>

位域	名称	描述
7-0	PERB	<p>端点接收缓冲区准备</p> <p>每当向端点队列头发布新的传输描述符时，软件应向相应位写入 1，硬件自动使用该位开始解析队列头中的新传输描述符，并准备接收缓冲区。</p> <p>当相关端点成功启动时，硬件清除此位。</p> <p>跟发送不同，对于接收数据，只要接收缓冲区有空间，就可以接收数据，所以设置此位，硬件仅需解析传输符即可。</p> <p>在软件设置此位，硬件解析完传输符之前，设备会对主机的请求（OUT 或 PING）回复 NAK。</p>

ENDPTPRIME 位域

51.5.23 ENDPTFLUSH (0x1B4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD								FETB				RSVD								FERB											
N/A								RWS				N/A								RWS											
x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

ENDPTFLUSH [31:0]

位域	名称	描述
23-16	FETB	<p>刷新端点发送缓冲区</p> <p>将一写入该寄存器中的一位会导致相关端点清除对应的发送缓冲区。</p> <p>如果一个关联端点的数据包正在进行中，则该传输将继续，直到完成。</p> <p>在端点刷新操作成功后，硬件清除此寄存器。</p>
7-0	FERB	<p>刷新端点接收缓冲区</p> <p>将一写入该寄存器中的一位会导致相关端点清除对应的接收缓冲区。</p> <p>如果一个关联端点的数据包正在进行中，则该传输将继续，直到完成。</p> <p>在端点刷新操作成功后，硬件清除此寄存器。</p>

ENDPTFLUSH 位域

51.5.24 ENDPTSTAT (0x1B8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD								ETBR				RSVD								ERBR											

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
N/A								RO								N/A								RO							
x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

ENDPTSTAT [31:0]

位域	名称	描述
23-16	ETBR	<p>端点发送缓冲区就绪。</p> <p>每个端点的一位表示各自端点发送缓冲区的状态。</p> <p>硬件将该位设置为 1，作为从 ENDPTPRIME 寄存器中相应位接收命令的响应。</p> <p>在 ENDPTPRIME 寄存器中设置一个位和端点指示就绪之间始终存在延迟。</p> <p>此延迟时间根据当前 USB 通信量和 ENDPRIME 寄存器中设置的位数而变化。</p> <p>USB 复位、USB DMA 系统或 ENDPTFLUSH 寄存器可清除缓冲区就绪状态。</p> <p>注意：当 dTD 失效且 dQH 更新时，在硬件端点重新启动操作期间，硬件会立即清除这些位。</p>
7-0	ERBR	<p>端点接收缓冲区就绪。</p> <p>每个端点的一位表示各自端点接收缓冲区的状态。</p> <p>硬件将该位设置为 1，作为从 ENDPTPRIME 寄存器中相应位接收命令的响应。</p> <p>在 ENDPTPRIME 寄存器中设置一个位和端点指示就绪之间始终存在延迟。</p> <p>此延迟时间根据当前 USB 通信量和 ENDPRIME 寄存器中设置的位数而变化。</p> <p>USB 复位、USB DMA 系统或 ENDPTFLUSH 寄存器可清除缓冲区就绪状态。</p> <p>注意：当 dTD 失效且 dQH 更新时，在硬件端点重新启动操作期间，硬件会立即清除这些位。</p>

ENDPTSTAT 位域

51.5.25 ENDPTCOMPLETE (0x1BC)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD								ETCE								RSVD								ERCE							
N/A								RWC								N/A								RWC							
x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

ENDPTCOMPLETE [31:0]

位域	名称	描述
23-16	ETCE	<p>端点发送完成状态位</p> <p>每个位表示发生了发送事件（IN），软件应读取相应的端点队列以确定端点状态。</p> <p>如果在传输描述符中设置了相应的 IOC 位，则该位与 USBINT 同时设置。</p> <p>写入一将清除该寄存器中的相应位。</p>
7-0	ERCE	<p>端点接收完成状态位</p> <p>每个位表示发生了接收事件（OUT/SETUP），软件应读取相应的端点队列以确定端点状态。</p> <p>如果在传输描述符中设置了相应的 IOC 位，则该位与 USBINT 同时设置。</p> <p>写入一将清除该寄存器中的相应位。</p>

ENDPTCOMPLETE 位域

51.5.26 ENDPTCTRL (0x1C0 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD								TXE	TXR	RSVD		TXT		RSVD	TXS	RSVD								RXE	RXR	RSVD	RXT	RSVD	RXS		
N/A								RW	WS	N/A		RW	N/A	RW	N/A								RW	WS	N/A	RW	N/A	RW			
x	x	x	x	x	x	x	x	0	0	x	x	0	0	x	0	x	x	x	x	x	x	x	x	0	0	x	x	0	0	x	0

ENDPTCTRL [31:0]

位域	名称	描述
23	TXE	<p>发送端点使能</p> <p>0: 禁止</p> <p>1: 使能</p> <p>端点仅在被配置（指 USB 枚举协议中的配置端点）后才能使能</p>
22	TXR	<p>发送数据 toggle 重置</p> <p>写 1 重置发送数据 toggle 位，从 DATA0 开始发送。</p> <p>当收到对该端点的配置事件时（通过枚举，从主机收到相应配置请求），软件必须对相应位写 1 以同步主机和设备之间的数据 PID（DATA0 或者 DATA1）</p>

位域	名称	描述
19-18	TXT	<p>发送端点类型</p> <p>00: CTRL 01: ISO 10: BULK 11: INT</p> <p>注意：当该发送端点被设置为非 CTRL（默认值）时，必须将对应的接收端点也设置成非 CTRL 类型，因为 CTRL 端点必须成对存在</p>
16	TXS	<p>发送端点暂停</p> <p>0: 端点正常 1: 端点暂停</p> <p>如果此端点配置为控制端点，则在收到设置请求时（SETUP 包），此位将自动清除，并且此位将继续由硬件清除，直到清除关联的 ENDPTSETUPSTAT 位。</p> <p>软件可以将 1 写入该位，以强制端点向主机返回暂停握手，直到此位被软件清除或自动清除，如上所述，用于控制端点。</p> <p>注意：[仅限控制端点类型]：在 ENDPTSETUPSTAT 开始清除和硬件继续清除该位之间有轻微延迟（最多 50 个时钟）。</p> <p>在大多数系统中，设备软件不太可能观察到这种延迟。但是，如果在向其写入 1 后观察到该位未设置，则遵循以下步骤： 通过检查相关的 endptsetupstat 位，持续写入此暂停位，直到设置完毕或接收到新设置为止。</p>
7	RXE	<p>接收端点使能</p> <p>0: 禁止 1: 使能</p>
6	RXR	<p>接收数据 toggle 重置</p> <p>写 1 重置发送数据 toggle 位，从 DATA0 开始接收。</p> <p>当收到对该端点的配置事件时（通过枚举，从主机收到相应配置请求），软件必须对相应位写 1 以同步主机和设备之间的数据 PID（DATA0 或者 DATA1）</p>
3-2	RXT	<p>接收端点类型</p> <p>00: CTRL 01: ISO 10: BULK 11: INT</p> <p>注意：当该接收端点被设置为非 CTRL（默认值）时，必须将对应的发送端点也设置成非 CTRL 类型，因为 CTRL 端点必须成对存在</p>

位域	名称	描述
0	RXS	<p>接收端点暂停</p> <p>0: 端点正常</p> <p>1: 端点暂停</p> <p>如果此端点配置为控制端点，则在收到设置请求时 (SETUP 包)，此位将自动清除，并且此位将继续由硬件清除，直到清除关联的 ENDPTSETUPSTAT 位。</p> <p>软件可以将 1 写入该位，以强制端点向主机返回暂停握手，直到此位被软件清除或自动清除，如上所述，用于控制端点。</p> <p>注意: [仅限控制端点类型]: 在 ENDPTSETUPSTAT 开始清除和硬件继续清除该位之间有轻微延迟 (最多 50 个时钟)。</p> <p>在大多数系统中，设备软件不太可能观察到这种延迟。但是，如果在向其写入 1 后观察到该位未设置，则遵循以下步骤： 通过检查相关的 endptsetupstat 位，持续写入此暂停位，直到设置完毕或接收到新设置为止。</p>

ENDPTCTRL 位域

51.5.27 OTG_CTRL0 (0x200)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD						OTG_WKDPDMCHG_EN	RSVD						AUTORESUME_EN	RSVD	OTG_VBUS_WAKEUP_EN	OTG_ID_WAKEUP_EN	RSVD		OTG_VBUS_SOURCE_SEL	OTG_UTMI_SUSPENDM_SW	OTG_UTMI_RESET_SW	OTG_WAKEUP_INT_ENABLE	OTG_POWER_MASK	OTG_OVER_CUR_POL	OTG_OVER_CUR_DIS	RSVD		SER_MODE_SUSPEND_EN	RSVD			
N/A						RW	N/A						RW	N/A	RW	RW	RW	N/A	RW	RW	RW	RW	RW	RW	RW	N/A	RW	N/A				
x	x	x	x	x	x	0	x	x	x	x	x	0	x	0	0	x	x	0	0	0	0	0	0	0	0	x	x	0	x	x	x	x

OTG_CTRL0 [31:0]

位域	名称	描述
25	OTG_WKDPDMCHG_EN	<p>DP/DM 变化唤醒使能</p> <p>当 USB 进入低功耗模式 (suspend)，设置此位，或 VBUS 当前为高，会自动唤醒 USB，并在使能的情况下 (otg_wakeup_int_enable 为 1) 产生唤醒中断。</p> <p>此位仅用于设备模式。</p> <p>主机模式时，由 PROTSC1 中的 WKDNS/WKCN 使能 DP, DM 唤醒</p>

位域	名称	描述
19	AUTORESUME_EN	自动 resume 信号使能 1: 使能 0: 禁止 仅用于主机模式
17	OTG_VBUS_WAKEUP_EN	VBUS 变化唤醒使能 1: 使能 0: 禁止
16	OTG_ID_WAKEUP_EN	ID 变化唤醒使能 1: 使能 0: 禁止
13	OTG_VBUS_SOURCESSEL	VBUS 唤醒来源 0: 使用 vbus valid 作为唤醒源 1: 使用 session valid 作为唤醒源 这两个信号区别在于阈值不同, vbus valid 会比较高, 在某些应用中, 用户可能 vbus 不足 5V, 这种情况可以使用此位选择 session valid
12	OTG_UTMI_SUSPENDM_SW	PHY suspendm 软件控制 默认为 0, PHY 处于低功耗模式 软件需要在初始化时置位此位。 注意: 在 suspendm 置 1 和 reset 清零之间, 需要保证至少 1 微秒时间间隔
11	OTG_UTMI_RESET_SW	PHY 复位软件控制 默认为 1, PHY 处于复位状态。 软件需要在初始化时清零此位。 注意: 在置位 suspendm 后至少等待 1 微秒才能清零此位
10	OTG_WAKEUP_INTERRUPT_ENABLE	唤醒中断使能 当 usb 处于低功耗模式 (PORTSC1.PHCD 为 1) 时, 系统可以关闭所有 PLL 和外部晶振, 保留内部 osc 作为唤醒时钟。 当 usb 收到唤醒事件且相应事件使能时, 如果此位置位, 会产生唤醒中断。 唤醒中断状态位在 TOP_STATUS.wakeup_int_status, 软件需要清零此位清除唤醒中断。 建议流程是, 在进入低功耗模式后置位此位, 收到唤醒中断后清零此位。
9	OTG_POWER_MASK	VBUS 控制极性 主机模式时, 可从引脚输出 USBx_PWR (来源时 PORTSC1.PP), 用于控制外部 VBUS 开关, 此位可用于控制外部 VBUS 电路的极性, 默认为 0, 低有效。 如果外部 VBUS 控制开关时高有效, 可以置位此位。 用户也可不适应 USBx_PWR, 而使用其他 gpio 作为 VBUS 控制开关。

位域	名称	描述
8	OTG_OVER_CUR_POL	过流保护极性 主机模式时，可以从引脚 USBx_OC 引入过流状态（一般与来自于 VBUS 控制电路），此位定义过流状态极性。 0: 高表示有过流发生 1: 低表示有过流发生
7	OTG_OVER_CUR_DIS	过流禁止 主机模式时，用户可能在电路上没有过流状态指示，可以设置此位避免因为过流保护极性设置错误导致的错误过流状态。 0: 过流状态正常工作 1: 过流状态禁止，永远不会产生过流
4	SER_MODE_SUSPEND_EN	此位需置 1

OTG_CTRL0 位域

51.5.28 PHY_CTRL0 (0x210)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD						GPIO_ID_SEL_N	RSVD						ID_DIG_OVERRIDE	SESS_VALID_OVERRIDE	VBUS_VALID_OVERRIDE	RSVD						ID_DIG_OVERRIDE_EN	SESS_VALID_OVERRIDE_EN	VBUS_VALID_OVERRIDE_EN							
N/A						RW	N/A						RW	RW	RW	N/A						RW	RW	RW							
x	x	x	x	x	x	0	x	x	x	x	x	x	x	x	x	x	0	0	0	x	x	x	x	x	x	x	x	x	0	0	0

PHY_CTRL0 [31:0]

位域	名称	描述
25	GPIO_ID_SEL_N	ID 选择 PHY 有 USB ID 引脚，在某些封装，为了节约引脚，可能会不把 PHY 引脚接到芯片外部，此时可以使用某个 GPIO 作为 USBID（具体参见 PINMUX） 0: 使用 PHY ID 1: 使用 gpio ID
14	ID_DIG_OVERRIDE	ID 信号强制改写 当 id_dig_override_en 为 1 时，可以通过此位强制输入 ID 值。适用于因为外部电路原因，无法通过引脚得知当前 ID 状态，软件可以通过把通过其他渠道得到的 ID 状态写入此位

位域	名称	描述
13	SESS_VALID_OV ERRIDE	sess valid 信号强制改写 适用于因为外部电路原因，无法通过 PHY 得知当前 vbus 状态，软件可以通过把通过其他渠道得到的 phy 状态写入此位，设备模式时，必须 vbus 有效（vbus valid 或者 sess valid 为高），设备控制器才能正常工作
12	VBUS_VALID_OV ERRIDE	vbus valid 信号强制改写
2	ID_DIG_OVERRID E_EN	ID 信号强制改写使能
1	SESS_VALID_OV ERRIDE_EN	sess valid 信号强制改写使能
0	VBUS_VALID_OV ERRIDE_EN	vbus valid 信号强制改写使能

PHY_CTRL0 位域

51.5.29 PHY_CTRL1 (0x214)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD											UTMI_CFG_RST_N	RSVD															UTMI_OTG_SUSPENDM	RSVD				
N/A											RW	N/A															RW	N/A				
x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x

PHY_CTRL1 [31:0]

位域	名称	描述
20	UTMI_CFG_RST_ N	PHY 配置电路复位 低有效，默认为 0，PHY 配置电路处于复位状态，软件在初始化 PHY 时需要设置此位
1	UTMI_OTG_SUSP ENDM	

PHY_CTRL1 位域

51.5.30 TOP_STATUS (0x220)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WAKEUP_INT_STATUS	RSVD																														
RW	N/A																														
0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	

TOP_STATUS [31:0]

位域	名称	描述
31	WAKEUP_INT_STATUS	唤醒中断状态位 0: 无唤醒中断 1: 有唤醒中断 注意: 此位不是写 1 清零, 软件需要清零唤醒中断使能清零此位。

TOP_STATUS 位域

51.5.31 PHY_STATUS (0x224)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
UTMI_CLK_VALID	RSVD																LINE_STATE	HOST_DISCONNECT	ID_DIG	RSVD	UTMI_SESS_VALID	RSVD	VBUS_VALID								
RW	N/A																RW	RW	RW	N/A	RW	N/A	RW								
0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	x	0	x	0

PHY_STATUS [31:0]

位域	名称	描述
31	UTMI_CLK_VALID	PHY 时钟有效状态位 此位用于软件判断当前 PHY 是否输出时钟。 使用流程如下: 写 1 清零此位; 读此位, 为 0 表示 PHY 无时钟输出, 1 表示有时钟输出。
7-6	LINE_STATE	USB 总线状态 低速全速时, bit7 为 DM 状态; bit6 为 DP 状态 高速时 PHY 仅输出是否有数据变化, 00 表示无数据; 01 表示有数据

位域	名称	描述
5	HOST_DISCONNECT	断开连接指示 仅用于主机模式，有高速设备连接时。 当高速设备被断开连接，主机无法像低速全速那样，通过 USB 中线状态变化检测到，只能通过 SOF 帧末尾检测电平来判断，此位为 1 表示检测到高速设备被断开连接
4	ID_DIG	PHY ID 状态
2	UTMI_SESS_VALID	session valid 状态
0	VBUS_VALID	vbus valid 状态

PHY_STATUS 位域

52 模拟外设概述

本章节介绍了本产品的模拟外设。

52.1 16 位模拟数字转换器 ADC16

本产品支持 3 个 16 位模拟数字转换器 ADC16。ADC16 是一种采用逐次逼近方式的模拟数字转换器，可以转换来自外部引脚、以及芯片内部的模拟信号，ADC16 的转换精度设置为 16 位时，最大采样率 2MSPS，当转换精度设置为 12 位时，最大采样率 4MSPS。

本产品上，三个 16 位 ADC 称为 ADC0~2。

本产品上，三个 16 位 ADC 的参考电压输入是 VREFH 和 VREFL。

注意：本产品上，ADC16 相关寄存器 (ADC16_ 开头的寄存器，偏移量大于等于 0x1400)，需要配置如下寄存器才能正常写入：

- 设置 CONV_CFG1 寄存器 CLK_DIVIDER=1；
- 设置 ANA_CTRL0 寄存器 ADC_CLK_ON=1；

52.1.1 ADC0 输入通道分配

16 位模拟数字转换器 ADC0 支持输入通道 ina0~15，全部来自 IO。

ADC0 输入通道与 IO 的具体连接，请参考章 20。

52.1.2 ADC1 输入通道分配

16 位模拟数字转换器 ADC1 支持输入通道 ina0~15，全部来自 IO。

ADC1 输入通道与 IO 的具体连接，请参考章 20。

52.1.3 ADC2 输入通道分配

16 位模拟数字转换器 ADC2 支持输入通道 ina0~15，全部来自 IO。

ADC2 输入通道与 IO 的具体连接，请参考章 20。

52.1.4 ADC 转换触发信号连接

本产品上 16 位模拟数字转换器 ADC16 支持 2 种队列转换，序列转换和抢占转换：

- 序列转换长度最长可达 16，支持软件或者硬件触发，硬件触发信号 STRIGI，来自各个互联管理器。片上的其他模块可以以此触发 ADC 序列转换
 - 抢占转换长度最长可达 4，每个 ADC 支持 4 组，每组 3 个，共 12 个抢占转换队列。每个抢占队列支持软件或者硬件触发，12 个硬件触发信号来自互联管理器，片上的其他模块可以以此触发 ADC 抢占转换
 - PTRGI0A, PTRGI0B, PTRGI0C 来自互联管理器 TRGM0
 - PTRGI1A, PTRGI1B, PTRGI1C 来自互联管理器 TRGM1
 - PTRGI2A, PTRGI2B, PTRGI2C 来自互联管理器 TRGM2
 - PTRGI3A, PTRGI3B, PTRGI3C 来自互联管理器 TRGM3
- 片上各个 ADC 的相同序号抢占转换触发序号短接，因此，同一个触发信号可以同时触发片上所有 ADC 的相同序号的抢占转换序列。

ADC16 的触发信号的具体连接请查阅节 33.5。

注意：在接收触发信号之前，ADC 必须先初始化，不然可能导致工作异常。

52.2 比较器 ACMP

本产品支持 4 个模拟比较器 ACMP。ACMP 可以对两个模拟电压输入 (正端电压 INP) 和负端电压 (INN) 进行比较，并输出比较结果。ACMP 支持内部 8 位数字模拟转换器 DAC，支持比较 2 个外部模拟信号，或者比较外部模拟信号与内部 DAC 生成的参考信号。

本产品上，ACMP 内部 DAC 的参考电压来自 VREFH。

本产品上，ACMP 支持 8 路正端电压 INP 输入通道和 8 路负端电压 INN 输入通道。INP0 和 INN0 来自 ACMP 内置 DAC 的输出。其余输入通道来自 IO。本产品上，各个 ACMP 输入通道与 IO 的具体连接，请参考章 20。

本产品上，4 个 ACMP 的输出连接到 IO，也连接到增强运动控制系统的互联管理器。具体连接请参考??和小节 33.5.1。

52.3 温度传感器

本产品上，集成了一个温度传感器，可以用于测量芯片内部的温度。

52.4 数字模拟转换器 DAC

本产品上，集成了 2 个 12 位数字模拟转换器 DAC。可以将数字信号，转换为模拟信号输出。

52.5 $\Sigma\Delta$ 解调模块 SDM

本产品上，集成了 1 个 $\Sigma\Delta$ 解调模块 SDM，内置 SINC 数字滤波器，可以连接外部的 $\Sigma\Delta$ 调制器。

53 16 位模数转换器 ADC16

本章节介绍 16 位模数转换器 ADC16 的主要功能和特性:

53.1 特性总结

本章节介绍 16 位模数转换器 ADC16 的主要特性:

- 16 位逐次逼近型 ADC
- 最大 2MHz 采样率
- 支持单端输入
- 独立的 ADC 转换时钟
- 支持任意配置的 AD 转换分辨率
- 可配置采样周期数
- 内置 DMA 可直接把 ADC 转换结果写入内存
- 支持读取转换模式
 - 读取结果寄存器直接触发转换
- 支持周期转换模式
 - 内置定时器按周期进行转换
 - 支持硬件阈值比较, 对超出范围的转换结果报警
- 支持序列转换模式
 - 可由软件或硬件触发
 - 序列最长可达 16
 - 支持单次转换或者连续转换
 - 支持序列循环
- 支持抢占转换模式
 - 可由软件或硬件触发
 - 连续转换序列最长可达 4
- 支持生成各类中断

53.2 功能描述

本章节描述 16 位模数转换器 ADC16 的功能。

53.2.1 ADC 时钟

ADC 时钟包括 ADC 控制器时钟和 ADC 转换时钟。

其中 ADC 转换时钟是 ADC 逐次逼近模拟转换节拍控制的时钟。

由 ADC 控制器时钟经过预分频得到, ADC 控制器时钟由系统控制模块配置, 默认为系统总线时钟 200MHz(与电机系统时钟同步)。

用户可以通过设置 CONVCFG1[CONVCLKDIV] 寄存器位, 配置 ADC 转换时钟相对于 ADC 控制器时钟的预分频的值。CONVCFG1[CONVCLKDIV] 值为 0 时, 代表预分频值为/1; 值为 1 时, 预分频值为/2, 最大为/16。

ADC16 转换时钟最大频率为 50MHz。

53.2.2 ADC 输入通道配置

ADC 的每一个输入通道都可以通过 SAMPLE_CFGx 寄存器来单独配置。

用户可以通过 SAMPLE_CFGx [SAMPLE_CLOCK_NUMBER] 和 [SAMPLE_CLOCK_NUMBER_SHIFT] 位来设置通道的采样时间。

采样时间为 $SAMPLE_CLOCK_NUMBER \times 2^{SAMPLE_CLOCK_NUMBER_SHIFT}$ 个时钟周期。采样时间最短为 1 个时钟周期。

此外，用户需要把 CONV_CFG1[CONVERT_CLOCK_NUMBER] 配置成 21，即转换时间为 21 个时钟周期，来达到 16 位转换精度。

如用户不需要 16 位精度，但希望更快得到结果，可以通过缩短转换时间来完成。

用户需同时改变 CONV_CFG1[CONVERT_CLOCK_NUMBER] 和 ADC16_CONFIG1[COV_END_CNT]。

COV_END_CNT = 21-CONVERT_CLOCK_NUMBER; CONVERT_CLOCK_NUMBER=21 时 ADC16 工作在完全的 16 位模式；

CONVERT_CLOCK_NUMBER=14 时 ADC16 大约工作在 12 位模式；

CONVERT_CLOCK_NUMBER=11 时 ADC16 大约工作在 10 位模式；

CONVERT_CLOCK_NUMBER= 9 时 ADC16 大约工作在 8 位模式；

其他数值也可工作，用户可根据精度和速度需求自由选择。

每个通道的转换时间是采样时间和转换时间的和。

53.2.3 读取转换模式

用户可以通过读取转换模式直观的读取 ADC 某个输入通道的转换结果。

适用于用户需要尽快知道某个通道的结果，在此之前无其他任务可做的情况。

当用户读取 BUS_RESULTx 寄存器时，就会触发一次对 ADC 输入 x 的转换。待转换完成以后，直接返回结果。

根据不同的 ADC 通道配置，返回转换结果的用时也会不同。

在 ADC 完成转换之前，ADC 会阻塞相关外设总线的访问，而由转换引起的阻塞时间可能会比较长。用户可以把 BUF_CFG0 [WAITDIS] 位置 1 来关闭总线阻塞，这时读 BUS_RESULTx 寄存器会直接返回上一次转换的结果。当 BUS_RESULTx [VALID] 位置 1 时，提示 ADC 转换完成，此时 BUS_RESULTx 寄存器中保存了最近一次的转换结果。

53.2.4 周期转换模式

用户可以通过周期转换模式要求 ADC 的一个或者多个输入通道进行周期性的转换。

适用于有定时转换的需求，或监控某个通道是否超过阈值。

用户可以通过 PRD_CFGx [PRD_CNT] 和 [PRESCALE] 寄存器位设置周期的长度，周期的长度具体为 $PRD_CNT \times PRESCALE$ ，每个 ADC 时钟周期，计数器都会-1，计数器计数到 0 时，即开始转换，同时计数器重载。

注意，把 PRD_CFGx [PRD_CNT] 位清 0 的话，表示关闭该输入的周期转换。

周期转换的结果保存在 PRD_RESULTx 寄存器里，软件能从 PRD_RESULTx 里读取到输入通道 x 的最近一次转换结果。

注意，PRD_RESULTx 总是保存 ADC 输入通道 x 最近一次的转换结果。PRD_RESULTx 不仅保存周期转换的结果，也保存其他转换模式的转换结果。

用户可以通过设置 PRD_THSHD_CFGx[THSHDH] 和 PRD_THSHD_CFGx[THSHDL] 对输入通道 x 的转换结果进行监测。一旦转换结果超出范围 (Result 大于 THSHDHx 或者 Result 小于 THSHDLx)，即会报警，相应的标志位 INT_STS[ADWDGx] 位会置 1，如果相应中断使能，还会产生中断。

注意，ADC 转换结果检测不限于周期转换模式，而是对所有读取模式都有效。如果设置的门限不正确，比如，把 THSHDHx 设为 0，那么每当通道转换结束，都会触发报警。

如果有多个通道同时计时到期需要开始转换，那么序号较小的输入通道会先转换。

53.2.5 序列转换模式

ADC 支持序列转换模式，在此模式下，ADC 可以按照预先编程好的顺序，对指定的输入通道逐一转换。

适用于对某一或者某几个通道，进行连续转换，数据量比较大的情况，比如测试信噪比或 ENOB。

用户可以通过依次配置 SEQ_QUEx 寄存器来指定序列的转换目标是哪个输入通道。SEQ_QUE0 [CHAN_NUM] 位域可以配置序列转换触发之后，第一次 AD 转换的通道序号；SEQ_QUE1 [CHNUM] 位域配置第二次 AD 转换的通道序号，以此类推，SEQ_QUE15 [CHNUM] 位配置第 16 次 AD 转换的通道序号。

此外，用户需要配置 SEQ_CFG0 [SEQ_LEN] 位，来指定转换序列的长度，ADC 的转换序列最长可达 16。

序列开始转换可以通过软件或者硬件触发：

- 用户通过软件，先把 SEQ_CFG0 [SW_TRIG_EN] 位置 1，再把 SEQ_CFG0 [SW_TRIG] 位置 1，即触发序列转换。
- SEQ_CFG0 [HW_TRIG_EN] 位置 1 以后，在 STRGI 上捕获到上升沿，即触发序列转换

一经触发，ADC 将按照顺序，根据 SEQ_QUE0 的配置开始转换输入通道，转换完成后，标志位 INT_STS [SEQ_CVC] (转换完成，conversion complete) 就会置 1。此时：

- 如果 SEQ_CFG0 [CONT_EN] 位置 1，ADC 会自动根据 SEQ_QUE1 的配置开始下一次 AD 转换，直到达到指定的序列长度 SEQ_QUE_n。
- 如果 SEQ_CFG0 [CONT_EN] 位清 0，ADC 等到下一次软件或者硬件触发，才会开始下一个通道的转换。

当 ADC 完成序列的全部转换 (长度由 SEQ_CFG0 [SEQ_LEN] 位设置) 后，标志位 INT_STS [SEQ_CMPT] (序列转换完成，Sequence Complete) 位会置 1。此时：

- 如果 SEQ_CFG0 [RESTART_EN] 位置 1，SEQ_CFG0 [CONT_EN] 位置 1，ADC 会自动根据 SEQ_QUEx 的配置，从 SEQ_QUE0 开始连续依次转换
- 如果 SEQ_CFG0 [RESTART_EN] 位置 0，SEQ_CFG0 [CONT_EN] 位置 1，ADC 在下次软件或者硬件触发后，会连续转换直到整个序列完成
- 如果 SEQ_CFG0 [CONT_EN] 位置 0，无论 SEQ_CFG0 [RESTART_EN] 位置 1 还是置 0，ADC 在下次软件或者硬件触发后，才会重新根据 SEQ_QUEx 的配置开始转换。

如果在 ADC 序列转换过程中，接收到新的序列转换触发信号，ADC 会忽略这个触发。如果是软件触发序列转换，此时，INT_STS [SEQ_SW_CFLCT] 位会置 1。如果是由 STRGI 引发的硬件触发序列转换，INT_STS [SEQ_HW_CFLCT] 位会置 1。

53.2.6 序列转换模式的 DMA

ADC 序列转换模式支持内置 DMA，可以直接把转换结果写入内存中用户指定的缓冲区。用户可以通过寄存器 SEQ_DMA_ADDR 配置目标地址，通过 SEQ_DMA_CFG [BUF_LEN] 设置数据区域长度。这样为 ADC 的序列转换结果配置了一个循环缓冲区。即：

第一次 AD 转换完成，DMA 会把转换结果写入 SEQ_DMA_ADDR，下一次 AD 转换的结果会写入 SEQ_DMA_ADDR + 4。之后每一次转换完成都会使指针地址持续累加，如果地址超出 SEQ_DMA_ADDR + BUF_LEN，那么 ADC 会重新向 SEQ_DMA_ADDR 指向的内存地址单元写入下一次 AD 转换的结果。

注意，DMA 每次会向内存写入 32 位（4 字节）数据，其中 16 位的 AD 转换结果位于 [15:0]。位 [31:16] 还包括了周期，序列编号，AD 输入通道序号等标志数据，方便软件解读 AD 转换的信息。

图 60 为序列转换模式，DMA 写入内存的数据格式。

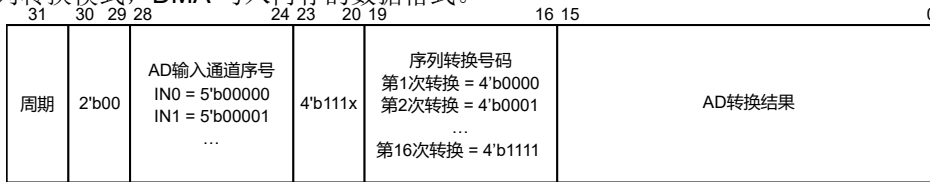


图 60: 序列转换模式数据格式

用户可以利用其中的周期（Cycle）位 [31] 来辅助判断 AD 转换结果的实时性。当 DMA 在内存的缓冲区中第一次写入转换结果时，该位会置 1。当写满整个缓冲区后，DMA 指针循环指向起始位置，这一轮该位会置 0。当 DMA 又一次写满缓冲区，指针第三次回到起始位置，这一轮周期（Cycle）位又会置 1。

为防止 DMA 覆盖掉缓冲区中没有被及时读取的数据，用户可以把 SEQ_DMA_CFG [STOP_EN] 位置 1，并设置 SEQ_DMA_CFG [STOP_POS] 位，以此标记最近一次软件读取转换结果的位置。DMA 在指针到达 SEQ_DMA_ADDR + STOP_POS 后，就不再将数据写入缓冲区。这次及之后的 AD 转换的结果会丢失，标志位 INT_STS [SEQ_DMAABT] 会置 1，如果打开对应中断，那么 ADC 会生成中断报警。

用户可以通过对 SEQ_DMA_CFG [DMA_RST] 位置 1 再清 0，复位整个转换序列。复位之后，ADC 在下一次软件或者硬件触发后，重新根据 SEQ_QUE0 的配置，开始序列转换。该位也会重置 DMA 的指针到 SEQ_DMA_ADDR 寄存器包含的地址。周期（Cycle）位也会重置到 1。

建议用户把 SEQ_DMA_CFG [DMA_RST] 位置 1 后，软件把内存中的缓冲区初始化清 0，之后再吧 SEQ_DMA_CFG [DMA_RST] 位清 0。

53.2.7 抢占转换模式

ADC 支持抢占转换模式，抢占转换是优先级最高的转换模式。

适用于电机控制系统，需要在指定时间对指定通道进行转换的实时性要求比较高的情况。

ADC 支持 12 组抢占转换序列，触发信号分别来自于芯片的片上互联模块，共 12 个抢占触发源。

用户可以通过寄存器 CONFIGx，分别配置这些抢占转换序列。

抢占转换可以通过软件或者硬件触发：

- 软件触发
 - 用户通过软件首先配置 TRG_SW_STA [TRIG_SW_INDEX] 来指定序列序号，0 代表序列 0A，1 代表序列 0B，以此类推，11 代表序列 3C
 - 用户再把 TRG_SW_STA [TRG_SW_STA] 位置 1，完成触发

- 在 PTRGIxA, PTRGIxB 或者 PTRGIxC 上捕获到上升沿, 即触发抢占序列 xA, xB 或 xC

用户首先需要通过 CONFIGx 寄存器的 [TRIG_LEN] 位配置抢占转换的序列长度, 序列长度最多为 4, 即每个触发最多可以触发一次长度为 4 的转换。

用户可以通过 CONFIGx 寄存器配置抢占转换的转换顺序, 配置寄存器的 [CHAN0], [CHAN1], [CHAN2], [CHAN3] 位域依次可以配置触发后的第 1, 2, 3, 4 次转换的 AD 输入通道号码。

抢占转换一旦开始, 就会根据 [TRIG_LEN] 的配置连续转换完成整个抢占序列。抢占序列的第 x 次转换完成后, 如果 CONFIGx 寄存器的 [INTENx] 位置 1, INT_STS [TRIG_CMPT] 标志位会置 1, 如果相应的中断控制位也置 1, ADC 就会生成中断。

如果在 ADC 抢占转换过程中, 接收到新的抢占转换触发信号, ADC 不会响应新的触发。但是会根据触发来源是软件还是硬件, 将 INT_STS [TRIG_SW_CFLICT] 标志位或者 INT_STS [TRIG_HW_CFLICT] 标志位置 1, 表示发生了抢占转换触发冲突, 如果对应的中断控制位置 1, ADC 会产生中断报警。

如果几个不同的抢占转换同时触发, ADC 会按以下次序优先响应:

组号较小的抢占转换, 如 PTRGI0A 优先于 PTRGI1A, 同组之间, xA 优先于 xB, xB 优先于 xC。如 PTRGI0A 优先于 PTRGI0B。同时 INT_STS [PTCHWCFLICT] 标志位置 1。

53.2.8 抢占转换模式的 DMA

ADC 抢占转换模式支持内置 DMA, 可以直接把转换结果写入内存中用户指定的缓冲区。

用户可以通过寄存器 TRG_DMA_ADDR 配置目标地址, 以此地址为基地址, ADC 会占用一块 192 字节的区域作为抢占转换结果的缓冲区。缓冲区分配如表 209:

序号	地址	描述
0	TRG_DMA_ADDR + 0x0	PTRGI0A 触发的第一次 AD 转换结果与附加信息
1	TRG_DMA_ADDR + 0x4	PTRGI0A 触发的第二次 AD 转换结果与附加信息
2	TRG_DMA_ADDR + 0x8	PTRGI0A 触发的第三次 AD 转换结果与附加信息
3	TRG_DMA_ADDR + 0xC	PTRGI0A 触发的第四次 AD 转换结果与附加信息
4	TRG_DMA_ADDR + 0x10	PTRGI0B 触发的第一次 AD 转换结果与附加信息
5	TRG_DMA_ADDR + 0x14	PTRGI0B 触发的第二次 AD 转换结果与附加信息
6	TRG_DMA_ADDR + 0x18	PTRGI0B 触发的第三次 AD 转换结果与附加信息
7	TRG_DMA_ADDR + 0x1C	PTRGI0B 触发的第四次 AD 转换结果与附加信息
8	TRG_DMA_ADDR + 0x20	PTRGI0C 触发的第一次 AD 转换结果与附加信息
9	TRG_DMA_ADDR + 0x24	PTRGI0C 触发的第二次 AD 转换结果与附加信息
10	TRG_DMA_ADDR + 0x28	PTRGI0C 触发的第三次 AD 转换结果与附加信息
11	TRG_DMA_ADDR + 0x2C	PTRGI0C 触发的第四次 AD 转换结果与附加信息
12	TRG_DMA_ADDR + 0x30	PTRGI1A 触发的第一次 AD 转换结果与附加信息
13	TRG_DMA_ADDR + 0x34	PTRGI1A 触发的第二次 AD 转换结果与附加信息
14	TRG_DMA_ADDR + 0x38	PTRGI1A 触发的第三次 AD 转换结果与附加信息
15	TRG_DMA_ADDR + 0x3C	PTRGI1A 触发的第四次 AD 转换结果与附加信息
16	TRG_DMA_ADDR + 0x40	PTRGI1B 触发的第一次 AD 转换结果与附加信息
17	TRG_DMA_ADDR + 0x44	PTRGI1B 触发的第二次 AD 转换结果与附加信息
18	TRG_DMA_ADDR + 0x48	PTRGI1B 触发的第三次 AD 转换结果与附加信息

序号	地址	描述
19	TRG_DMA_ADDR + 0x4C	PTRGI1B 触发的第四次 AD 转换结果与附加信息
20	TRG_DMA_ADDR + 0x50	PTRGI1C 触发的第一次 AD 转换结果与附加信息
21	TRG_DMA_ADDR + 0x54	PTRGI1C 触发的第二次 AD 转换结果与附加信息
22	TRG_DMA_ADDR + 0x58	PTRGI1C 触发的第三次 AD 转换结果与附加信息
23	TRG_DMA_ADDR + 0x5C	PTRGI1C 触发的第四次 AD 转换结果与附加信息
24	TRG_DMA_ADDR + 0x60	PTRGI2A 触发的第一次 AD 转换结果与附加信息
25	TRG_DMA_ADDR + 0x64	PTRGI2A 触发的第二次 AD 转换结果与附加信息
26	TRG_DMA_ADDR + 0x68	PTRGI2A 触发的第三次 AD 转换结果与附加信息
27	TRG_DMA_ADDR + 0x6C	PTRGI2A 触发的第四次 AD 转换结果与附加信息
28	TRG_DMA_ADDR + 0x70	PTRGI2B 触发的第一次 AD 转换结果与附加信息
29	TRG_DMA_ADDR + 0x74	PTRGI2B 触发的第二次 AD 转换结果与附加信息
30	TRG_DMA_ADDR + 0x78	PTRGI2B 触发的第三次 AD 转换结果与附加信息
31	TRG_DMA_ADDR + 0x7C	PTRGI2B 触发的第四次 AD 转换结果与附加信息
32	TRG_DMA_ADDR + 0x80	PTRGI2C 触发的第一次 AD 转换结果与附加信息
33	TRG_DMA_ADDR + 0x84	PTRGI2C 触发的第二次 AD 转换结果与附加信息
34	TRG_DMA_ADDR + 0x88	PTRGI2C 触发的第三次 AD 转换结果与附加信息
35	TRG_DMA_ADDR + 0x8C	PTRGI2C 触发的第四次 AD 转换结果与附加信息
36	TRG_DMA_ADDR + 0x90	PTRGI3A 触发的第一次 AD 转换结果与附加信息
37	TRG_DMA_ADDR + 0x94	PTRGI3A 触发的第二次 AD 转换结果与附加信息
38	TRG_DMA_ADDR + 0x98	PTRGI3A 触发的第三次 AD 转换结果与附加信息
39	TRG_DMA_ADDR + 0x9C	PTRGI3A 触发的第四次 AD 转换结果与附加信息
40	TRG_DMA_ADDR + 0xA0	PTRGI3B 触发的第一次 AD 转换结果与附加信息
41	TRG_DMA_ADDR + 0xA4	PTRGI3B 触发的第二次 AD 转换结果与附加信息
42	TRG_DMA_ADDR + 0xA8	PTRGI3B 触发的第三次 AD 转换结果与附加信息
43	TRG_DMA_ADDR + 0xAC	PTRGI3B 触发的第四次 AD 转换结果与附加信息
44	TRG_DMA_ADDR + 0xB0	PTRGI3C 触发的第一次 AD 转换结果与附加信息
45	TRG_DMA_ADDR + 0xB4	PTRGI3C 触发的第二次 AD 转换结果与附加信息
46	TRG_DMA_ADDR + 0xB8	PTRGI3C 触发的第三次 AD 转换结果与附加信息
47	TRG_DMA_ADDR + 0xBC	PTRGI3C 触发的第四次 AD 转换结果与附加信息

表 209: ADC 抢占转换 DMA 数据缓冲区分配

抢占转换触发后，按照触发来源以及在抢占转换序列中的序号，DMA 会把转换结果写入缓冲区对应的位置。

注意，DMA 每次会向内存写入 32 位（4 字节）数据，其中 16 位的 AD 转换结果位于 [15:0]。位 [31:16] 还包括了周期，序列编号，AD 输入通道序号等标志数据，方便软件解读 AD 转换的信息。

位 31 用于和软件的交互，软件可以在初始化缓冲区时将此位清零，在收到转换完成中断后读取结果时，需检查此位为高，确保 ADC 已经将新的结果写入缓冲区。

53.2.9 ADC 中断

ADC 支持以下中断：



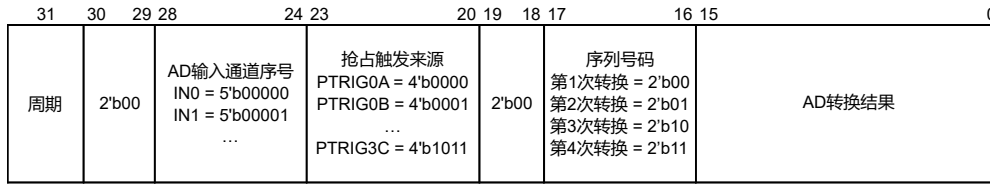


图 61: 抢占转换模式数据格式

- 在序列转换模式下，序列中某一次 AD 转换完成，INT_STS [SEQ_CVC] 位置 1
- 在序列转换模式下，整个序列转换完成，INT_STS[SEQ_CMPT] 位置 1
- ADC 序列转换进行中，软件触发序列转换，INT_STS[SEQ_SW_CFLCT] 位置 1
- ADC 序列转换进行中，硬件触发序列转换，INT_STS[SEQ_HW_CFLCT] 位置 1
- 在序列转换模式下，SEQ_DMA_CFG[STOP_EN] 位置 1，并设置 SEQ_DMA_CFG [STOP_POS] 位，DMA 在指针到达 SEQ_DMA_ADDR + STOP_POS 后，停止将数据写入缓冲区，标志位 INT_STS[SEQ_DMAABT] 位置 1
- 抢占转换模式下，抢占序列的第 x 次转换完成后，并且 CONFIGx 寄存器的 [INTENx] 位置 1，INT_STS[TRIG_CMPT] 位置 1
- ADC 序列抢占转换进行中，软件触发抢占转换，INT_STS[TRIG_SW_CFLICT] 位置 1
- ADC 序列抢占转换进行中，又收到抢占触发信号，或者多个抢占触发信号同时到达，INT_STS[TRIG_HW_CFLICT] 位置 1
- ADC 读取转换进行中，并且已将 BUF_CFG0 [WAITDIS] 位置 1，软件读取另一个 BUS_RESULT 寄存器，INT_STS [READ_CFLCT] 位置 1
- 当输入通道 x 的 AD 转换结果超出 THSHDx 寄存器设置的范围，即会报警，INT_STS [WDOG] 位置 1
- 序列转换和抢占转换的 DMA FIFO 溢出时，INT_STS[DMA_FIFO_FULL] 位置 1
- 序列转换和抢占转换的 DMA 对存储器写入 ADC 转换结果出错时，INT_STS [AHB_ERR] 位置 1

用户可以对 INT_STS 寄存器内的各个标志位写入 1 来把该标志位清 0。

ADC 可以通过 INT_EN 寄存器管理这些中断，如果对应的中断使能位置 1，那么标志位置 1 时，即表示产生了中断。

53.3 ADC16 寄存器列表

ADC16 的寄存器列表如下：

ADC0 base address: 0xF0010000

ADC1 base address: 0xF0014000

ADC2 base address: 0xF0018000

地址偏移	名称	描述	复位值
0x0000	CONFIG[TRG0A]	抢占模式配置寄存器	0x00000000
0x0004	CONFIG[TRG0B]	抢占模式配置寄存器	0x00000000
0x0008	CONFIG[TRG0C]	抢占模式配置寄存器	0x00000000
0x000C	CONFIG[TRG1A]	抢占模式配置寄存器	0x00000000
0x0010	CONFIG[TRG1B]	抢占模式配置寄存器	0x00000000
0x0014	CONFIG[TRG1C]	抢占模式配置寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0018	CONFIG[TRG2A]	抢占模式配置寄存器	0x00000000
0x001C	CONFIG[TRG2B]	抢占模式配置寄存器	0x00000000
0x0020	CONFIG[TRG2C]	抢占模式配置寄存器	0x00000000
0x0024	CONFIG[TRG3A]	抢占模式配置寄存器	0x00000000
0x0028	CONFIG[TRG3B]	抢占模式配置寄存器	0x00000000
0x002C	CONFIG[TRG3C]	抢占模式配置寄存器	0x00000000
0x0030	TRG_DMA_ADDR	抢占模式 DMA 地址寄存器	0x00000000
0x0400	BUS_RESULT[CHN0]	读取模式结果寄存器	0x00000000
0x0404	BUS_RESULT[CHN1]	读取模式结果寄存器	0x00000000
0x0408	BUS_RESULT[CHN2]	读取模式结果寄存器	0x00000000
0x040C	BUS_RESULT[CHN3]	读取模式结果寄存器	0x00000000
0x0410	BUS_RESULT[CHN4]	读取模式结果寄存器	0x00000000
0x0414	BUS_RESULT[CHN5]	读取模式结果寄存器	0x00000000
0x0418	BUS_RESULT[CHN6]	读取模式结果寄存器	0x00000000
0x041C	BUS_RESULT[CHN7]	读取模式结果寄存器	0x00000000
0x0420	BUS_RESULT[CHN8]	读取模式结果寄存器	0x00000000
0x0424	BUS_RESULT[CHN9]	读取模式结果寄存器	0x00000000
0x0428	BUS_RESULT[CHN10]	读取模式结果寄存器	0x00000000
0x042C	BUS_RESULT[CHN11]	读取模式结果寄存器	0x00000000
0x0430	BUS_RESULT[CHN12]	读取模式结果寄存器	0x00000000
0x0434	BUS_RESULT[CHN13]	读取模式结果寄存器	0x00000000
0x0438	BUS_RESULT[CHN14]	读取模式结果寄存器	0x00000000
0x043C	BUS_RESULT[CHN15]	读取模式结果寄存器	0x00000000
0x0500	BUF_CFG0	读取模式配置寄存器 0	0x00000000
0x0800	SEQ_CFG0	序列模式配置寄存器 0	0x00000000
0x0804	SEQ_DMA_ADDR	序列模式 DMA 地址寄存器	0x00000000
0x0808	SEQ_WR_ADDR	序列模式 DMA 指针寄存器	0x00000000
0x080C	SEQ_DMA_CFG	序列模式 DMA 配置寄存器	0x00000000
0x0810	SEQ_QUE[CFG0]	序列模式队列配置寄存器	0x00000000
0x0814	SEQ_QUE[CFG1]	序列模式队列配置寄存器	0x00000000
0x0818	SEQ_QUE[CFG2]	序列模式队列配置寄存器	0x00000000
0x081C	SEQ_QUE[CFG3]	序列模式队列配置寄存器	0x00000000
0x0820	SEQ_QUE[CFG4]	序列模式队列配置寄存器	0x00000000
0x0824	SEQ_QUE[CFG5]	序列模式队列配置寄存器	0x00000000
0x0828	SEQ_QUE[CFG6]	序列模式队列配置寄存器	0x00000000
0x082C	SEQ_QUE[CFG7]	序列模式队列配置寄存器	0x00000000
0x0830	SEQ_QUE[CFG8]	序列模式队列配置寄存器	0x00000000
0x0834	SEQ_QUE[CFG9]	序列模式队列配置寄存器	0x00000000
0x0838	SEQ_QUE[CFG10]	序列模式队列配置寄存器	0x00000000
0x083C	SEQ_QUE[CFG11]	序列模式队列配置寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0840	SEQ_QUEUE[CFG12]	序列模式队列配置寄存器	0x00000000
0x0844	SEQ_QUEUE[CFG13]	序列模式队列配置寄存器	0x00000000
0x0848	SEQ_QUEUE[CFG14]	序列模式队列配置寄存器	0x00000000
0x084C	SEQ_QUEUE[CFG15]	序列模式队列配置寄存器	0x00000000
0x0C00	PRD_CFG[CHN0][PRD_CFG]	周期模式配置寄存器	0x00000000
0x0C04	PRD_CFG[CHN0][PRD_THSHD_CFG]	转换结果监测配置寄存器	0x00000000
0x0C08	PRD_CFG[CHN0][PRD_RESULT]	周期模式结果寄存器	0x00000000
0x0C10	PRD_CFG[CHN1][PRD_CFG]	周期模式配置寄存器	0x00000000
0x0C14	PRD_CFG[CHN1][PRD_THSHD_CFG]	转换结果监测配置寄存器	0x00000000
0x0C18	PRD_CFG[CHN1][PRD_RESULT]	周期模式结果寄存器	0x00000000
0x0C20	PRD_CFG[CHN2][PRD_CFG]	周期模式配置寄存器	0x00000000
0x0C24	PRD_CFG[CHN2][PRD_THSHD_CFG]	转换结果监测配置寄存器	0x00000000
0x0C28	PRD_CFG[CHN2][PRD_RESULT]	周期模式结果寄存器	0x00000000
0x0C30	PRD_CFG[CHN3][PRD_CFG]	周期模式配置寄存器	0x00000000
0x0C34	PRD_CFG[CHN3][PRD_THSHD_CFG]	转换结果监测配置寄存器	0x00000000
0x0C38	PRD_CFG[CHN3][PRD_RESULT]	周期模式结果寄存器	0x00000000
0x0C40	PRD_CFG[CHN4][PRD_CFG]	周期模式配置寄存器	0x00000000
0x0C44	PRD_CFG[CHN4][PRD_THSHD_CFG]	转换结果监测配置寄存器	0x00000000
0x0C48	PRD_CFG[CHN4][PRD_RESULT]	周期模式结果寄存器	0x00000000
0x0C50	PRD_CFG[CHN5][PRD_CFG]	周期模式配置寄存器	0x00000000
0x0C54	PRD_CFG[CHN5][PRD_THSHD_CFG]	转换结果监测配置寄存器	0x00000000
0x0C58	PRD_CFG[CHN5][PRD_RESULT]	周期模式结果寄存器	0x00000000
0x0C60	PRD_CFG[CHN6][PRD_CFG]	周期模式配置寄存器	0x00000000
0x0C64	PRD_CFG[CHN6][PRD_THSHD_CFG]	转换结果监测配置寄存器	0x00000000
0x0C68	PRD_CFG[CHN6][PRD_RESULT]	周期模式结果寄存器	0x00000000
0x0C70	PRD_CFG[CHN7][PRD_CFG]	周期模式配置寄存器	0x00000000
0x0C74	PRD_CFG[CHN7][PRD_THSHD_CFG]	转换结果监测配置寄存器	0x00000000
0x0C78	PRD_CFG[CHN7][PRD_RESULT]	周期模式结果寄存器	0x00000000
0x0C80	PRD_CFG[CHN8][PRD_CFG]	周期模式配置寄存器	0x00000000
0x0C84	PRD_CFG[CHN8][PRD_THSHD_CFG]	转换结果监测配置寄存器	0x00000000
0x0C88	PRD_CFG[CHN8][PRD_RESULT]	周期模式结果寄存器	0x00000000
0x0C90	PRD_CFG[CHN9][PRD_CFG]	周期模式配置寄存器	0x00000000
0x0C94	PRD_CFG[CHN9][PRD_THSHD_CFG]	转换结果监测配置寄存器	0x00000000
0x0C98	PRD_CFG[CHN9][PRD_RESULT]	周期模式结果寄存器	0x00000000
0x0CA0	PRD_CFG[CHN10][PRD_CFG]	周期模式配置寄存器	0x00000000
0x0CA4	PRD_CFG[CHN10][PRD_THSHD_CFG]	转换结果监测配置寄存器	0x00000000
0x0CA8	PRD_CFG[CHN10][PRD_RESULT]	周期模式结果寄存器	0x00000000
0x0CB0	PRD_CFG[CHN11][PRD_CFG]	周期模式配置寄存器	0x00000000
0x0CB4	PRD_CFG[CHN11][PRD_THSHD_CFG]	转换结果监测配置寄存器	0x00000000
0x0CB8	PRD_CFG[CHN11][PRD_RESULT]	周期模式结果寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0CC0	PRD_CFG[CHN12][PRD_CFG]	周期模式配置寄存器	0x00000000
0x0CC4	PRD_CFG[CHN12][PRD_THSHD_CFG]	转换结果监测配置寄存器	0x00000000
0x0CC8	PRD_CFG[CHN12][PRD_RESULT]	周期模式结果寄存器	0x00000000
0x0CD0	PRD_CFG[CHN13][PRD_CFG]	周期模式配置寄存器	0x00000000
0x0CD4	PRD_CFG[CHN13][PRD_THSHD_CFG]	转换结果监测配置寄存器	0x00000000
0x0CD8	PRD_CFG[CHN13][PRD_RESULT]	周期模式结果寄存器	0x00000000
0x0CE0	PRD_CFG[CHN14][PRD_CFG]	周期模式配置寄存器	0x00000000
0x0CE4	PRD_CFG[CHN14][PRD_THSHD_CFG]	转换结果监测配置寄存器	0x00000000
0x0CE8	PRD_CFG[CHN14][PRD_RESULT]	周期模式结果寄存器	0x00000000
0x0CF0	PRD_CFG[CHN15][PRD_CFG]	周期模式配置寄存器	0x00000000
0x0CF4	PRD_CFG[CHN15][PRD_THSHD_CFG]	转换结果监测配置寄存器	0x00000000
0x0CF8	PRD_CFG[CHN15][PRD_RESULT]	周期模式结果寄存器	0x00000000
0x1000	SAMPLE_CFG[CHN0]	通道采样配置寄存器	0x00000000
0x1004	SAMPLE_CFG[CHN1]	通道采样配置寄存器	0x00000000
0x1008	SAMPLE_CFG[CHN2]	通道采样配置寄存器	0x00000000
0x100C	SAMPLE_CFG[CHN3]	通道采样配置寄存器	0x00000000
0x1010	SAMPLE_CFG[CHN4]	通道采样配置寄存器	0x00000000
0x1014	SAMPLE_CFG[CHN5]	通道采样配置寄存器	0x00000000
0x1018	SAMPLE_CFG[CHN6]	通道采样配置寄存器	0x00000000
0x101C	SAMPLE_CFG[CHN7]	通道采样配置寄存器	0x00000000
0x1020	SAMPLE_CFG[CHN8]	通道采样配置寄存器	0x00000000
0x1024	SAMPLE_CFG[CHN9]	通道采样配置寄存器	0x00000000
0x1028	SAMPLE_CFG[CHN10]	通道采样配置寄存器	0x00000000
0x102C	SAMPLE_CFG[CHN11]	通道采样配置寄存器	0x00000000
0x1030	SAMPLE_CFG[CHN12]	通道采样配置寄存器	0x00000000
0x1034	SAMPLE_CFG[CHN13]	通道采样配置寄存器	0x00000000
0x1038	SAMPLE_CFG[CHN14]	通道采样配置寄存器	0x00000000
0x103C	SAMPLE_CFG[CHN15]	通道采样配置寄存器	0x00000000
0x1104	CONV_CFG1	转换配置寄存器 1	0x00000000
0x1108	ADC_CFG0	ADC 配置寄存器 0	0x00000000
0x1110	INT_STS	状态寄存器	0x00000000
0x1114	INT_EN	中断使能寄存器	0x00000000
0x1200	ANA_CTRL0	模拟控制寄存器 0	0x00000000
0x1210	ANA_STATUS	模拟状态寄存器	0x00000000
0x1400	ADC16_PARAMS[ADC16_PARA00]	ADC16 参数寄存器	0x0000
0x1402	ADC16_PARAMS[ADC16_PARA01]	ADC16 参数寄存器	0x0000
0x1404	ADC16_PARAMS[ADC16_PARA02]	ADC16 参数寄存器	0x0000
0x1406	ADC16_PARAMS[ADC16_PARA03]	ADC16 参数寄存器	0x0000
0x1408	ADC16_PARAMS[ADC16_PARA04]	ADC16 参数寄存器	0x0000
0x140A	ADC16_PARAMS[ADC16_PARA05]	ADC16 参数寄存器	0x0000

地址偏移	名称	描述	复位值
0x140C	ADC16_PARAMS[ADC16_PARA06]	ADC16 参数寄存器	0x0000
0x140E	ADC16_PARAMS[ADC16_PARA07]	ADC16 参数寄存器	0x0000
0x1410	ADC16_PARAMS[ADC16_PARA08]	ADC16 参数寄存器	0x0000
0x1412	ADC16_PARAMS[ADC16_PARA09]	ADC16 参数寄存器	0x0000
0x1414	ADC16_PARAMS[ADC16_PARA10]	ADC16 参数寄存器	0x0000
0x1416	ADC16_PARAMS[ADC16_PARA11]	ADC16 参数寄存器	0x0000
0x1418	ADC16_PARAMS[ADC16_PARA12]	ADC16 参数寄存器	0x0000
0x141A	ADC16_PARAMS[ADC16_PARA13]	ADC16 参数寄存器	0x0000
0x141C	ADC16_PARAMS[ADC16_PARA14]	ADC16 参数寄存器	0x0000
0x141E	ADC16_PARAMS[ADC16_PARA15]	ADC16 参数寄存器	0x0000
0x1420	ADC16_PARAMS[ADC16_PARA16]	ADC16 参数寄存器	0x0000
0x1422	ADC16_PARAMS[ADC16_PARA17]	ADC16 参数寄存器	0x0000
0x1424	ADC16_PARAMS[ADC16_PARA18]	ADC16 参数寄存器	0x0000
0x1426	ADC16_PARAMS[ADC16_PARA19]	ADC16 参数寄存器	0x0000
0x1428	ADC16_PARAMS[ADC16_PARA20]	ADC16 参数寄存器	0x0000
0x142A	ADC16_PARAMS[ADC16_PARA21]	ADC16 参数寄存器	0x0000
0x142C	ADC16_PARAMS[ADC16_PARA22]	ADC16 参数寄存器	0x0000
0x142E	ADC16_PARAMS[ADC16_PARA23]	ADC16 参数寄存器	0x0000
0x1430	ADC16_PARAMS[ADC16_PARA24]	ADC16 参数寄存器	0x0000
0x1432	ADC16_PARAMS[ADC16_PARA25]	ADC16 参数寄存器	0x0000
0x1434	ADC16_PARAMS[ADC16_PARA26]	ADC16 参数寄存器	0x0000
0x1436	ADC16_PARAMS[ADC16_PARA27]	ADC16 参数寄存器	0x0000
0x1438	ADC16_PARAMS[ADC16_PARA28]	ADC16 参数寄存器	0x0000
0x143A	ADC16_PARAMS[ADC16_PARA29]	ADC16 参数寄存器	0x0000
0x143C	ADC16_PARAMS[ADC16_PARA30]	ADC16 参数寄存器	0x0000
0x143E	ADC16_PARAMS[ADC16_PARA31]	ADC16 参数寄存器	0x0000
0x1440	ADC16_PARAMS[ADC16_PARA32]	ADC16 参数寄存器	0x0000
0x1442	ADC16_PARAMS[ADC16_PARA33]	ADC16 参数寄存器	0x0000
0x1444	ADC16_CONFIG0	ADC16 配置寄存器 0	0x00000000
0x1460	ADC16_CONFIG1		0x00000000

表 210: ADC16 寄存器列表

53.4 ADC16 寄存器描述

ADC16 的寄存器详细说明如下：

53.4.1 CONFIG (0x0 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
TRIG_LEN		INTEN3	CHAN3					RSVD		INTEN2	CHAN2					RSVD		INTEN1	CHAN1					RSVD		QUEUE_EN	INTEN0	CHAN0				
WO		RW	RW					N/A		RW	RW					N/A		RW	RW					N/A		RW	RW	RW				
0	0	0	0	0	0	0	0	0	x	x	0	0	0	0	0	0	x	x	0	0	0	0	0	0	x	0	0	0	0	0	0	0

CONFIG [31:0]

位域	名称	描述
31-30	TRIG_LEN	抢占转换队列长度，0 表示队列包含 1 个转换，3 表示队列包含 4 个转换
29	INTEN3	第 4 次转换结束后中断使能，置 1 时，此次转换结束后 TRIG_COMPT 标志位置 1
28-24	CHAN3	第 4 次转换的通道号码
21	INTEN2	第 3 次转换结束后中断使能，置 1 时，此次转换结束后 TRIG_COMPT 标志位置 1
20-16	CHAN2	第 3 次转换的通道号码
13	INTEN1	第 2 次转换结束后中断使能，置 1 时，此次转换结束后 TRIG_COMPT 标志位置 1
12-8	CHAN1	第 2 次转换的通道号码
6	QUEUE_EN	抢占转换队列使能控制
5	INTEN0	第 1 次转换结束后中断使能，置 1 时，此次转换结束后 TRIG_COMPT 标志位置 1
4-0	CHAN0	第 1 次转换的通道号码

CONFIG 位域

53.4.2 TRG_DMA_ADDR (0x30)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
TRG_DMA_ADDR																RSVD																
RW																N/A																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x

TRG_DMA_ADDR [31:0]

位域	名称	描述
31-2	TRG_DMA_ADDR	抢占转换的 DMA 目标地址，抢占转换结束后，ADC 内置的 DMA 会将转换结果存入该位域指向的一块长度为 192 字节的缓冲区。

位域	名称	描述
----	----	----

TRG_DMA_ADDR 位域

53.4.3 BUS_RESULT (0x400 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD															VALID	CHAN_RESULT															
N/A															RO	RO															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

BUS_RESULT [31:0]

位域	名称	描述
16	VALID	转换结果有效提示位。如果 WAIT_DIS 位置 1，该位在读取转换结束后置 1，并在软件从结果寄存器读取转换结果后清 0。该位为 0 时，对读取转换结果寄存器的读操作会触发一次 AD 转换。如果 AD 转换过程中读取其他通道的读取转换结果寄存器，不会触发 AD 转换，只会返回旧的转换结果，并且 read_cflct 标志位会置 1。
15-0	CHAN_RESULT	读此位域会触发一次对应通道的 AD 转换。如果 WAIT_DIS 位置 1，读此位域会返回前一次 AD 转换结果，直到 VALID 位置 1 后，才能读到最近一次的转换结果。如果 WAIT_DIS 位置 0，读此位域会阻塞总线，直到 AD 完成转换之后返回转换结果。

BUS_RESULT 位域

53.4.4 BUF_CFG0 (0x500)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																WAIT_DIS															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0

BUF_CFG0 [31:0]

位域	名称	描述
0	WAIT_DIS	该位置 1 可以防止读取模式阻塞总线。

BUF_CFG0 位域

53.4.5 SEQ_CFG0 (0x800)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
CYCLE											RSVD											SEQ_LEN				RSVD		RESTART_EN	CONT_EN	SW_TRIG	SW_TRIG_EN	HW_TRIG_EN
RO											N/A											RW				N/A		RW	RW	WO	RW	RW
0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	x	x	x	0	0	0	0	0	

SEQ_CFG0 [31:0]

位域	名称	描述
31	CYCLE	序列模式 DMA 写内存的周期提示位，该位在每次 DMA 写内存后会翻转
11-8	SEQ_LEN	序列转换的队列长度，0 表示包含 1 次转换，0xF 表示包含 16 次转换
4	RESTART_EN	自动重新转换位，当此位与 CONT_EN 位都置 1 时，仅需 1 次触发，ADC 硬件会持续地循环转换整个序列
3	CONT_EN	连续转换位 1: ADC 在收到 1 次序列转换触发后，就会连续转换完整序列 0: ADC 在收到 1 次序列转换触发后，转换序列中的一个通道
2	SW_TRIG	序列转换软件触发位
1	SW_TRIG_EN	序列转换软件触发使能位
0	HW_TRIG_EN	序列转换硬件触发使能位

SEQ_CFG0 位域

53.4.6 SEQ_DMA_ADDR (0x804)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
TAR_ADDR																	RSVD															
RW																	N/A															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x

SEQ_DMA_ADDR [31:0]

位域	名称	描述
31-2	TAR_ADDR	序列转换 DMA 的目标地址

SEQ_DMA_ADDR 位域

53.4.7 SEQ_WR_ADDR (0x808)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD								SEQ_WR_POINTER																							
N/A								RO																							
x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

SEQ_WR_ADDR [31:0]

位域	名称	描述
23-0	SEQ_WR_POINTER	序列抓换 DMA 的写指针，每次 DMA 把转换结果写入内存后，硬件会自动更新该位 下一次写入的地址为 DDR + 4 * SEQ_WR_POINTER

SEQ_WR_ADDR 位域

53.4.8 SEQ_DMA_CFG (0x80C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD				STOP_POS								RSVD		DMA_RST		STOP_EN		BUF_LEN													
N/A				RW								N/A		RW		RW		RW													
x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0

SEQ_DMA_CFG [31:0]

位域	名称	描述
27-16	STOP_POS	DMA 停止位置位，如果 STOP_EN 位置 1，序列模式的 DMA 在写入到该位指定的位置后，就不再继续将结果写入内存。直到软件更新此位，指定新的停止写入位置。
13	DMA_RST	重置序列转换 DMA，置 1 后，序列转换 DMA 不再将转换结果写入内存，会把写内存指针重置到 TAR_ADDR，并把 cycle 位重置为 1
12	STOP_EN	该位置 1 后，序列模式 DMA 会在指针指向特定位置后，不再往内存写入转换结果
11-0	BUF_LEN	内存中分配给序列转换 DMA 的缓冲区长度。DMA 会在写满缓冲区后，重新从缓冲区头部写入新的转换结果 0 表示缓冲区大小为 4 Byte，0xFFF 表示缓冲区大小为 16 KB

SEQ_DMA_CFG 位域

53.4.9 SEQ_QUE (0x810 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																									SEQ_INT_EN	CHAN_NUM_4_0					
N/A																									RW	RW					
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0

SEQ_QUE [31:0]

位域	名称	描述
5	SEQ_INT_EN	本次转换完成后中断使能，置 1 后，此次转换完成后 SEQ_CVC 标志位置 1
4-0	CHAN_NUM_4_0	本次转换的通道序号

SEQ_QUE 位域

53.4.10 PRD_CFG[PRD_CFG] (0xC00 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD												PRESCALE				PRD																
N/A												RW				RW																
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PRD_CFG[PRD_CFG] [31:0]

位域	名称	描述
12-8	PRESCALE	周期模式周期长度的预分频 0: 1* PRD 1: 2* PRD 2: 4* PRD 15: 32K* PRD 31: 2G* PRD PRD 为分频前的 adc 时钟，默认为 AHB 时钟
7-0	PRD	周期模式的周期长度，0 表示关闭周期模式 单位由 prescale 决定

PRD_CFG[PRD_CFG] 位域

53.4.11 PRD_CFG[PRD_THSHD_CFG] (0xC04 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
THSHDH																THSHDL															
RW																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PRD_CFG[PRD_THSHD_CFG] [31:0]

位域	名称	描述
31-16	THSHDH	监测上限，当转换结果超过上限时，WDOG 标志位置 1
15-0	THSHDL	监测下限，当转换结果低于下限时，WDOG 标志位置 1

PRD_CFG[PRD_THSHD_CFG] 位域

53.4.12 PRD_CFG[PRD_RESULT] (0xC08 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																CHAN_RESULT															
N/A																RO															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PRD_CFG[PRD_RESULT] [31:0]

位域	名称	描述
15-0	CHAN_RESULT	周期模式转换结果，周期模式下，该位会周期性得更新 AD 转换结果，如果对应 AD 通道由其他转换模式触发，转换结果也会存放到该位域

PRD_CFG[PRD_RESULT] 位域

53.4.13 SAMPLE_CFG (0x1000 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																					SAMPLE_CLOCK_NUMBER_SHIFT			SAMPLE_CLOCK_NUMBER							
N/A																					RW			RW							
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0

SAMPLE_CFG [31:0]

位域	名称	描述
11-9	SAMPLE_CLOCK_NUMBER_SHIFT	采样长度左移位数 1: sample_clock_number«1
8-0	SAMPLE_CLOCK_NUMBER	采样长度，以 ADC 时钟为单位

SAMPLE_CFG 位域

53.4.14 CONV_CFG1 (0x1104)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																					CONVERT_CLOCK_NUMBER				CLOCK_DIVIDER						
N/A																					RW				RW						
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0

CONV_CFG1 [31:0]

位域	名称	描述
8-4	CONVERT_CLOCK_NUMBER	AD 转换时间长度，单位为 ADC 时钟周期 当 ADC 转换精度为 16 位时，应设为 21，对应于 22 个时钟周期 用户可以设置更小的值，以达到更快的转换速度，但是精度会下降，设置其他值时需同时配置 adc16_config1.con_end_cnt

位域	名称	描述
3-0	CLOCK_DIVIDER	ADC 时钟分频位，ADC 时钟与总线时钟比率 0: 1:1 1: 1:2 2: 1:3

CONV_CFG1 位域

53.4.15 ADC_CFG0 (0x1108)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
SEL_SYNC_AHB	RSVD	ADC_AHB_EN	RSVD	CONVERT_DURATION																RSVD										PORT3_REALTIME		
RW	N/A	RW	N/A	RW																N/A										RW		
0	x	0	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	0

ADC_CFG0 [31:0]

位域	名称	描述
31	SEL_SYNC_AHB	1: ADC 时钟与总线时钟同步，此位置 1 时，ADC 时钟必须与总线时钟相同
29	ADC_AHB_EN	1: 允许序列转换和抢占转换的 DMA 把转换结果写入内存
27-12	CONVERT_DURATION	
0	PORT3_REALTIME	

ADC_CFG0 位域

53.4.16 INT_STS (0x1110)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
TRIG_CMPT	TRIG_SW_CFLCT	TRIG_HW_CFLCT	READ_CFLCT	SEQ_SW_CFLCT	SEQ_HW_CFLCT	SEQ_DMAABT	SEQ_CMPT	SEQ_CVC	DMA_FIFO_FULL	AHB_ERR	RSVD										WDOG											
W1C	W1C	RW	W1C	W1C	RW	W1C	W1C	W1C	RW	RW	N/A										W1C											
0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

INT_STS [31:0]

位域	名称	描述
31	TRIG_CMPT	抢占转换完成标志位
30	TRIG_SW_CFLCT	软件触发抢占转换冲突标志位
29	TRIG_HW_CFLCT	硬件触发抢占转换冲突标志位
28	READ_CFLCT	读取转换冲突位，如果 WAIT_DIS 位置 1，在 AD 转换进行中，软件读取其他通道的读取结果寄存器后，该位置 1
27	SEQ_SW_CFLCT	软件触发序列转换冲突标志位
26	SEQ_HW_CFLCT	硬件触发序列转换冲突标志位
25	SEQ_DMAABT	序列模式 DMA 放弃标志位，当 STOP_EN 位置 1，并且 DMA 写入到 STOP_POS 指定的停止位置后，该位置 1
24	SEQ_CMPT	序列模式队列完成标志位
23	SEQ_CVC	序列模式单次转换完成标志位，对应的 SEQ_INT_EN 位置 1 后，才会置 1
22	DMA_FIFO_FULL	序列模式或抢占模式 DMA 内部 FIFO 满标志位，DMA 的目标存储器写入速率不足时可能置 1
21	AHB_ERR	序列模式或抢占模式 DMA 错误标志位，如目标地址为非法地址时可能置 1
13-0	WDOG	AD 转换结果监测看门狗标志位

INT_STS 位域

53.4.17 INT_EN (0x1114)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TRIG_CMPT	TRIG_SW_CFLCT	TRIG_HW_CFLCT	READ_CFLCT	SEQ_SW_CFLCT	SEQ_HW_CFLCT	SEQ_DMAABT	SEQ_CMPT	SEQ_CVC	DMA_FIFO_FULL	AHB_ERR	RSVD						WDOG														
W1C	W1C	RW	W1C	W1C	RW	W1C	W1C	W1C	RW	RW	N/A						W1C														
0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	

INT_EN [31:0]

位域	名称	描述
31	TRIG_CMPT	抢占转换完成标志位中断使能位
30	TRIG_SW_CFLCT	软件触发抢占转换冲突标志位中断使能位
29	TRIG_HW_CFLCT	硬件触发抢占转换冲突标志位中断使能位
28	READ_CFLCT	读取转换冲突位中断使能位
27	SEQ_SW_CFLCT	软件触发序列转换冲突标志位中断使能位
26	SEQ_HW_CFLCT	硬件触发序列转换冲突标志位中断使能位
25	SEQ_DMAABT	序列模式 DMA 放弃标志位中断使能位
24	SEQ_CMPT	序列模式队列完成标志位中断使能位
23	SEQ_CVC	序列模式单次转换完成标志位中断使能位

位域	名称	描述
22	DMA_FIFO_FULL	序列模式或抢占模式 DMA 内部 FIFO 满标志位中断使能位
21	AHB_ERR	序列模式或抢占模式 DMA 错误标志位中断使能位
13-0	WDOG	AD 转换结果监测看门狗标志位中断使能位

INT_EN 位域

53.4.18 ANA_CTRL0 (0x1200)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												ADC_CLK_ON	RSVD												STARTCAL	RSVD					
N/A												RW	N/A												RW	N/A					
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	x	x	x	x	x	x	0	x	x

ANA_CTRL0 [31:0]

位域	名称	描述
12	ADC_CLK_ON	在写入任意 ADC16_* 寄存器前，该位必须置 1
2	STARTCAL	1: 开始校正

ANA_CTRL0 位域

53.4.19 ANA_STATUS (0x1210)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												CALON	RSVD																		
N/A												RW	N/A																		
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	x	x	x	x

ANA_STATUS [31:0]

位域	名称	描述
7	CALON	校正提示位 1: ADC16 校正进行中

ANA_STATUS 位域

53.4.20 ADC16_PARAMS (0x1400 + 0x2 * n)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PARAM_VAL															
RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ADC16_PARAMS [15:0]

位域	名称	描述
15-0	PARAM_VAL	ADC16 校正参数

ADC16_PARAMS 位域

53.4.21 ADC16_CONFIG0 (0x1444)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD						TEMPSNS_EN	REG_EN	BANDGAP_EN	CAL_AVG_CFG			RSVD				PREEMPT_EN	CONV_PARAM															
N/A						RW	RW	RW	RW			N/A				RW	RW															
x	x	x	x	x	x	0	0	0	0	0	0	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ADC16_CONFIG0 [31:0]

位域	名称	描述
25	TEMPSNS_EN	1: 打开温度传感器
24	REG_EN	1: 打开稳压器
23	BANDGAP_EN	1: 打开 Bandgap
22-20	CAL_AVG_CFG	用于校正结果平均 0: 1 轮 1: 2 轮 2: 4 轮 5: 32 轮 其他: 保留
14	PREEMPT_EN	1: 使能抢占转换抢占功能, 抢占转换可以打断进行中的其他模式转换过程
13-0	CONV_PARAM	AD 转换参数

ADC16_CONFIG0 位域

53.4.22 ADC16_CONFIG1 (0x1460)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												COV_END_CNT				RSVD															
N/A												RW				N/A															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	x	x	x	x	x	x	x	x

ADC16_CONFIG1 [31:0]

位域	名称	描述
12-8	COV_END_CNT	AD 转换结束计数器，当使用完全 16 位精度时，此位为默认 0； 如果减小转换时间，除需将 conv_cfg1.convert_clock_number 配置为小于 21 的值外，还需配置此位： conv_end_cnt=21-convert_clock_number

ADC16_CONFIG1 位域

54 模拟比较器 ACMP

本章节介绍模拟比较器 ACMP 的功能和特性。

54.1 特性总结

模拟比较器 ACMP 的主要特性如下：

- 3.0 至 3.6V 工作
- 支持轨到轨输入
- 可编程滞回
- 支持窗口模式输出
- 支持对输出进行数字滤波
- 支持生成中断
- 支持 DMA
- 内置 8bit DAC

54.2 功能描述

本章节描述模拟比较器 ACMP 的功能。

比较器可以用来比较 PIN 和 MIN 这两个模拟输入信号，当 PIN 的电压高于 MIN 电压时，模拟器输出逻辑 1。反之，当 PIN 的电压低于于 MIN 电压时，模拟器输出逻辑 0。

54.2.1 ACMP 输入配置

用户可以通过配置比较器的 CFG[PINSEL] 位，选择 PIN 的输入来源：

- IN0，固定连接到 DAC_OUT
- IN1
- IN2
- IN3
- IN4
- IN5
- IN6
- IN7

用户可以通过配置比较器的 CFG[MINSEL] 位，选择 MIN 的输入来源：

- IN0，固定连接到 DAC_OUT
- IN1
- IN2
- IN3
- IN4
- IN5
- IN6
- IN7

用户可以通过配置 CFG[HYST] 位来设置比较器的滞回 (hysteresis)。比较器支持 4 个不同水平的滞回。

54.2.2 ACMP 输出控制

ACMP 的输出 OUT 反映了 2 个输入之间电压大小关系。用户也可以通过比较器控制逻辑对输出进行一定的干预。

用户可以通过 CFG[OPOL] 位，对输出取反。

用户可以对比较器输出进行数字滤波，当 CFG[FLTBYPS] 置 0 时，数字滤波器有效，置 1 时，数字滤波器无效。

当数字滤波器有效时，用户配置 CFG[FLTMODE] 可以指定滤波器的工作模式：

- 3'b000，旁路模式，数字滤波器关闭
- 3'b100，滤刺模式，滤波器输入翻转后，输出也会立即翻转，之后会在一定时间内无视滤波器的输入。这个模式下，滤波器输出会紧随输入，同时会避免输出信号出现毛刺。
- 3'b101，延时滤波器，滤波器输入翻转后需要保持一定时间，滤波器输出才会翻转
- 3'b110，滤峰模式，滤波器输入置逻辑 1 后，需要保持一定时间，滤波器输出才会置逻辑 1，而滤波器输入置 0，滤波器输出会立即置 0，这个模式的目的是滤除不够长的输入波峰。
- 3'b111，滤谷模式，滤波器输入置逻辑 0 后，需要保持一定时间，滤波器输出才会置逻辑 0，而滤波器输入置 1，滤波器输出会立即置 1，这个模式的目的是滤除不够长的输入波谷。

用户可以通过 CFG[FLTLEN] 位，配置滤波器的长度。

用户可以通过 CFG[WINEN] 位，打开输出的窗口模式。窗口模式下，即 CFG [WINEN] 位置 1 时，在 ACMP 的 WIN 输入为逻辑 0 时，比较器始终输出逻辑 0，在 WIN 输入为逻辑 1 时，比较器输出正常。

54.2.3 ACMP 工作模式

ACMP 支持高性能模式和常规模式这两种工作模式。用户将 CFG[HPMODE] 位置 1，即可将 ACMP 设置为高性能模式。在高性能模式下，ACMP 的输出延时比常规模式更小，但是功耗更高。

54.2.4 中断和 DMA

ACMP 可以在输出的上升沿，下降沿，或者双边沿时产生中断，用户可以配置 IRQEN[REDGEN] 和 IRQEN[FEDGEN] 位来打开或者关闭相应的中断请求。

同样的，CMP 可以在输出的上升沿，下降沿，或者双边沿时产生 DMA 请求，用户可以配置 DMAEN[REDGEN] 和 IRQEN[FEDGEN] 位来打开或者关闭相应的 DMA 请求。

54.3 ACMP 寄存器列表

ACMP 的寄存器列表如下：

ACMP base address: 0xF0020000

地址偏移	名称	描述	复位值
0x0000	CHANNEL[CHN0][CFG]	配置寄存器	0x00000000
0x0004	CHANNEL[CHN0][DACCFG]	DAC 配置寄存器	0x00000000
0x0010	CHANNEL[CHN0][SR]	状态寄存器	0x00000000
0x0014	CHANNEL[CHN0][IRQEN]	中断请求使能寄存器	0x00000000
0x0018	CHANNEL[CHN0][DMAEN]	DMA 请求使能寄存器	0x00000000
0x0020	CHANNEL[CHN1][CFG]	配置寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0024	CHANNEL[CHN1][DACCFG]	DAC 配置寄存器	0x00000000
0x0030	CHANNEL[CHN1][SR]	状态寄存器	0x00000000
0x0034	CHANNEL[CHN1][IRQEN]	中断请求使能寄存器	0x00000000
0x0038	CHANNEL[CHN1][DMAEN]	DMA 请求使能寄存器	0x00000000
0x0040	CHANNEL[CHN2][CFG]	配置寄存器	0x00000000
0x0044	CHANNEL[CHN2][DACCFG]	DAC 配置寄存器	0x00000000
0x0050	CHANNEL[CHN2][SR]	状态寄存器	0x00000000
0x0054	CHANNEL[CHN2][IRQEN]	中断请求使能寄存器	0x00000000
0x0058	CHANNEL[CHN2][DMAEN]	DMA 请求使能寄存器	0x00000000
0x0060	CHANNEL[CHN3][CFG]	配置寄存器	0x00000000
0x0064	CHANNEL[CHN3][DACCFG]	DAC 配置寄存器	0x00000000
0x0070	CHANNEL[CHN3][SR]	状态寄存器	0x00000000
0x0074	CHANNEL[CHN3][IRQEN]	中断请求使能寄存器	0x00000000
0x0078	CHANNEL[CHN3][DMAEN]	DMA 请求使能寄存器	0x00000000

表 211: ACMP 寄存器列表

54.4 ACMP 寄存器描述

ACMP 的寄存器详细说明如下:

54.4.1 CHANNEL[CFG] (0x0 + 0x20 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
HYST	DACEN	HPMODE	CMPEN	MINSEL	RSVD	PINSEL	CMPOEN	FLTBYPS	WINEN	OPOL	FLTMODE	SYNCEN	FLTLEN																		
RW	RW	RW	RW	RW	N/A	RW	RW	RW	RW	RW	RW	RW	RW																		
0	0	0	0	0	0	0	0	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CHANNEL[CFG] [31:0]

位域	名称	描述
31-30	HYST	比较器滞回设置位 00: 滞回值 0 01: 滞回值 1 10: 滞回值 2 11: 滞回值 3
29	DACEN	DAC 使能位 0: DAC 关闭 1: DAC 使能

位域	名称	描述
28	HPMODE	高性能使能位 0: 高性能模式关闭 1: 高性能模式打开
27	CMPEN	比较器使能位 0: 比较器关闭 1: 比较器打开
26-24	MINSEL	MIN 选择 从比较器输入信号和 DAC 输出中选择一个作为 MIN
22-20	PINSEL	PIN 选择 从比较器输入信号和 DAC 输出中选择一个作为 PIN
19	CMPOEN	比较器输出使能位 0: 比较器输出关闭 1: 比较器输出打开
18	FLTBYPS	比较器输出滤波器旁路 0: 比较器输出会经过数字滤波 1: 比较器输出不经过数字滤波
17	WINEN	比较器窗口模式使能位 0: 比较器窗口模式关闭 1: 比较器窗口模式使能
16	OPOL	比较器输出取反位 0: 比较器输出不变 1: 比较器输出取反
15-13	FLTMODE	此位域定义了比较器输出滤波器的模式 000: 旁路模式 100: 滤刺模式 101: 延时滤波器 110: 滤峰模式 111: 滤谷模式
12	SYNCEN	比较器输出时钟同步使能位 0: 比较器输出不与比较器时钟同步 1: 比较器输出与比较器时钟同步
11-0	FLTLEN	比较器输出滤波器的长度，单位是时钟周期

CHANNEL[CFG] 位域

54.4.2 CHANNEL[DACCFG] (0x4 + 0x20 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD												DACCFG																			
N/A												RW																			

55 数模转换器 DAC

本章节介绍数模转换器 DAC 的功能和特性。

55.1 特性总结

数模转换器 DAC 的主要特性如下：

- 最大 1MHz, 12bit
- 两个时钟域: AHB, DAC
- 内置 16 位分频器, 可以将 DAC 时钟分频至小于等于 1MHz 的数据输出频率。
- 支持直接模式, 阶梯模式和内存模式
- 内置 DMA
- 支持中断, DMA 请求

55.2 功能描述

本章节描述数模转换器 DAC 的功能。

55.2.1 直接模式

用户通过写 12 位寄存器, 直接输出所需电压。

55.2.2 阶梯模式

DAC 输出电压从起始值到终止值。

- 可以递增或递减;
- 每次阶梯值可配;
- 到达终止值后, 可配置停在终止值, 或者回到起始值继续;
- 支持 4 组阶梯配置, 每组可以独立配置起止值, 阶梯值, 循环模式, 递增递减等;

55.2.3 内存模式

DAC 内置 DMA 可以从指定存储空间中读出一段数据, 从 DAC 输出;

DMA 按 32 位从存储空间读出数据, 每笔 32 位数据可以配置成一个或两个 DAC 输出数据;

用户可以配置两个存储空间, 每个最大 1M 字节, 支持最多 512K 个点, DAC 控制器读完一个后自动从另一个读取数据。

55.2.4 触发控制

阶梯模式和内存模式, 都可以由软件或硬件触发使能, 使能后根据配置的 DAC 输出频率输出数据;

- 软件触发: 软件寄存器触发;
- 硬件触发: 通过配置互联管理器产生硬件触发;

55.2.5 中断, DMA 请求

内存模式时, 支持在每个存储空间结束时发出中断或者 DMA 请求。

55.2.6 时钟控制

DAC 输入有两个时钟，APB 和 DAC 时钟，APB 时钟用于 CPU 读写配置寄存器，以及内部 DMA 在内存模式时通过 AHB 读数据；

DAC 时钟用于模拟电路控制，以及输出数据频率控制；

用户需要配置 `dac_cfg1.div_cfg`，配置 DAC 输出数据频率；

模拟电路需要一个时钟锁存 DAC 输出数据，直接模式时，用户需要设置 `dac_cfg1.ana_clk_en` 来打开此时钟；阶梯模式和内存模式时无需配置。

55.3 DAC 寄存器

DAC 的寄存器列表如下：

DAC0 base address: 0xF0024000

DAC1 base address: 0xF0028000

地址偏移	名称	描述	复位值
0x0000	CFG0	配置寄存器 0	0x00000000
0x0004	CFG1	配置寄存器 1	0x00010000
0x0008	CFG2	配置寄存器 2	0x00000000
0x0010	STEP_CFG[STEP0]	Step0 寄存器	0x00000000
0x0014	STEP_CFG[STEP1]	Step0 寄存器	0x00000000
0x0018	STEP_CFG[STEP2]	Step0 寄存器	0x00000000
0x001C	STEP_CFG[STEP3]	Step0 寄存器	0x00000000
0x0020	BUF_ADDR[BUF0]	Buffer 地址寄存器 0	0x00000000
0x0024	BUF_ADDR[BUF1]	Buffer 地址寄存器 1	0x00000000
0x0028	BUF_LENGTH	Buffer 长度寄存器	0x00000000
0x0030	IRQ_STS	状态寄存器	0x00000000
0x0034	IRQ_EN	中断使能寄存器	0x00000000
0x0038	DMA_EN	DMA 使能寄存器	0x00000000
0x0040	ANA_CFG0	模拟配置寄存器 0	0x00000030
0x0044	CFG0_BAK	配置寄存器 0 备份寄存器	0x00000000
0x0048	STATUS0	Status0 寄存器	0x00000000

表 212: DAC 寄存器列表

55.4 DAC 寄存器详细信息

DAC 的寄存器详细说明如下：

55.4.1 CFG0 (0x0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD				SW_DAC_DATA												RSVD				DMA_AHB_EN	SYNC_MODE	TRIG_MODE	HW_TRIG_EN	DAC_MODE	BUF_DATA_MODE	HBURST_CFG					
N/A				WO												N/A				WO	WO	WO	WO	WO	WO	WO					
x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0

CFG0 [31:0]

位域	名称	描述
27-16	SW_DAC_DATA	直接模式下使用的 DAC 数据 (dac_mode==2'b10)
9	DMA_AHB_EN	<p>设置为启用内部 DMA，如果 FIFO 中有足够的空间，它将读取一个突发。在设置此位之前，用户应配置正确的缓冲区起始地址和长度。</p> <p>仅在缓冲区模式下使用。</p>
8	SYNC_MODE	<p>1: 同步 clk_dac 和 clk_ahb 在同步模式下，所有硬件触发信号都是脉冲信号，可以获得更快的响应；</p> <p>0: 异步 clk_dac 和 clk_ahb 所有硬件触发信号应为电平信号，并应超过一个 DAC 时钟周期，用于获得准确的输出频率（无法从 AHB 时钟分频得到的频率）</p>
7	TRIG_MODE	<p>0: 单模， 一个触发脉冲将一个 12 位数据发送到 DAC 模拟模块；</p> <p>1: 连续模式， 如果设置了触发信号（SW 或 HW），如果 FIFO 不为空，DAC 将发送数据，如果触发信号清除，DAC 将停止发送数据。</p>
6	HW_TRIG_EN	设置为使用来自 trigger_mux 的触发信号，在单模下，用户应将其配置为脉冲，在连续模式下，配置为电平
5-4	DAC_MODE	<p>00: 直接模式，DAC 输出固定配置数据（来自 sw_dac_data）</p> <p>01: 步进模式，DAC 输出从 start_point 到终点，具有配置的步进，可以升步或降步</p> <p>10: 缓冲模式，从缓冲器读取数据，然后输出到模拟模块，如果本地 FIFO 中有足够的空间，内部 DMA 将加载下一个突发，</p>
3	BUF_DATA_MODE	<p>缓冲区模式的数据结构，</p> <p>0: 每 32 位数据包含 2 个点，b11: 0 对应第一个点，b27: 16 对应第二个点。</p> <p>1: 每 32 位数据包含 1 个点，b11: 0 对应第一个点</p>
2-0	HBURST_CFG	<p>AC 仅支持以下固定突发</p> <p>000-单; 011-INCR4; 101: INCR8</p> <p>其他: 保留</p>

CFG0 位域

55.4.2 CFG1 (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD													ANA_CLK_EN	ANA_DIV_CFG		DIV_CFG															
N/A													RW	RW	RW																
x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CFG1 [31:0]

位域	名称	描述
18	ANA_CLK_EN	设置为启用模拟时钟（除以 ana_div_cfg） 直接模式需要设置此位
17-16	ANA_DIV_CFG	
15-0	DIV_CFG	DAC 输出速率分频比，应配置为小于 1MHz 的数据速率。用于步进模式和缓冲模式

CFG1 位域

55.4.3 CFG2 (0x8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																							DMA_RST1	DMA_RST0	FIFO_CLR	BUF_SW_TRIG	STEP_SW_TRIG3	STEP_SW_TRIG2	STEP_SW_TRIG1	STEP_SW_TRIG0	
N/A																							WO	WO	WO	RW	RW	RW	RW	RW	
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

CFG2 [31:0]

位域	名称	描述
7	DMA_RST1	重置 dma 读取指针到 buf1_start_addr; 如果同时设置 dma_rst0 与 dma_rst1, 将设置为 buf0_start_addr 当用户使用 dma_rst*, 可以设置 fifo_clr 位.
6	DMA_RST0	重置 dma 读取指向 buf0_start_addr
5	FIFO_CLR	清除 FIFO 内容（将读/写指针都设置为 0）
4	BUF_SW_TRIG	软件触发缓冲模式，硬件自动清除
3	STEP_SW_TRIG3	步进模式软件触发 3，硬件自动清除
2	STEP_SW_TRIG2	步进模式软件触发 2，硬件自动清除

位域	名称	描述
1	STEP_SW_TRIG1	步进模式软件触发 1, 硬件自动清除
0	STEP_SW_TRIG0	步进模式软件触发 0, 硬件自动清除

CFG2 位域

55.4.4 STEP_CFG (0x10 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD		ROUND_MODE	UP_DOWN	END_POINT								STEP_NUM				START_POINT															
N/A		RW	RW	RW								RW				RW															
x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

STEP_CFG [31:0]

位域	名称	描述
29	ROUND_MODE	步进模式工作方式: 0: 在终点处停止; 1: 重新加载起点, 再次步进
28	UP_DOWN	0 表示向上, 1 表示向下
27-16	END_POINT	结束点
15-12	STEP_NUM	在每个 DAC 时钟周期内, 输出数据变化的 step_num。例如: 如果 step_num=3, 则输出数据序列为 0, 3, 6, 9... 注意: 如果 step_num 不是 1, 用户应确保可以访问 end_point 如果 step_num 为 0, 则输出数据将始终位于起点
11-0	START_POINT	起始点

STEP_CFG 位域

55.4.5 BUF_ADDR (0x20 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BUF_START_ADDR																											RSVD	BUF_STOP			
RW																											N/A	RW			
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	0

BUF_ADDR [31:0]

位域	名称	描述
31-2	BUF_START_ADD R	缓冲区起始地址，应为 4 字节对齐 AHB 突发不能跨越 1K 字节边界，用户应配置地址/长度/突发以避免此类问题。
0	BUF_STOP	设置此位硬件会在缓冲区 0 末尾停止读取数据

BUF_ADDR 位域

55.4.6 BUF_LENGTH (0x28)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BUF1_LEN																BUF0_LEN															
RW																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

BUF_LENGTH [31:0]

位域	名称	描述
31-16	BUF1_LEN	缓冲区 1 长度，单位为 32 位（4 字节），一个缓冲区最大 256K 字节
15-0	BUF0_LEN	缓冲区 0 长度，单位为 32 位（4 字节），一个缓冲区最大 256K 字节

BUF_LENGTH 位域

55.4.7 IRQ_STS (0x30)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																								STEP_CMPT	AHB_ERROR	FIFO_EMPTY	BUF1_CMPT	BUF0_CMPT			
N/A																								W1C	W1C	W1C	W1C	W1C			
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	

IRQ_STS [31:0]

位域	名称	描述
4	STEP_CMPT	步进模式结束中断状态位，写 1 清零
3	AHB_ERROR	如果 hresp==2'b01（错误）则设置此中断位，写 1 清零
2	FIFO_EMPTY	缓冲模式下，缓冲区空中断状态位，写 1 清零
1	BUF1_CMPT	缓冲模式下，缓冲区 1 完成中断状态位，写 1 清零
0	BUF0_CMPT	缓冲模式下，缓冲区 0 完成中断状态位，写 1 清零

IRQ_STS 位域

55.4.8 IRQ_EN (0x34)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																		STEP_CMPT	AHB_ERROR	FIFO_EMPTY	BUF1_CMPT	BUF0_CMPT									
N/A																		RW	RW	RW	RW	RW									
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0

IRQ_EN [31:0]

位域	名称	描述
4	STEP_CMPT	标志位中断请求使能
3	AHB_ERROR	标志位中断请求使能
2	FIFO_EMPTY	标志位中断请求使能
1	BUF1_CMPT	标志位中断请求使能
0	BUF0_CMPT	标志位中断请求使能

IRQ_EN 位域

55.4.9 DMA_EN (0x38)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																		STEP_CMPT	RSVD	BUF1_CMPT	BUF0_CMPT										
N/A																		RW	N/A	RW	RW										
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	0	0

DMA_EN [31:0]

位域	名称	描述
4	STEP_CMPT	步进模式 DMA 使能位
1	BUF1_CMPT	缓冲区 1 完成 DMA 使能位
0	BUF0_CMPT	缓冲区 0 完成 DMA 使能位

DMA_EN 位域

55.4.10 ANA_CFG0 (0x40)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																							DAC12BIT_LP_MODE	DAC_CONFIG			CALI_DELTA_V_CFG	BYPASS_CALI_GM	DAC12BIT_EN		
N/A																							RW	RW			RW	RW	RW		
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	1	1	0	0	0	0

ANA_CFG0 [31:0]

位域	名称	描述
8	DAC12BIT_LP_MODE	
7-4	DAC_CONFIG	
3-2	CALI_DELTA_V_CFG	
1	BYPASS_CALI_GM	
0	DAC12BIT_EN	

ANA_CFG0 位域

55.4.11 CFG0_BAK (0x44)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD				SW_DAC_DATA								RSVD				DMA_AHB_EN	SYNC_MODE	TRIG_MODE	HW_TRIG_EN	DAC_MODE	BUF_DATA_MODE	HBURST_CFG									
N/A				RW								N/A				RW	RW	RW	RW	RW	RW	RW									
x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0

CFG0_BAK [31:0]

位域	名称	描述
27-16	SW_DAC_DATA	直接模式下使用的 DAC 数据 (dac_mode==2'b10)
9	DMA_AHB_EN	<p>设置为启用内部 DMA，如果 FIFO 中有足够的空间，它将读取一个突发。在设置此位之前，用户应配置正确的缓冲区起始地址和长度。</p> <p>仅在缓冲区模式下使用。</p>

位域	名称	描述
8	SYNC_MODE	1: 同步 clk_dac 和 clk_ahb 在同步模式下, 所有硬件触发信号都是脉冲信号, 可以获得更快的响应; 0: 异步 clk_dac 和 clk_ahb 所有硬件触发信号应为电平信号, 并应超过一个 DAC 时钟周期, 用于获得准确的输出频率 (无法从 AHB 时钟分频得到的频率)
7	TRIG_MODE	0: 单模, 一个触发脉冲将一个 12 位数据发送到 DAC 模拟模块; 1: 连续模式, 如果设置了触发信号 (SW 或 HW), 如果 FIFO 不为空, DAC 将发送数据, 如果触发信号清除, DAC 将停止发送数据。
6	HW_TRIG_EN	设置为使用来自 trigger_mux 的触发信号, 在单模下, 用户应将其配置为脉冲, 在连续模式下, 配置为电平
5-4	DAC_MODE	00: 直接模式, DAC 输出固定配置数据 (来自 sw_dac_data) 01: 步进模式, DAC 输出从 start_point 到终点, 具有配置的步进, 可以升步或降步 10: 缓冲模式, 从缓冲器读取数据, 然后输出到模拟模块, 如果本地 FIFO 中有足够的空间, 内部 DMA 将加载下一个突发,
3	BUF_DATA_MODE	缓冲区模式的数据结构, 0: 每 32 位数据包含 2 个点, b11: 0 对应第一个点, b27: 16 对应第二个点. 1: 每 32 位数据包含 1 个点, b11: 0 对应第一个点
2-0	HBURST_CFG	AC 仅支持以下固定突发 000-单; 011-INCR4; 101: INCR8 其他: 保留

CFG0_BAK 位域

55.4.12 STATUS0 (0x48)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD								CUR_BUF_OFFSET															CUR_BUF_INDEX	RSVD								
N/A								RW															RW	N/A								
x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x

STATUS0 [31:0]

位域	名称	描述
23-8	CUR_BUF_OFFS ET	当前 AHB 读取索引。 注意：根据 DAC 数据速率（div_cfg）和系统总线延迟，此指数与实际 DAC 输出之间有延迟
7	CUR_BUF_INDEX	0 表示缓冲区 0，1 表示缓冲区 1

STATUS0 位域

56 温度传感器 TSNS

本章节介绍温度传感器 TSNS 的功能和特性。

56.1 特性总结

本产品包含温度传感器，可以测量管芯温度。主要特性如下：

- 单次测量
- 连续测量
- 多次测量取平均
- 记录温度上下限
- 温度范围比较
- 温度超范围时产生中断
- 温度超范围时复位芯片

56.2 功能描述

TSNS 通过内置 ADC 对内置温敏二极管进行转换，得到管芯温度。软件需要使能其偏置电路才能进行温度采集。

温度采集过程，由 ADC 对内部温度传感器进行多测采样，并求平均以获得较高的精度。平均次数由 AVERAGE 字段设置，最高支持 128 次平均。

AGE 寄存器，温度传感器模块提供上一次温度采集距离现在时间，该寄存器提供的时间以 24M 时钟周期计数。

温度传感器内部记录出现过的最高和最低温度。可通过 TMAX 和 TMIN 读取，可通过 RECORD_MAX_CLR 和 RECORD_MIN_CLR 清除，并重新记录。

56.2.1 温度采集模式

转换可以由软件触发也可以定时连续采集。

在单次采集模式下，软件通过写入 TRIGGER 进行温度测量，测量完成后 VALID 置 1，表示温度数值有效。

连续模式通过 CONTINUOUS 字段设置。在连续模式下，用户通过设置 VALIDITY 字段设置温度采样的时间间隔，时间间隔以 24M 时钟计数。

56.2.2 温度比较功能

温度传感器具有温度超范围产生中断和复位的功能，该功能可通过设置 COMPARE_MIN_EN 和 COMPARE_MAX_EN 允许高温和低温比较。

中断和复位的温度范围独立设置。

中断比较的温度设置在 UPPER_LIM_IRQ 和 LOWER_LIM_IRQ 寄存器中。

复位比较的温度设置在 UPPER_LIM_RST 和 LOWER_LIM_RST 寄存器中。

当测量到的管芯温度超出设置的范围时，温度传感器模块产生标志位。若中断使能位 IRQ_EN 置 1 则产生中断。若复位使能位 RST_EN 置 1 则产生复位。

56.3 TSNS 寄存器

TSNS 的寄存器列表如下：

TSNS base address: 0xF4104000

地址偏移	名称	描述	复位值
0x0000	T	当前温度	0x00000000
0x0004	TMAX	最高温度	0xFF800000
0x0008	TMIN	最低温度	0x007FFFFFFF
0x000C	AGE	采集时间	0x00000000
0x0010	STATUS	状态寄存器	0x00000000
0x0014	CONFIG	配置寄存器	0x00600300
0x0018	VALIDITY	采样间隔	0x016E3600
0x001C	FLAG	标志位	0x00000000
0x0020	UPPER_LIM_IRQ	中断高温	0x00000000
0x0024	LOWER_LIM_IRQ	中断低温	0x00000000
0x0028	UPPER_LIM_RST	复位高温	0x00000000
0x002C	LOWER_LIM_RST	复位低温	0x00000000
0x0030	ASYNC	异步模式配置	0x00000000
0x0038	ADVAN	高级配置	0x00000000

表 213: TSNS 寄存器列表

56.4 TSNS 寄存器详细信息

TSNS 的寄存器详细说明如下：

56.4.1 T (0x0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
																T															
																R															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

T [31:0]

位域	名称	描述
31-0	T	摄氏温度，24 位整数，8 位小数

T 位域

56.4.2 TMAX (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
T																																
RO																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TMAX [31:0]

位域	名称	描述
31-0	T	出现过的最高温度

TMAX 位域

56.4.3 TMIN (0x8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
T																															
RO																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TMIN [31:0]

位域	名称	描述
31-0	T	出现过的最低温度

TMIN 位域

56.4.4 AGE (0xC)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AGE																															
RO																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

AGE [31:0]

位域	名称	描述
31-0	AGE	上次采集时间，上次采集到当前时间的 24M 时钟周期数

AGE 位域

56.4.5 STATUS (0x10)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
VALID	RSVD																TRIGGER														
RO	N/A																W1C														
0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	

STATUS [31:0]

位域	名称	描述
31	VALID	温度寄存器数据是否有效 0: 温度尚未采集，温度寄存器中的数据无效 1: 温度已采集，温度寄存器中的数据有效
0	TRIGGER	在触发模式下，软件出发温度采集。若处于非触发模式或采集正在进行，写入将被忽略

STATUS 位域

56.4.6 CONFIG (0x14)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IRQ_EN	RST_EN	RSVD				COMPARE_MIN_EN	COMPARE_MAX_EN	SPEED								RSVD				AVERAGE	RSVD			CONTINUOUS	RSVD	ASYNC	ENABLE				
RW	RW	N/A				RW	RW	RW								N/A				RW	N/A			RW	N/A	RW	RW				
0	0	x	x	x	x	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	0	0	0	x	x	x	0	x	x	0	0

CONFIG [31:0]

位域	名称	描述
31	IRQ_EN	使能中断
30	RST_EN	使能复位
25	COMPARE_MIN_EN	允许低温比较
24	COMPARE_MAX_EN	允许高温比较
23-16	SPEED	温度采集步长 24M 时钟周期数，有效范围是 24-255, 缺省值 96 24: 24 周期 25: 25 周期 26: 26 周期 ... 255: 255 周期

位域	名称	描述
10-8	AVERAGE	平均次数, 缺省值为 3 0: 不做平均 1: 平均两次 2: 平均四次 ... 7: 平均 128 次
4	CONTINUOUS	采样模式 0: 触发模式, 温度传感器在软件触发后采样温度 1: 连续模式, 温度传感器周期性采样温度
1	ASYNC	异步模式, 该模式下无需时钟, 但是只能比较高温或低温 0: 正常模式 1: 异步模式
0	ENABLE	使能温度传感器, 关闭温度传感器可以降低 SOC 功耗 0: 关闭温度传感器 1: 打开温度传感器

CONFIG 位域

56.4.7 VALIDITY (0x18)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
VALIDITY																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

VALIDITY [31:0]

位域	名称	描述
31-0	VALIDITY	连续采样时采样间隔 24M 时钟周期数

VALIDITY 位域

56.4.8 FLAG (0x1C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD										RECORD_MIN_CLR	RECORD_MAX_CLR	RSVD				UNDER_TEMP	OVER_TEMP	RSVD										IRQ			
N/A										RW	RW	N/A				RW	RW	N/A										RW			

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
x	x	x	x	x	x	x	x	x	x	0	0	x	x	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0

FLAG [31:0]

位域	名称	描述
21	RECORD_MIN_CLR	写入 1，清除最低温度
20	RECORD_MAX_CLR	写入 1，清除最高温度
17	UNDER_TEMP	写入 1，清除低温警告
16	OVER_TEMP	写入 1，清除高温警告
0	IRQ	写入 1，清除中断标志

FLAG 位域

56.4.9 UPPER_LIM_IRQ (0x20)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
																T																
																RW																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

UPPER_LIM_IRQ [31:0]

位域	名称	描述
31-0	T	最高温度

UPPER_LIM_IRQ 位域

56.4.10 LOWER_LIM_IRQ (0x24)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
																T																
																RW																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		

LOWER_LIM_IRQ [31:0]

位域	名称	描述
31-0	T	最低温度

LOWER_LIM_IRQ 位域

56.4.11 UPPER_LIM_RST (0x28)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
T																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

UPPER_LIM_RST [31:0]

位域	名称	描述
31-0	T	最高温度

UPPER_LIM_RST 位域

56.4.12 LOWER_LIM_RST (0x2C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
T																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

LOWER_LIM_RST [31:0]

位域	名称	描述
31-0	T	最低温度

LOWER_LIM_RST 位域

56.4.13 ASYNC (0x30)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD							ASYNC_TYPE	RSVD							POLARITY	RSVD							VALUE								
N/A							RW	N/A							RW	N/A							RW								
x	x	x	x	x	x	x	0	x	x	x	x	x	x	x	0	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0

ASYNC [31:0]

位域	名称	描述
24	ASYNC_TYPE	比较类型 0: 高温比较 1: 低温比较
16	POLARITY	内部比较器极性
10-0	VALUE	比较结果

ASYNC 位域

56.4.14 ADVAN (0x38)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD						ASYNC_IRQ	ACTIVE_IRQ	RSVD								SAMPLING	RSVD										NEG_ONLY	POS_ONLY			
N/A						RO	RO	N/A								RO	N/A										RW	RW			
x	x	x	x	x	x	0	0	x	x	x	x	x	x	x	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0

ADVAN [31:0]

位域	名称	描述
25	ASYNC_IRQ	异步中断状态
24	ACTIVE_IRQ	中断状态
16	SAMPLING	采样种
1	NEG_ONLY	仅使用负极性
0	POS_ONLY	仅使用正极性

ADVAN 位域

57 SDM Sigma-Delta 信号接收单元

57.1 概述

SDM 模块包含了 4 个彼此独立的滤波器环节，可以同时为对马达控制应用中的 4 路以 delta-sigma ($\Delta\Sigma$) 方式传递的电流测量数值或转子位置数值进行解码。本模块支持上下门限比较和过零检测。本模块的结构图如图 62。

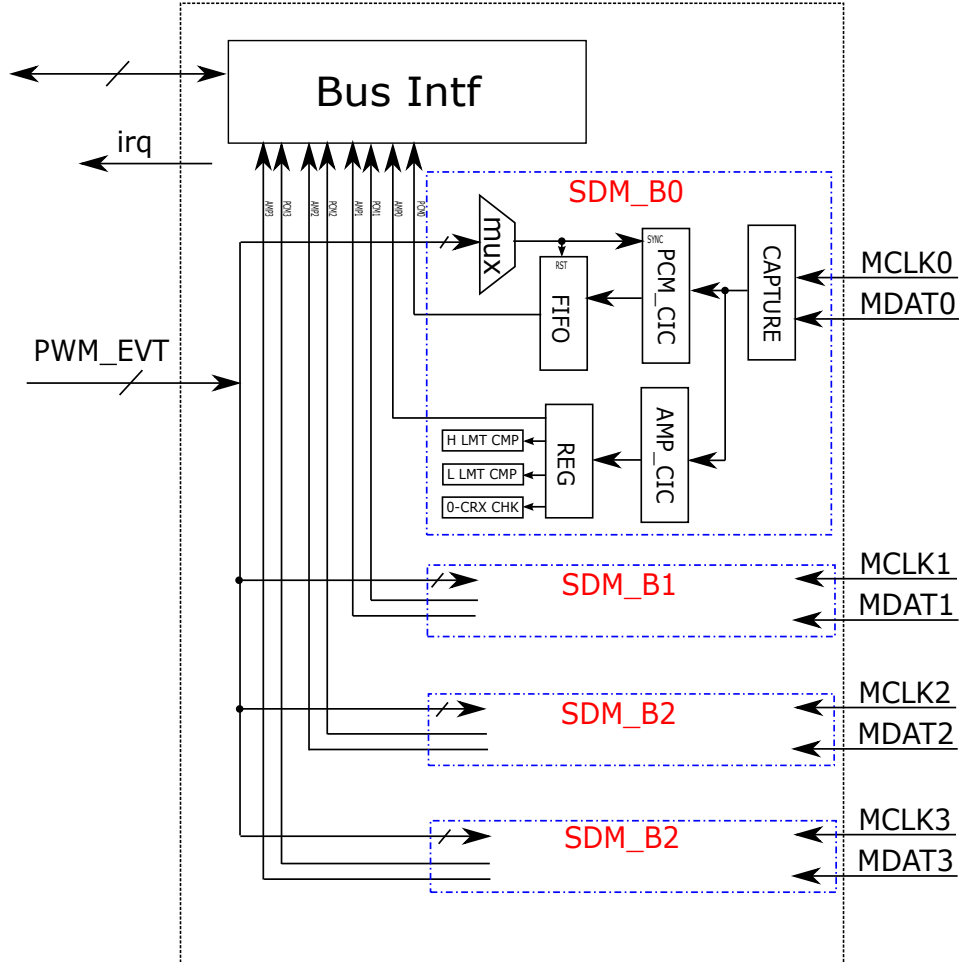


图 62: SDM 结构框图

57.2 特性

SDM 包含以下特性:

- 可以有分成 4 组的 8 根外部信号线接入
 - 4 根 sigma-delta 数据输入管脚 (MDATx, 其中 x = 1 至 4 为组别)
 - 4 根 sigma-delta 时钟输入管脚 (MCLKx, 其中 x = 1 至 4 为组别)
- 每一组 MCLK/MDAT 可以独立地配置成以下其中某一个模式:
 - Mode 0: 在 MCLK 的上升沿捕获.
 - Mode 1: 在 MCLK 的上升沿和下降沿都进行捕获.
 - Mode 2: Manchester 模式.
 - Mode 3: 在 MCLK 的下降沿捕获.
 - Mode 4: 在每 2 个 MCLK 上升沿进行一次捕获.

- Mode 5: 在每 2 个 MCLK 下降沿进行一次捕获。
- 每一组含有组间独立、可配置的第二滤波器 (AMP_CIC+ 比较器) 单元:
 - 4 种滤波器模式可配 (Sinc1/Sinc2/SincFast/Sinc3)
 - 可同时监测: 高门限越界、低门限越界、大于某一指定门限这三种事件。这些监测信号可连接至系统的 trigger_mux 后可以用来产生推动后继的相应控制逻辑。其中高门限越界、低门限越界事件可激发 SDM 中断。
 - 本滤波器单元的过采样率 (OSR) 可在 1-32 之间配置
- 每一组含有组间独立、可配置的第一滤波器 (PCM_CIC 数据滤波器) 单元:
 - 4 种滤波器模式可配 (Sinc1/Sinc2/SincFast/Sinc3)
 - 本滤波器单元的过采样率 (OSR) 可在 1-256 之间配置
 - 本滤波器单元可单独使能
 - 这 4 组滤波器可以通过 CTRL[CH_EN[3:0]] 或者选择同一个 PWM_EVT 来同步采样
- 数据滤波器可选 16 位或者 32 位输出。
- 数据滤波器可使能先入先出缓冲寄存器 FIFO 模式来减少中断损耗。该 FIFO 具有以下特性:
 - 其大小为 16 个采样深度, 宽 32 比特。
 - FIFO 可配置门限。当缓冲寄存器中数据个数大于此门限时可产生“数据已达”中断。
 - FIFO 存储可外界同步: 等待所选择的 PWM_EVT 到达 (又称为 SDSYNC 同步事件) 才可以往 FIFO 里填数, 否则忽略掉之前已到达的采样信号。
- 共 16 根 PWM_EVT 信号线从可用来配置成各组独立的 SDSYNC 同步事件。

57.3 具体描述

SDM 模块有 4 个滤波器模块。这些滤波器模块性能一样, 彼此独立。每一个滤波器模块含以下功能块:

- 输入控制和捕获单元
- 第一滤波器 (PCM_CIC 数据滤波器) 单元: 又称数据通路
- 第二滤波器 (AMP_CIC+ 比较器) 单元: 含 3 个独立的比较器, 又称幅值通路

滤波器模块的更具体的图见图 63。

从图 63 可见, 每一个滤波器模块所包含的第一滤波器单元和第二滤波器单元除了共享输入信号捕获单元外, 其实各自独立, 所以可以各自单独配置。

57.3.1 Manchester 模式

这种模式下。数据和时钟被组合成一个信号来通过 MDATx 管脚来传递; 这个信号既包含了时钟, 也包含了数据, 如图 64 所示。此时, MCLKx 没有用。

SDM 模块里的解码电路, 需要先统计出 MDATx 信号里的最大周期, 然后放到 SDSTn[PERIOD_MCLK[7:0]] 里。CPU 需要多访问几次这个 SDSTn[PERIOD_MCLK[7:0]], 直到发现一个合理的周期 (其倒数应该就大约等于信号传输的比特率), 然后将这个周期数值 $\times 3/4$, 填入寄存器 SDCTRLPn[MANCH_THR[6:0]] 里。

这个周期数是基于 SDM 模块的总线频率的。如果, SDM 模块的总线频率为 200MHz, 最大的 MANCH_THR[6:0] 可配置成 0x7F, 这时, 最大的 PERIOD_MCLK[7:0] 可达到 0xA8=168, 这意味着此时 MDATx 上可接受的最小信号传输比特率为 $200\text{MHz}/168=1.19\text{Mbps}$ 。

在使能 Manchester 模式接收后, 前面几个 sample 有可能是略微出错的, 建议忽略掉前面的一些捕获值。

滤波器类型	阶数
Sinc1	1
Sinc2	2
Sinc3	3
SincFast	2

表 214: Sinc 滤波器的阶数

滤波器类型	=sinc3
ADC 数据速率	=10 MHz
OSR	=256
Sinc 滤波器的输出数据速率	=10 MHz / 256 = 39.1 K samples / sec
Sinc 滤波器的延时	=76.8 μ s
滤波器类型	=sinc2
ADC 数据速率	=10 MHz
OSR	=256
Sinc 滤波器的输出数据速率	=10 MHz / 256 = 39.1 K samples / sec
Sinc 滤波器的延时	=51.2 μ s

Sinc 滤波器的延时定义为这个类型的 Sinc 滤波器，从它被初始化到它得出第一个正确的滤波器输出的时间；单位为：秒。对给定的滤波器类型，延时的计算公式如下：

$$\text{Sinc 滤波器的延时} = \frac{\text{Sinc 滤波器的阶数}}{\text{Sinc 滤波器的输出数据速率}}$$

举例如下：

57.3.3 第一滤波器单元（数据通路）

本单元里的 Sinc 滤波器支持以下类型：Sinc1, Sinc2, Sinc3, 和 SincFast；过采样率（DOSR）可配成 1 至 256。缺省状态下，这个滤波器单元是未使能的，需要配置 CH[x][SDCTRLP[EN]]=1 使能本单元。

本单元的 Sinc 滤波器输出为 26 比特二进制补码形式的数值。对应的，输入捕获单元输出的 0，被映射成-1；输入捕获单元输出的 1，被映射成 1。这 26 比特位的数值，在不同的 Sinc 滤波器类型和 OSR 下，有不同的上下界，具体参表 215。

关于输出数据速率和滤波器延时的计算，可参考小节 57.3.2。

57.3.3.1 32 比特或 16 比特输出控制

滤波器输出可强制为 32 比特或 16 比特。

32 比特输出：

DOSR	Sinc1	Sinc2	Sinc3	SincFast
x	x	x ²	x ³	2x ²
4	[-4:4]	[-16:16]	[-64:64]	[-32:32]
8	[-8:8]	[-64:64]	[-512:512]	[-128:128]
16	[-16:16]	[-256:256]	[-4096:4096]	[-512:512]
32	[-32:32]	[-1024:1024]	[-32,768:32,768]	[-2048:2048]
64	[-64:64]	[-4096:4096]	[-262,144:262,144]	[-8192:8192]
128	[-128:128]	[-16,384:16,384]	[-2,097,152:2,097,152]	[-32,768:32,768]
256	[-256:256]	[-65,536:65,636]	[-16,722,216:16,722,216]	[-131,072:131,072]

表 215: Sinc 滤波器输出信号的上下界

- 置 CH[x][SDCTRLP[D32]]=1 时，滤波器输出为 32 比特。此时 CH[x][SDCTRLE[CIC_SCL]] 无效。

16 比特输出:

- 滤波器缺省输出为 16 比特。
- 置 CH[x][SDCTRLP[D32]]=0 时，滤波器输出为 16 比特。此时需正确配置 CH[x][SDCTRLE[CIC_SCL]] 以保证输出结果正确，否则结果会出现饱和截止失真。出现饱和截止失真时，CH[x][SDST[DSAT_ERR]] 会置 1。

例如，当滤波器配置如下时，

- 滤波器类型 = Sinc3
- OSR = 128
- CH[x][SDCTRLP[D32]]=0

滤波器内部输出 26 比特，范围在 [-16,777,216:16,777,216]，但 16 比特只能表示 [-32,768:32,767]，所以需要把 26 比特的结果往右移至少 9 位，即配置 CH[x][SDCTRLE[CIC_SCL]]=9，方能保证结果可以用 16 比特来表示。

57.3.3.2 数据 FIFO

数据通道包含一个 16 个采样深度 32 比特数据宽度的先入先出缓冲区（FIFO）。

该 FIFO 可配门限（CH[x][SDFIFOCTRL[THRSH]]），当 FIFO 里的采样个数大于此门限时，用来产生数据到达中断。

缺省情况下，该 FIFO 不使能。需要配 CH[x][SDCTRLP[DR_OPT]]=1 来使能该 FIFO。该 FIFO 里所含采样个数的低 5 位实时显示在 CH[x][SDST[FILL]] 里。

配置 FIFO 使其在收到一定采样数据后提起数据到达中断

- 使能该 FIFO (CH[x][SDCTRLP[DR_OPT]] = 1)
- 使能 FIFO 数据到达中断 (CH[x][SDCTRLP[DRIE]] = 1)

- 配置 $CH[x][SDFIFOCTRL[THRSH]]$ 为 0 至 15 之间的某个数。

当 $CH[x][SDST[FILL]] > CH[x][SDFIFOCTRL[THRSH]]$ 时, $CH[x][SDST[FIFO_DR]] = 1$, 中断产生。执行该中断的最后, 要往 $CH[x][SDST[FIFO_DR]]$ 写 1 清除该状态位。

同步采样的实现

数据通路的数据采样可以配置成在选择的 PWM_EVT (又称为**同步事件**) 来临之后才开始滤波器计算。缺省状态下, 该功能是不使能的。必须配 $CH[x][SDCTRLP[WTSYNEN]] = 1$ 来使能该功能。

当同步采样不使能时

滤波器一使能就开始计算; 每计算出一个数, 就往 FIFO 里填一个数, 直至 FIFO 满或者 $CH[x][SDST[FILL]] > CH[x][SDFIFOCTRL[THRSH]]$ 时中断响应。

当同步采样使能时

只有当同步事件来临时, $CH[x][SDST[WTSYNFLG]]$ 变为 1; 之后, 才开始滤波器计算。滤波器计算出的结果, 才填入 FIFO。且持续填数, 直至 FIFO 满时, 或者直至 $CH[x][SDCTRLP[WTSYNMCLR]] = 1$ 时, 或者直至 $CH[x][SDST[FILL]] > CH[x][SDFIFOCTRL[THRSH]]$ 产生中断请求时 (当 $CH[x][SDCTRLP[WTSYNACLR]] = 1$ 时)。

$CH[x][SDST[WTSYNFLG]]$ 可以被手动或自动清 0。

当 $CH[x][SDST[WTSYNFLG]] = 0$ 时, 会停止往 FIFO 里写入新的内容, 直至新的同步事件来临时。

WTSYNFLG 手动清 0

当 $CH[x][SDCTRLP[WTSYNACLR]] = 0$ 时, 配置 $CH[x][SDCTRLP[WTSYNMCLR]] = 1$ 对 WTSYNFLG 清 0。

WTSYNFLG 自动清 0

当 $CH[x][SDCTRLP[WTSYNACLR]] = 1$ 时, 如果数据到达中断产生, 则产生中断的同时, 硬件自动对 WTSYNFLG 清 0。

FIFO 内容清除

FIFO 内容可以用如下方式清除:

- 不使能 FIFO 时, 即 $CH[x][SDCTRLP[DR_OPT]] = 0$ 时。
- 数据通路未使能时, 即 $CH[x][SDCTRLP[EN]] = 0$ 时。
- 当 $CH[x][SDCTRLP[WTSYNEN]] = 1$, $CH[x][SDCTRLP[FFSYNCLREN]] = 1$ 时, 同步事件的到达会自动清除 FIFO 内容。

57.3.3.3 同步事件

数据通路的滤波器，可由 PWM_EVT 信号的上升沿同步驱动。PWM_EVT 可来自系统其他模块的驱动。这个事件会把 CIC 滤波器的过采样计数器清 0。配置 CH[x][SDCTRLP[WTSYNCEN]]=1 时，使能该同步功能。具体选择哪一个事件，由 CH[x][SDCTRLP[SYNCSEL]] 选择。

由 Sinc 滤波器的特性决定了，在以下情况下，滤波器输出的一开始的几个采样数值很可能是不正确的。

- 当 Sinc 滤波器被第一次配置使能时。
- 当 Sinc 滤波器被去使能然后又重新使能时。
- 当同步功能被使能，且同步事件到来时。

这些不正确的采样点的个数见表 216:

滤波器类型	起初不正确的采样个数
Sinc1	0
Sinc2	1
Sinc3	2
SincFast	2

表 216: 起初不正确的采样个数和滤波器类型的关系

注意，幅值通路也存在同样的问题，所以为避免误操作，需要在幅值通路使能后，约等 5 个输出采样之后再使能相关中断。

57.3.4 第二滤波器单元（幅值通路）

很多控制系统都要求在电流或者电压超出范围时停掉 PWM。第二滤波器单元就是用来监控的，并且要求响应速度足够快，这样就可以停掉 PWM 用来防止系统损坏。

Note

第二滤波器单元没有同步事件控制。

幅值通路滤波器也是 Sinc 滤波器，同样支持 Sinc1、Sinc2、Sinc3、和 SincFast 类型，只是其 OSR(又称 COSR) 仅支持 1 至 32。通过配置 CH[x][SCCTRL[EN]] 来使能。这个 Sinc 滤波器输出无符号数的 16 比特数据。对应的，输入捕获单元输出的 0，被映射成 0；输入捕获单元输出的 1，被映射成 1。

这 16 比特位的数值，在不同的 Sinc 滤波器类型和 OSR 下，有不同的上下界，具体参表 217。

COSR	Sinc1	Sinc2	Sinc3	SincFast
x	x	x ²	x ³	2x ²
4	[0:4]	[0:16]	[0:64]	[0:32]
8	[0:8]	[0:64]	[0:512]	[0:128]
16	[0:16]	[0:256]	[0:4096]	[0:512]
32	[0:32]	[0:1024]	[0:32,768]	[0:2048]

表 217: 幅值通道 Sinc 滤波器输出信号的上下界

关于输出数据速率和滤波器延时的计算，可参考小节 57.3.2。

幅值通道 Sinc 滤波器输出的幅值信号可直接实时地从 CH[x][SCAMP] 读出，并无 FIFO 作为缓存。该输出同时接至多个比较分支。

所有的比较器输出都会输出到本模块外面，以触发后续操作。

57.3.4.1 幅值上门限比较器

门限可配置在 CH[x][SCHTL] 寄存器里。当幅值大于等于此门限时，CH[x][SCST[CMPH]] 会置为 1。若 CH[x][SCCTRL[HL_IE]] 被配置为 1 时，可提起中断。CH[x][SCST[CMPH]] 写 1 清除为 0。

57.3.4.2 幅值过 0 比较器

门限可配置在 CH[x][SCHTLZ] 寄存器里。当幅值大于等于此门限时，CH[x][SCST[HZ]] 会置为 1。此事件不可被配置提起中断。CH[x][SCST[HZ]] 写 1 清除为 0。

57.3.4.3 幅值下门限比较器

门限可配置在 CH[x][SCHTL] 寄存器里。当幅值小于等于此门限时，CH[x][SCST[CMPL]] 会置为 1。若 CH[x][SCCTRL[LL_IE]] 被配置为 1 时，可提起中断。CH[x][SCST[CMPL]] 写 1 清除为 0。

57.4 SDM 寄存器

57.4.1 寄存器说明

CAN 的寄存器列表如下：

SDM base address: 0xF001C000

地址偏移	名称	描述	复位值
0x0000	CTRL	SDM 控制寄存器	0x00000000
0x0004	INT_EN	中断允许寄存器	0x00000000
0x0008	STATUS	状态寄存器	0x00000000
0x0010	CH[0][SDFIFOCTRL]	先入先出数据缓冲控制寄存器	0x00000000
0x0014	CH[0][SDCTRLP]	数据通路控制主寄存器	0x00000000
0x0018	CH[0][SDCTRLE]	数据通路控制辅助寄存器	0x00000000
0x001C	CH[0][SDST]	数据通路状态寄存器	0x00000000
0x0020	CH[0][SDATA]	数据寄存器	0x00000000
0x0024	CH[0][SDFIFO]	先入先出数据缓冲寄存器	0x00000000
0x0028	CH[0][SCAMP]	即时幅值寄存器	0x00000000
0x002C	CH[0][SCHTL]	幅值上门限寄存器	0x00000000
0x0030	CH[0][SCHTLZ]	幅值过零点门限寄存器	0x00000000
0x0034	CH[0][SCLLT]	幅值下门限寄存器	0x00000000
0x0038	CH[0][SCCTRL]	幅值通路控制寄存器	0x00000000
0x003C	CH[0][SCST]	幅值通路状态寄存器	0x00000000
0x0050	CH[1][SDFIFOCTRL]	数据先入先出控制寄存器	0x00000000
0x0054	CH[1][SDCTRLP]	数据通路控制主寄存器	0x00000000
0x0058	CH[1][SDCTRLE]	数据通路控制辅助寄存器	0x00000000

地址偏移	名称	描述	复位值
0x005C	CH[1][SDST]	数据通路状态寄存器	0x00000000
0x0060	CH[1][SDATA]	数据寄存器	0x00000000
0x0064	CH[1][SDFIFO]	先入先出数据缓冲寄存器	0x00000000
0x0068	CH[1][SCAMP]	即时幅值寄存器	0x00000000
0x006C	CH[1][SCHTL]	幅值上门限寄存器	0x00000000
0x0070	CH[1][SCHTLZ]	幅值过零点门限寄存器	0x00000000
0x0074	CH[1][SCLLT]	幅值下门限寄存器	0x00000000
0x0078	CH[1][SCCTRL]	幅值通路控制寄存器	0x00000000
0x007C	CH[1][SCST]	幅值通路状态寄存器	0x00000000
0x0090	CH[2][SDFIFOCTRL]	数据先入先出控制寄存器	0x00000000
0x0094	CH[2][SDCTRLP]	数据通路控制主寄存器	0x00000000
0x0098	CH[2][SDCTRLE]	数据通路控制辅助寄存器	0x00000000
0x009C	CH[2][SDST]	数据通路状态寄存器	0x00000000
0x00A0	CH[2][SDATA]	数据寄存器	0x00000000
0x00A4	CH[2][SDFIFO]	先入先出数据缓冲寄存器	0x00000000
0x00A8	CH[2][SCAMP]	即时幅值寄存器	0x00000000
0x00AC	CH[2][SCHTL]	幅值上门限寄存器	0x00000000
0x00B0	CH[2][SCHTLZ]	幅值过零点门限寄存器	0x00000000
0x00B4	CH[2][SCLLT]	幅值下门限寄存器	0x00000000
0x00B8	CH[2][SCCTRL]	幅值通路控制寄存器	0x00000000
0x00BC	CH[2][SCST]	幅值通路状态寄存器	0x00000000
0x00D0	CH[3][SDFIFOCTRL]	数据先入先出控制寄存器	0x00000000
0x00D4	CH[3][SDCTRLP]	数据通路控制主寄存器	0x00000000
0x00D8	CH[3][SDCTRLE]	数据通路控制辅助寄存器	0x00000000
0x00DC	CH[3][SDST]	数据通路状态寄存器	0x00000000
0x00E0	CH[3][SDATA]	数据寄存器	0x00000000
0x00E4	CH[3][SDFIFO]	先入先出数据缓冲寄存器	0x00000000
0x00E8	CH[3][SCAMP]	即时幅值寄存器	0x00000000
0x00EC	CH[3][SCHTL]	幅值上门限寄存器	0x00000000
0x00F0	CH[3][SCHTLZ]	幅值过零点门限寄存器	0x00000000
0x00F4	CH[3][SCLLT]	幅值下门限寄存器	0x00000000
0x00F8	CH[3][SCCTRL]	幅值通路控制寄存器	0x00000000
0x00FC	CH[3][SCST]	幅值通路状态寄存器	0x00000000

表 218: SDM 寄存器列表

57.4.2 寄存器详细信息

CAN 的寄存器详细说明如下:

57.4.3 CTRL (0x0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
SFTRST	RSVD					CHMD										SYNC_MCLK				SYNC_MDAT			CH_LEN			IE	RSVD					
RW	N/A					RW										RW				RW			RW			RW	N/A					
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x

CTRL [31:0]

位域	名称	描述
31	SFTRST	置为 1 时软件复位本模块
25-14	CHMD	通道接收模式。 比特位 [2:0] 用于通道 0 比特位 [5:3] 用于通道 1 比特位 [8:6] 用于通道 2 比特位 [11:9] 用于通道 3 3'b000: 在 MCLK 上升沿捕获 3'b001: 在 MCLK 上升沿和下降沿都进行捕获 3'b010: Manchester 模式 3'b011: 在 MCLK 下降沿捕获 3'b100: 在每 2 个 MCLK 上升沿进行一次捕获 3'b101: 在每 2 个 MCLK 下降沿进行一次捕获 其余: 未定义
13-10	SYNC_MCLK	置为 1 时, 对 mclk 输入做双时钟同步后再使用
9-6	SYNC_MDAT	置为 1 时, 对 mdat 输入做双时钟同步后再使用
5-2	CH_EN	通道 3/2/1/0 的使能位
1	IE	中断允许位

CTRL 位域

57.4.4 INT_EN (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																							CH3DRY	CH2DRY	CH1DRY	CH0DRY	CH3ERR	CH2ERR	CH1ERR	CH0ERR	
N/A																							RW	RW	RW	RW	RW	RW	RW	RW	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

INT_EN [31:0]

位域	名称	描述
7	CH3DRY	通道 3 的数据已经准备好中断使能位。
6	CH2DRY	通道 2 的数据已经准备好中断使能位。

位域	名称	描述
5	CH1DRY	通道 1 的数据已经准备好中断使能位。
4	CH0DRY	通道 0 的数据已经准备好中断使能位。
3	CH3ERR	通道 3 错误中断使能位。
2	CH2ERR	通道 2 错误中断使能位。
1	CH1ERR	通道 1 错误中断使能位。
0	CH0ERR	通道 0 错误中断使能位。

INT_EN 位域

57.4.5 STATUS (0x8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																							CH3DRY	CH2DRY	CH1DRY	CH0DRY	CH3ERR	CH2ERR	CH1ERR	CH0ERR	
N/A																							RO	RO	RO	RO	RO	RO	RO	RO	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

STATUS [31:0]

位域	名称	描述
7	CH3DRY	通道 3 的数据已经准备好状态位。 通过读取相应数据寄存器或数据缓冲区寄存器来清除该位。
6	CH2DRY	通道 2 的数据已经准备好状态位。
5	CH1DRY	通道 1 的数据已经准备好状态位。
4	CH0DRY	通道 0 的数据已经准备好状态位。
3	CH3ERR	通道 3 错误状态位。 该位为所属通道的相应错误状态和状态中断使能位相与后再相或得到。 通过对相应状态位写 1 清零来对本位清零。
2	CH2ERR	通道 2 错误状态位。
1	CH1ERR	通道 1 错误状态位。
0	CH0ERR	通道 0 错误状态位。

STATUS 位域

57.4.6 CH[SDFIFOCTRL] (0x10 + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																							THRSH			RSVD	D_RDY_INT_EN	RSVD			

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
N/A																							RW				N/A	RW	N/A		
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CH[SDFIFOCTRL] [31:0]

位域	名称	描述
8-4	THRSH	先入先出缓冲寄存器门限（当缓冲寄存器中数据个数大于此门限时可产生中断）
2	D_RDY_INT_EN	先入先出缓冲寄存器的数据已达中断使能位

CH[SDFIFOCTRL] 位域

57.4.7 CH[SDCTRLP] (0x14 + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
MANCH_THR					WDOG_THR							AF_IE	DFFOVIE	DSATIE	DRIE	SYNCSEL						FFSYNCLREN	WTSYNACLR	WTSYNMCLR	WTSYNCEN	D32	DR_OPT	EN					
RW					RW							RW	RW	RW	RW	RW						RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CH[SDCTRLP] [31:0]

位域	名称	描述
31-25	MANCH_THR	Manchester 解码门限，建议约为 PERIOD_MCLK[7:0] 的 3/4 左右。
24-17	WDOG_THR	看门狗门限，用于监测通道的 CLK 停止错误。
16	AF_IE	应答反馈中断使能位。
15	DFFOVIE	数据通路缓冲区数据个数溢出中断使能位
14	DSATIE	数据通路 CIC 算法数据饱和和中断使能位
13	DRIE	数据通路数据已达中断使能位
12-7	SYNCSEL	选择用于同步的 PWM 同步源。
6	FFSYNCLREN	当一个新的 SDSYNC 事件发生时，自动清除数据缓冲区。仅当 WTSYNCEN=1 时有效。
5	WTSYNACLR	1: 当 SDFINT 中断产生时，自动清除 WTSYNFLG 标志 0: 只能通过设 WTSYNMCLR 为 1 来清除 WTSYNFLG 标志
4	WTSYNMCLR	1: 清除 WTSYNFLG 标志。自动回零。
3	WTSYNCEN	1: 仅在 PWM SYNC 事件发生后开始存储数据 0: 当本通路使能后就存储数据。
2	D32	1: 数据为 32 比特有效 0: 数据为 16 比特有效

位域	名称	描述
1	DR_OPT	1: 用数据缓冲寄存器的数据已达来作为本通路的数据已达标志。 0: 用数据寄存器的数据已达来作为本通路的数据已达标志。
0	EN	数据通路使能位

CH[SDCTRLP] 位域

57.4.8 CH[SDCTRLE] (0x18 + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD													SGD_ORDR	PWMSYNC	RSVD	CIC_SCL	CIC_DEC_RATIO						IGN_INI_SAMPLES								
N/A													RW	RW	N/A	RW	RW						RW								
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CH[SDCTRLE] [31:0]

位域	名称	描述
18-17	SGD_ORDR	CIC 阶数 0: 一阶 1: 二阶 2: 三阶 3: 快速二阶
16	PWMSYNC	置为 1 时对 PWM 同步信号做双时钟同步后使用。
14-11	CIC_SCL	CIC 结果移位控制选择位。
10-3	CIC_DEC_RATIO	CIC 下采样选择。为零时意味着 256 倍下采样。
2-0	IGN_INI_SAMPLE S	非 0: 忽略指定个数的起初计算结果。 0: 存储所有计算结果。

CH[SDCTRLE] 位域

57.4.9 CH[SDST] (0x1C + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD	PERIOD_MCLK						RSVD										FIFO_DR	AF	DOV_ERR	DSAT_ERR	WTSYNFLG	FILL									
N/A	RO						N/A										W1C	W1C	W1C	W1C	RO	RO									
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CH[SDST] [31:0]

位域	名称	描述
30-23	PERIOD_MCLK	监测 MCLK 边沿之间的最大的时钟周期个数。 Manchester 编码时约为 MCLK 周期；其他模式下，约为 MCLK 周期的一半。
9	FIFO_DR	数据缓冲寄存器数据已达标志
8	AF	应答标志
7	DOV_ERR	数据缓冲寄存器数据个数溢出标志。为错误标志之一。
6	DSAT_ERR	数据通路 CIC 算法数据饱和和标志。为错误标志之一。
5	WTSYNFLG	等待同步事件已发生标志
4-0	FILL	数据缓冲寄存器数据个数

CH[SDST] 位域

57.4.10 CH[SDATA] (0x20 + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
VAL																																
RO																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CH[SDATA] [31:0]

位域	名称	描述
31-0	VAL	数据寄存器

CH[SDATA] 位域

57.4.11 CH[SDFIFO] (0x24 + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
VAL																															
RO																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CH[SDFIFO] [31:0]

位域	名称	描述
31-0	VAL	先入先出数据缓冲寄存器

CH[SDFIFO] 位域

57.4.12 CH[SCAMP] (0x28 + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																VAL															
N/A																RO															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CH[SCAMP] [31:0]

位域	名称	描述
15-0	VAL	即时幅值数值

CH[SCAMP] 位域

57.4.13 CH[SCHTL] (0x2C + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																VAL															
N/A																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CH[SCHTL] [31:0]

位域	名称	描述
15-0	VAL	幅值上门限数值

CH[SCHTL] 位域

57.4.14 CH[SCHTLZ] (0x30 + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																VAL															
N/A																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CH[SCHTLZ] [31:0]

位域	名称	描述
15-0	VAL	幅值过零点数值

CH[SCHTLZ] 位域

57.4.15 CH[SCLLT] (0x34 + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																VAL															
N/A																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CH[SCLLT] [31:0]

位域	名称	描述
15-0	VAL	幅值下门限数值

CH[SCLLT] 位域

57.4.16 CH[SCCTRL] (0x38 + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD								HZ_EN	MF_IE	HL_IE	LL_IE	SGD_ORDR	RSVD								CIC_DEC_RATIO				IGN_INI_SAMPLES	EN					
N/A								RW	RW	RW	RW	RW	N/A								RW				RW	RW					
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CH[SCCTRL] [31:0]

位域	名称	描述
23	HZ_EN	过零监测使能位
22	MF_IE	模块 CLK 无效中断使能位
21	HL_IE	幅值达上门限中断使能位
20	LL_IE	幅值达下门限中断使能位
19-18	SGD_ORDR	CIC 阶数 0: 一阶 1: 二阶 2: 三阶 3: 快速二阶
8-4	CIC_DEC_RATIO	CIC 下采样选择。为零时意味着 32 倍下采样。
3-1	IGN_INI_SAMPLE S	非 0: 忽略指定个数的起初计算结果。 0: 采用所有计算结果。
0	EN	幅值通路使能位

位域	名称	描述
----	----	----

CH[SCCTRL] 位域

57.4.17 CH[SCST] (0x3C + 0x40 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																HZ	MF	CMPH	CMPL												
N/A																WTC	WTC	WTC	WTC												
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

CH[SCST] [31:0]

位域	名称	描述
3	HZ	幅值向上穿越过零点标志。
2	MF	通道 MCLK 失效标志。为错误标志之一。
1	CMPH	幅值达上门限标志。为错误标志之一。
0	CMPL	幅值达下门限标志。为错误标志之一。

CH[SCST] 位域

57.5 SDM 配置使用简单说明

57.5.1 中断处理

SDM 有 2 种中断。1) 数据到达中断: 此时 STATUS[CHxDRY]=1。如果 CH[x][SDCTRLP[DR_OPT]]=1, 通过 FIFO 传数, 则中断程序必须从 CH[x][SDFIFO] 里读走一定数目的数之后, 才可以清除中断源。如果 CH[x][SDCTRLP[DR_OPT]] 没有通过 FIFO 传数, 则读取 CH[x][SDATA] 这个操作本身就会清除中断源, 也可以写 CH[x][SDST[AF]] 为 1 清除中断源。2) 错误中断: 此时 STATUS[CHxERR]=1。CH[x][SDST[DOV_ERR]] 错误中断: 写 CH[x][SDST[DOV_ERR]] 为 1 清除中断源。CH[x][SDST[DSAT_ERR]] 错误中断: 写 CH[x][SDST[DSAT_ERR]] 为 1 清除中断源。CH[x][SCST[MF]] 错误中断: 写 CH[x][SCST[MF]] 为 1 清除中断源。CH[x][SCST[CMPH]] 错误中断: 写 CH[x][SCST[CMPH]] 为 1 清除中断源。CH[x][SCST[CMPL]] 错误中断: 写 CH[x][SCST[CMPL]] 为 1 清除中断源。Note:CH[x][SCST[HZ]] 过零检测不会产生中断, 仅会产生给 trigger_mux 的信号。

58 信息安全模块概述

本章节介绍了本产品的信息安全模块。

本产品的信息安全模块主要划分为以下几类：

- 加解密引擎
 - 安全数据处理器 SDP
 - 在线解密模块 EXIP
- 加解密引擎的密钥管理
 - 密钥管理器 KEYM
 - 电池备份域的密钥单元 BKEY
 - OTP 中的密钥区
- 真随机数发生器
- 系统安全状态监视器
 - 基于产品生命周期管理
 - 监视 JTAG 调试接口
 - 监视处理器进入 Debug 模式
 - 支持单调计数器
 - 支持侵入检测模块
- BOOT ROM 安全启动机制，保证安全，可信的加载用户程序镜像

58.1 安全数据处理器 SDP

本产品包含一个安全数据处理器 SDP，支持加解密运算 AES-128/256，并支持 AES 的 ECB，CBC 加密模式。SDP 支持哈希运算 SHA-1/256，支持 CRC32。

SDP 支持硬件国密算法 SM4 和国密哈希算法 SM3。

SDP 支持从密钥管理器 KEY 载入密钥。本产品上，SDP 的以下密钥来自密钥管理器 KEYM。

- MK[0:255]，来自密钥管理器的 MK 密钥输出
- SK0[0:255]，来自密钥管理器的 SK0 密钥输出
- SK1[0:255]，来自密钥管理器的 SK1 密钥输出
- SK2[0:255]，来自密钥管理器的 SK2 密钥输出
- SK3[0:255]，来自密钥管理器的 SK3 密钥输出

58.2 在线解密引擎 EXIP

本产品包括 1 个在线解密引擎 EXIP0，EXIP0 与 XPI0 紧密耦合。用户可以使用 AES-128 CTR 模式按照规范对外部 NOR Flash 存储数据加密。当本产品通过 XPI 连接到加密的外部 NOR Flash 时，EXIP 零等待周期实时在线解密，把加密后的代码还原成明文，供处理器直接在线执行。

EXIP 支持利用 OTP 中存储的 EXIP KEK(Key Encryption Key 加密密钥的密钥)从 Key Blob 中还原 DEK(Data Encryption Key 加密数据的密钥)。实现对 DEK 的保护。

有关本产品密钥管理情况，请查阅节 58.5。

58.3 密钥管理器

本产品支持密钥管理器 KEYM，密钥管理器支持通过独立的数据通路从电池备份域密钥寄存器 BKEY 和 OTP 的密钥区载入密钥，并进行混淆处理后，通过独立的数据通路将密钥传送到安全数据处理器 SDP。实现不依赖处理器参与的密钥加载，保证不向任何软件暴露密钥。

本产品上，密钥管理器支持从以下模块载入密钥信息：

- SMKRNG[0:255]，来自随机数发生器 RNG
- ZMK[0:255]，来自电池备份域密钥模块 BKEY
- FMK[0:255]，来自 OTP 的密钥区

本产品上，KEYM 通过独立数据通路向 SDP 发送密钥信息：

- MK[0:255]
- SK0[0:255]
- SK1[0:255]
- SK2[0:255]
- SK3[0:255]

有关本产品密钥管理情况，请查阅 [节 58.5](#)。

58.4 电池备份域密钥模块 BKEY

本产品包含电池备份域密钥模块 BKEY。此模块位于电池备份域，因此可以在仅有 VBAT 供电，其他电源引脚都掉电的情况下保存密钥。

BKEY 可以存储 KEY0 和 KEY1 两个密钥，支持对密钥设置写保护和读保护。用户可以配置 KEY0 或者 KEY1 作为 ZMK 发送到密钥管理器。

BKEY 存储的密钥受到系统安全监视器保护，当检测到安全违例的事件时，可以立即将密钥擦除。

58.5 密钥管理总结

本产品上，密钥管理总结如 [图 65](#) 所示：

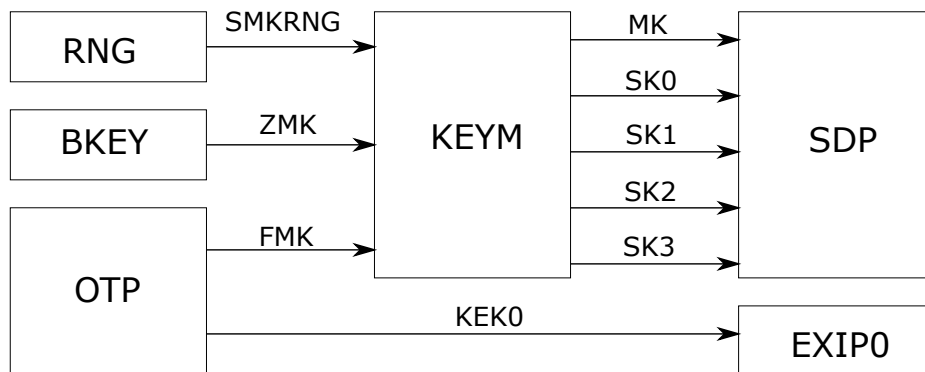


图 65: 密钥管理总结

58.6 一次性可编程存储 OTP

本产品的 OTP 上支持保存各类安全功能有关的数据：

- 128 位调试密钥 Debug Key, 本产品支持 JTAG 口锁定, 在锁定后, 调试器需要提供调试密码, 解锁 JTAG 接口, 进行调试。
- 128 位 UUID, 芯片的唯一标识
- 安全启动的公钥 HASH, 为公钥的 256 位 SHA-256 哈希值
- 用于 EXIP 解密包含 DEK 的 Key Blob 的 256 位 KEK, EXIP0 KEK 和 EXIP1 KEK
- 密钥管理器的 256 位 FMK

有关这些安全相关数据的具体信息, 请查阅 OTP 及其他安全模块的相关章节。

58.7 真随机数发生器 RNG

本产品包含一个真随机数发生器。熵源为内部模拟噪声源, 对片上环境如温度, 电压, 时钟非常敏感, 产生 512 位熵 entropy。RNG 支持错误检测。

58.8 电源管理域安全管理器 PSEC

本产品包含一个电源管理域安全管理器 PSEC。PSEC 位于电源管理域, 因此在系统电源域掉电时, 也能保持工作。

电源管理域安全管理器 PSEC 的主要功能是根据芯片当前的生命周期, 配置电源管理域与系统电源域系统的安全状态。

电源管理域安全管理器 PSEC 可以制定安全规则, 并检测电源管理域和系统电源域的各类安全事件。当有安全违例事件发生时, 采取不同的措施, 来保护用户的敏感信息, 如密钥等。

电源管理域安全管理器支持监视如下事件：

- OSC24M 时钟故障
- CPU0 进入调试模式
- CPU1 进入调试模式
- VPMC 电源毛刺或者 OSC24M 时钟毛刺, 来自电源管理域监视器 PMON
- VPMC 欠压 (Brownout)
- PWDG 超时
- JTAG 端口连接
- JTAG TCK 引脚活动

当安全事件发生, 电源管理域与系统电源域系统的安全状态会转换为 FAIL, 会锁定密钥管理器 KEYM 的各个密钥数据通路, 并锁定 OTP 的密钥和敏感数据区域及其影子寄存器为不可读。

58.9 电源管理域监视器 PMON

本产品包含一个电源管理域监视器 PMON。电源管理域监视器的作用是监测电源域的电源和时钟。电源监视器在检测到 VPMC 上异常的电源毛刺, 或者 OSC24M 上的时钟毛刺, 或者 OSC24M 停止工作时会向电源管理域安全管理器 PSEC 报警。

58.10 电池备份域安全管理器 BSEC

本产品包含电池备份域安全管理器 BSEC。BSEC 位于电池备份域，因此在系统电源域和电源管理域掉电时，也能保持工作。BSEC 可以配置电池备份域的安全状态，并制定安全规则。BSEC 可以检测电池备份域的各类安全事件。当有安全违例事件发生时，采取不同的措施，来保护用户的敏感信息，如密钥等。

电池备份域安全管理器 BSEC 监视如下事件：

- VBAT 电源毛刺或者 OSC32K 时钟毛刺，来自电池备份域监视器 BMON
- OSC32K 时钟故障
- 侵入检测模块 TAMP 的侵入事件
- 单调计数器 MONO 溢出

当安全事件发生，电池备份域的安全状态会转换为 FAIL，并擦除电池备份域密钥模块 BKEY 的数据。

58.11 电池备份域监视器 BMON

本产品包含一个电池备份域监视器 BMON。电池备份域监视器的作用是监测电池备份域的电源和时钟，以及配置芯片的工厂测试模式。电源监视器在检测到 VBAT 上异常的电源毛刺，或者检测到 OSC32K 的时钟毛刺，或者 OSC32K 停止工作时会向电池备份域安全管理器 BSEC 报警。

电池备份域监视器支持关闭芯片的工厂测试模式。

本产品上，BMON，TAMP，MONO 共享一个中断请求，称为 BVIO，即电池备份域安全违例中断。

58.12 侵入检测模块 TAMP

本产品包含一个侵入检测模块 TAMP。侵入检测模块位于电池备份域，可以在仅有 VBAT 供电，其他电源引脚都掉电的情况下保持工作。侵入检测模块支持多达 12 个侵入检测引脚，侵入检测引脚支持配置为主动模式或者被动模式。在检测到侵入事件时，侵入检测模块向电池备份域安全管理器 BSEC 报警。

本产品上，BMON，TAMP，MONO 共享一个中断请求，称为 BVIO，即电池备份域安全违例中断。

58.13 单调计数器 MONO

本产品包含一个单调计数器 MONO。单调计数器宽度为 48 位，位于电池备份域，可以在仅有 VBAT 供电，其他电源引脚都掉电的情况下保持工作。单调计数器在每次被写操作时 +1，因此计数器的值单调递增，除非 VBAT 掉电永不重复。在单调计数器溢出时，会向电池备份域安全管理器 BSEC 报警。

本产品上，BMON，TAMP，MONO 共享一个中断请求，称为 BVIO，即电池备份域安全违例中断。

58.14 BOOT ROM

本产品集成了 BOOT ROM，系统复位后总是最先执行 BOOT ROM 的代码。由只读存储器的物理特性，保证了 BOOT ROM 代码几乎不可能篡改。由此构建了最初的可信安全执行环境。

BOOT ROM 支持如下安全功能：

- 通过 EXIP 和 XPI 直接从加密的串行 NOR Flash 执行代码。
- 安全启动，在跳转到用户软件镜像前可以先验证镜像的来源合法可信。支持 ECDSA 或者 SM2 的签名验证
- 支持加载加密的软件镜像，支持 AES 或者 SM4 加密算法
- Flash loader 支持烧录加密的固件

有关 BOOT ROM 支持的安全功能细节，请查阅 ROM 相关章节。

59 安全数据处理器 SDP

本章节描述了安全数据处理器 SDP 的主要特性和功能。

59.1 特性总结

安全数据处理器 SDP 的主要特性如下：

- 支持 AES-128/256，支持 ECB，CBC 模式
- 支持 SM4
- 支持 SHA-1/256
- 支持 SM3
- 支持 CRC-32
- 内置 DMA，支持数据拷贝，块拷贝和数据充填
- 支持从密钥管理器加载受保护的密钥，或者使用用户写入 SDP 密钥存储器的密钥
- 密钥寄存器可读保护

59.2 功能描述

数据安全处理器 SDP 是一个可以实现数据加解密，计算数据哈希值的安全运算引擎。SDP 作为总线主设备，可以自主访问芯片上的存储外设；SDP 实现自主读取命令描述符，读取待处理数据，写回处理后数据。

59.2.1 命令描述符

数据安全处理器 SDP 工作由命令描述符控制，用户可以在内存中编写命令描述符。SDP 从内存中自主读取命令描述符，按照描述符的配置执行任务，并反馈结果。

SDP 可以通过命令描述符执行的任务总结如下：

- AES-128/256 ECB 模式，对指定长度的明文加密，或者密文解密
- AES-128/256 CBC 模式，对指定长度的明文加密，或者密文解密
- SHA-1/256，对指定长度的数据计算其 Hash 值
- CRC-32，对指定长度的数据计算 CRC32 值
- 将指定长度的数据从源地址拷贝至目标地址
- 对目标地址充填指定长度、指定样式的数据

用户可以通过 CMDPTR 寄存器，指定命令描述符在内存中的地址。

命令描述符的格式如表 219：

地址	名称	描述
CMDPTR + 0x00	NXTCMD	下一条命令描述符指针
CMDPTR + 0x04	PKTCTL	命令控制字，32 位
CMDPTR + 0x08	PKTSRC	源数据地址，32 位
CMDPTR + 0x0C	PKTDST	目标数据地址，32 位
CMDPTR + 0x10	BUFSIZE	数据长度（字节数），32 位
CMDPTR + 0x14	RESERVED	保留
CMDPTR + 0x18	RESERVED	保留

地址	名称	描述
CMDPTR + 0x1C	RESERVED	保留

表 219: SDP 命令描述符格式

NXTCMD 是指向下一条命令描述符，如果 PKTCTL[3], CHAIN 位置 1, SDP 在执行完当前命令后，继续执行 NXTCMD 指向的命令描述符。

PKTCTL 是命令描述符的控制字，配置 SDP 的任务，描述如下：

- PKTCTL[31:24], PKTTAG, 数据包标签，用户可以为每个数据包打上不同的标签；
- PKTCTL[6], CIPHIV, 使用 AES-CBC 模式时置 1, 提示 AES 载入初始向量 (Initial Vector)；
- PKTCTL[5], HASFNL, 置 1 提示 HASH 引擎，这是待处理数据的结尾；
- PKTCTL[4], HASINI, 置 1 提示 HASH 引擎，这是待处理数据的起始；
- PKTCTL[3], CHAIN, 置 1 提示 SDP 在执行完当前命令后，从 NXTCMD 取下一条命令描述符；
- PKTCTL[2], DCRSEMA, 置 1 提示 SDP 在执行完当前命令后，将 PKTCNT [CNTVAL] 减 1, 当 PKTCNT [CNTVAL] = 0 时，SDP 会停止工作；
- PKTCTL[1], PKTINT, 置 1 时，SDP 在执行完当前命令后，会生成中断请求；

PKTSRC, 源数据地址，即 SDP 待处理数据的读取地址，PKTSRC 应当指向待加密的明文，待解密的密文，或者需要通过 HASH 函数压缩的数据。当 SDP 执行数据拷贝时，PKTSRC 指向待拷贝的数据。

PKTDST, 目标数据地址，即 SDP 处理后数据的存放地址。PKTDST 应当指向加密后的密文，解密后的明文。当 SDP 执行数据拷贝时，PKTDST 指向拷贝的目标地址。

BUFSIZE, 数据的长度 (字节数)，即 SDP 加密明文的长度，解密密文的长度，需要计算 Hash 值或者 CRC 值的数据块长度，或者需要数据拷贝的数据块长度。

用户在使用 SDP 运算前，需要

- 按需求配置 SDPCR 和 MODCTRL 寄存器
- 编写命令描述符，注意
 - PKTCTL[2], DCRSEMA 置 1, 提示命令执行完成后，PKTCNT [CNTVAL] -1
 - 如果希望执行多条命令，最后一条命令外的命令描述符 PKTCTL[3], CHAIN 位置 1, 并把 NXTCMD 填入下一条命令的地址
 - 如果希望命令执行完成后生成中断请求，把命令描述符 PKTCTL[1], PKTINT 置 1
- 在 CMDPTR 寄存器写入命令描述符地址
- 对 PKTCNT [CNTINCR] 写入需要执行的命令描述符数量，写入 PKTCNT [CNTINCR] 会更新 PKTCNT [CNTVAL] = PKTCNT [CNTVAL] + PKTCNT [CNTINCR], PKTCNT [CNTVAL] 代表了需要执行的命令数据
 - 如果只需要执行一条命令，写 1
 - 如果希望连续执行 n 条命令，写入 n

59.2.2 AES 加解密引擎

SDP 支持 AES 加解密引擎，AES 为 Advanced Encryption Standard 的简称，由美国国家标准与技术研究院 (NIST) 于 2001 年 11 月 26 日发布于 FIPS PUB 197。用户可以自行查阅 AES 的细节。

用户把 SDPCR[CIPHEN] 位置 1, 即打开 AES 加解密引擎。

AES 引擎支持 AES-128 和 AES-256，即 128 位和 256 位的 AES 密钥长度。

用户可以通过 MODCTRL[AESALG] 位配置 AES 的密钥长度：

- 4'b0000，AES-128，即密钥长度为 128 位
- 4'b0001，AES-256，即密钥长度为 256 位

AES 引擎支持加密，即通过密钥将明文加密成为密文。AES 引擎支持解密，即通过密钥将密文恢复为明文。用户可以通过 MODCTRL [AESDIR] 位配置 AES 引擎进行的是加密运算还是解密运算：

- MODCTRL [AESDIR] = 1'b0，AES 引擎执行加密运算
- MODCTRL [AESDIR] = 1'b1，AES 引擎执行解密运算

AES 引擎支持 ECB 工作模式和 CBC 工作模式。

ECB 模式称为电子密码本模式（Electronic codebook），是最基本的 AES 加密模式，加密前把全部数据根据数据块大小（AES 数据块长度为 16 字节，即 128 位）分成若干块，之后将每块使用相同的密钥单独加密，解密同理。通常不建议用户使用 ECB 模式加密长度超过一个 AES 数据块的数据。

CBC 模式称为密码分组链接模式（Cipher-block chaining），CBC 模式对于每个待加密的数据块在加密前会先与前一个数据块的密文异或然后再用加密器加密。第一个明文块与一个叫初始化向量（Initial Vector）的数据块异或。解密的过程相似，第一个密文块使用密钥解密后，与初始化向量数据块异或恢复出第一个明文块，之后的密文块解密后与前一个数据块的密文异或恢复出明文。

用户通过 MODCTRL[AESMOD] 位配置 AES 的工作模式：

- MODCTRL[AESMOD] = 4'b0000，AES 工作模式为 ECB 模式
- MODCTRL[AESMOD] = 4'b0001，AES 工作模式为 CBC 模式

用户使用 AES-CBC 模式，需要把第一个命令描述符的 PKTCTL[6]，CIPHIV 位置 1，提示 AES 引擎载入初始化向量（Initial Vector），同时，用户需要把初始化向量（Initial Vector）写入 CIPHIV0 ~ CIPHIV3 寄存器。

59.2.3 AES 密钥配置

AES 作为公开发布的标准算法，其加解密的数据处理步骤是公开可知的。AES 算法的安全性不依赖于算法本身，而是取决于密钥的安全性。

SDP 的 AES 引擎采取了一系列设计，保护 AES 加解密的密钥不泄露。

AES 引擎的密钥有以下选项：

- 从 SDP 内部存储器 KEYRAM 载入密钥，KEYRAM 容量 256 字节，可以存储 16 个 128 位的 AES-128 密钥或者 8 个 256 位的 AES-256 密钥
- 从密钥管理器 KEYM 的专用密钥通路载入密钥，可用密钥有 MK，SK0 ~ SK3

SDP 的内部存储器 KEYRAM 为只可写，不可读存储器。用户可以通过 KEYADDR 和 KEYDAT 寄存器来初始化 SDP 的内部存储器 KEYRAM，方法如下：

- 通过写 KEYADDR [INDEX] 位域来指定 KEYRAM 内部地址索引。
 - KEYADDR [INDEX] = 0，表示指向 KEYRAM 第 1 个 128 位密钥
 - KEYADDR [INDEX] = 1，表示指向 KEYRAM 第 2 个 128 位密钥
 -
 - KEYADDR [INDEX] = 15，表示指向 KEYRAM 第 16 个 128 位密钥
- 通过 KEYDAT，写入密钥，KEYDAT 为 32 位寄存器
 - 第 1 次写 KEYDAT，写入密钥 [0:31]

- 第 2 次写 KEYDAT，写入密钥 [32:63]
- 第 3 次写 KEYDAT，写入密钥 [64:95]
- 第 4 次写 KEYDAT，写入密钥 [96:127]

显然，如果用户希望使用 256 位的 AES-256 密钥，需要先将 KEYADDR [INDEX] 取 0 ~ 15 之间的偶数，按以上步骤写入密钥的前 128 位。之后将现有 KEYADDR [INDEX] + 1，再写入 4 次 KEYDAT 寄存器，来写入密钥的后 128 位，密钥 [128:255]

密钥初始化完成后，用户可以通过 MODCTRL[AESKS] 位域来选择密钥：

当 AES 引擎设置为 AES-128 时：

- MODCTRL[AESKS] = 6'h00，选择 KEYRAM 第 1 个 128 位密钥，即 KEYRAM [0:127]
- MODCTRL[AESKS] = 6'h01，选择 KEYRAM 第 2 个 128 位密钥，即 KEYRAM [128:255]
-
- MODCTRL[AESKS] = 6'h0E，选择 KEYRAM 第 15 个 128 位密钥，即 KEYRAM [1792:1919]
- MODCTRL[AESKS] = 6'h0F，选择 KEYRAM 第 16 个 128 位密钥，即 KEYRAM [1920:2047]
- MODCTRL[AESKS] = 6'h20，选择来自 KEYM 的 SK0[0:127]
- MODCTRL[AESKS] = 6'h21，选择来自 KEYM 的 SK0[128:255]
- MODCTRL[AESKS] = 6'h22，选择来自 KEYM 的 SK1[0:127]
- MODCTRL[AESKS] = 6'h23，选择来自 KEYM 的 SK1[128:255]
- MODCTRL[AESKS] = 6'h24，选择来自 KEYM 的 SK2[0:127]
- MODCTRL[AESKS] = 6'h25，选择来自 KEYM 的 SK2[128:255]
- MODCTRL[AESKS] = 6'h26，选择来自 KEYM 的 SK3[0:127]
- MODCTRL[AESKS] = 6'h27，选择来自 KEYM 的 SK3[128:255]
- MODCTRL[AESKS] = 6'h2E，选择来自 KEYM 的 MK[0:127]
- MODCTRL[AESKS] = 6'h2F，选择来自 KEYM 的 MK[128:255]

当 AES 引擎设置为 AES-256 时：

- MODCTRL[AESKS] = 6'h00，选择 KEYRAM 第 1 个 256 位密钥，即 KEYRAM [0:255]
- MODCTRL[AESKS] = 6'h01，无效
-
- MODCTRL[AESKS] = 6'h0E，选择 KEYRAM 第 8 个 256 位密钥，即 KEYRAM [1792:2047]
- MODCTRL[AESKS] = 6'h0F，无效
- MODCTRL[AESKS] = 6'h20，选择来自 KEYM 的 SK0[0:255]
- MODCTRL[AESKS] = 6'h21，无效
- MODCTRL[AESKS] = 6'h22，选择来自 KEYM 的 SK1[0:255]
- MODCTRL[AESKS] = 6'h23，无效
- MODCTRL[AESKS] = 6'h24，选择来自 KEYM 的 SK2[0:255]
- MODCTRL[AESKS] = 6'h25，无效
- MODCTRL[AESKS] = 6'h26，选择来自 KEYM 的 SK3[0:255]
- MODCTRL[AESKS] = 6'h27，无效
- MODCTRL[AESKS] = 6'h2E，选择来自 KEYM 的 MK[0:255]
- MODCTRL[AESKS] = 6'h2F，无效

59.2.4 HASH 模块

SDP 支持一个 HASH 模块。

HASH，一般翻译做散列、杂凑，或音译为哈希，是把任意长度的输入数据，通过 HASH 算法变换成固定长度的输出，该输出就是 HASH 值，也译作散列值或者杂凑值。这种转换是一种压缩映射，也就是，HASH 值的空间通常远小于输入的空间，不同的输入可能会散列成相同的输出，所以理论上不可能从散列值来确定唯一的输入值。简单的说就是一种将任意长度的消息压缩到某一固定长度的消息摘要 (Digest) 的函数，因此，通常也把一段信息的 HASH 值，称为这段信息的摘要 (Digest)。

尽管理论上，一段数据和它的 HASH 值不存在一一对应关系，即总是存在不同的数据，它们的 HASH 值是相同的。对于不同的数据得到相同的 HASH 值，称为碰撞。但是，密码学理论认为，现代的 HASH 算法具备以下特征：

- 从 HASH 值不能反向推导出原始数据，即单向性
- 对输入数据非常敏感，原始数据最微小的修改，会导致 HASH 值大不相同
- 碰撞发生的概率虽然理论上不为 0，但数学上，认为碰撞的概率近似于 0。

因此，HASH 算法得出的数据摘要，或者说 HASH 值，可以用来校验数据的完整性，并在信息安全领域上派生出许多应用。

SDP 的 HASH 模块支持 SHA-1、SHA-256 和国密 SM3。

SHA-1 (Secure Hash Algorithm 1) 由美国国家安全局设计，并由美国国家标准技术研究所 (NIST) 发布为联邦数据处理标准 (FIPS)。SHA-1 支持长度不超过 $(2^{64} - 1)$ 位的输入数据，可以生成 160 位 (20 字节) HASH 值。

SHA-2 (Secure Hash Algorithm 2)，由美国国家安全局研发，由美国国家标准与技术研究院 (NIST) 在 2001 年发布。是 SHA-1 的后继算法。SHA-256 是 SHA-2 的算法之一，支持长度不超过 $(2^{64} - 1)$ 位的输入数据，可以生成 256 位 (32 字节) HASH 值。

SM3 是中华人民共和国政府采用的一种密码散列函数标准，由国家密码管理局于 2010 年 12 月 17 日发布。相关标准为“GM/T 0004-2012 《SM3 密码杂凑算法》”。

用户把 SDPCR[HASHEN] 位置 1，即打开 HASH 模块。

用户可以通过 MODCTRL[HASALG] 位，选择 HASH 算法：

- MODCTRL[HASALG] = 4'b0000，选择 SHA-1
- MODCTRL[HASALG] = 4'b0010，选择 SHA-256
- MODCTRL[HASALG] = 4'b1111，选择 SM3

用户在使用 HASH 模块时，必须按需要配置命令描述符的 PKTCTL 字

- 如果此命令描述符处理的数据，包括 HASH 算法输入数据的结尾，要把 PKTCTL[5]，HASFNL 置 1
- 如果此命令描述符处理的数据，包括 HASH 算法输入数据的起始，PKTCTL[4]，HASINI 置 1
- 如果对一段内存内连续的数据执行 HASH 算法，用户可以把 PKTCTL[5] 和 PKTCTL[4] 都置 1，用户利用一条命令描述符就可以计算一段连续的数据的 HASH 值。

59.2.5 数据拷贝和数据充填

SDP 支持内存区段的数据拷贝和数据充填功能。

用户把 SDPCR[MCPEN] 位置 1，即打开数据拷贝功能。这样，SDP 功能与 DMA 类似，通过配置命令描述符，可以把任意长度的数据从源地址指定的内存区段，拷贝到目标地址指定的内存区段。

用户把 SDPCR[CONFEN] 位置 1，即打开数据充填功能。这时，用户配置命令描述符，把需要充填的数据写入源地址字 PKTSRC，SDP 会把目标地址字 PKTDST 起，长度为 BUFSIZE 的区域全部填写 PKTSRC 的值。

59.2.6 数据重排序

SDP 支持对从源地址读取到输入数据，写入目标地址的输出数据，以及密钥进行数据重排序，以适应不同系统的数据排序要求。

MODCTRL[DINSWP] 位域，配置了输入数据的重排序方式：

- 2'b00，输入 32 位数据字节从高位到低位为 [Byte3, Byte2, Byte1, Byte0]，保持不变
- 2'b01，输入 32 位数据字节从高位到低位为 [Byte3, Byte2, Byte1, Byte0]，重新排列为 [Byte2, Byte3, Byte0, Byte1]
- 2'b10，输入 32 位数据字节从高位到低位为 [Byte3, Byte2, Byte1, Byte0]，重新排列为 [Byte1, Byte0, Byte3, Byte2]
- 2'b11，输入 32 位数据字节从高位到低位为 [Byte3, Byte2, Byte1, Byte0]，重新排列为 [Byte0, Byte1, Byte2, Byte3]

MODCTRL[DOUTSWP] 位域，配置了输出数据的重排序方式：

- 2'b00，输出 32 位数据字节从高位到低位为 [Byte3, Byte2, Byte1, Byte0]，保持不变
- 2'b01，输出 32 位数据字节从高位到低位为 [Byte3, Byte2, Byte1, Byte0]，重新排列为 [Byte2, Byte3, Byte0, Byte1]
- 2'b10，输出 32 位数据字节从高位到低位为 [Byte3, Byte2, Byte1, Byte0]，重新排列为 [Byte1, Byte0, Byte3, Byte2]
- 2'b11，输出 32 位数据字节从高位到低位为 [Byte3, Byte2, Byte1, Byte0]，重新排列为 [Byte0, Byte1, Byte2, Byte3]

MODCTRL[KEYSWP] 位域，配置了密钥数据的重排序方式：

- 2'b00，密钥 32 位数据字节从高位到低位为 [Byte3, Byte2, Byte1, Byte0]，保持不变
- 2'b01，密钥 32 位数据字节从高位到低位为 [Byte3, Byte2, Byte1, Byte0]，重新排列为 [Byte2, Byte3, Byte0, Byte1]
- 2'b10，密钥 32 位数据字节从高位到低位为 [Byte3, Byte2, Byte1, Byte0]，重新排列为 [Byte1, Byte0, Byte3, Byte2]
- 2'b11，密钥 32 位数据字节从高位到低位为 [Byte3, Byte2, Byte1, Byte0]，重新排列为 [Byte0, Byte1, Byte2, Byte3]

59.2.7 国密 SM3 算法启动流程

SM3 是中华人民共和国政府采用的一种密码散列函数标准，由国家密码管理局于 2010 年 12 月 17 日发布。相关标准为“GM/T 0004-2012《SM3 密码杂凑算法》”。SM3 主要用于数字签名及验证、消息认证码生成及验证、随机数生成等，其算法公开。据国家密码管理局表示，其安全性及效率与 SHA-256 相当。

下面是一个启动 SM3 算法的流程：

1. 将寄存器 SDPCR[HASHEN] 设置为 1，使能 hash 功能；配置 SDPCR[CONFEN]，使能内存数据填充；如果需要检查 hash 计算的结果，则还需要将 MODCTRL[HASCHK] 设置为 1，并设置相应的 hash 数据字作为比对的依据；
2. 按照命令描述符的格式要求，在内存中写入原始数据；并将内存中的起始地址配置到寄存器 CMDPTR 中；

- 配置寄存器 MODCTRL[HASALG] 的值为 0x8, 选择 SM3 模式;
- 配置寄存器 PKTCNT 为合适的值, 如果只有一个数据包, 配置为 1 即可;
- 读取寄存器 STA[PKTCNT0], 判断其值是否为 0; 若为 0 表示 sm3 运算完成, 此时可通过 STA[ERRHAS] 判断 sm3 运算是否出错;

59.2.8 国密 SM4 算法启动流程

SM4.0 (原名 SMS4.0) 是中华人民共和国政府采用的一种分组密码标准, 由国家密码管理局于 2012 年 3 月 21 日发布。相关标准为“GM/T 0002-2012《SM4 分组密码算法》(原 SMS4 分组密码算法)”。在商用密码体系中, SM4 主要用于数据加密, 其算法公开, 分组长度与密钥长度均为 128bit, 加密算法与密钥扩展算法都采用 32 轮非线性迭代结构, S 盒为固定的 8 比特输入 8 比特输出。

下面是一个启动 SM4 加密算法的过程:

- 按照命令描述符的格式要求, 在内存中写入原始数据;
- 配置寄存器 KEYADDR 和 KEYDATA, 将 SM4 所需要的密钥存储到密钥缓存区中, 一般情况下需要设置 16 个 128bit 的密钥;
- 将内存起始地址配置到寄存器 CMDPTR 中;
- 配置寄存器 SDPCR[CIPHEN] 为 1, 使能加解密功能; 并根据需要, 配置 SDPCR[INTEN] 使能中断;
- 根据密钥大小端模式配置寄存器 MODCTRL[KEYSWAP], 根据输出数据的大小端模式配置寄存器 MODCTRL[DOUTSWAP], 根据输入数据的大小端模式配置寄存器 MODCTRL[DINSWAP]; 配置寄存器 MODCTRL[AESKS] 选择密钥;
- 配置寄存器 MODCTRL[AESALG] 的值为 0x8, 使能 SM4 模式;
- 根据需要的数据包数量, 配置寄存器 PKTCNT[CntIncr] 的值为合适的值, 启动 SM4 加密算法的处理;
- 可通过读取寄存器 STA[IRQ] 等待中断的发生, 如果寄存器变为 1, 则表示加密算法处理已经完成;

对于解密算法, 与加密算法是类似的, 如果过程如下:

- 按照命令描述符的格式要求, 在内存中写入原始数据;
- 对于密钥的设置、以及内存起始地址、大小端模式等的设置, 参考 SM4 解密算法的过程即可;
- 配置寄存器 MODCTRL[AESDIR] 的值为 1, 使能解密功能;
- 根据需要的数据包数量, 配置寄存器 PKTCNT[CntIncr] 的值为合适的值, 启动 SM4 解密算法的处理;
- 可通过读取寄存器 STA[IRQ] 等待中断的发生, 如果寄存器变为 1, 则表示解密算法处理已经完成

59.3 SDP 寄存器

59.3.1 寄存器说明

SDP 的寄存器列表如下:

SDP base address: 0xF304C000

地址偏移	名称	描述	复位值
0x0000	SDPCR	SDP 控制寄存器	0x30000000
0x0004	MODCTRL	模式控制寄存器	0x00000000
0x0008	PKTCNT	数据包计数寄存器	0x00000000
0x000C	STA	状态寄存器	0x00000000

地址偏移	名称	描述	复位值
0x0010	KEYADDR	密钥地址寄存器	0x00000040
0x0014	KEYDAT	密钥数据	0x00000030
0x0018	CIPHIV[CIPHIV0]	密码初始化向量 0	0x00000000
0x001C	CIPHIV[CIPHIV1]	密码初始化向量 1	0x00000000
0x0020	CIPHIV[CIPHIV2]	密码初始化向量 2	0x00000000
0x0024	CIPHIV[CIPHIV3]	密码初始化向量 3	0x00000000
0x0028	HASWRD[HASWRD0]	哈希数据字 0	0x00000030
0x002C	HASWRD[HASWRD1]	哈希数据字 1	0x00000030
0x0030	HASWRD[HASWRD2]	哈希数据字 2	0x00000030
0x0034	HASWRD[HASWRD3]	哈希数据字 3	0x00000030
0x0038	HASWRD[HASWRD4]	哈希数据字 4	0x00000030
0x003C	HASWRD[HASWRD5]	哈希数据字 5	0x00000030
0x0040	HASWRD[HASWRD6]	哈希数据字 6	0x00000030
0x0044	HASWRD[HASWRD7]	哈希数据字 7	0x00000030
0x0048	CMDPTR	命令字指针	0x00000000
0x004C	NPKTPTR	下一个数据包地址指针	0x00000000
0x0050	PKTCTL	数据包控制寄存器	0x00000000
0x0054	PKTSRC	数据包在内存中源地址	0x00000000
0x0058	PKTDST	数据包处理完后内存中的目标地址	0x00000000
0x005C	PKTBUF	数据包在内存中的大小。	0x00000000

表 220: SDP 寄存器列表

SDP 的寄存器详细说明如下:

59.3.2 SDPCR (0x0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SFTRST	CLKGAT	CIPDIS	HASDIS	RSVD				CIPHEN	HASHEN	MCPEN	CONFEN	DCRPDI	RSVD	TSTPKTOIRQ	RSVD				RDSCEN	RSVD				INTEN							
RW	RW	RO	RO	N/A				RW	RW	RW	RW	RW	N/A	RW	N/A				RW	N/A				RW							
0	0	1	1	0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	0	x	x	x	x	x	x	x	0

SDPCR [31:0]

位域	名称	描述
31	SFTRST	软复位控制位。 此寄存器位写“1”，然后再写“0”，来软复位 SDP 模块。
30	CLKGAT	SDP 的主要电路的门控时钟控制位。 此为寄存器写“1”，会关闭 SDP 内部绝大部分逻辑电路的时钟。

位域	名称	描述
29	CIPDIS	加解密硬件禁止位，此位为只读寄存器位；此位为“1”时，加解密的功能不可用；此位为“0”时，加解密的功能可用。
28	HASDIS	哈希硬件禁止位，此位为只读寄存器位；此位为“1”时，哈希的功能不可用；此位为“0”时，哈希的功能可用。
23	CIPHEN	加解密使能位。 此位置“1”时，加解密的功能可用； 此位置“0”时，加解密的功能不可用。
22	HASHEN	哈希软件使能位。 此位置“1”时，哈希的功能可用； 此位置“0”时，哈希的功能不可用。
21	MCPEN	内存数据拷贝功能使能位； 此位置“1”时，内存拷贝的功能可用； 此位置“0”时，内存拷贝的功能不可用。
20	CONFEN	内存数据填充的使能位。 此位置“1”时，数据填充内存的功能可用； 此位置“0”时，常数填充内存功能不可用。
19	DCRPDI	AES 解密禁止位。 写“1”禁止解密功能。 此位仅能通过硬复位清零。
17	TSTPKT0IRQ	保留位。
8	RDSCEN	寄存器存储包描述符使能位。 当设置“1”时，第一个数据包描述符位于寄存器中（CMDPTR, NPKTPTR, ...） 当设置“0”时，第一个数据包描述符位于内存中（由 CMDPTR 指向）。
0	INTEN	中断使能，由软件控制。 当置“1”时，SDP 中断使能。 当置“0”时，SDP 中断禁用。

SDPCR 位域

59.3.3 MODCTRL (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AESALG				AESMOD				AESKS				RSVD	AESDIR	HASALG				CRCEN	HASCHK	HASOUT	RSVD	RSVD	DINSWP	DOUTSWP	KEYSWP						
RW				RW				RW				N/A	RW	RW				RW	RW	RW	N/A	N/A	RW	RW	RW						
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MODCTRL [31:0]

位域	名称	描述
31-28	AESALG	AES 算法选择。 0x0 = AES 128; 0x1 = AES 256; 0x8 = SM4; 其它值, 保留。
27-24	AESMOD	AES 模式选择。 0x0 = ECB; 0x1 = CBC; 其它, 保留。
23-18	AESKS	AES 密钥选择。用于选择存储在 SDP 的 16x128 密钥内存中的 AES 密钥, 或从 KMAN 中选择密钥。详情如下: 0x00~0x0F: 选择密钥内存中的 128 位密钥, 0x00~0x0F 为密钥的地址; 当地址为偶数时, AES256 模式下将使用来自该地址的 128 位和下一个地址的 128 位密钥作为 256 位 AES 密钥。当地址为奇数时, 仅对 AES128 有效。 0x20~0x27: 来自密钥管理器 KMAN 的密钥 SK(session key): -0x20, AES128 使用 kman_sk0[127:0] 作为密钥; AES256 使用 kman_sk0[255:0] 作为密钥。 -0x21, AES128 使用 kman_sk0[255:128] 作为密钥; 对 AES256 无效。 -0x22, AES128 使用 kman_sk1[127:0] 作为密钥; AES256 使用 kman_sk1[255:0] 作为密钥。 -0x23, AES128 使用 kman_sk1[255:128] 作为密钥; 对 AES256 无效。 -0x24, AES128 使用 kman_sk2[127:0] 作为密钥; AES256 使用 kman_sk2[255:0] 作为密钥。 -0x25, AES128 使用 kman_sk2[255:128] 作为密钥; 对 AES256 无效。 -0x26, AES128 使用 kman_sk3[127:0] 作为密钥; AES256 使用 kman_sk3[255:0] 作为密钥。 -0x27, AES128 使用 kman_sk3[255:128] 作为密钥; 对 AES256 无效。 -0x2E: AES128 使用 kman_mk[127:0] 作为密钥; AES256 使用 kman_mk[255:0] 作为密钥。 -0x2F: AES128 使用 kman_mk[255:128] 作为密钥; 对 AES256 无效。 其它值, 保留。
16	AESDIR	AES 方向 0x0, AES 加密。 0x1, AES 解密。

位域	名称	描述
15-12	HASALG	HASH 算法选择。 0x0 SHA1 算法 0x1 CRC32 算法 0x2 SHA256 算法 0x3 SM3 算法
11	CRCEN	CRC 使能位。 0x0, 禁用 CRC。 0x1, 启用 CRC。
10	HASCHK	哈希检查使能位。 0 x0, 未启用哈希检查, HASHRSLT0-7 存储哈希计算的结果。 0 x1, 启用哈希校验, SDP 计算所得哈希结果会与 HASHRSLT 0-7 寄存器里的预设值进行比较; 对于 SHA1, 将使用 HASHRSLT0-3 字, 而 HASH 256 将使用 HASH0-7 字。
9	HASOUT	当启用哈希时, 该位选择 AES 引擎的输入或输出数据, 进行哈希运算。 0x0, AES 输入数据来进行哈希计算 0x1, AES 输出数据来进行哈希计算
5-4	DINSWP	决定 SDP 是否对输入数据进行字节交换, 变成大端数据; 当所有位都被设置时, 数据被假定为大端格式。
3-2	DOUTSWP	决定 SDP 是否对输出数据进行字节交换, 变成大端数据;; 当所有位都被设置时, 数据被假定为大端格式
1-0	KEYSWP	决定 SDP 是否对密钥进行字节交换, 变成大端数据;; 当所有位都被设置时, 数据被假定为大端格式

MODCTRL 位域

59.3.4 PKTCNT (0x8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD	RSVD	RSVD						CNTVAL						RSVD						CNTINCR											
N/A	N/A	N/A						RO						N/A						RW											
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PKTCNT [31:0]

位域	名称	描述
23-16	CNTVAL	只读计数器; 显示数据包计数器的当前值。
7-0	CNTINCR	写入此处的数值将加到数据包计数器。

PKTCNT 位域

59.3.5 STA (0xC)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
TAG								IRQ	RSVD		CHN1PKT0	AESBSY	HASBSY	PKTCNT0	PKTDON	RSVD										ERRSET	ERRPKT	ERRSRC	ERRDST	ERRHAS	ERRCHAIN	
RO								W1C	N/A	W1C	RO	RO	W1C	W1C	N/A										W1C	W1C	W1C	W1C	W1C	W1C		
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

STA [31:0]

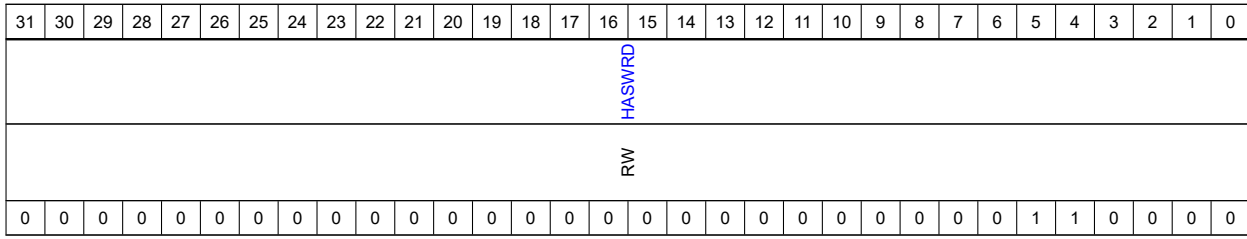
位域	名称	描述
31-24	TAG	正在处理的数据包的标签。
23	IRQ	中断请求；当错误发生时，数据包处理完成时，数据包计数器达到零时，都会有中断请求发生。
20	CHN1PKT0	当前数据报的描述字中，“CHAIN”位为“1”，指示有后续的数据包；但是此时数据包计数器已经到达“0”，正等待等待新的缓冲区数据包。
19	AESBSY	AES 加解密引擎正忙。
18	HASBSY	哈希处理忙状态。
17	PKTCNT0	包计数器现在已经计数到“0”。
16	PKTDON	数据包处理完成后，当数据包控制字中的“PKTINT”位设置位“1”时，将触发此中断。
5	ERRSET	工作模式设置错误。
4	ERRPKT	数据包头访问错误，或状态更新错误。
3	ERRSRC	源缓冲区访问错误
2	ERRDST	目标缓冲区访问错误
1	ERRHAS	哈希结果检查错误
0	ERRCHAIN	当前数据包的 CHAIN 位 = 0，但数据包计数器不为“0”，触发发生缓冲区链错误。

STA 位域

59.3.6 KEYADDR (0x10)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD								INDEX								RSVD										SUBWRD						
N/A								RW								N/A										RW						
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

KEYADDR [31:0]

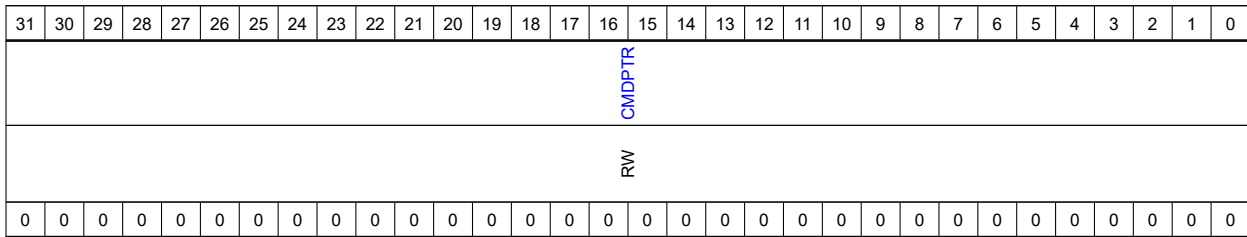


HASWRD [31:0]

位域	名称	描述
31-0	HASWRD	<p>哈希数据字 - HASH 结果位；如果启用了哈希结果检查，此寄存器存储预期的哈希结果；当未启用哈希检查时，哈希引擎将在这里存储最终的哈希结果 [31:0]。</p> <p>如果启用了 CRC 模式，如果启用了 CRC 校验，则此工作存储 CRC 预期结果；如果未启用 CRC 校验，此寄存器存储最终计算出的 CRC 结果。</p>

HASWRD 位域

59.3.10 CMDPTR (0x48)

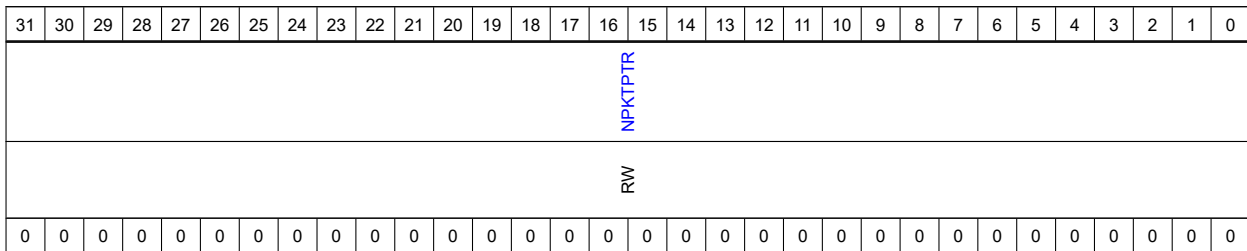


CMDPTR [31:0]

位域	名称	描述
31-0	CMDPTR	当前命令地址寄存器指向内存中的要执行（或当前正在执行）的描述符地址。

CMDPTR 位域

59.3.11 NPKTPTR (0x4C)



NPKTPTR [31:0]

位域	名称	描述
31-0	NPKTPTR	下一个数据包地址指针。

NPKTPTR 位域

59.3.12 PKTCTL (0x50)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PKTTAG								RSVD																CIPHIV	HASFNL	HASINI	CHAIN	DCRSEMA	PKTINT	RSVD	
RW								N/A																RW	RW	RW	RW	RW	RW	N/A	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PKTCTL [31:0]

位域	名称	描述
31-24	PKTTAG	包标签。
6	CIPHIV	使用 AES-CBC 模式时置 1，提示 AES 装载初始向量。
5	HASFNL	是否是哈希终止包
4	HASINI	是否是哈希初始包
3	CHAIN	指示是否有下一个数据包；也就是下一个命令指针寄存器是否必须被加载。
2	DCRSEMA	在当前操作结束时，信号量是否必须递减操作。当信号量达到零值时，将不再进行进一步的数据包处理。
1	PKTINT	此位的设置，决定是否必须在数据包完成后发出中断。

PKTCTL 位域

59.3.13 PKTSRC (0x54)

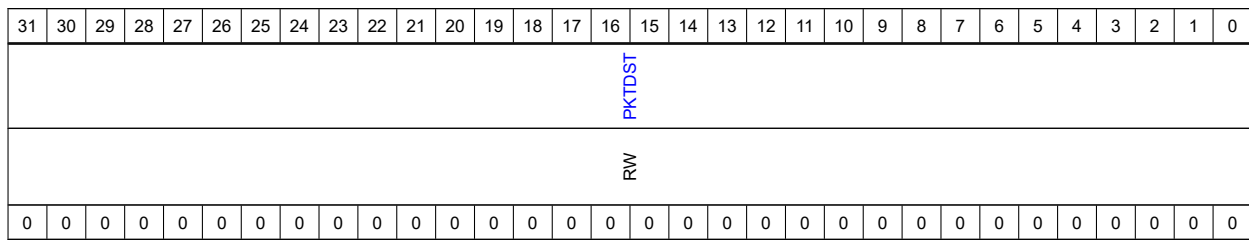
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PKTSRC																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PKTSRC [31:0]

位域	名称	描述
31-0	PKTSRC	数据包内存源地址。

PKTSRC 位域

59.3.14 PKTDST (0x58)

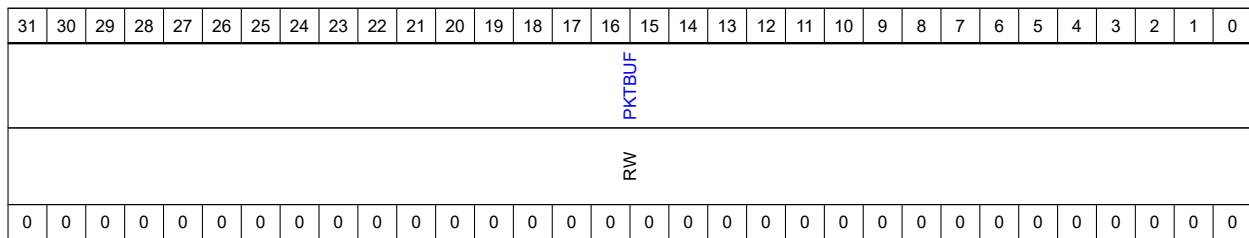


PKTDST [31:0]

位域	名称	描述
31-0	PKTDST	数据包内存目标地址。

PKTDST 位域

59.3.15 PKTBUF (0x5C)



PKTBUF [31:0]

位域	名称	描述
31-0	PKTBUF	

PKTBUF 位域

60 在线解密引擎 EXIP

本章节描述了在线解密引擎 EXIP 的主要特性和功能。

60.1 特性总结

在线解密引擎 EXIP 可以实现对加密的外部 NOR Flash 实时解密，EXIP 的主要特性有：

- 支持 AES-128 CTR 模式解密
- 支持 4 个区段，每个区段可以使用不同的密钥加密
- 支持通过 Key Blob 封装数据加密密钥等敏感信息（符合 RFC3394）
- 支持硬件解封 Key Blob（符合 RFC3394）
- 支持从 OTP 读取用于解封 Key Blob 的 KEK(加密密钥的密钥)

60.2 功能描述

在本产品上，用户可以通过 XPI 控制器连接多种不同品牌，不同容量的串行 NOR Flash。XPI 控制器支持将外部存储器直接映射到系统的地址空间上。因此处理器、DMA 等主设备可以像访问片上内存一样，直接访问外部存储器，载入数据或者执行代码。这种不需要把外部存储器数据先复制到内存，再执行的访问方式，称为在线执行 (Execution In Place)。在线解密引擎 EXIP 与 XPI 控制器紧密耦合，支持外部串行 NOR Flash 在线执行的同时，对数据实时解密。因此，只要用户通过 AES-128 CTR 算法，对外部 NOR Flash 上的数据和代码加密，就可以实现对数据和代码的保护。

60.2.1 EXIP 区段，密钥，计数器

EXIP 支持 4 个区段，每个区段都可以支持独立的密钥和计数器。

每个区段可以定义区段的起始地址和结尾地址，起始地址和结尾地址之间的区域，就是加密区域。EXIP 与 XPI 控制器紧密耦合，总线主设备（处理器或 DMA 等）通过 XPI 发起对外部存储器访问时，EXIP 会监控访问的系统地址。如果该地址位于加密区域内，就会执行解密操作。

RGNx_DSCR_W0 [START] 存放区段 x 的起始地址，RGNx_DSCR_W1 [END] 存放区段 x 的结尾地址。EXIP 要求加密区域长度的单位为 1KB，起始地址必须 1KB 对齐，假设加密区域长度为 x KB，结尾地址应为 $START + x * 1024 - 1$ 。因此 START 只取高 22 位，低 10 位应当为 0。而 END 只取高 22 位，低 10 位应当为 1。

EXIP 支持 AES-128 CTR 模式解密，密钥长度为 128 位。密钥存放在寄存器 RGNx_KEY0, RGNx_KEY1, RGNx_KEY2, RGNx_KEY3。

计数器长度与 AES 数据块长度相同，也为 128 位。AES CTR 模式要求使用相同密钥加密的数据，每一个数据块对应的计数器值不能重复。EXIP 对每一个 128 位（16 字节）的数据块，其计数器，由数据块的 32 位系统地址和 64 位的 NONCE 组成，其中 NONCE 存放在 RGNx_CTR0 和 RGNx_CTR1 中。计数器组成方式如下：

- Counter[127:96] = CTR0[31:0]
- Counter[95:64] = CTR1[31:0]
- Counter[63:32] = CTR0[31:0] XOR CTR1[31:0]
- Counter[31:0] = Sysaddr[31:0] AND 0xFFFFFFFF0

其中：

- CTR0 为 64 位长 NONCE 的低 32 位
- CTR1 为 64 位长 NONCE 的高 32 位

- SysAddr 为密文块的系统映射地址。密文块长度为 128 位 / 16 字节，一个密文块对应一个计数器值，因此计数器值只取地址的高 28 位，地址低 4 位置 0。

60.2.2 EXIP 的密钥封装和密钥解封

EXIP 使用 RFC3394 定义的密钥封装和密钥解封算法，保护 EXIP 解密用的密钥和相关敏感数据。为了便于区分，把 EXIP 用于密钥封装/解封的密钥称为 KEK(Key-Encryption Key 密钥加密密钥)。把 EXIP 用户解密外部存储器上数据/代码的密钥，称为 DEK(Data Encryption Key)。

EXIP 的每一个区段，需要封装的 DEK 和相关数据有 5 个 64 位数据块，共 40 字节的数据。总结如下：

地址偏移	描述
0x00	DEKx[31:0]，即 RGNx_KEY0 存放的部分密钥
0x04	DEKx[63:32]，即 RGNx_KEY1 存放的部分密钥
0x08	DEKx[95:64]，即 RGNx_KEY2 存放的部分密钥
0x0C	DEKx[127:96]，即 RGNx_KEY3 存放的部分密钥
0x10	NONCE[31:0]，即 RGNx_CTR0 存放的部分 NONCE
0x14	NONCE[63:32]，即 RGNx_CTR1 存放的部分 NONCE
0x18	START，即 RGNx_RGN_SA[31:10]，加密区域起始地址，其他位置 0
0x1C	END，即 RGNx_RGN_EA[31:10]，加密区域结尾地址 RO，即 RGNx_RGN_EA[2]，置 1 时，RGNx 的配置寄存器读保护 DECEN，即 RGNx_RGN_EA[1]，置 1 时，EXIP 对此区段执行解密 VALID，即 RGNx_RGN_EA[0]，置 1 时，区段 x 有效 其他位置 1
0x20	充填数据，全部置 0
0x24	充填数据，全部置 0

表 221: EXIP Key Wrap 数据汇总

这些数据经过密钥封装 (Key Wrap) 过程后，得到 6 个 64 位密文块，共 48 字节。

当 CFG 寄存器的 BE 位和 KBPE 位置 1 后，EXIP 会启动硬件的密钥解封过程。EXIP 会通过 XPI 控制器，直接从外部存储器的起始地址取密文块，密文块在外部存储器的位置如下：

地址偏移	描述
0x00	区段 0，RGN0 的 DEK，NONCE，区域地址信息的密文包
0x40	区段 1，RGN1 的 DEK，NONCE，区域地址信息的密文包
0x80	区段 2，RGN2 的 DEK，NONCE，区域地址信息的密文包
0xC0	区段 3，RGN3 的 DEK，NONCE，区域地址信息的密文包

表 222: EXIP Key Wrap 数据汇总

EXIP 一旦开始解封密文包，会自动执行 4 个区段密文包的解封过程 (Key Unwrap)。解封完成后，会将恢复的 DEK, NONCE, SART, END 等信息载入 RGNx 的对应寄存器。如果解封后得到的初始值与定义的 IV (0xA6A6A6A6A6A6A6) 不一致，就会提示错误，RGNx_DESC_W1[0] VALID 位会置 1，同时 STA[KBERR] 标志位置 1。

用户如果实际使用的区段小于 4 个，也需要按照密钥封装的步骤生成全部 4 个区段的密文包，并烧录在 Flash 的对应地址，把不用的区段起始地址和结尾地址都填 0 即可。

EXIP 用于密码解封的 KEK 从片上 OTP 的专用数据通路直接加载，KEK 一旦烧录到 OTP 指定位置，并配置恰当的读写保护后，就对软件不再可见。有关 OTP 的烧录和读写保护配置，用户可以查阅 OTP 的相关章节。

本产品上，EXIP 的打开和密钥解封由 BOOT ROM 管理，OTP 中的 ENCRYPT_XIP 字段被置 1 后。ROM 在 XPI NOR Flash 启动中会强制打开 EXIP。

总结，用户使用 EXIP 实现在线解密执行：

- 生成 KEK，并利用 KEK 对 DEK, NONCE, START, END 等数据进行密钥封装 (KeyWrap)，生成密文包，注意要生成全部 4 个 EXIP 区段的密文包
- 把密文包烧录到外部串行 NOR Flash 的指定地址
- 按照 DEK, NONCE 对镜像加密，加密后烧录到外部串行 NOR Flash
- 将 KEK 烧录到 OTP 的指定位置，并配置读写保护
- 烧录 OTP 中的 ENCRYPT_XIP 字段为 1
- 复位后，芯片即支持从加密后的外部串行 NOR Flash 启动

60.3 附录

60.3.1 RFC3394 简介

EXIP 支持 AES-128 CTR 模式解密外部 NOR Flash 上加密的数据和代码。显然，这些数据及代码的安全，取决于 EXIP 解密用的密钥的安全。EXIP 支持一种称为 Key Wrap 的密钥封装算法，来保护 EXIP 解密用的密钥和其他相关敏感数据。

EXIP 使用的 Key Wrap 算法符合 RFC3394 “Advanced Encryption Standard (AES) Key Wrap Algorithm”。RFC3394 定义了一种称为密钥封装 (Key wrap) 的算法，算法基于 AES 标准，可以对任意长度的数据进行加密保护，并提供数据的完整性检验。RFC3394 把用来封装受保护数据的密钥称为 KEK(Key-encryption Key)，即密钥加密密钥。KEK 可以是 AES 标准支持的密钥，AES-128, AES-192, AES-256。EXIP 使用的 KEK 为 128 位长。

RFC3394 定义，受保护的数据，可以以 64 位为单位分成若干个数据块。数据块个数最少为 2 个，最大个数没有限制。n 个明文数据块经过密钥封装的过程后，得到 n+1 个密文数据块。而 n+1 个密文数据块，经过密钥解封过程，可能还原成 n 个明文数据块。

引用 RFC3394 的密钥封装 Key Wrap 步骤如下：

输入：明文，n 个 64 位数据块 {P1, P2, ..., Pn} 以及密钥 K (即 KEK)。

输出：密文，(n+1) 个 64 位密文块 {C0, C1, ..., Cn}。

步骤 1，初始化

设置 A 为初始值 IV

For i = 1 to n

R[i] = P[i]

步骤2, 计算中间值

For j = 0 to 5

For i=1 to n

$B = \text{AES}(K, A \mid R[i])$

$A = \text{MSB}(64, B) \wedge t$ 其中 $t = (n*j)+i$

$R[i] = \text{LSB}(64, B)$

步骤3, 输出结果

$C[0] = A$

For i = 1 to n

$C[i] = R[i]$

引用 RFC3394 的密钥解封 Key Unwrap 步骤如下:

输入: 密文, $(n+1)$ 个64位密文块 $\{C_0, C_1, \dots, C_n\}$, 以及密钥 K (即KEK).

输出: 明文, n 个64位数据块 $\{P_0, P_1, K, P_n\}$.

步骤1, 初始化

$A = C[0]$

For i = 1 to n

$R[i] = C[i]$

步骤2, 计算中间值

For j = 5 to 0

For i = n to 1

$B = \text{AES-1}(K, (A \wedge t) \mid R[i])$ 其中 $t = n*j+i$

$A = \text{MSB}(64, B)$

$R[i] = \text{LSB}(64, B)$

步骤3, 输出结果

如果 A与初始值IV相符, 则

For i = 1 to n

$P[i] = R[i]$

否则表示出错

以上密钥封装和解封步骤中使用的表达式说明如下:

$\text{AES}(K, W)$ 使用AES算法以密钥K对数据W加密

$\text{AES-1}(K, W)$ 使用AES算法以密钥K对数据W解密

$\text{MSB}(j, W)$ 返回数据W的j个MSB, 即最高的j位

$\text{LSB}(j, W)$ 返回数据W的j个LSB, 即最低的j位

$B_1 \wedge B_2$ 把数据B1和B2按位异或

$B_1 \mid B_2$ 把数据B1和B2拼接

K 即KEK, 密钥加密密钥

n 64位数据块的数目

s 密钥封装的步骤数目 $s = 6n$

P[i] 第i个64位明文数据块

C[i] 第i个64位密文数据块

A 64位寄存器，存放完整性检验数据

R[i] 一组64位的寄存器阵列，其中 $i = 0, 1, \dots, n$

IV 封装时的64位的初始值,解封时用于与A比较,EXIP使用RFC3394定义的默认初始值:0xA6A6A6A6A6A6A6A6

61 随机数发生器 RNG

本章节介绍随机数发生器 RNG 的主要特性和功能。

61.1 特性总结

RNG 的特性如下：

- 多个熵源的 256 位硬件真随机发生器 (TRNG) 来生成种子 ((SEED))
- 符合 NIST 标准的 160 位硬件伪随机数发生器 (PRNG)，伪随机数的种子是 256 位；
- 支持数字签名标准 (DSS) 中定义的密钥生成算法；
- 支持软件不可见的随机数传递接口；

61.2 功能描述

本章节描述随机数发生器 RNG 的功能。

61.2.1 RNG 初始化

RNG 模块在使用前需要初始化，初始化流程如下：

1. CMD 寄存器的 CLRERR 位置 1，清除所有的错误和中断
2. CMD 寄存器的 GENSD 位置 1，开始生成种子 (SEED)
3. 等待 STA 寄存器的 FSTSDDN 标志位置 1，代表 SEED 就绪

61.2.2 RNG 生成 SEED

RNG 在初始化完成后，即可以开始生成 SEED。

RNG 支持自动生成 SEED，也支持在软件触发的 SEED 生成。当 CTRL 寄存器的 AUTRSD 位置 1 时，RNG 可以自动重新生成 SEED。如果 AUTRSD 位置 0，用户需要把 CMD 寄存器的 GENSD 位置 1，来指示 RNG 生成一个新 SEED。当 SEED 生成完毕时，STA 寄存器的 NEWSDDN 标志位会被置 1。

每当存储随机数的 FIFO（五个字共 160 位）为空时，RNG 会基于种子快速生成 160 位随机数填充到 FIFO；当前的种子被用来生成一定数量的随机数后，RNG 会通过状态寄存器来标识需要生成新的种子，这时，如果自动种子生成模式 (AUTRSD 为 1) 被使能，会自动生成种子；否则，需要软件设置 CMD.GENSD 位来触发新的种子的生成。

可以通过 FO2B 寄存器读取 FIFO 里存储器的随机数。可以通过 STA 寄存器的 FRNNU 标志位，判断当前 FIFO 存有的随机数字数。

RNG 支持随机数直接输出端口，通过硬件直接传给其它模块，这时随机数对软件不可见；随机数传递步骤如下：

1. 通过 STA 寄存器的 FLVL 标志位，判断 SEED FIFO 内存在有效数据
2. 软件依次读取寄存器 R2SK[0] ~R2SK[7]，当读取 R2SK[7] 完成后，SEED 端口上的 256 位的 SEED 数据有效。

注意，软件读寄存器 R2SK[0] ~R2SK[7]，返回值总是 0。真实有效的随机数会从输出端口输出给其他模块。

61.2.3 RNG 自测试

RNG 支持通过自测试，确保相关电路工作正常。

用户把 CMD 寄存器的 SLFCHK 位置 1, RNG 模块即开始自测试流程。自测结束时, STA 寄存器的 SLFCHKDN 标志位会置 1, 如果自测出现问题, SLFCHNPF 标志位会置 1。

61.2.4 中断

RNG 支持生成以下中断请求:

- RNG 生成 SEED 完毕或者自测完毕时
- RNG 发生错误时

CTRL 寄存器的 MIRQDN 位和 MIRQERR 位清 0 时, 支持生成相应中断。

61.3 RNG 寄存器列表

RNG 的寄存器列表如下:

RNG base address: 0xF00C8000

地址偏移	名称	描述	复位值
0x0000	CMD	命令寄存器	0x00000000
0x0004	CTRL	控制寄存器	0x00000000
0x0008	STA	状态寄存器	0x00000000
0x000C	ERR	错去指示寄存器	0x00000000
0x0010	FO2B	随机数到总线寄存器	0x00000000
0x0020	R2SK[FO2S0]	随机数到 KMAN/SDP 寄存器	0x00000000
0x0024	R2SK[FO2S1]	随机数到 KMAN/SDP 寄存器	0x00000000
0x0028	R2SK[FO2S2]	随机数到 KMAN/SDP 寄存器	0x00000000
0x002C	R2SK[FO2S3]	随机数到 KMAN/SDP 寄存器	0x00000000
0x0030	R2SK[FO2S4]	随机数到 KMAN/SDP 寄存器	0x00000000
0x0034	R2SK[FO2S5]	随机数到 KMAN/SDP 寄存器	0x00000000
0x0038	R2SK[FO2S6]	随机数到 KMAN/SDP 寄存器	0x00000000
0x003C	R2SK[FO2S7]	随机数到 KMAN/SDP 寄存器	0x00000000

表 223: RNG 寄存器列表

61.3.1 RNG 寄存器描述

RNG 的寄存器详细说明如下:

61.3.2 CMD (0x0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																			SFTRST	CLRERR	CLRINT	RSVD	GENSD	SLFCHK							
N/A																			RW	RW	RW	N/A	RW	RW							
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

CMD [31:0]

位域	名称	描述
6	SFTRST	软复位控制位, 该位是自清零的。 0 不执行软件复位 1 执行软件复位
5	CLRERR	错误清除位, 清除 ESR 寄存器中的错误和 RNG 中断, 该位是自清零的。 0 不清除错误和对应的中断 1 清除错误和对应的中断
4	CLRINT	中断清除位, 如果不存在错误, 则清除 RNG 中断, 该位是自清零的。 0 不清除中断 1 清除中断
1	GENSD	生成种子命令位, 写“1”触发种子的生成; 种子生成结束后此位自动清零。
0	SLFCHK	自检命令为, 写“1”触发电路自检; 自检结束后, 此位自动清零。

CMD 位域

61.3.3 CTRL (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																			MIRQERR	MIRQDN	AUTRSD	RSVD	FUFMOD								
N/A																			RW	RW	RW	N/A	RW								
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CTRL [31:0]

位域	名称	描述
6	MIRQERR	中断屏蔽位, 屏蔽因为内部错误引起的的中断请求
5	MIRQDN	中断屏蔽位, 屏蔽种子产生和自检完成时产生的中断。这些作业的状态可以通过以下方式查看: • 读取 STA 并查看种子生成完成和自检完成位 (STA[SDN, STDN]) • 查看正 CMD 寄存器里的生成种子或自检位 (CMD[GS,ST]), 如果这些位仍为“1”, 表明操作仍在进行
4	AUTRSD	种子自动生成控制位; 当此位为高时, 需要种子生成时, 会自动触发种子生成。

位域	名称	描述
1-0	FUFMOD	FIFO 下溢响应模式 0X 返回全零并设置 ESR[FUFE] 10 返回全零，并产生总线传输错误 11 返回全零，产生中断（覆盖 CTRL[MASKERR]）

CTRL 位域

61.3.4 STA (0x8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD				SCPF		RSVD				FUNCERR	FSIZE				FRNNU				RSVD	NSDDN	FSDDN	SCDN	RSDREQ	IDLE	BUSY	RSVD					
N/A				RO		N/A				RO	RO				RO				N/A	RO	RO	RO	RO	RO	RO	N/A					
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

STA [31:0]

位域	名称	描述
23-21	SCPF	自检结果位：0x1, 自检失败：0x0, 自检成功
16	FUNCERR	错误标识位，当为“1”时，标识有功能错误
15-12	FSIZE	存储随机数的 FIFO 的大小，以字为单位。
11-8	FRNNU	存储随机数的 FIFO 内当前随机数的个数。
6	NSDDN	新种子生成完成标识位
5	FSDDN	第一个种子生成完成标识位
4	SCDN	自检结束标志位，通过硬件复位或启动新的自检来清除。 通过设置 CMD[ST] 启动。 0 自检未完成 1 上次重启的自检完成
3	RSDREQ	需要重新产生种子。 当此位置高时，表示需要重新产生 RNG 的种子。种子的产生需要设置 CMD[GS] 来完成，或者 如果设置了 CTRL[ARS]，则自动执行。
2	IDLE	保留位
1	BUSY	忙标志位；当为 1 时，表示 RNG 引擎正忙于种子产生或随机数生成、自检等。

STA 位域

61.3.5 ERR (0xC)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD								RSVD								RSVD								RSVD	FUFE	RSVD	SCKERR	RSVD	RSVD	RSVD		
N/A								N/A								N/A								N/A	RO	N/A	RO	N/A	N/A	N/A		
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	0	0	0	0	0	0

ERR [31:0]

位域	名称	描述
5	FUFE	FIFO 访问错误（下溢）
3	SCKERR	自检错误指示位；只能通过硬件，或软件复位向 CMD[CE] 写入 1 清零。 0 自检成功。 1 自检失败。

ERR 位域

61.3.6 FO2B (0x10)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FO2B																RO															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

FO2B [31:0]

位域	名称	描述
31-0	FO2B	软件读取得随机数 FIFO 数据。

FO2B 位域

61.3.7 R2SK (0x20 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FO2S0																RO															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

R2SK [31:0]

位域	名称	描述
31-0	FO2S0	软件读此寄存器，将会得到“0”，实际得随机数 FIFO 会输出到 KMAN，可作为 SDP AES 的密钥。请确保 STA 的 FLVL 位在读此地址时不为“0”，否则 SDP 将无法从随机数 FIFO 读到数据。

R2SK 位域

62 密钥管理器 KEYM

本章节描述了密钥管理器 KEYM 的主要特性和功能。密钥管理器的主要功能是为加解密引擎输送密钥。实现安全密钥管理，保证密钥不暴露给任何软件。

62.1 特性总结

密钥管理器 KEYM 的主要特性：

- 从其他模块载入密钥
- 支持对输入密钥加扰
- 向加密引擎输送密钥
- 支持软件密钥 SMK
- 支持生成多个 SK (session key)
- 支持由多个密钥合成一个密钥

62.2 功能描述

本章节描述密钥管理器 KEYM 的功能。

62.2.1 ZMK 密钥

ZMK 密钥是个 256 位的密钥。ZMK 由密钥管理器从电池备份域加扰传输而来。

用户使用 ZMK 可以选择是使用原始数据，或者加扰。

注意，为实现系统不同安全状态下的密钥隔离，密钥管理器支持在 SEC 和 NSC 这两个不同状态下，单独地配置密钥是否加扰，并且不同模式下使用不同的加扰算法。即相同的原始数据，加扰后的输出也不相同。请查阅系统安全管理器的相关章节获取安全状态的详细信息。

SEC_KEY_SEL[ZMK_SEL] 位置 0，表示当系统安全状态为 SEC 时，使用加扰后 ZMK；否则使用 ZMK 的原始数据。

NSC_KEY_SEL[ZMK_SEL] 位置 0，表示当系统安全状态为 NSC 时，使用加扰后 ZMK；否则使用 ZMK 的原始数据。

62.2.2 FMK 密钥

FMK 密钥是个 256 位的密钥。FMK 由密钥管理器从 OTP 传输而来。每一颗芯片具备唯一的 OTP 根密钥。

用户使用 FMK 可以选择是使用具有两个加扰版本，原始密钥不可直接使用。

注意，为实现系统不同安全状态下的密钥隔离，密钥管理器支持在 SEC 和 NSC 这两个不同状态下，单独地配置密钥是否加扰，并且不同模式下使用不同的加扰算法。即相同的原始数据，加扰后的输出也不相同。请查阅系统安全管理器的相关章节获取安全状态的详细信息。

SEC_KEY_SEL[FMK_SEL] 位置 0，表示当系统安全状态为 SEC 时，使用加扰后 FMK；否则使用 FMK 的另一加扰版本。

NSC_KEY_SEL[FMK_SEL] 位置 0，表示当系统安全状态为 NSC 时，使用加扰后 FMK；否则使用 FMK 的另一加扰版本。

62.2.3 SMK 密钥

SMK 密钥是个 256 位的密钥。SMK 可以由软件写入 SFK0 SFK7 寄存器。

SMK 支持 SMKRNG 端口直接载入，通过配置 KEYM_RNG 寄存器可以配置载入选项：

- RNG[RNG_XOR] = 0'b0，SMK(KEYM_SFKx) 直接填入 RNG 生成的随机数
- RNG[RNG_XOR] = 0'b1，SMK(KEYM_SFKx) 更新为原值与 RNG 生成的随机数按位异或

用户将 KEYM_RNG[BLOCK_RNG_XOR] 位置 1，可以锁定 KEYM_RNG[RNG_XOR] 位的值，不能再更改。

密钥管理器支持对存放 SMK 密钥的寄存器 SFK0 SFK7 设置读保护，将 READ_CONTROL [BLOCK_SMK_READ] 位置 1，则软件不能再读取 SFK0 SFK7。

用户使用 SMK 可以选择是使用原始数据，或者加扰。

注意，为实现系统不同安全状态下的密钥隔离，密钥管理器支持在 SEC 和 NSC 这两个不同状态下，单独地配置密钥是否加扰，并且不同模式下使用不同的加扰算法。即相同的原始数据，加扰后的输出也不相同。请查阅系统安全管理器的相关章节获取安全状态的详细信息。

SEC_KEY_SEL[SMK_SEL] 位置 1，表示当系统安全状态为 SEC 时，使用加扰后 SMK；否则使用 SMK 的原始数据。

NSC_KEY_SEL[SMK_SEL] 位置 1，表示当系统安全状态为 NSC 时，使用加扰后 SMK；否则使用 SMK 的原始数据，若安全模式设置为使用加扰版本，则非安全模式固定为加扰版本。

62.2.4 MK 密钥

MK 可以从 ZMK, FMK, SMK 中选择其一，也可以由它们中的多个或者全部合成。通过密钥合成，可以把根密钥分散管理，降低风险。

注意，为实现系统不同安全状态下的密钥隔离，密钥管理器支持在 SEC 和 NSC 这两个不同状态下，单独地配置 MK 合成。

MK 合成的具体配置方法为：

- SEC_KEY_SEL 寄存器的 KEY_SEL[0] 置 1，表示当系统安全状态为 SEC 时，FMK 参与密钥合成，否则输出密钥与 FMK 无关
- SEC_KEY_SEL 寄存器的 KEY_SEL[1] 置 1，表示当系统安全状态为 SEC 时，ZMK 参与密钥合成，否则输出密钥与 ZMK 无关
- SEC_KEY_SEL 寄存器的 KEY_SEL[2] 置 1，表示当系统安全状态为 SEC 时，SMK 参与密钥合成，否则输出密钥与 SMK 无关
- NSC_KEY_SEL 寄存器的 KEY_SEL[0] 置 1，表示当系统安全状态为 NSC 时，FMK 参与密钥合成，否则输出密钥与 FMK 无关
- NSC_KEY_SEL 寄存器的 KEY_SEL[1] 置 1，表示当系统安全状态为 NSC 时，ZMK 参与密钥合成，否则输出密钥与 ZMK 无关
- NSC_KEY_SEL 寄存器的 KEY_SEL[2] 置 1，表示当系统安全状态为 NSC 时，SMK 参与密钥合成，否则输出密钥与 SMK 无关

假设用户将 SEC_KEY_SEL 寄存器的 KEY_SEL[0] 置 1，而 KEY_SEL[1] 和 KEY_SEL[2] 置 0，那么在安全状态为 SEC 时，密钥管理器会将 FMK 作为 MK 输出。

若三个合成因子都为 0，或选择的因子有任意一个输入无效值，则输出全零密钥。可以通过将加密数据与全零密钥的密文相比对的方式检测密钥是否设置成功。

62.2.5 SK 密钥

SK 密钥又称为 session key，密钥管理器支持输出 SK0, SK1, SK2, SK3 到系统上的加解密引擎。

注意，为实现系统不同安全状态下的密钥隔离，密钥管理器支持在 SEC 和 NSC 这两个不同状态下，生成不同的 SK。

SEC_KEY_SEL[SK_VAL] 位置 1，表示当系统安全状态为 SEC 时，SK 生成有效；否则使用 SKx 的输出为全 0。

NSC_KEY_SEL[SK_VAL] 位置 1，表示当系统安全状态为 NSC 时，SK 生成有效；否则使用 SKx 的输出为全 0。

密钥管理器的 SK 密钥生成通过密钥生成模块实现。密钥生成模块的输入是 SMK，而每一颗芯片具有不同的密钥产生逻辑，不同的 SKx 之间，密钥生成模块逻辑也不相同。

因此，在同一芯片上，当 SMK = a 时，生成 SK0 = SK0a, SK1 = SK1a, SK2 = SK2a, SK3 = SK3a。只要记录下 a 的值，再次设置 SMK = a，可以还原 SK0a, SK1a, SK2a, SK3a。但是在另一芯片上，输入 SMK = a 则不能得到相同的 SK。

注意：如使用 session Key，则不应在 MK 中引入 SMK 作为合成因子。

62.3 KEYM 寄存器列表

KEYM 的寄存器列表如下：

KEYM base address: 0xF00CC000

地址偏移	名称	描述	复位值
0x0000	SOFTMKEY[SFK0]	软密钥	0x00000000
0x0004	SOFTMKEY[SFK1]	软密钥	0x00000000
0x0008	SOFTMKEY[SFK2]	软密钥	0x00000000
0x000C	SOFTMKEY[SFK3]	软密钥	0x00000000
0x0010	SOFTMKEY[SFK4]	软密钥	0x00000000
0x0014	SOFTMKEY[SFK5]	软密钥	0x00000000
0x0018	SOFTMKEY[SFK6]	软密钥	0x00000000
0x001C	SOFTMKEY[SFK7]	软密钥	0x00000000
0x0020	SOFTPKEY[SPK0]	私钥	0x00000000
0x0024	SOFTPKEY[SPK1]	私钥	0x00000000
0x0028	SOFTPKEY[SPK2]	私钥	0x00000000
0x002C	SOFTPKEY[SPK3]	私钥	0x00000000
0x0030	SOFTPKEY[SPK4]	私钥	0x00000000
0x0034	SOFTPKEY[SPK5]	私钥	0x00000000
0x0038	SOFTPKEY[SPK6]	私钥	0x00000000
0x003C	SOFTPKEY[SPK7]	私钥	0x00000000
0x0040	SEC_KEY_CTL	安全密钥产生	0x00000000
0x0044	NSC_KEY_CTL	非安全密钥产生	0x00000000
0x0048	RNG	随机数发生器接口	0x00000000
0x004C	READ_CONTROL	密钥读取控制	0x00000000

表 224: KEYM 寄存器列表

62.4 寄存器描述

KEYM 的寄存器详细说明如下：

62.4.1 SOFTMKEY (0x0 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
KEY																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

SOFTMKEY [31:0]

位域	名称	描述
31-0	KEY	密钥有 4 种加扰版本，加扰方式在同一颗芯片上可重复，不同芯片上不可重现。该组寄存器必须按从 0-7 的顺序写入，否则输出全 0。

SOFTMKEY 位域

62.4.2 SOFTPKEY (0x20 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
KEY																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

SOFTPKEY [31:0]

位域	名称	描述
31-0	KEY	密钥由熔丝私钥，软件密钥，SRK 及系统安全状态派生出来。此密钥只可读取一次，再次读取则得到全 0。

SOFTPKEY 位域

62.4.3 SEC_KEY_CTL (0x40)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LOCK_SEC_CTL	RSVD															SK_VAL	RSVD			SMK_SEL	RSVD			ZMK_SEL	RSVD			FMK_SEL	RSVD		KEY_SEL
	RW	N/A															RO	N/A			RW	N/A			RW	N/A			RW	N/A	
0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	0	x	x	x	0	x	x	x	0	x	0	0	0

SEC_KEY_CTL [31:0]

位域	名称	描述
31	LOCK_SEC_CTL	禁止更改密钥设置
16	SK_VAL	会话密钥有效 0: 会话密钥未设置或不可用 1: 会话密钥有效
12	SMK_SEL	软密钥选择 0: 使用原始密钥 1: 使用加扰版本
8	ZMK_SEL	电池域密钥选择 0: 使用加扰版本 1: 使用原始密钥
4	FMK_SEL	熔丝对称密钥选择 0: 使用加扰版本 1: 使用另一加扰版本
2-0	KEY_SEL	安全状态对称密钥合成选择 bit0: 熔丝密钥, 0: 不参与, 1: 参与 bit1: 电池密钥, 0: 不参与, 1: 参与 bit2: 软密钥 key 0: 不参与, 1: 参与

SEC_KEY_CTL 位域

62.4.4 NSC_KEY_CTL (0x44)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LOCK_NSC_CTL	RSVD														SK_VAL	RSVD				SMK_SEL	RSVD			ZMK_SEL	RSVD			FMK_SEL	RSVD	KEY_SEL	
	RW	N/A														RO	N/A				RW	N/A			RW	N/A			RW	N/A	RW
0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	0	x	x	x	0	x	x	x	0	x	0	0	0

NSC_KEY_CTL [31:0]

位域	名称	描述
31	LOCK_NSC_CTL	禁止更改密钥设置
16	SK_VAL	会话密钥有效 0: 会话密钥未设置或不可用 1: 会话密钥有效
12	SMK_SEL	软密钥选择 0: 使用原始密钥 1: 使用加扰版本

位域	名称	描述
8	ZMK_SEL	电池域密钥选择 0: 使用加扰版本 1: 使用原始密钥
4	FMK_SEL	熔丝对称密钥选择 0: 使用加扰版本 1: 使用另一加扰版本
2-0	KEY_SEL	安全状态对称密钥合成选择 bit0: 熔丝密钥, 0: 不参与, 1: 参与 bit1: 电池密钥, 0: 不参与, 1: 参与 bit2: 软密钥 key 0: 不参与, 1: 参与

NSC_KEY_CTL 位域

62.4.5 RNG (0x48)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																BLOCK_RNG_XOR	RSVD											RNG_XOR			
N/A																RW	N/A											RW			
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0

RNG [31:0]

位域	名称	描述
16	BLOCK_RNG_XOR	禁止修改 RNG_XOR 位，一旦置 1 不可清零，直到下次系统复位 0: RNG_XOR 可修改 1: RNG_XOR 锁定
0	RNG_XOR	选择如何接收随机数 0: 替换软密钥 1: 和原有密钥异或

RNG 位域

62.4.6 READ_CONTROL (0x4C)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																BLOCK_PK_READ	RSVD											BLOCK_SMK_READ			

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
N/A																RW	N/A																RW
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	

READ_CONTROL [31:0]

位域	名称	描述
16	BLOCK_PK_READ	禁止读取私钥，一旦置 1 不可清零，直到下次系统复位 0: 私钥可读取 1: 私钥不可读取
0	BLOCK_SMK_READ	禁止读取软密钥，一旦置 1 不可清零，直到下次系统复位 0: 密钥可读取 1: 密钥不可读取

READ_CONTROL 位域

63 电池域密钥模块 BKEY

本章节描述了电池域密钥模块 BKEY 的主要特性和功能。

63.1 特性总结

电池域密钥模块 BKEY 的主要特性：

- 支持 2 个 256 位密钥
- 密钥支持 ECC 校验
- 支持通过独立数据通路向加解密引擎输送密钥
- 支持在根据不同的安全模式输出不同密钥
- 支持密钥读保护和写保护
- 当安全规则破坏事件发生时，支持擦除密钥

63.2 功能描述

本章节描述电池域密钥模块 BKEY 的功能。

电池域密钥模块 BKEY 支持 2 个 256 位的密钥，分别存放在 KEY0_DATA0 ~ KEY0_DATA7，和 KEY1_DATA0 ~ KEY1_DATA7 中。

用户可以密钥初始化完成后对密钥进行读保护和写保护设置。ECC0 [WLOCK] 和 ECC1 [WLOCK] 位置 1 后，KEY0 和 KEY1 就不能再修改。ECC0 [RLOCK] 和 ECC1 [RLOCK] 位置 1 后，KEY0 和 KEY1 就不能再读取。密钥一旦设置为读保护，只有加解密引擎可以通过密钥模块的独立数据通路加载密钥，密钥对软件不再可见。

ECC0 和 ECC1 寄存器包含的密钥的 ECC 校验位，可以检测出三位错误。若 ECC 检验未通过，则密钥处于保护状态，输出被关闭，加解密引擎被禁止。

ECC 算法如下：

```
uint16_t ecc(uint8_t * key)
{
    uint16_t res = 0;
    int i;
    uint8_t val = 0;
    for(i = 0; i < 32; i++)
        val ^= key[i];

    res ^= (val >> 0) & 0x1;
    res ^= (val >> 2) & 0x1;
    res ^= (val >> 4) & 0x1;
    res ^= (val >> 6) & 0x1;

    res ^= (val >> 0) & 0x2;
    res ^= (val >> 2) & 0x2;
    res ^= (val >> 4) & 0x2;
    res ^= (val >> 6) & 0x2;
```



```

for (i = 0; i < 16; i++)
{
int rnd = i / 2;
int rem = i % 2;

int val = 0;

for (int j = 0; j < 256; j++)
{
if((j / (2 << rnd)) % 2 == rem)
{
val ^= (key[j / 8] >> (j % 8)) & 0x1;
}
}
res ^= val << i;
}
return res;
}
    
```

注意：为防止恶意程序通过 ECC 获取密钥信息，在注入密钥之后务必打开读保护和写保护

非安全状态下，固定使用 KEY1。安全状态下，软件可以通过配置 SELECT 寄存器选择使用 KEY0 或者 KEY1。

- SELECT = 1'b0，使用 KEY0。
- SELECT = 1'b1，使用 KEY1。

63.3 BKEY 寄存器列表

BKEY 的寄存器列表如下：

BKEY base address: 0xF5048000

地址偏移	名称	描述	复位值
0x0000	KEY[0][DATA][0]	密钥 0	0x00000000
0x0004	KEY[0][DATA][1]	密钥 0	0x00000000
0x0008	KEY[0][DATA][2]	密钥 0	0x00000000
0x000C	KEY[0][DATA][3]	密钥 0	0x00000000
0x0010	KEY[0][DATA][4]	密钥 0	0x00000000
0x0014	KEY[0][DATA][5]	密钥 0	0x00000000
0x0018	KEY[0][DATA][6]	密钥 0	0x00000000
0x001C	KEY[0][DATA][7]	密钥 0	0x00000000
0x0020	KEY[1][DATA][0]	密钥 1	0x00000000
0x0024	KEY[1][DATA][1]	密钥 1	0x00000000
0x0028	KEY[1][DATA][2]	密钥 1	0x00000000

地址偏移	名称	描述	复位值
0x002C	KEY[1][DATA][3]	密钥 1	0x00000000
0x0030	KEY[1][DATA][4]	密钥 1	0x00000000
0x0034	KEY[1][DATA][5]	密钥 1	0x00000000
0x0038	KEY[1][DATA][6]	密钥 1	0x00000000
0x003C	KEY[1][DATA][7]	密钥 1	0x00000000
0x0040	ECC[KEY0]	密钥 0 配置与校验和	0x00000000
0x0044	ECC[KEY1]	密钥 1 配置与校验和	0x00000000
0x0048	SELECT	密钥选择	0x00000000

表 225: BKEY 寄存器列表

63.4 寄存器详细信息描述

BKEY 的寄存器详细说明如下:

63.4.1 KEY[DATA] (0x0 + 0x20 * n + 0x4 * m)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
DATA																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

KEY[DATA] [31:0]

位域	名称	描述
31-0	DATA	密钥数据

KEY[DATA] 位域

63.4.2 ECC (0x40 + 0x4 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WLOCK	RLOCK	RSVD														ECC															
RW	RW	N/A														RW															
0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

ECC [31:0]

位域	名称	描述
31	WLOCK	密钥 0 写保护 0: 允许写入 1: 禁止写入
30	RLOCK	密钥 0 读保护 0: 允许读取 1: 读出值为 0
15-0	ECC	密钥 0 的校验和

ECC 位域

63.4.3 SELECT (0x48)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																SELECT															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0

SELECT [31:0]

位域	名称	描述
0	SELECT	选择两个密钥之一使用，密钥 0 只有安全状态可见。非安全状态下总是使用密钥 1，设置无关。 0: 选择密钥 0（限安全状态），但是非安全下总是使用密钥 0 1: 选择密钥 1

SELECT 位域

64 电源管理域安全管理器 PSEC

本章节描述电源管理域安全管理器 PSEC 的特性和功能。

64.1 特性总结

电源管理域安全管理器 PSEC 的主要特性：

- 管理芯片的安全生命周期
- 管理电源管理域和系统电源域安全状态
- 监测电源管理域和系统电源域的安全事件
- 发生异常时，采取措施保护敏感信息
- 向电池域通报安全事件

64.2 功能描述

本章节描述电源管理域安全管理器 PSEC 的功能。

64.2.1 芯片生命周期

根据芯片生命周期的不同阶段，对芯片内部信息的读写进行管理。安全生命周期 LIFECYCLE 有 4 位，在 OTP 中冗余设置，分为 A、B 两份设置。

芯片生命周期的 4 位，描述如下：

- LIFECYCLE = 4' b0000, CREATE, 保留。
- LIFECYCLE = 4' b0001, NONSEC, 芯片经过测试并向用户交付的状态，用户在此状态进行开发。
 - 芯片调试端口，JTAG 和 Debug 端口开放。
 - 测试功能开放。
 - BOOT ROM 的不执行安全启动，不验证用户代码镜像的签名。
 - 密钥管理器及其关联的几个模块使用 NONSEC 密钥。
- LIFECYCLE = 4' b0011, SECURE, 用户将敏感信息和代码注入系统，并对系统进行保护，防止功能遭到破坏。
 - 芯片调试端口，JTAG 和 Debug 端口关闭，调试鉴权成功后开放调试。
 - 测试功能禁止。
 - BOOT ROM 执行行安全启动，验证镜像的签名。如果验证失败，则不会运行镜像。
 - 密钥管理器及其关联的几个模块使用 SEC 密钥。
- LIFECYCLE = 4' b0111, RETURN. 该状态在保证用户信息不泄露的前提下重新允许测试功能。
 - 芯片调试端口，JTAG 和 Debug 端口重新打开。
 - 测试功能开放。
 - BOOT ROM 不执行安全启动，不验证用户代码镜像的签名。
 - 不再从 OTP 载入密钥。
- LIFECYCLE = 4' b1011, NONRET. 禁止返厂测试，此状态的安全保护功能同安全状态，但是永久性禁止测试功能。
 - 在 SECURE 生命周期的基础上，芯片不再允许配置位返厂模式。
- LIFECYCLE = 4' b1111, SCRIBE. 芯片废弃，销毁敏感信息，芯片在此状态下无法正常使用。
 - 密钥管理器及其关联的几个模块不能再从 OTP 载入密钥，电池域的密钥也会擦除。
 - ROM 不再引导系统。

注意：如果用户通过烧录 OTP 的 `DEBUG_DISABLE`、`JTAG_DISABLE` 和 `TCU_DISABLE` 位来强制关闭调试端口，`JTAG` 端口和测试端口。那么无论芯片处于哪个生命周期，都无法再重新打开这些端口。

除了读取 OTP，用户可以从系统安全监视器的 `LIFECYCLE` 寄存器读取芯片的当前生命周期状态：

- `LIFECYCLE[0]`，标志位置 1 表示未知生命周期。
- `LIFECYCLE[1]`，标志位置 1 表示生命周期为 `CREATE`。保留。
- `LIFECYCLE[2]`，标志位置 1 表示生命周期为 `NONSEC`。芯片开放。
- `LIFECYCLE[3]`，标志位置 1 表示生命周期为 `SECURE`。芯片安全。
- `LIFECYCLE[4]`，标志位置 1 表示生命周期为 `RETURN`。芯片返厂。
- `LIFECYCLE[5]`，标志位置 1 表示生命周期为 `NONRET`。芯片禁止返厂。
- `LIFECYCLE[6]`，标志位置 1 表示生命周期为 `SCRIBE`。芯片废弃。
- `LIFECYCLE[7]`，标志位置 1 表示生命周期为 `DEBATE`。冗余状态发生矛盾。

64.2.2 电源管理域系统电源域安全状态管理

电源管理域安全管理器可以配置并监测电源管理域和系统电源域外设的安全状态。电源管理域和系统电源域支持以下安全状态：

- `INSPECT`，用以对系统安全相关组件自检，该状态下密钥固定为 `1F1E1D1C1B1A191817161514131211100F0E0D0C`
- `NONSEC`，此状态主要保护 HPM 已安装密钥和识别号等安全基础安全信息。
- `SECURE`，此状态主要保护客户安装的密钥等资产。
- `FAIL`，该状态会禁止硬件加解密引擎。

当芯片从电池域复位或者电源管理域复位中释放时，安全状态最先处于 `INSPECT` 状态，`BOOT ROM` 会根据 OTP 中芯片的 `LIFECYCLE` 位设置，配置电源管理域系统电源域为 `NONSEC` 或者 `SECURE` 状态。

- 如果当前芯片的生命周期为 `NONSEC`，那么设置电源管理域系统电源域的安全状态为 `NONSEC`；
- 如果当前芯片的生命周期为 `SEUCRE`，那么设置电源管理域系统电源域的安全状态为 `SECURE`；
- 如果当前芯片的生命周期为 `RETURN`，那么设置电源管理域系统电源域的安全状态为 `NONSEC`；
- 如果当前芯片的生命周期为 `NONRET`，那么设置电源管理域系统电源域的安全状态为 `SECURE`；
- 如果当前芯片的生命周期为其他状态，那么设置电源管理域系统电源域的安全状态为 `FAIL`；

片上的密钥模块，如密钥管理器，会根据电源管理域系统电源域安全状态，提供 `NONSEC` 或者 `SECURE` 两套密钥。而在其他的安全状态下，密钥管理器会封锁密钥。

芯片的系统电源域复位，不会复位电源管理域监视器的状态。

用户可以通过 `SECURE_STATE` 寄存器查询及配置电源管理域系统电源域的安全状态。

电源管理域安全管理器监视系统上若干安全相关的事件，有关具体事件列表，请查阅系统安全配置的相关章节。

注意，电源管理域安全管理器在 `SECURE` 状态和 `NONSEC` 状态下都可以监视并响应安全事件，并在安全事件发生时，将安全状态置为 `FAIL`。

用户可以通过 `VIOLATION_CONFIG` 寄存器配置监视器是否响应检测的安全事件：

- `NSC_VIO_CFG` 位域包含各个安全事件的响应使能位，置 0 表示对应的安全事件在 `NONSEC` 状态下，不视为破坏安全规则，置 1 表示对应的安全事件在 `NONSEC` 状态下，视为破坏安全规则。安全状态会因之转为 `FAIL`。
- `LOCK_NSC` 位为 `NONSEC` 配置锁定位，置 1 即锁定 `NSC_VIO_CFG` 位域
- `SEC_VIO_CFG` 位域包含各个安全事件的响应使能位，置 0 表示对应的安全事件在 `SECURE` 状态下，不视为破坏安全规则，置 1 表示对应的安全事件在 `SECURE` 状态下，视为破坏安全规则。安全状态会

因之转为 FAIL。

- LOCK_SEC 位为 SECURE 配置锁定位，置 1 即锁定 SEC_VIO_CFG 位域

用户可以通过 EVENT 寄存器的各个标志位，查询是否检测到安全事件。

当电源管理域安全状态为 FAIL 时，PSEC 会禁止敏感信息的访问，并且禁止加解密引擎。

64.2.3 安全事件通报

电源管理域和电池域各有一个安全管理器，独立运行，分别管理电源管理域系统电源域和电池域安全系统的状态。可以通过 ESCALATE_CONFIG 寄存器配置电源管理域安全监视器是否向电池域安全管理器通报安全事件，允许电池域的安全管理器作出相应保护。

- NSC_VIO_CFG 位域包含各个安全事件的通报使能，置 1 时，电池域处于 NONSEC 模式下，响应该安全事件。
- SEC_VIO_CFG 位域包含各个安全事件的通报使能，置 1 时，电池域处于 SECURE 模式下，响应该安全事件。

用户可以通过 EVENT 寄存器的各个标志位，查询是否发生安全事件通报。

64.3 PSEC 寄存器列表

PSEC 的寄存器列表如下：

PSEC base address: 0xF40CC000

地址偏移	名称	描述	复位值
0x0000	SECURE_STATE	安全状态	0x00000000
0x0004	SECURE_STATE_CONFIG	安全状态机配置	0x00000000
0x0008	VIOLATION_CONFIG	安全违例配置	0x00000000
0x000C	ESCALATE_CONFIG	安全事件通报配置	0x00000000
0x0010	EVENT	事件通报状态	0x00000000
0x0014	LIFECYCLE	生命周期	0x00000000

表 226: PSEC 寄存器列表

64.4 PSEC 寄存器描述

PSEC 的寄存器详细说明如下：

64.4.1 SECURE_STATE (0x0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD														ALLOW_NSC	ALLOW_SEC	RSVD								PMIC_FAIL	PMIC_NSC	PMIC_SEC	PMIC_INS	RSVD			
N/A														RO	RO	N/A								RW	RW	RW	RW	N/A			
x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	x	x	x	x	x	x	x	x	0	0	0	0	x	x	x	x

SECURE_STATE [31:0]

位域	名称	描述
17	ALLOW_NSC	允许非安全状态 0: 系统安全状态不可进入或停留在非安全状态, 此时从 INSPECT 跳转到非安全状态的请求会使状态机进入失败状态 1: 系统安全状态允许进入或停留在非安全状态
16	ALLOW_SEC	允许非安全状态 0: 系统安全状态不可进入或停留在安全状态, 此时从 INSPECT 跳转到安全状态的请求会使状态机进入失败状态 1: 系统安全状态允许进入或停留在安全状态
7	PMIC_FAIL	状态机状态, 写 1 请求进入失效状态 0: 状态机不处于失败状态 1: 状态机处于失败状态
6	PMIC_NSC	状态机状态 0: 状态机不处于非安全状态 1: 状态机处于非安全状态
5	PMIC_SEC	状态机状态 0: 状态机不处于安全状态 1: 状态机处于安全状态
4	PMIC_INS	状态机状态 0: 状态机不处于检查状态 1: 状态机处于检查状态

SECURE_STATE 位域

64.4.2 SECURE_STATE_CONFIG (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD																												LOCK	RSVD	ALLOW_RESTART		
N/A																												RW	N/A	RW		
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	0

SECURE_STATE_CONFIG [31:0]

位域	名称	描述
3	LOCK	状态机允许恢复锁定, 锁定后锁定位会一同锁定, 直至下一次复位 0: 未锁定, 允许配置修改 1: 锁定, 配置不可更改

位域	名称	描述
0	ALLOW_RESTART	允许状态机从 FAIL 回到 INSPECT 0: 不允许, 只可以通过复位恢复状态机 1: 允许, 软件可以把状态机从 FAIL 切换至 INSPECT

SECURE_STATE_CONFIG 位域

64.4.3 VIOLATION_CONFIG (0x8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LOCK_NSC		NSC_VIO_CFG														LOCK_SEC		SEC_VIO_CFG													
RW		RW														RW		RW													
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

VIOLATION_CONFIG [31:0]

位域	名称	描述
31	LOCK_NSC	事件非安全状态违例配置锁定, 锁定后锁定位会一同锁定, 直至下一次复位 0: 未锁定, 允许配置修改 1: 锁定, 配置不可更改
30-16	NSC_VIO_CFG	配置事件是否作为非安全状态事件向电池域违例, 每一位代表一个事件 0: 事件不向电池域违例 1: 事件向电池域违例
15	LOCK_SEC	事件安全状态违例配置锁定, 锁定后锁定位会一同锁定, 直至下一次复位 0: 未锁定, 允许配置修改 1: 锁定, 配置不可更改
14-0	SEC_VIO_CFG	配置事件是否作为安全状态事件向电池域违例, 每一位代表一个事件 0: 事件不向电池域违例 1: 事件向电池域违例

VIOLATION_CONFIG 位域

64.4.4 ESCALATE_CONFIG (0xC)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LOCK_NSC		NSC_VIO_CFG														LOCK_SEC		SEC_VIO_CFG													
		RW																RW													
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ESCALATE_CONFIG [31:0]

位域	名称	描述
31	LOCK_NSC	事件非安全状态通报配置锁定，锁定后锁定位会一同锁定，直至下一次复位 0: 未锁定，允许配置修改 1: 锁定，配置不可更改
30-16	NSC_VIO_CFG	配置事件是否作为非安全状态事件向电池域通报，每一位代表一个事件 0: 事件不向电池域通报 1: 事件向电池域通报
15	LOCK_SEC	事件安全状态通报配置锁定，锁定后锁定位会一同锁定，直至下一次复位 0: 未锁定，允许配置修改 1: 锁定，配置不可更改
14-0	SEC_VIO_CFG	配置事件是否作为安全状态事件向电池域通报，每一位代表一个事件 0: 事件不向电池域通报 1: 事件向电池域通报

ESCALATE_CONFIG 位域

64.4.5 EVENT (0x10)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
EVENT																RSVD											PMIC_ESC_NSC	PMIC_ESC_SEC	RSVD		
RO																N/A											RO	RO	N/A		
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	0	0	x	x

EVENT [31:0]

位域	名称	描述
31-16	EVENT	事件状态，每一位代表一个事件，1 表示发生该事件 9 位: TCK 出现翻转 8 位: JTAG 出现操作 7 位: CPU1 正在进入或处于调试状态 6 位: CPU0 正在进入或处于调试状态 5 位: 电源域看门狗复位 4 位: 电源域电压过低 3 位: 毛刺监测 1 检出毛刺 2 位: 毛刺监测 0 检出毛刺 1 位: 时钟监测 1 检出异常 0 位: 时钟监测 0 检出异常
3	PMIC_ESC_NSC	非安全状态事件通报 0: 无事件通报 1: 事件通报给电池域
2	PMIC_ESC_SEC	安全状态事件通报 0: 无事件通报 1: 事件通报给电池域

EVENT 位域

64.4.6 LIFECYCLE (0x14)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																							LIFECYCLE								
N/A																							RO								
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0

LIFECYCLE [31:0]

位域	名称	描述
7-0	LIFECYCLE	生命周期 7 位: 矛盾, 6 位: 销毁, 5 位: 禁止返厂, 4 位: 返厂, 3 位: 安全, 2 位: 非安全, 1 位: 生产, 0 位: 未知

LIFECYCLE 位域

65 电源管理域监视器 PMON

本章节描述了电源管理域监视器 PMON 的主要特性和功能。

65.1 特性总结

电源管理域监视器 PMON 是电源管理域安全管理器的一部分，它可以用来配置电源管理域的供电和时钟监视电路，它的主要特性：

- 2 个毛刺检测电路
- 2 个时钟故障检测电路
- 支持产生中断

65.2 功能描述

本章节描述电源管理域监视器 PMON 的功能。

65.2.1 芯片生命周期

电源管理域监视器包含电源和时钟故障检测电路，检测电路的作用是监测电源和时钟上意外注入的毛刺，并通知安全管理器。

电源管理域监视器包含 2 个独立的电源毛刺检测模块和 2 个独立的时钟故障检测模块。

- 毛刺检测模块检测 VPMC 引脚上的电源输入以及 OSC24M 的时钟噪声
- 时钟故障检测模块检测外部时钟 OSC24M 或内部 RC24M 振荡器

MONITOR.GLITCH0 和 MONITOR.GLITCH1 分别对应 2 个电源毛刺检测模块，通过各自的 CONTROL 寄存器进行配置：

- CONTROL[ENABLE] 位置 0 时，检测模块关闭，置 1 时检测模块进行监测。
- CONTROL[ACTIVE] 位置 0 时，设置为被动检测，置 1 时，设置为主动检测

MONITOR.CLOCKC0 和 MONITOR.CLOCKC1 分别对应 2 个时钟故障检测模块，通过各自的 CONTROL 寄存器进行配置：

- CONTROL[ENABLE] 位置 0 时，检测模块关闭，置 1 时检测模块进行监测。

各个检测模块可以独立地检测电源毛刺或者时钟故障，并在发现异常时，作为安全事件通知电源管理域安全管理器 PSEC，PSEC 会根据配置予以响应。

65.2.2 中断

电源监视器也可以配置在检测到电源毛刺或者时钟故障时生成中断请求。

IRQ_ENABLE 寄存器包含了相应的中断使能位。

IRQ_FLAG 寄存器可以查询中断的标志位。

65.3 PMON 寄存器列表

PMON 的寄存器列表如下：

PMON base address: 0xF40D0000

地址偏移	名称	描述	复位值
0x0000	MONITOR[GLITCH0][CONTROL]	时钟和电源毛刺检测器 0 设置	0x00000000
0x0004	MONITOR[GLITCH0][STATUS]	时钟和电源毛刺检测器 0 状态	0x00000000
0x0008	MONITOR[GLITCH1][CONTROL]	时钟和电源毛刺检测器 1 设置	0x00000000
0x000C	MONITOR[GLITCH1][STATUS]	时钟和电源毛刺检测器 1 状态	0x00000000
0x0010	MONITOR[CLOCK0][CONTROL]	时钟停止检测器 0 设置	0x00000000
0x0014	MONITOR[CLOCK0][STATUS]	时钟停止检测器 0 状态	0x00000000
0x0018	MONITOR[CLOCK1][CONTROL]	时钟停止检测器 1 设置	0x00000000
0x001C	MONITOR[CLOCK1][STATUS]	时钟停止检测器 1 状态	0x00000000
0x0040	IRQ_FLAG		0x00000000
0x0044	IRQ_ENABLE		0x00000000

表 227: PMON 寄存器列表

65.4 PMON 寄存器描述

PMON 的寄存器详细说明如下：

65.4.1 MONITOR[CONTROL] (0x0 + 0x8 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																ACTIVE	RSVD	ENABLE													
N/A																RW	N/A	RW													
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	0	

MONITOR[CONTROL] [31:0]

位域	名称	描述
4	ACTIVE	检测器工作模式选择。 0: 被动模式 1: 主动模式
0	ENABLE	使能检测器 0: 检测器关闭 1: 检测器运行

MONITOR[CONTROL] 位域

65.4.2 MONITOR[STATUS] (0x4 + 0x8 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																FLAG															
N/A																RW															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0

MONITOR[STATUS] [31:0]

位域	名称	描述
0	FLAG	检测器状态 0: 正常 1: 异常

MONITOR[STATUS] 位域

65.4.3 IRQ_FLAG (0x40)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																FLAG															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0

IRQ_FLAG [31:0]

位域	名称	描述
3-0	FLAG	中断标志，写 1 清 0: 为发生中断 1: 发生中断

IRQ_FLAG 位域

65.4.4 IRQ_ENABLE (0x44)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																ENABLE															
N/A																RW															
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0

IRQ_ENABLE [31:0]

位域	名称	描述
3-0	ENABLE	中断使能，每一位控制一个检测器 0: 禁止中断 1: 使能中断

IRQ_ENABLE 位域

66 电池备份域安全管理器 BSEC

本章节描述了电池备份域安全管理器 BSEC 的主要特性和功能。

66.1 特性总结

电池备份域安全管理器 BSEC 的主要特性：

- 管理电池备份域的安全状态
- 对不同安全状态制定不同安全规则
- 监测电池备份域的安全事件
- 发生安全事件时，采取措施保护敏感信息
- 支持向电源管理域安全管理器 PSEC 通报安全事件

66.2 功能描述

本章节描述电池备份域安全管理器 BSEC 的功能。

66.2.1 电池备份域安全状态管理

电池备份域安全管理器可以配置并监测电池备份域外设的安全状态。电池备份域支持以下安全状态：

- INSPECT
- NONSEC
- SECURE
- FAIL

用户可以通过 `SECURE_STATE` 寄存器查询及配置电池备份域的安全状态。

电池备份域的安全状态，由用户软件配置。当芯片从电池备份域上电复位 (VBAT POR) 中释放时，最先处于 INSPECT 状态，用户可以按照需要，在初始化电池备份域密钥模块后，配置电池备份域安全状态为 NONSEC 或者 SECURE 状态。

一旦电池备份域的安全状态及其监视器配置完成，除非发生电池备份域上电复位 (VBAT POR)，即使发生电源域或核心域的复位，甚至电源域核心域掉电，其工作都不受影响。

注意，电池备份域安全管理器在 SECURE 状态和 NONSEC 状态下都可以监视并响应安全事件，并在安全事件发生时，将安全状态置为 FAIL。

用户可以通过 `VIOLATION_CONFIG` 寄存器配置监视器是否响应检测的安全事件：

- `NSC_VIO_CFG` 位域包含各个安全事件的响应使能位，置 0 表示对应的安全事件在 NONSEC 状态下，不视为破坏安全规则，置 1 表示对应的安全事件在 NONSEC 状态下，视为破坏安全规则。安全状态会因之转为 FAIL。
- `LOCK_NSC` 位为 NONSEC 配置锁定位，置 1 即锁定 `NSC_VIO_CFG` 位域
- `SEC_VIO_CFG` 位域包含各个安全事件的响应使能位，置 0 表示对应的安全事件在 SECURE 状态下，不视为破坏安全规则，置 1 表示对应的安全事件在 SECURE 状态下，视为破坏安全规则。安全状态会因之转为 FAIL。
- `LOCK_SEC` 位为 SECURE 配置锁定位，置 1 即锁定 `SEC_VIO_CFG` 位域

用户可以通过 `EVENT` 寄存器的各个标志位，查询是否检测到安全事件。

当电池备份域安全状态为 FAIL 时，BSEC 清除电池备份域内存存储的密钥。

66.2.2 安全事件通报

本产品支持 2 套安全管理器：电池备份域安全管理器和电源管理域安全管理器，分别反映了电池备份域核心域和电源管理域安全系统的状态。这些不同区域安全系统的状态是相互独立的，其中一个安全状态转为 FAIL 并不影响其他的安全状态。用户可以 ESCALATE_CONFIG 寄存器配置电池备份域安全监视器是否向电源域安全管理器通报安全事件，一旦设置通报，在检测到安全事件时，全部安全管理器的安全状态都会转为 FAIL

- NSC_VIO_CFG 位域包含各个安全事件的通报使能位，置 1 时，NONSEC 模式下，安全管理器会通报对应安全事件
- SEC_VIO_CFG 位域包含各个安全事件的通报使能位，置 1 时，SECURE 模式下，安全管理器会通报对应安全事件

用户可以通过 EVENT 寄存器的各个标志位，查询是否发生安全事件通报。

66.3 BSEC 寄存器列表

BSEC 的寄存器列表如下：

BSEC base address: 0xF5040000

地址偏移	名称	描述	复位值
0x0000	SECURE_STATE	安全状态	0x00000000
0x0004	SECURE_STATE_CONFIG	安全状态机配置	0x00000000
0x0008	VIOLATION_CONFIG	安全违例配置	0x00000000
0x000C	ESCALATE_CONFIG	安全事件通报配置	0x00000000
0x0010	EVENT	事件通报状态	0x00000000

表 228: BSEC 寄存器列表

66.4 BSEC 寄存器描述

BSEC 的寄存器详细说明如下：

66.4.1 SECURE_STATE (0x0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD														ALLOW_NSC	ALLOW_SEC	RSVD										BATT_FAIL	BATT_NSC	BATT_SEC	BATT_INS		
N/A														RO	RO	N/A										RW	RW	RW	RW		
x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0

SECURE_STATE [31:0]

位域	名称	描述
17	ALLOW_NSC	允许非安全状态 0: 系统安全状态不可进入或停留在非安全状态, 此时从 INSPECT 跳转到非安全状态的请求会使状态机进入失败状态 1: 系统安全状态允许进入或停留在非安全状态
16	ALLOW_SEC	允许非安全状态 0: 系统安全状态不可进入或停留在安全状态, 此时从 INSPECT 跳转到安全状态的请求会使状态机进入失败状态 1: 系统安全状态允许进入或停留在安全状态
3	BATT_FAIL	状态机状态, 写 1 请求进入失效状态 0: 状态机不处于失败状态 1: 状态机处于失败状态
2	BATT_NSC	状态机状态 0: 状态机不处于非安全状态 1: 状态机处于非安全状态
1	BATT_SEC	状态机状态 0: 状态机不处于安全状态 1: 状态机处于安全状态
0	BATT_INS	状态机状态 0: 状态机不处于检查状态 1: 状态机处于检查状态

SECURE_STATE 位域

66.4.2 SECURE_STATE_CONFIG (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																LOCK	RSVD	ALLOW_RESTART													
N/A																RW	N/A	RW													
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	0

SECURE_STATE_CONFIG [31:0]

位域	名称	描述
3	LOCK	状态机允许恢复锁定, 锁定后锁定位会一同锁定, 直至下一次复位 0: 未锁定, 允许配置修改 1: 锁定, 配置不可更改

位域	名称	描述
0	ALLOW_RESTART	允许状态机从 FAIL 回到 INSPECT 0: 不允许, 只可以通过复位恢复状态机 1: 允许, 软件可以把状态机从 FAIL 切换至 INSPECT

SECURE_STATE_CONFIG 位域

66.4.3 VIOLATION_CONFIG (0x8)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LOCK_NSC	NSC_VIO_CFG										LOCK_SEC	SEC_VIO_CFG																			
RW	RW										RW	RW																			
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

VIOLATION_CONFIG [31:0]

位域	名称	描述
31	LOCK_NSC	事件非安全状态违例配置锁定, 锁定后锁定位会一同锁定, 直至下一次复位 0: 未锁定, 允许配置修改 1: 锁定, 配置不可更改
30-16	NSC_VIO_CFG	配置事件是否作为非安全状态事件向电池域违例, 每一位代表一个事件 0: 事件不向电池域违例 1: 事件向电池域违例 位 0: 检测到毛刺 位 1: 时钟停止 位 2: 侵入检测 位 4: 单向计数器满
15	LOCK_SEC	事件安全状态违例配置锁定, 锁定后锁定位会一同锁定, 直至下一次复位 0: 未锁定, 允许配置修改 1: 锁定, 配置不可更改
14-0	SEC_VIO_CFG	配置事件是否作为安全状态事件向电池域违例, 每一位代表一个事件 0: 事件不向电池域违例 1: 事件向电池域违例 位 0: 检测到毛刺 位 1: 时钟停止 位 2: 侵入检测 位 4: 单向计数器满

位域	名称	描述
----	----	----

VIOLATION_CONFIG 位域

66.4.4 ESCALATE_CONFIG (0xC)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LOCK_NSC	NSC_VIO_CFG															LOCK_SEC	SEC_VIO_CFG														
RW	RW															RW	RW														
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ESCALATE_CONFIG [31:0]

位域	名称	描述
31	LOCK_NSC	事件非安全状态通报配置锁定，锁定后锁定位会一同锁定，直至下一次复位 0: 未锁定，允许配置修改 1: 锁定，配置不可更改
30-16	NSC_VIO_CFG	配置事件是否作为非安全状态事件向电池域通报，每一位代表一个事件 0: 事件不向电池域通报 1: 事件向电池域通报 位 0: 检测到毛刺 位 1: 时钟停止 位 2: 侵入检测 位 4: 单向计数器满
15	LOCK_SEC	事件安全状态通报配置锁定，锁定后锁定位会一同锁定，直至下一次复位 0: 未锁定，允许配置修改 1: 锁定，配置不可更改
14-0	SEC_VIO_CFG	配置事件是否作为安全状态事件向电池域通报，每一位代表一个事件 0: 事件不向电池域通报 1: 事件向电池域通报 位 0: 检测到毛刺 位 1: 时钟停止 位 2: 侵入检测 位 4: 单向计数器满

ESCALATE_CONFIG 位域

66.4.5 EVENT (0x10)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
EVENT																RSVD											BATT_ESC_NSC	BATT_ESC_SEC			
RO																N/A											RO	RO			
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0

EVENT [31:0]

位域	名称	描述
31-16	EVENT	事件状态，每一位代表一个事件，1 表示发生该事件 位 0: 检测到毛刺 位 1: 时钟停止 位 2: 侵入检测 位 4: 单向计数器满
1	BATT_ESC_NSC	非安全状态事件通报 0: 无事件通报 1: 事件通报给电池域
0	BATT_ESC_SEC	安全状态事件通报 0: 无事件通报 1: 事件通报给电池域

EVENT 位域

67 电池备份域监视器 BMON

本章节描述了电池备份域监视器 BMON 的主要特性和功能。

67.1 特性总结

电池备份域监视器 BMON 是电池备份域安全管理器的一部分，它可以用来配置电池备份域的供电和时钟监视电路，它的主要特性：

- 1 套毛刺检测电路
- 1 套时钟故障检测电路
- 禁止测试

67.2 功能描述

本章节描述电池备份域监视器 BMON 的功能。

67.2.1 芯片生命周期

电池备份域监视器包含电源和时钟故障检测电路，这些检测电路的作用是防止攻击者通过在电源和时钟上恶意注入毛刺来使安全模块失效。

电池备份域监视器包含 1 套电源毛刺检测模块和 1 套时钟故障检测模块。

- 毛刺检测模块检测 VPMC 引脚上的电源输入以及 OSC32K 的时钟噪声
- 时钟故障检测模块检测外部时钟 OSC32K

MONITOR.GLITCH0 对应电源毛刺检测模块，可以通过 CONTROL 寄存器进行配置：

- CONTROL[ENABLE] 位置 0 时，检测模块关闭，置 1 时检测模块打开。
- CONTROL[ACTIVE] 位置 0 时，设置为被动检测，置 1 时，设置为主动检测

MONITOR.CLOCK0 对应时钟故障检测模块，可以通过 CONTROL 寄存器进行配置：

- CONTROL[ENABLE] 位置 0 时，检测模块关闭，置 1 时检测模块打开。

检测模块在发现异常时，作为安全事件通知电池备份域安全管理器 BSEC，BSEC 会根据配置予以响应。

67.2.2 测试端口配置

软件可通过设置电池备份域监视器的 TESET_MODE 寄存器的 DISABLE 可以用来主动禁止测试，以防止通过测试模式获取电池域写入的密钥相关信息。该设置寄存器状态保留在电池备份域，具有自锁定功能，该设置的复位条件和电池内存储的密钥相同。

67.3 BMON 寄存器列表

BMON 的寄存器列表如下：

BMON base address: 0xF504C000

地址偏移	名称	描述	复位值
0x0000	MONITOR[GLITCH0][CONTROL]	时钟和电源毛刺检测器 0 设置	0x00000000
0x0004	MONITOR[GLITCH0][STATUS]	时钟和电源毛刺检测器 0 状态	0x00000000
0x0010	MONITOR[CLOCK0][CONTROL]	时钟停止检测器 0 设置	0x00000000

地址偏移	名称	描述	复位值
0x0014	MONITOR[CLOCK0][STATUS]	时钟停止检测器 0 状态	0x00000000

表 229: BMON 寄存器列表

67.3.1 BMON 寄存器描述

BMON 的寄存器详细说明如下:

67.3.2 MONITOR[CONTROL] (0x0 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																											ACTIVE	RSVD	ENABLE		
N/A																											RW	N/A	RW		
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	x	x	x	0

MONITOR[CONTROL] [31:0]

位域	名称	描述
4	ACTIVE	检测器工作模式选择。 0: 被动模式 1: 主动模式
0	ENABLE	使能检测器 0: 检测器关闭 1: 检测器运行

MONITOR[CONTROL] 位域

67.3.3 MONITOR[STATUS] (0x4 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD																															FLAG
N/A																															RW
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0

MONITOR[STATUS] [31:0]

位域	名称	描述
0	FLAG	检测器状态 0: 正常 1: 异常

MONITOR[STATUS] 位域

68 侵入检测模块 TAMP

本章节描述了侵入检测模块 TAMP 的主要特性和功能。

68.1 特性总结

侵入检测模块 TAMP 是电池备份域安全管理器的一部分，它的主要特性：

- 支持多达 8 个侵入检测引脚
- 支持主动或被动侵入检测
- 支持侵入检测引脚配置数字滤波器
- 支持主动侵入检测配置多项式

68.2 功能描述

本章节描述侵入检测模块 TAMP 的功能。

68.2.1 侵入检测引脚配置

侵入检测模块支持多达 8 个侵入检测引脚。这 8 个引脚，最多可以配置为 4 对主动侵入检测引脚，或者 8 个被动侵入检测引脚。

用户需要通过 TAMPx_CONTROL [ENABLE] 位打开侵入检测功能。

用户通过 TAMPx_CONTROL[ACTIVE] 位，配置侵入检测引脚的工作模式，

- 置 0 时，为被动模式，即 TAMP[2*x] 和 TAMP[2*x + 1] 这两个引脚都为被动侵入检测引脚
- 置 1 时，为主动模式。即 TAMP[2*x] 和 TAMP[2*x + 1] 这两个引脚组成一对主动侵入引脚

被动侵入检测模式是指，成对的 2 个 TAMP 引脚都作为输入引脚，监测侵入信号。可以通过 TAMPx_CONTROL [VALUE] 位配置侵入检测引脚的常态电平：

- 置 0 时，引脚检测到低电平代表正常，高电平代表侵入事件
- 置 1 时，引脚检测到高电平代表正常，低电平代表侵入事件

主动侵入检测模式是指，成对的 2 个 TAMPER 引脚一个作为输出，另一个作为输入。输出引脚持续输出特定模式的序列，输入引脚持续监测，当收到数据序列与输出序列不一致时，代表侵入事件发生。

用户可以通过 TAMPx_POLY 寄存器配置输出数据序列的多项式，TAMPx_POLY 寄存器只能写一次，写入后自动打开寄存器读保护。

侵入检测引脚可以配置数字滤波器，TAMPx_CONTROL [BYPASS] 位置 0，表示打开数字滤波器。TAMPx_CONTROL [FLITER] 位可以配置滤波器的长度。

TAMPx_CONTROL [LOCK] 位可以锁定寄存器的配置，一旦把该位置 1，寄存器配置只有到下一次电池备份域复位后，才能再更改。将电池备份域断电均可复位侵入检测模块以及锁定寄存器，缺省状态下 RESETN 引脚也可以复位侵入检测模块以及锁定寄存器，软件把 POR_CONFIG[RETENTION] 位置 1 后，侵入检测模块以及锁定寄存器则不受 RESETN 引脚影响。

68.2.2 中断

一旦检测到侵入事件，TAMP_FLAG 寄存器的对应标志位会置 1，在侵入信号消除后，对标志位写 1 可以清除标志位。

用户通过配置 IRQ_EN 寄存器，来打开 TAMPER 的中断，在 TAMP_FLAG 寄存器内的标志位置 1 时，如果对应的 IRQ_EN 位也置 1，就能生成中断。IRQ_EN [LOCK] 位可以锁定寄存器的配置，一旦把该位置 1，寄存器配置只有到下一次电池备份域上电复位 VBAT_POR 后，才能再更改。

68.3 TAMP 寄存器列表

TAMP 的寄存器列表如下：

TAMP base address: 0xF5050000

地址偏移	名称	描述	复位值
0x0000	TAMP[TAMP0][CONTROL]	侵入检测 0 控制寄存器	0x00000000
0x0004	TAMP[TAMP0][POLY]	侵入检测 0LFSR 多项式	0x00000000
0x0008	TAMP[TAMP0][LFSR]	侵入检测 0LFSR 移位寄存器	0x00000000
0x0010	TAMP[TAMP1][CONTROL]	侵入检测 1 控制寄存器	0x00000000
0x0014	TAMP[TAMP1][POLY]	侵入检测 1LFSR 多项式	0x00000000
0x0018	TAMP[TAMP1][LFSR]	侵入检测 1LFSR 移位寄存器	0x00000000
0x0020	TAMP[TAMP2][CONTROL]	侵入检测 2 控制寄存器	0x00000000
0x0024	TAMP[TAMP2][POLY]	侵入检测 2LFSR 多项式	0x00000000
0x0028	TAMP[TAMP2][LFSR]	侵入检测 2LFSR 移位寄存器	0x00000000
0x0030	TAMP[TAMP3][CONTROL]	侵入检测 3 控制寄存器	0x00000000
0x0034	TAMP[TAMP3][POLY]	侵入检测 3LFSR 多项式	0x00000000
0x0038	TAMP[TAMP3][LFSR]	侵入检测 3LFSR 移位寄存器	0x00000000
0x0080	TAMP_FLAG	侵入检测标志	0x00000000
0x0084	IRQ_EN	侵入检测中断使能	0x00000000

表 230: TAMP 寄存器列表

68.4 TAMP 寄存器描述

TAMP 的寄存器详细说明如下：

68.4.1 TAMP[CONTROL] (0x0 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LOCK	RSVD										BYPASS	FILTER				RSVD				VALUE	SPEED			RSVD	RECOVER	ACTIVE	ENABLE				
RW	N/A										RW	RW				N/A				RW	RW			N/A	RW	RW	RW				
0	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	x	x	x	x	x	x	0	0	0	0	0	0	x	0	0	0

TAMP[CONTROL] [31:0]

位域	名称	描述
31	LOCK	锁定侵入检测设置 0: 设置可以更改 1: 设置不可更改
20	BYPASS	旁路告警滤波器 0: 使用滤波器 1: 不使用滤波器
19-16	FILTER	滤波器长度 0: 1 个周期 1: 2 个周期 2: 4 个周期 ...
9-8	VALUE	被动模式下的期望值 位 0: 低位期望值 位 1: 高位期望值
7-4	SPEED	主动模式下变换速度 0: 1 次/秒 1: 2 次/秒 ... 15: 32768 次/秒
2	RECOVER	LFSR 出现 0 值时自动恢复 0: 不自动恢复 1: 自动恢复
1	ACTIVE	模式选择 0: 被动模式 1: 主动模式
0	ENABLE	使能 0: 禁止 1: 工作

TAMP[CONTROL] 位域

68.4.2 TAMP[POLY] (0x4 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
																POLY															
																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TAMP[POLY] [31:0]

位域	名称	描述
31-0	POLY	主动模式下的反馈多项式，寄存器只能一次性写入，写入后读值为 1。 多项式示例：0x80200003, 0x3ACB3D2D

TAMP[POLY] 位域

68.4.3 TAMP[LFSR] (0x8 + 0x10 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LFSR																															
WO																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

TAMP[LFSR] [31:0]

位域	名称	描述
31-0	LFSR	主动模式下用于输出的移位寄存器，该寄存器只可写入，读值为 0

TAMP[LFSR] 位域

68.4.4 TAMP_FLAG (0x80)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD											FLAG																				
N/A											RW																				
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0

TAMP_FLAG [31:0]

位域	名称	描述
11-0	FLAG	侵入标志位，每位代表一个侵入检测引脚，写 1 清注意，只有侵入检测不到错误时，标志才有可能被清掉。

TAMP_FLAG 位域

68.4.5 IRQ_EN (0x84)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LOCK	RSVD											IRQ_EN																			

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RW	N/A																			RW											
0	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	

IRQ_EN [31:0]

位域	名称	描述
31	LOCK	锁定中断使能标志 0: 允许更新中断使能 1: 不允许修改中断使能
11-0	IRQ_EN	中断使能，每一位控制一个侵入检测引脚 0: 禁止中断 1: 使能中断

IRQ_EN 位域

69 单调计数器 MONO

本章节描述了单调计数器 MONO 的主要特性和功能。

69.1 特性总结

单调计数器 MONO 的主要特性：

- 48 位单调计数器
- 16 位高位值，由 OTP 载入

69.2 功能描述

单调计数器模块支持一个 48 位的单调计数器，计数器的值保存在 MONOL 和 MONOH 两个寄存器中。任何对 MONOL 和 MONOH 寄存器的写操作，都会使单调计数器加 1。

单调计数器位于电池备份域，因此，只有 VBAT 上电复位 VBAT_POR 能重置这个计数器。如果用户使用独立的电池对 VBAT 供电，那么在电池的耗尽或被人为拔除前，单调计数器可以保证提供一个单调递增，且不重复的计数，并且此计数器和其他电池备份域外设一样，在芯片系统电源域，电源管理域掉电时，也能保持工作。

单调计数器溢出视作为电池备份域安全事件之一，支持生成对应中断。

单调计数器还支持 16 位高位值 EPOCH[15:0]，从 OTP 载入，可由 MONOH[31:16] 读取。用户可以在发生特殊事件时，通过烧录 OTP，防止计数器出现重复的数值。

69.3 MONO 寄存器列表

MONO 的寄存器列表如下：

MONO base address: 0xF5054000

地址偏移	名称	描述	复位值
0x0000	MONOL	单向计数器低位	0x00000000
0x0004	MONOH	单向计数器高位	0x00000000

表 231: MONO 寄存器列表

69.3.1 MONO 寄存器描述

MONO 的寄存器详细说明如下：

69.3.2 MONOL (0x0)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
COUNTER																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MONOL [31:0]

位域	名称	描述
31-0	COUNTER	单向计数器低位，写入该寄存器会导致计数器加 1

MONOL 位域

69.3.3 MONOH (0x4)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
EPOCH																COUNTER															
RW																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

MONOH [31:0]

位域	名称	描述
31-16	EPOCH	熔丝高位值
15-0	COUNTER	单向计数器高位，写入该寄存器会导致计数器加 1

MONOH 位域

70 系统调试概述

本章节介绍了本产品的调式模块。

Debug 调试系统符合 The RISC-V Debug Specification, Version 0.13 规范。Debug 调试系统包括 JTAG 接口转换模块 (DTM) 和调试模块 (DM) 2 部分。DTM 通过标准 JTAG 接口对接外部调试器, 可以把 JTAG 上收到的调试指令转换成对 DM 模块的读写访问。调试模块 DM 集成了调试功能, 可以暂停或者恢复 CPU 的运行, 产生复位, 以及访问片上资源。

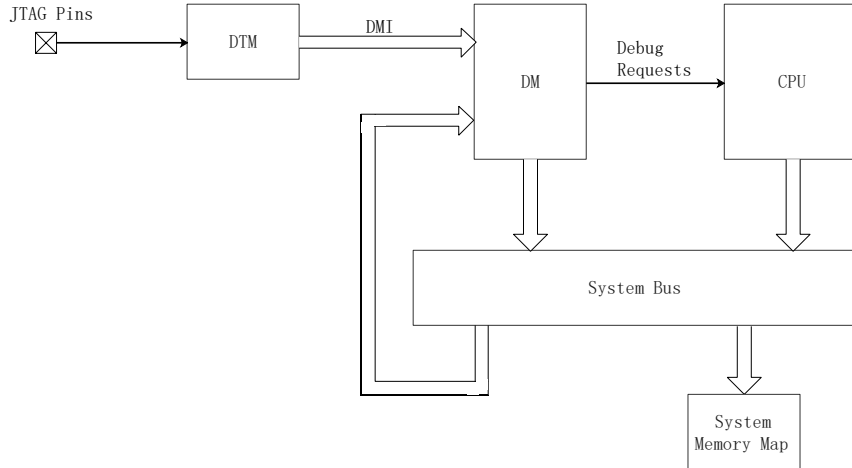


图 66: 调试系统框图

Debug 系统特性如下:

- 支持 4 线 JTAG 接口, 符合 IEEE Std 1149.1
- 支持片外调试器通过 JTAG 接口转换模块连接 Debug 调试模块
- 支持处理器通过系统地址映射访问 Debug 调试模块
- 支持 2 个硬件断点
- 支持单步调试
- 支持 System Bus Access, 调试接口可以作为总线主设备, 可以不打断内核运行直接访问片上资源
- 支持 Debug 安全机制, 可以开放, 关闭或者锁定 Debug 调试接口, 当 Debug 被锁定时, 用户需要通过安全码解锁。

本产品的 JTAG ID 为 0x1000563d。

71 调试传输模块 DTM

调试传输模块 (DTM)

该模块符合 RISC-V0.13 版的定义，支持 IEEE1149.1 所定义的 JTAG 接口。指令长度为 5 位。

71.1 DTM 指令

INSTRUCTION 列表如下：

值	名称	描述	数据宽度
0x00	USERCODE	芯片识别号	32
0x01	IDCODE	芯片识别号	32
0x08	CLAMP	CLAMP 指令	404
0x09	EXTEST	EXTEST 指令	404
0x0A	SAMPLE/PRELOAD	SAMPLE/PRELOAD 指令	404
0x0B	HIGHZ	HIGHZ 指令	1
0x0F	AUTHEN	调试认证指令	32
0x10	DTMCS	DTM 控制寄存器	32
0x11	DMI	DMI 调试接口	41
0x1F	BYPASS	BYPASS 指令	1

表 232: DTM 指令列表

71.2 DTM 指令描述

INSTRUCTION 的详细说明如下：

71.2.1 USERCODE (0x0)

位域	名称	访问	描述
31-0	USERCODE	RO	芯片型号识别号

USERCODE 位域

71.2.2 IDCODE (0x1)

位域	名称	访问	描述
31-0	IDCODE	RO	用于调试系统识别号

IDCODE 位域

71.2.3 CLAMP (0x8)

位域	名称	访问	描述
403-0	BOUNDRY	RO	参阅 IEEE1149.1

位域	名称	访问	描述
----	----	----	----

CLAMP 位域

71.2.4 EXTEST (0x9)

位域	名称	访问	描述
403-0	BOUNDRY	RO	参阅 IEEE1149.1

EXTEST 位域

71.2.5 SAMPLE/PRELOAD (0xA)

位域	名称	访问	描述
403-0	BOUNDRY	RO	参阅 IEEE1149.1

SAMPLE/PRELOAD 位域

71.2.6 HIGHZ (0xB)

位域	名称	访问	描述
0	BYPASS	RO	参阅 IEEE1149.1

HIGHZ 位域

71.2.7 AUTHEN (0xF)

位域	名称	访问	描述
31-0	AUTH	RW	调试认证指令，调试认证需要进行 8 次数据交换。前 4 次将 128 位管芯跟踪数据传输到芯片外面，后四次输入 128 位调试密钥。

AUTHEN 位域

71.2.8 DTMCS (0x10)

位域	名称	访问	描述
17	DMIHARDRESET	W1	写 1 会复位 DTM，清除之前的访问状态。通常，只有在当前访问不可能完成的情况下（例如：访问过程中发生了复位）才使用这一位。
16	DMIRESET	W1	写 1 清除错误标志，使 DTM 重试或结束一个访问。
14-12	IDLE	RO	为调试器提供信息，通知调试器 DMI 扫描后在 RunTest/Idle 中需停留的周期数，以减少繁忙的情况。

位域	名称	访问	描述
11-10	DMISTAT	RO	DMI 接口状态 0: 无错误 1: 保留 2: 操作数错误 3: DMI 忙时发出下一个访问
9-4	ABITS	RO	DMI 接口地址线宽度, 读出值为 7
3-0	VERSION	RO	DTM 版本号。当前读出值为 0x1, 表示符合 RISC-V External Debug Support (TD003) V0.13.

DTMCS 位域

71.2.9 DMI (0x11)

位域	名称	访问	描述
40-34	ADDRESS	RW	DMI 的访问地址。
33-2	DATA	RW	通过 DMI 写入或从 DMI 读取的数据。
1-0	OP	RW	写入: 0: 忽略数据和地址。(无操作) 1: 从地址读取。(读) 2: 将数据写入地址。(写) 3: 保留 读取: 0: 上一操作成功完成。 1: 保留 2: 上一操作失败。 3: DMI 请求发生重叠。

DMI 位域

71.2.10 BYPASS (0x1F)

位域	名称	访问	描述
0	BYPASS	RO	参阅 IEEE1149.1

BYPASS 位域

72 调试模块 DM

该模块符合 RISC-V0.13 版的定义，具有 16x32bit 的程序缓冲器 (program buffer)。

调试模块内的寄存器有两种访问方式，CPU 通过系统总线访问或调试器通过 DTM 访问。两种访问方式具有不同的内存映射。

72.1 系统内存映射

地址偏移	名称	描述
0x0000 - 0x007F	DEBUGROM	Debug ROM
0x0080 - 0x00BF	PROGBUF	Program Buffer 0-15
0x00C0 - 0x00CF	DATA	Abstract Data 0-3
0x00D0 - 0x01FF	RESERVED	Reserved for internal use

表 233: DM 系统内存映射

72.2 DMI 内存映射

地址偏移	名称	描述	复位值
0x0004	DATA[DATA0]	抽象数据 0	0x00000000
0x0005	DATA[DATA1]	抽象数据 1	0x00000000
0x0006	DATA[DATA2]	抽象数据 2	0x00000000
0x0007	DATA[DATA3]	抽象数据 3	0x00000000
0x0010	DMCONTROL	调试模块控制	0x00000000
0x0011	DMSTATUS	调试模块状态	0x004000A2
0x0012	HARTINFO	内核信息	0x002140C0
0x0013	HALTSUM	Halt Summary	0x00000000
0x0014	HAWINDOWSEL	内核阵列窗口选择	0x00000000
0x0015	HAWINDOW	内核阵列窗口	0x00000000
0x0016	ABSTRACTCS	抽象控制和状态	0x08000004
0x0017	COMMAND	抽象命令	0x00000000
0x0018	ABSTRACTAUTO	抽象命令自动执行	0x00000000
0x0020	PROGBUF[PROGBUF0]	程序缓冲 0	0x00000000
0x0021	PROGBUF[PROGBUF1]	程序缓冲 1	0x00000000
0x0022	PROGBUF[PROGBUF2]	程序缓冲 2	0x00000000
0x0023	PROGBUF[PROGBUF3]	程序缓冲 3	0x00000000
0x0024	PROGBUF[PROGBUF4]	程序缓冲 4	0x00000000
0x0025	PROGBUF[PROGBUF5]	程序缓冲 5	0x00000000
0x0026	PROGBUF[PROGBUF6]	程序缓冲 6	0x00000000
0x0027	PROGBUF[PROGBUF7]	程序缓冲 7	0x00000000
0x0038	SBCS	系统总线访问控制和状态	0x20040407
0x0039	SBADDRESS[SBADDRESS0]	系统总线地址 0	0x00000000
0x003A	SBADDRESS[SBADDRESS1]	系统总线地址 1	0x00000000

地址偏移	名称	描述	复位值
0x003B	SBADDRESS[SBADDRESS2]	系统总线地址 2	0x00000000
0x003C	SBDATA[SBDATA0]	系统总线数据 0	0x00000000
0x003D	SBDATA[SBDATA1]	系统总线数据 1	0x00000000
0x003E	SBDATA[SBDATA2]	系统总线数据 2	0x00000000
0x003F	SBDATA[SBDATA3]	系统总线数据 3	0x00000000

表 234: DM 寄存器列表

72.3 DM 寄存器描述

72.3.1 DATA (0x4 + 0x1 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
DATA																																
RW																																
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

DATA [31:0]

位域	名称	描述
31-0	DATA	从 DMI 接口和系统总线均可访问，用于外部调试器和处理器之间的数据交换。

DATA 位域

72.3.2 DMCONTROL (0x10)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
HALTREQ	RESUMEREQ	RSVD	ACKHAVERESET	RSVD	HASEL	HARTSEL										RSVD										SETRESETHALTREQ	CLRRESETHALTREQ	NDMRESET	DMACTIVE		
WO	WO	N/A	RW	N/A	RW	RW										N/A										W1S	W1C	RW	RW		
0	0	x	0	x	0	0	0	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0

DMCONTROL [31:0]

位域	名称	描述
31	HALTREQ	请求选中核心进入调试模式。写 1 时，若选中核心正在运行则进入调试模式，已处于调试模式的内核不受影响。若请求恢复位为 0，则写 0 对处于调试模式的内核没有影响。根据正在写入的 hartsel 和 hasel 的新值选择 Harts。
30	RESUMEREQ	选中核心恢复运行。写 1 时，被选中的核心若处于调试状态则恢复运行。若同时写入调试请求，则忽略恢复请求位。若同时写入 hartsel 和 hasel ，则使用新的选择。
28	ACKHAVERESET	写 1 将选中核心的 havereset 位。若同时写入 hartsel 和 hasel ，则使用新的选择。
26	HASEL	选择当前选定 HART 的定义。
25-16	HARTSEL	选择要调试的核心。
3	SETRESETHALTR EQ	若 clrresethaltreq 为 0，则置位所有选中核心的复位调试请求。置位后，选中的内核在下次复位释放时进入调试状态。该位不自动清零，需写入 clrresethaltreq 清零。若同时写入 hartsel 和 hasel ，则使用新的选择。
2	CLRRESETHALT REQ	清除所有选中的核心的复位调试请求。若同时写入 hartsel 和 hasel ，则使用新的选择。
1	NDRRESET	调试模块以外的系统复位控制。
0	DMACTIVE	调试模块的复位控制。

DMCONTROL 位域

72.3.3 DMSTATUS (0x11)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
RSVD									IMPEBREAK	RSVD		ALLHAVERESET	ANYHAVERESET	ALLRESUMEACK	ANYRESUMEACK	ALLNONEXISTENT	ANYNONEXISTENT	ALLUNAVAIL	ANYUNAVAIL	ALLRUNNING	ANYRUNNING	ALLHALTED	ANYHALTED	AUTHENTICATED	AUTHBUSY	HASRESETHALTREQ	DEVTREEVALID	VERSION					
N/A									RO	N/A	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	
x	x	x	x	x	x	x	x	x	1	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	1	0

DMSTATUS [31:0]

位域	名称	描述
22	IMPEBREAK	指示在程序缓冲区后保留字中是否有 EBREAK 指令。
19	ALLHAVERESET	指示全部选中的核心已复位单位确认。
18	ANYHAVERESET	指示有选中的核心已复位单位确认。
17	ALLRESUMEACK	指示全部选中的核心恢复运行。
16	ANYRESUMEACK	指示有选中的核心恢复运行。

位域	名称	描述
15	ALLNONEXISTENT	指示全部选中的核心不存在。
14	ANYNONEXISTENT	指示有选中的核心不存在。
13	ALLUNAVAIL	指示全部选中的核心不可用。
12	ANYUNAVAIL	指示有选中的核心不可用。
11	ALLRUNNING	指示全部选中的核心正在运行。
10	ANYRUNNING	指示有选中的核心正在运行。
9	ALLHALTED	指示全部选中的核心处于调试模式。
8	ANYHALTED	指示有选中的核心处于调试模式。
7	AUTHENTICATED	指示验证模块检查已通过。
6	AUTHBUSY	指示验证模块处于繁忙状态。
5	HASRESETHALTREQ	是否支持复位调试功能。
4	DEVTREEVALID	设备树寄存器中的信息是否保存设备树的地址。
3-0	VERSION	RISC-V 外部调试支持的版本。0x2 表示当前实现的版本为 0.13。

DMSTATUS 位域

72.3.4 HARTINFO (0x12)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD								NSCRATCH				RSVD			DATAACCESS	DATASIZE				DATAADDR											
N/A								RO				N/A			RO	RO				RO											
x	x	x	x	x	x	x	x	0	0	1	0	x	x	x	1	0	1	0	0	0	0	0	0	1	1	0	0	0	0	0	0

HARTINFO [31:0]

位域	名称	描述
23-20	NSCRATCH	核心中调试寄存器数量
16	DATAACCESS	访问数据寄存器的方法。该字段的值为 0x1，表示调试模式下数据寄存器通过在地址访问。 0: 数据寄存器通过 CSR 寄存器访问。 1: 数据寄存器通过地址访问。每个寄存器占 4 个字节。
15-12	DATASIZE	数据寄存器个数。
11-0	DATAADDR	总线访问时数据寄存器偏移量，有符号数。调试模式下用作 load/store 指令的偏移。

HARTINFO 位域

72.3.5 HALTSUM (0x13)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD																																HALT
N/A																																RW
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0

HALTSUM [31:0]

位域	名称	描述
0	HALT	位 0 包含 hart 0-hart 31 的 32 个暂停位的逻辑 OR。

HALTSUM 位域

72.3.6 HAWINDOWSEL (0x14)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
RSVD																HAWINDOWSEL																
N/A																RW																
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

HAWINDOWSEL [31:0]

位域	名称	描述
14-0	HAWINDOWSEL	该寄存器选择在 hawindow 中可访问 hart 阵列掩码寄存器的 32 位部分。

HAWINDOWSEL 位域

72.3.7 HAWINDOW (0x15)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
HAWINDOW																															
RW																															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

HAWINDOW [31:0]

位域	名称	描述
31-0	HAWINDOW	该寄存器提供对 hart 阵列掩码寄存器 32 位部分的 R/W 访问。窗户的位置由 hawindowssel 确定。也就是说，位 0 表示 hart (hawindowssel*32)，而位 31 表示 hart (hawindowssel*32+31)。

HAWINDOW 位域

72.3.8 ABSTRACTCS (0x16)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD			PROGBUFSIZE				RSVD										BUSY	RSVD	CMDERR			RSVD			DATACOUNT						
N/A			RO				N/A										RO	N/A	RW1C			N/A			RO						
x	x	x	0	1	0	0	0	x	x	x	x	x	x	x	x	x	x	x	0	x	0	0	0	x	x	x	0	0	1	0	0

ABSTRACTCS [31:0]

位域	名称	描述
28-24	PROGBUFSIZE	程序缓冲区的大小，以 32 位字为单位。
12	BUSY	指示正在执行抽象命令。
10-8	CMDERR	抽象命令的错误代码。置 1 后即保持，直到写入 1 时清零。清零之前，不执行抽象命令。 0: 无：无错误 1: 忙：抽象命令执行时写入了 command、abstractcs、AbstractAuto 或读写了指令缓冲或数据寄存器。 2: 不支持：不支持的抽象命令。 3: 异常：执行时发生异常。 4: 停止/恢复：核心状态错误，无法执行抽象命令。
4-0	DATACOUNT	数据寄存器的数量。

ABSTRACTCS 位域

72.3.9 COMMAND (0x17)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CMDTYPE								CONTROL																							
WO								WO																							
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

COMMAND [31:0]

位域	名称	描述
31-24	CMDTYPE	抽象命令类型。
23-0	CONTROL	该字段在执行不同的抽象命令时有不同的功能。

COMMAND 位域

72.3.10 ABSTRACTAUTO (0x18)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RSVD								AUTOEXECPROGBUF								RSVD								AUTOEXECDATA							
N/A								RW								N/A								RW							
x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	0	0	0	0

ABSTRACTAUTO [31:0]

位域	名称	描述
23-16	AUTOEXECPROG BUF	当字段中的位为 1 时，对应指令缓冲读写访问将触发抽象命令的执行。
3-0	AUTOEXECDATA	当字段中的位为 1 时，对应数据字的读写访问将触发抽象命令的执行。

ABSTRACTAUTO 位域

72.3.11 PROGBUF (0x20 + 0x1 * n)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATA																RW															
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PROGBUF [31:0]

位域	名称	描述
31-0	DATA	程序缓冲区。程序缓冲区 0-7 可读写，8-15 的值为 0x00100073 (EBREAK 指令)。

PROGBUF 位域

72.3.12 SBCS (0x38)

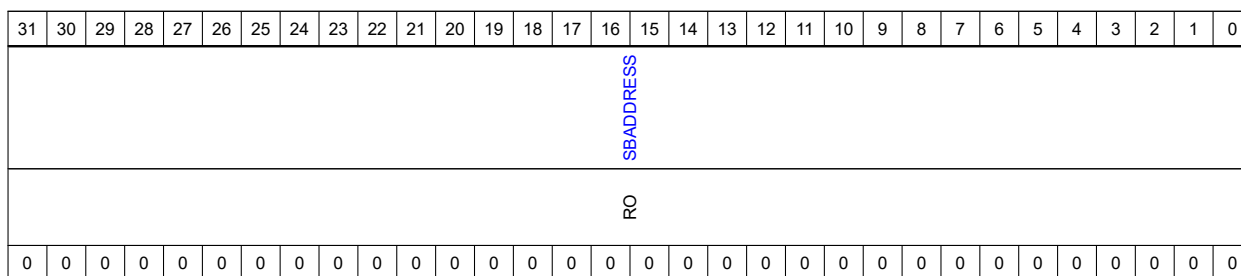
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
SBVERSION			RSVD						SBBUSYERROR	SBBUSY	SBREADONADDR	SBACCESS				SBAUTOINCREMENT	SBREADONDATA	SBERROR				SBASIZE						SBACCESS128	SBACCESS64	SBACCESS32	SBACCESS16	SBACCESS8
RO			N/A						RW1C	RO	RW	RW				RW	RW	RW1C				RO						RO	RO	RO	RO	RO
0	0	1	x	x	x	x	x	x	0	0	0	0	1	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	1	1	1

SBCS [31:0]

位域	名称	描述
31-29	SBVERSION	支持的系统总线访问版本。目前为 1，对应 RISC-V 外部调试规范 v0.13。
22	SBBUSYERROR	指示总线空闲之前发出了另一个访问命令。
21	SBBUSY	系统总线忙。
20	SBREADONADDR	写入后自动读取。
19-17	SBACCESS	访问大小。 0:8 位 1:16 位 2:32 位 3:64 位 4:128 位
16	SBAUTOINCREMENT	每次系统总线访问后，内部地址的自动增加量。
15	SBREADONDATA	从 sbdata0 读取自动触发系统总线读取（地址可递增）。
14-12	SBERROR	指示系统总线访问错误代码。写入 1 清零。 0: 无错误 1: 超时 2: 地址不正确 3: 数据对齐 4: 不支持的访问大小 7: 其他
11-5	SBASIZE	系统总线地址的地址宽度。
4	SBACCESS128	表示是否支持 128 位系统总线数据访问。
3	SBACCESS64	表示是否支持 64 位系统总线数据访问。
2	SBACCESS32	表示是否支持 32 位系统总线数据访问。
1	SBACCESS16	表示是否支持 16 位系统总线数据访问。
0	SBACCESS8	表示是否支持 8 位系统总线数据访问。

SBCS 位域

72.3.13 SBADDRESS (0x39 + 0x1 * n)

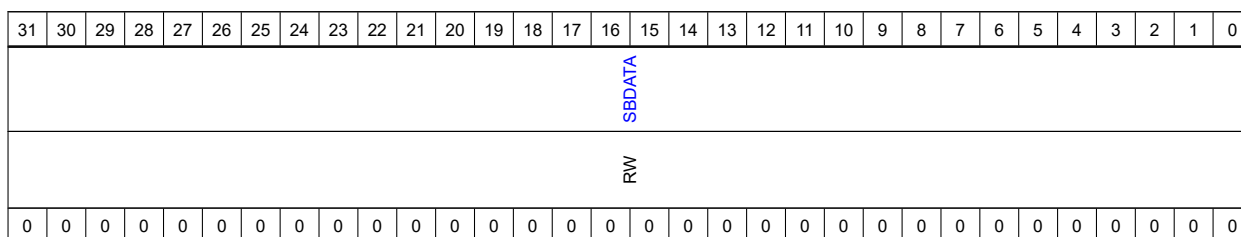


SBADDRESS [31:0]

位域	名称	描述
31-0	SBADDRESS	系统总线访问地址

SBADDRESS 位域

72.3.14 SBADATA (0x3C + 0x1 * n)



SBADATA [31:0]

位域	名称	描述
31-0	SBADATA	系统总线访问数据

SBADATA 位域

73 版本信息

日期	版本	描述
Rev0.0	2022/09/20	内部版 0.0 发布。
Rev0.1	2022/12/13	内部版 0.1 发布。 增添了 CRC, LIN 章节。 修改了系统设备章节标题。 增加了 CRC, PLA 的概述。
Rev0.2	2023/01/08	内部版 0.2 发布。 更新产品概述。 增添 CRC 章节描述。 增添 LIN 章节描述。 增添 SDM 章节描述 增添 MCANC 章节描述。 增添 PWM 章节的高分辨率 PWM 描述。 修正时钟, 电源章节部分描述。 更新 SDP 章节, 补充 SM3, SM4 功能描述。 修正增强型运动控制系统, 模拟概述章节部分描述。
Rev0.3	2023/02/10	内部版 0.3 发布。 更新产品型号名称。 更新电源 VIO_B01 供电相关描述。 更新 PCFG 相关寄存器描述。 更新 PWM 章节功能描述。 更新内存地址映射表。 更正时钟, 电源, SYSCTL 部分章节描述。

表 235: 版本信息

74 免责声明

上海先楫半导体科技有限公司（以下简称：“先楫”）保留随时更改、更正、增强、修改先楫半导体产品和/或本文档的权利，恕不另行通知。用户可在先楫官方网站 <https://www.hpmicro.com> 获取最新相关信息。

本声明中的信息取代并替换先前版本中声明的信息。

表格目录

1	外设简称总结	3
2	寄存器描述缩写词列表	9
3	CSR 寄存器列表	19
4	Event Selectors	43
5	PMPCFG [7:0]	50
6	PMPCFG 位域	51
7	CCTL Command Definition	70
8	CCTL Commands Which Access mcctldata	71
9	CCTL Command Definition	83
10	PMACFG [7:0]	96
11	PMACFG 位域	97
12	IRQ 列表	107
13	MCHTMR 寄存器列表	110
14	PLIC 寄存器列表	117
15	PLIC_SW 寄存器列表	122
16	电源和接地引脚说明	126
17	电源管理相关 IO	127
18	时钟源选择及默认频率	131
19	功能时钟汇总	133
20	两级功能时钟选择	134
21	模块时钟列表	134
22	BCFG 寄存器列表	137
23	BPOR 寄存器列表	140
24	BUTN 寄存器列表	142
25	DCDC 低功耗状态控制	145
26	PCFG 寄存器列表	147
27	PPOR 寄存器列表	161
28	功能模块连接位表	169
29	RETENTION 寄存器位表	171
30	测量时钟选择表	173
31	SYSCTL 寄存器列表	181
32	PLLCTLV2 寄存器列表	203
33	地址空间分配	216
34	OTP 列表	217
35	命令数据结构	227
36	查询运行时环境 (query-rte) 命令数据结构	227
37	ROM 参数响应包	228
38	活动外设信息包	229
39	上次 ROM 启动状态	229
40	存储设备属性响应包	230

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

41	配置运行时环境 (configure-rte)	230
42	配置运行时环境响应包	230
43	配置存储 (configure-memory)	231
44	configure-memory 响应帧数据结构	231
45	配置存储 (write-memory) - 命令 + 数据	232
46	配置存储 (write-memory) - 仅数据	232
47	write-memory 响应帧数据结构	232
48	read-memory 命令数据帧	233
49	read-memory 响应帧数据结构	233
50	read-memory 响应帧数据结构	233
51	load-image 数据帧结构	234
52	load-image 响应帧数据结构	234
53	erase 数据帧结构	234
54	erase 响应帧数据结构	235
55	reset 数据帧结构	235
56	reset 响应帧数据结构	235
57	生成固件 Blob(gen-fwblob) 数据帧结构	236
58	gen-fwblob 响应帧数据结构	236
59	gen-fwblob 回复的数据帧	237
60	载荷包数据结构	237
61	确认包	238
62	USB 描述符	238
63	USB-HID 载荷包数据结构	239
64	USB-HID 确认包数据结构	239
65	固件容器头	240
65	固件容器头	241
65	固件容器头	241
66	固件容器头	242
67	配置信息块头 (Configure Info Block Header)	243
68	配置信息头 (Configure Info Header)	243
69	XPI NOR 配置选项 (XPI NOR Configuration Option)	245
70	XPI NOR 配置块	246
71	XPI NOR 配置块	247
72	唤醒验证信息 (Wake-up Check Info)	248
73	OTP 解锁信息 (OTP Unlock Info)	248
74	签名块头 (Signature Block Header)	250
75	根密钥表头 (SRK Table Header)	250
76	根密钥表项 (SRK Table Item)	251
77	签名信息 (Signature Info)	251
78	证书头部 (Certificate Header)	251
79	固件 Blob(FW Blob)	252
80	命令容器 (Command Container)	253
81	命令容器头部 (Command Container Header)	253

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

82	配置存储设备数据块	254
83	写存储设备数据块	254
84	擦除存储设备数据块	255
85	复位数据块	255
86	BootROM 相关的 OTP 映射表	273
87	XPI0 引脚信息	274
88	XPI1 引脚信息	275
89	UART0 引脚	276
90	USB0 引脚	276
91	BOOT_MODE 引脚	276
92	BootROM 占用的寄存器	277
93	BootROM 内存映射	277
94	BootROM 生命周期编码	278
95	SOC IOMUX	301
96	PMIC IOMUX	302
97	BATT IOMUX	303
98	ACMP 信号引脚	303
99	ADC0 信号引脚	303
100	ADC1 信号引脚	304
101	ADC2 信号引脚	304
102	CAN0 信号引脚	304
103	CAN1 信号引脚	305
104	CAN2 信号引脚	305
105	CAN3 信号引脚	306
106	CPU0 信号引脚	306
107	CPU1 信号引脚	306
108	GPIO 信号引脚	310
109	GPTMR0 信号引脚	311
110	GPTMR1 信号引脚	311
111	GPTMR2 信号引脚	311
112	GPTMR3 信号引脚	312
113	I2C0 信号引脚	312
114	I2C1 信号引脚	313
115	I2C2 信号引脚	313
116	I2C3 信号引脚	313
117	LIN0 信号引脚	314
118	LIN1 信号引脚	315
119	LIN2 信号引脚	315
120	LIN3 信号引脚	316
121	PWM0 信号引脚	317
122	PWM1 信号引脚	317
123	PWM2 信号引脚	318
124	PWM3 信号引脚	318

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

125	SDM0 信号引脚	319
126	SOC 信号引脚	319
127	SPI0 信号引脚	320
128	SPI1 信号引脚	321
129	SPI2 信号引脚	321
130	SPI3 信号引脚	322
131	SYSCTL 信号引脚	322
132	TRGM0 信号引脚	322
133	TRGM1 信号引脚	323
134	TRGM2 信号引脚	324
135	TRGM3 信号引脚	324
136	UART0 信号引脚	325
137	UART1 信号引脚	326
138	UART2 信号引脚	326
139	UART3 信号引脚	327
140	UART4 信号引脚	327
141	UART5 信号引脚	328
142	UART6 信号引脚	328
143	UART7 信号引脚	329
144	USB0 信号引脚	329
145	WDG0 信号引脚	329
146	WDG1 信号引脚	329
147	XPI 信号引脚	330
148	XPIO 信号引脚	330
149	JTAG 信号引脚	331
150	PGPIO 信号引脚	331
151	PTMR 信号引脚	331
152	SOC 信号引脚	332
153	UART 信号引脚	332
154	WDOG 信号引脚	332
155	BATT 信号引脚	333
156	BGPIO 信号引脚	333
157	SOC 信号引脚	334
158	启动配置表	335
159	特殊功能引脚配置	335
160	IO 复位状态表	336
161	IOC 寄存器列表	349
162	GPIO 寄存器列表	361
163	GPIOM 寄存器列表	379
164	识别类型 OTP 字读写保护总结	387
165	安全类型 OTP 字读写保护总结	387
166	密钥类型 OTP 字读写保护总结	387
167	通用类型 OTP 字读写保护总结	387

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

168	OTP 寄存器列表	395
169	DMA MUX 列表	407
170	DMA 链式任务描述符	409
171	DMA 寄存器列表	411
172	DMAMUX 寄存器列表	419
173	MBX 寄存器列表	422
174	CRC 寄存器列表	428
175	TRGM0_INPUT MUX 列表	436
176	TRGM1_INPUT MUX 列表	438
177	TRGM2_INPUT MUX 列表	440
178	TRGM3_INPUT MUX 列表	441
179	TRGM0_OUTPUT MUX 列表	444
180	TRGM1_OUTPUT MUX 列表	446
181	TRGM2_OUTPUT MUX 列表	448
182	TRGM3_OUTPUT MUX 列表	451
183	TRGM0_DMA MUX 列表	452
184	TRGM1_DMA MUX 列表	454
185	TRGM2_DMA MUX 列表	455
186	TRGM3_DMA MUX 列表	457
187	TRGM0_FILTER MUX 列表	458
188	TRGM1_FILTER MUX 列表	458
189	TRGM2_FILTER MUX 列表	459
190	TRGM3_FILTER MUX 列表	460
191	PWM 寄存器列表	478
192	PLA 寄存器列表	504
193	QEI 寄存器列表	532
194	HALL 寄存器列表	546
195	TRGM 寄存器列表	558
196	SYNT 寄存器列表	560
197	GPTMR 寄存器列表	568
198	WDG 寄存器列表	576
199	RTC 寄存器列表	580
200	UART 寄存器列表	589
201	SPI 寄存器列表	598
202	I2C 寄存器列表	612
203	MCAN 寄存器列表	638
204	LIN 寄存器列表	663
205	PTPC 寄存器列表	671
206	qhead 结构	685
207	dqh 结构	689
208	USB 寄存器列表	690
209	ADC 抢占转换 DMA 数据缓冲区分配	731
210	ADC16 寄存器列表	736

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

211	ACMP 寄存器列表	751
212	DAC 寄存器列表	756
213	TSNS 寄存器列表	766
214	Sinc 滤波器的阶数	776
215	Sinc 滤波器输出信号的上下界	777
216	起初不正确的采样个数和滤波器类型的关系	779
217	幅值通道 Sinc 滤波器输出信号的上下界	779
218	SDM 寄存器列表	781
219	SDP 命令描述符格式	796
220	SDP 寄存器列表	802
221	EXIP Key Wrap 数据汇总	812
222	EXIP Key Wrap 数据汇总	812
223	RNG 寄存器列表	817
224	KEYM 寄存器列表	824
225	BKEY 寄存器列表	831
226	PSEC 寄存器列表	835
227	PMON 寄存器列表	842
228	BSEC 寄存器列表	845
229	BMON 寄存器列表	851
230	TAMP 寄存器列表	853
231	MONO 寄存器列表	857
232	DTM 指令列表	860
233	DM 系统内存映射	863
234	DM 寄存器列表	864
235	版本信息	872

图片目录

1	系统架构框图	1
2	MCHTMR 框图	109
3	电源系统结构框图	124
4	电源供电系统框图	125
5	复位系统	128
6	时钟系统框图	130
7	ADC/DAC 功能时钟结构	133
8	资源节点的链式关系 *	166
9	资源节点与 group/CPU 的链式关系 *	169
10	低功耗模式流程图	212
11	BootROM 启动流程图	221
12	XPI QSPI NOR FLASH CA 端口连接	222
13	XPI QSPI NOR FLASH CB 端口连接	222
14	XPI Octal NOR FLASH 连接	222
15	XPI NOR 启动流程	223
16	XPI NOR 启动镜像布局	224
17	串行通信协议	226
18	启动镜像布局	240
19	签名块中各部分的布局	249
20	要被签名的固件头部分	256
21	通用 IO 外设复用功能选择	337
22	电源管理域 IO 外设复用功能选择	337
23	电池备份域 IO 外设复用功能选择	338
24	通用 IO GPIO 控制选择	338
25	电源管理域 IO GPIO 控制选择	339
26	电池备份域 IO GPIO 控制选择	339
27	增强运动控制系统框图	433
28	PWM 定时器框图	461
29	PWM 的时间基准模块	462
30	PWM 计数器计数与重载、扩展重载标志位置示意图	462
31	PWM 定时器的 PWM 生成模块	463
32	PWM 比较器对应计数器位域图	464
33	PWM 计数器计数与重载、扩展重载标志位置示意图	465
34	边沿对齐 PWM 生成示例图	466
35	中心对齐相移 PWM 生成示例图	467
36	双翻转 PWM 生成示例图	468
37	PWM 输出控制示例图	469
38	PWM 死区控制示意图	470
39	正交编码器接口 QEI 框图	523
40	正向旋转相位计数示意图	524

HPM6200 系列

基于 RISC-V 内核的 32 位高性能微控制器用户手册 Rev0.3

41	反向旋转相位计数示意图	524
42	相位计数溢出示意图	525
43	Z 相输入同步示意图	526
44	测速计数器和测速日志计数器计数示意图	527
45	方向 (PD) 解码模式示意图	528
46	上下 (UD) 解码模式示意图	528
47	快照功能示意图	530
48	霍尔传感器 HALL 框图	541
49	U, V, W 日志计数器示意图	542
50	定时器框图	564
51	UART 框图	586
52	I2C 框图	609
53	消息存储器示意图	620
54	异步队列示意图	682
55	qhead 示意图	683
56	qtd 示意图	685
57	dqhlist 示意图	687
58	dqh 示意图	687
59	dtd 示意图	687
60	序列转换模式数据格式	729
61	抢占转换模式数据格式	732
62	SDM 结构框图	773
63	滤波器模块的结构框图	775
64	Manchester 模式传输波形	775
65	密钥管理总结	791
66	调试系统框图	859